

UNIVERSIDADE FEDERAL DO PARÁ INSTITUTO DE TECNOLOGIA FACULDADE DE ENGENHARIA DA COMPUTAÇÃO E TELECOMUNICAÇÕES

Aluno: Gabriel Peixoto de Carvalho

Matricula: 201106840010

RELATÓRIO FINAL DE ESTÁGIO SUPERVISIONADO

Setup Experimental para Transmissão de sinal de rádio em banda-base usando Ethernet

 ${
m Bel\'em-Brasil} \ {
m Novembro/2015}$

1 Apresentação

- Nome do Estágiário: Gabriel Peixoto de Carvalho
- Matrícula da UFPA: 201106840010
- Empresa onde foi realizado o estágio: Laboratório de Processamento de Sinais (LaPS), situado na Universidade federal do Pará (UFPA), localizada na Rua Augusto Côrrea, N. 1.
- Orientador/Supervisor do Estágio: Aldebaro Barreto da Rocha Klautau Jr.
- Período do Estágio: Junho de 2015 a outubro de 2015 (5 meses)
- Carga Horária Semanal: 20 horas semanais.
- Carga Horária Total: 400 horas.

2 Objetivos

O objetivo das atividades desenvolvidas durante o estágio supervisionado foi o de conceber e implementar um setup experimental de transmissão de sinal de rádio em banda-base usando ethernet utilizando-se de placas FPGA (ML605) e transceivers LTE (FMCOMMS2).

3 Atividades Desenvolvidas

Durante o Período do estágio foram desenvolvidas as seguintes atividades:

- Concepção do sistema;
- Integração entre FPGA e o transceiver;
- Estudo do Driver do transceiver;
- Testes.

3.1 Concepção do Sistema

Inicialmente o setup foi pensado para testar um simulador de CPRI desenvolvido no laboratório, mas após o desenvolvimento do mesmo chegou-se à conclusão de que poderiam ser testadas outros algoritmos ou sistemas dentro desse mesmo setup.

Para facilitar a implementação o setup foi pensado em duas fases, Downlink 1 e Uplink 2:

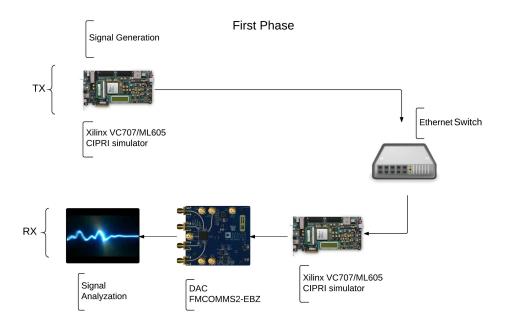


Figure 1: Fase Downlink

Second Phase TX Signal Generation DAC FMCOMMS2-EBZ Signal Analyzation DAC FMCOMMS2-EBZ Xilinx VC707/ML605 CIPRI Simulator Xilinx VC707/ML605 CIPRI Simulator CIPRI Simulator

Figure 2: Fase Uplink

3.2 Integração entre FPGA e Transceiver

O transceiver FMCOMMS2 da empresa Analog Devices pode ser integrado na FPGA utilizando o conector FMC, mas conectar somente não é o suficiente, é necessário que a lógica possa se comunicar e possa executar o driver do transceiver, tornando assim, possível a escrita em registradores do mesmo e consequente funcionamento dos dois dispositivos integrados.

Para tal foi feito uso do microcontrolador embarcado da FPGA ML605, microblaze, esse microprocessador é responsavel por gerenciar e configurar todos os periféricos do sistema e em alguns casos por fazer algum processamento necessário.

Alguns dos periféricos utilizados foram:

- Ethernet;
- UART;
- SPI (configuração e comunicação);
- GPIO;
- Interrupt Controller;
- Slave Connectors (FMC);
- Memória DDR3.

3.3 Estudo do Driver do Transceiver

O driver do Transceivar foi escrito na Linguagem C e realiza a rotina de inicialização do transceiver e também realiza algumas calibrações iniciais e testes opcionais. Foi realizado um intenso estudo do driver para entender seu funcionamente e capacidades para assim adaptá-lo as necessidades do setup.

3.4 Testes

Foram realizados intensivos testes para garantir o funcionamento correto do driver, os testes consistiram no uso de geradores de sinal e de analisadores de espectro para analisar o comportamento das portas de recepção e transmissão do transceiver, respectivamente.

Após algumas correções de erros o setup se mostrou estável o suficiente.

4 Considerações Finais

Durante a realização das atividades foi necessário o conhecimento de protocolos de comunicação, redes de computadores, eletrônica e programação. As disciplinas da graduação que mais colaboraram com o desenvolvimento de tal atividade foram:

- Programação de computadores;
- Redes de Computadores I e II;
- Sinais e Sistemas:
- Processamento de Sinais;

- Eletrônica Digital;
- Eletrônica Analógica.

Conhecimentos técnicos também desempenharam um papel relevante no desenvolvimento das atividades, tais conhecimentos foram:

- Desenvolvimento de Sistemas embarcados;
- Programação VHDL em FPGA;
- Conhecimentos de planejamento de projeto.

5 Conclusão

As atividades desenvolvidas possibilitaram consolidar os conceitos aprendidos durante o curso de graduação e permitiram a expansão dos mesmos, além de proporcionar conhecimentos profissionais ao aluno.

Esse setup é importante porque permite que sejam testados vários tipos de lógica e algoritmos dentro de um ambiente controlado, tais como compressão, sincronização e diversos protocolos em banda-base.

Parecer do Orientador:	
	Aldebaro Barreto da Rocha Klautau Jr Professor da UFPa/FCT Orientador do Estágio
	Gabriel Peixoto de Carvalho Aluno de Graduação da UFPa Estagiário