

12 Settembre 2019

giovedì 4 giugno 2020 16:47

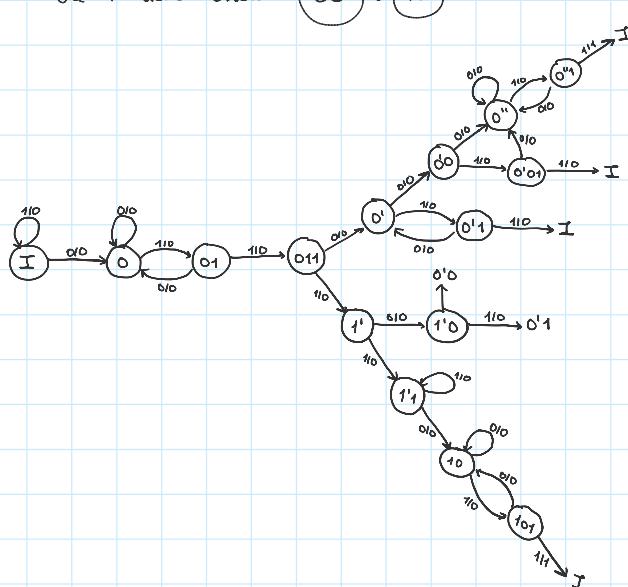
**ESERCIZIO 1.** Si realizzi una rete sequenziale sincrona R con una linea di ingresso x ed una linea di uscita z che riconosce le sequenze S sulla linea x della forma  $S = 0110111$ , e restituisce 1 in corrispondenza dell'ultimo bit della sequenza se Q contiene almeno due bit consecutivi uguali fra loro, 0 altrimenti.

t	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	
X:	0	1	1	1	0	0	0	1	1	0	0	1	1	0	1	0	1	0	1	1	0	1	1	1	1	0	0	1	1	..		
Z:	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	..
	011	0	0	011		011	0	0	011	0	0	011	011	0	0	011	0	011	0	0	011	0	0	011	0	0	011	0	0	011	0	011

Nell'esempio sopra riportato, la prima sequenza **S** è compresa tra  $t=0$  a  $t=8$  e tale che **Q=100**, poiché **Q** contiene due **0** consecutivi, a  $t=8$  la rete restituisce 1. La seconda sequenza **S** è compresa tra  $t=10$  a  $t=19$  e tale che **Q=0101**, poiché **Q** non contiene due consecutivi uguali fra loro, a  $t=19$  la rete restituisce 0.

$$S = 011 \oplus 011$$

In Q deve esserci

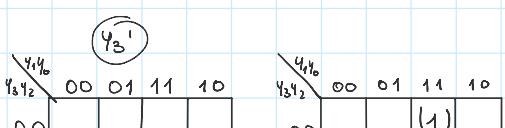


$$\lceil \log_2 16 \rceil = 4$$

## Tabella di flusso :

## Tabella delle Transizioni

I	0000	STATE	x=0 43'42'41'40'2	x=1 43'42'41'40'2
0	0001	I	0000	0 0 0 1 0
01	0010	0	0001	0 0 0 1 0
011	0011	01	0010	0 0 0 1 0
0'	0100	011	0011	0 1 0 0 0
0'0	0101	0'	0100	0 1 0 1 0
0"	0110	0'0	0101	0 1 1 0 0
0"1	0111	0"1	0110	0 1 1 0 0
0'01	1000	0"1	0111	0 1 1 0 0
0'1	1001	0'01	1000	0 1 1 0 0
1'	1010	0'1	1001	0 1 0 0 0
1'0	1011	1'	1010	1 0 1 1 0
1'1	1100	1'0	1011	0 1 0 1 0
10	1101	14	1100	0 1 0 0 0
101	1110	10	1101	1 1 0 1 0
1111	101	1110	1 1 0 1 0	0 0 0 0 1
			1111	x x x x x



		$(Y_3)$			
		00	01	11	10
$Y_3 Y_2$	00				
	01				
11		X			
10				X	

		$(Y_3)$			
		00	01	11	10
$Y_3 Y_2$	00				
	01	1	1		
11		1	X		
10				1	1

$$Y_3' = Y_3 Y_2 Y_0 + Y_3 Y_1 \bar{Y}_0 \bar{x} + Y_3 \bar{Y}_2 Y_1 x + \bar{Y}_3 Y_2 \bar{Y}_1 x + \bar{Y}_2 Y_0 x$$

		$(Y_2)$			
		00	01	11	10
$Y_3 Y_2$	00				
	01	1	1	1	1
11	1	1	X	1	
10	1	1	1	1	

		$(Y_2)$			
		00	01	11	10
$Y_3 Y_2$	00				
	01				1
11		1	X		
10				1	1

$$Y_2' = Y_2 \bar{x} + Y_3 \bar{Y}_1 \bar{x} + Y_3 Y_0 \bar{x} + Y_2 Y_0 + Y_2 Y_1 \bar{Y}_0 + \bar{Y}_3 Y_2 Y_1 \bar{Y}_0 + Y_3 \bar{Y}_2 Y_1 x$$

		$(Y_1)$			
		00	01	11	10
$Y_3 Y_2$	00				
	01	1	1	1	
11	1		X	1	
10				1	1

		$(Y_1)$			
		00	01	11	10
$Y_3 Y_2$	00				
	01				1
11			X		
10				1	1

$$Y_1' = Y_3 Y_2 \bar{Y}_1 \bar{Y}_0 x + \bar{Y}_3 Y_2 Y_0 \bar{x} + Y_2 Y_0 + Y_2 Y_1 \bar{Y}_0 + \bar{Y}_3 Y_2 Y_1 \bar{Y}_0 + Y_3 \bar{Y}_2 Y_1 x$$

$(Y_0)$

		$(Y_0)$			
		00	01	11	10
$Y_3 Y_2$	00				
	01	1			
11	1	X			
10				1	1

		$(Y_0)$			
		00	01	11	10
$Y_3 Y_2$	00				
	01	1			1
11			X		
10				1	1

$$Y_0' = \bar{Y}_3 Y_2 \bar{Y}_1 \bar{Y}_0 x + \bar{Y}_3 \bar{Y}_2 Y_1 \bar{Y}_0 x + Y_2 Y_0 + Y_2 Y_1 \bar{Y}_0 + \bar{Y}_3 Y_2 Y_1 \bar{Y}_0 + Y_3 \bar{Y}_2 Y_1 x + \bar{Y}_3 Y_2 Y_0 x$$

$(2)$

		$(2)$			
		00	01	11	10
$Y_3 Y_2$	00				
	01				
11		X			
10					

		$(2)$			
		00	01	11	10
$Y_3 Y_2$	00				
	01				1
11			X		
10					

$$Z = Y_2 Y_1 Y_0 x + Y_3 Y_2 Y_1 x$$

**Esercizio 2:** Eseguire il set di istruzioni della macchina ad accumulatore con l'operazione  $CSR X$ , definita come segue. A partire dalla locazione  $X-1$  della RAM è memorizzato un vettore formato da un numero  $L$  di elementi compresi tra 0 e  $N-1$ , dove  $L$  è il valore contenuto in  $M[X]$  e  $N$  è il valore contenuto nell'accumulatore.

L'istruzione implementa il *cifrario di Cesare*, cioè un algoritmo di crittografia in cui ciascun carattere di un testo in chiaro è sostituito nel testo cifrato dal carattere che si trova a una posizione prefissa nella parola. Nel codice assembly, la chiave di crittografia (ovvero il numero di posizioni di cui occorre traslare ciascun numero del vettore) è 3 e l'alfabeto su cui è costruito il messaggio è rappresentato dai numeri tra 0 e  $N-1$ , con  $N=3$ .

L'istruzione deve sostituire ciascun elemento del vettore  $V[i]$  (con  $i \in [0, \dots, L-1]$ ) con il corrispondente valore cifrato, cioè  $V'[i] = V[i] + 3 \% N$ .

La figura sulla destra mostra un esempio dello stato della memoria e dei registri prima e dopo l'esecuzione dell'istruzione.

**SUGGERIMENTO:** Al fine di applicare l'operatore modulo, si noti che vale la seguente relazione:

$$A \% N = \begin{cases} A & \text{se } (A-N) < 0 \\ A-N & \text{se } 0 \leq (A-N) < N \end{cases}$$

X	PRIMA	X	DOPÓ
1052	V[0]=1052	8	1052
AC	V[1]=1054	4	AC
25	V[1]=1054	7	V[1]=1054
	V[2]=1056	8	V[2]=1056
	V[3]=1056	11	V[3]=1058
	V[4]=1058	11	V[4]=1058
	V[5]=1058	14	V[5]=1058
	V[6]=1060	25	V[6]=1060

- Nell'accumulatore c'è il valore  $N$

- Nel vettore ci sono  $L$  elementi. Ogni elemento è

compresso fra 0 e  $N-1$

-  $L$  si trova in  $M[X]$

- Il vettore si trova in  $M[X+1]$  fino a  $M[X+1+L]$

- Ogni valore di  $V$  deve essere sostituito con  $V[i+3] \% N$

Cioé:  $A \% N = \begin{cases} A & \text{se } A-N < 0 \\ A-N & \text{se } 0 \leq A-N < N \\ A-N & \text{se } A=N \end{cases}$

Modifiche

- INC(MAR)
- PONI  $T_1$  a  $L$
- Segnale 0 a  $B$
- Segnale 3 a  $A$

MAR		
A <sub>MAR</sub>	K <sub>MAR</sub>	
0	-	Ricerca
1	0	Scrittura da MBR
1	1	Inserimento

B		
A <sub>B</sub>	K <sub>B</sub>	
0	-	Ricerca
1	0	Scrittura da bus
1	1	Scrittura 0

T <sub>1</sub>			
A <sub>T<sub>1</sub></sub>	K <sup>0</sup> <sub>T<sub>1</sub></sub>	K <sup>1</sup> <sub>T<sub>1</sub></sub>	
0	-	-	Ricerca
1	0	0	Inserimento
1	1	0	Decremento
1	1	1	Scrittura da MBR

A		
A <sub>A</sub>	K <sub>A</sub>	
0	-	Ricerca
1	0	Scrittura da bus
1	1	Scrittura 3

A : if  $OR(T_1) == 1$  :

$M_6$   $M[MAR] \rightarrow HBR$ ,  $AC \rightarrow B$ ;

$M_7$   $HBR \rightarrow A$ ;

$M_8$   $A-B \rightarrow A$ ;

if  $A_{31} == 1$  then

$M_9$   $A+B \rightarrow HBR$ ;

$M_{10}$   $HBR \rightarrow M[MAR]$ ;

$M_{11}$   $INC(MAR) \rightarrow MAR$ ,  $DEC(T_1) \rightarrow T_1$ , goto A;

else

$M_{12}$   $O \rightarrow B$ ;

$A+B \rightarrow HBR$ ;

$HBR \rightarrow M[MAR]$ ;

$INC(MAR) \rightarrow MAR$ ,  $DEC(T_1) \rightarrow T_1$ , goto A;

fi

|  $M_0 \phi$

fi

Seguono

	AIR	2iR	AAC	AHAR	KHAR	AKBR	S	L	A <sub>A</sub>	k <sub>A</sub>	A <sub>B</sub>	k <sub>B</sub>	A <sub>10</sub>	A <sub>11</sub>	A <sub>12</sub>	A <sub>13</sub>	k <sup>0</sup> <sub>11</sub>	k <sup>1</sup> <sub>11</sub>	BUS IND	BUS DATA			
M <sub>1</sub>	1	0	0	1	0	0	0	0	-	0	-	-	-	0	-	-	0	1	01	01	-	-	
M <sub>2</sub>	0	-	0	1	1	1	0	1	0	-	0	-	-	-	0	-	-	-	-	-	-	-	
M <sub>3</sub>	0	-	0	0	-	0	0	0	-	0	-	-	-	-	1	1	1	-	-	001	0111		
M <sub>4</sub>	0	-	0	0	-	0	0	0	1	1	1	0	-	-	-	0	-	-	-	011	0110		
M <sub>5</sub>	0	-	1	0	-	0	0	0	0	-	1	0	1	0	0	-	-	-	-	100	0110		
M <sub>6</sub>	0	-	0	0	-	1	0	1	0	-	1	0	-	-	-	0	-	-	-	011	0110		
M <sub>7</sub>	0	-	0	0	-	0	0	0	1	1	0	-	-	-	0	-	-	-	-	001	0101		
M <sub>8</sub>	0	-	0	0	-	0	0	0	1	0	0	-	1	1	1	0	-	-	-	100	0101		
M <sub>9</sub>	0	-	0	0	-	1	0	0	0	-	0	-	1	0	0	0	-	-	1	-	100	0001	
M <sub>10</sub>	0	-	0	0	-	0	1	0	0	-	0	-	-	-	0	-	-	-	-	-	-	-	
M <sub>11</sub>	0	-	0	1	1	0	0	0	0	-	0	-	-	-	1	1	0	-	-	-	-	-	
M <sub>12</sub>	0	-	0	0	-	0	0	0	0	-	1	1	-	-	0	-	-	-	-	-	-	-	

Tavola ROM:

$$T_{\log_2 11} =$$

OR ( $\tau_1$ )	A <sub>32</sub>	4	$\mu$	4'
-	-	0000	$\mu_1$	0001
-	-	0001	$\mu_2$	0010
-	-	0010	$\mu_3$	0011
-	-	0011	$\mu_4$	0100
-	-	0100	$\mu_5$	0101
1	-	0101	$\mu_6$	0110
1	-	0110	$\mu_7$	0111
1	-	0111	$\mu_8$	1000
1	1	1000	$\mu_9$	1001
1	1	1001	$\mu_{10}$	1010
1	1	1010	$\mu_{11}$	0100
1	0	1011	$\mu_{12}$	1000
0	-	1100	$\mu_0$	0000

$$2iR=1$$

HAR