



## Concursos de Projectos de I&D

Calls for R&D Projects

► **Voltar à descrição do projecto**  
Back to project description

► **Imprimir esta página**  
Print this page

## Visão global da candidatura

Application overview

**Ocultar todos as secções desta candidatura**  
Hide all sections for this application



### Referência do projecto

Project reference

PTDC/EIA-EIA/108240/2008

### 1. Identificação do projecto

1. Project description



#### Área científica principal

Main Area

Engenharia Informática - Engenharia Informática

#### Área científica Secundária

Secondary area

(Vazio)

(Void)

#### Título do projecto (em português)

Project title (in portuguese)

RuLAM: Execução de aplicações legadas em sistemas multiprocessador

#### Título do projecto (em inglês)

Project title (in english)

RuLAM: Running Legacy Applications on Multicores

#### Financiamento solicitado

Requested funding

125.256,00€

#### Palavra-chave 1

Memória Transaccional

#### Keyword 1

Transactional Memory

#### Palavra-chave 2

Execução paralela especulativa

#### Keyword 2

Thread Level Speculation

#### Palavra-chave 3

Gestão automática de memória

#### Keyword 3

Garbage Collection

#### Palavra-chave 4

Paralelização automática de programas

#### Keyword 4

Automatic Parallelization

#### Data de início do projecto

Starting date

01-10-2009

#### Duração do projecto em meses

Duration in months

36

### 2. Instituições envolvidas

2. Institutions and their roles



#### Instituição Proponente

Principal Contractor

#### Instituto de Engenharia de Sistemas e Computadores, Investigação e Desenvolvimento em Lisboa (INESC ID/INESC /IST/UTL)

Rua Alves Redol, 9  
1000-029Lisboa

#### Instituição Participante

Participating Institution

(Vazio)

(Void)

#### Unidade de Investigação

Research Unit

#### Instituto de Engenharia de Sistemas e Computadores, Investigação e Desenvolvimento em Lisboa (INESC ID/INESC /IST/UTL)

Rua Alves Redol, 9  
1000-029Lisboa

#### Unidade de Investigação Adicional

Additional Research Unit

(Vazio)

(Void)

#### Instituição de Acolhimento

Host Institution

#### Instituto de Engenharia de Sistemas e Computadores, Investigação e Desenvolvimento em Lisboa (INESC ID/INESC /IST/UTL)

Rua Alves Redol, 9  
1000-029Lisboa

### 3. Componente Científica

#### 3. Scientific Component

-

#### 3.1. Sumário

##### 3.1 Summary

##### 3.1.a Sumário Executivo (em português)

3.1.a Executive Summary (in Portuguese)

Um adágio recente é que "O Futuro é Paralelo." Com as arquitecturas multiprocessador a tornarem-se comuns, parece claro que, pelo menos do ponto de vista do hardware, isso é inevitável. O mesmo não se pode dizer relativamente ao software. A maior parte do software executado nos computadores hoje em dia é sequencial e reescrever ou refactorizar uma fracção significativa desse software como programas altamente paralelos não é praticável. Assim, se queremos usar o hardware disponível para os programas executarem mais depressa é necessário paralelizá-los automaticamente.

Mas nem a computação paralela é uma invenção recente, nem a ideia de paralelização automática é nova. Computadores paralelos existem há pelo menos 40 anos, e existe uma quantidade considerável de investigação em compiladores paralelos e outras alternativas para extrair paralelismo de programas sequenciais. O que é novo agora é que a computação paralela já não está confinada à computação de alta performance para resolver problemas científicos. Os programas que queremos paralelizar hoje em dia são de um tipo diferente dos do passado. Logo, são necessárias novas abordagens e técnicas [vonPraun07].

Neste projecto propomos estender o trabalho feito na área da paralelização automática com os avanços feitos na área de "Software Transactional Memory" (STM).

O estado da arte na área da paralelização automática é a utilização de "Thread-Level Speculation" (TLS), que depende de suporte ao nível do processador para executar especulativamente partes de um programa em paralelo. Nós defendemos que o uso de uma abordagem deste tipo, apenas ao nível do hardware, é um factor limitativo que reduz a aplicabilidade e escalabilidade destas abordagens. Para resolver este problema, propomos a utilização de TLS com uma abordagem baseada em STMs.

A nossa equipa tem uma larga experiência no desenho, implementação e utilização de STMs [Cachopo06b,Cachopo06a,Cachopo07,Carvalho08]. Esta experiência foi acumulada ao longo dos últimos cinco anos na investigação e desenvolvimento de uma STM inovadora que é usada desde 2005 para suportar a execução concorrente da aplicação web FénixEDU. Esta é uma aplicação real de grande dimensão que suporta muitas das actividades numa das maiores universidades portuguesas. Com este projecto, pretendemos aproveitar a nossa experiência em STMs e usá-la para melhorar a TLS.

Mas, apesar de a utilização de uma STM para TLS trazer benefícios, também apresenta alguns desafios: Como desenhar e implementar uma STM que possa competir em desempenho com uma abordagem baseada em hardware? Ou, pelo menos, como é que a podemos fazer suficientemente rápida de modo a que a sua utilização seja vantajosa na generalidade dos casos? Para além disso, a TLS tem necessidades específicas, que afectam os requisitos duma STM. Deste modo, esperamos também contribuir para o avanço do conhecimento na área das STMs.

A ideia-chave deste projecto é desenvolver um sistema de execução para a paralelização automática de programas. Em vez de seguir as abordagens convencionais baseadas em compiladores para análise dos programas, pretendemos paralelizar automaticamente os programas durante a sua execução. Esta abordagem tem duas vantagens: (1) é capaz de paralelizar

### 3.4. Publicações Anteriores

#### 3.4. Past Publications

Referência Reference	Ano Year	Publicação Publication
[Cachopo06a]	2006	João Cachopo & António Rito-Silva. Combining software transactional memory with a domain modeling language to simplify web application development. In Proceedings of the 6th International Conference on Web Engineering, pages 297-304. ACM Press, 2006.
[Cachopo06b]	2006	João Cachopo & António Rito-Silva. Versioned boxes as the basis for memory transactions. Science of Computer Programming, vol. 63, no. 2, pages 172-185, 2006.
[Cachopo07]	2007	João Cachopo. Development of Rich Domain Models with Atomic Actions. PhD thesis, Technical University of Lisbon, September 2007.
[Carvalho08]	2008	Nuno Miguel Rei Carvalho, João Cachopo, Luís Rodrigues & António Rito Silva. Versioned Transactional Shared Memory for the FénixEDU Web Application. In 2nd Workshop on Dependable Distributed Data Management, Glasgow, UK, march 2008. Springer.
[Veiga07]	2007	L. Veiga, P. Pereira & P. Ferreira. Complete distributed garbage collection using DGC-consistent cuts and .NET AOP-support. Software, IET , vol.1, no. 6, pages 263-279, December 2007

### 4. Equipa de investigação

#### 4. Research team

–

#### 4.1 Lista de membros

##### 4.1. Members list

Nome Name	Função Role	Grau académico Academic degree	%tempo %time	CV nuclear Core CV
João Manuel Pinheiro Cachopo	Inv. Responsável	DOUTORAMENTO	30	✓
Antonio Paulo Teles de Menezes Correia...	Investigador	DOUTORAMENTO	15	✗
Fernando Miguel Carvalho	Investigador	MESTRADO	50	✗
João Carlos Serrenho Dias Pereira	Investigador	DOUTORAMENTO	25	✗
Luís Manuel Antunes Veiga	Investigador	DOUTORAMENTO	10	✓
Paolo Romano	Investigador	DOUTORAMENTO	10	✓
Sérgio Miguel Martinho Fernandes	Investigador	MESTRADO	50	✗

(O curriculum vitae de cada membro da equipa está disponível clicando no nome correspondente)

(Curriculum vitae for each research team member is available by clicking on the corresponding name)

**Total: 7**

#### 4.2. Lista de membros a contratar durante a execução do projecto

##### 4.2. Members list to hire during project's execution

Membro da equipa Team member	Função Role	Duração Duration	%tempo %time
(BI) Bolseiro de Investigação (Lic. ou Bacharel) 1	Bolseiro	12	100
(BI) Bolseiro de Investigação (Lic. ou Bacharel) 2	Bolseiro	12	100
(BI) Bolseiro de Investigação (Lic. ou Bacharel) 3	Bolseiro	12	100
(BI) Bolseiro de Investigação (Mestre) 1	Bolseiro	36	100

**Total: 4**

### 5. Projectos financiados

#### 5. Funded projects

–

(Sem projectos financiados)

(No funded projects)

### 6. Indicadores previstos

#### 6. Expected indicators

–

#### Indicadores de realização previstos para o projecto

##### Expected output indicators

Descrição Description	2009	2010	2011	2012	2013	Total
<b>A - Publicações</b>						
Publications						
Livros Books	0	0	0	0	0	0
Artigos em revistas internacionais Papers in international journals	0	0	1	2	0	3