

# 數位系統設計作業-3



溫進坤

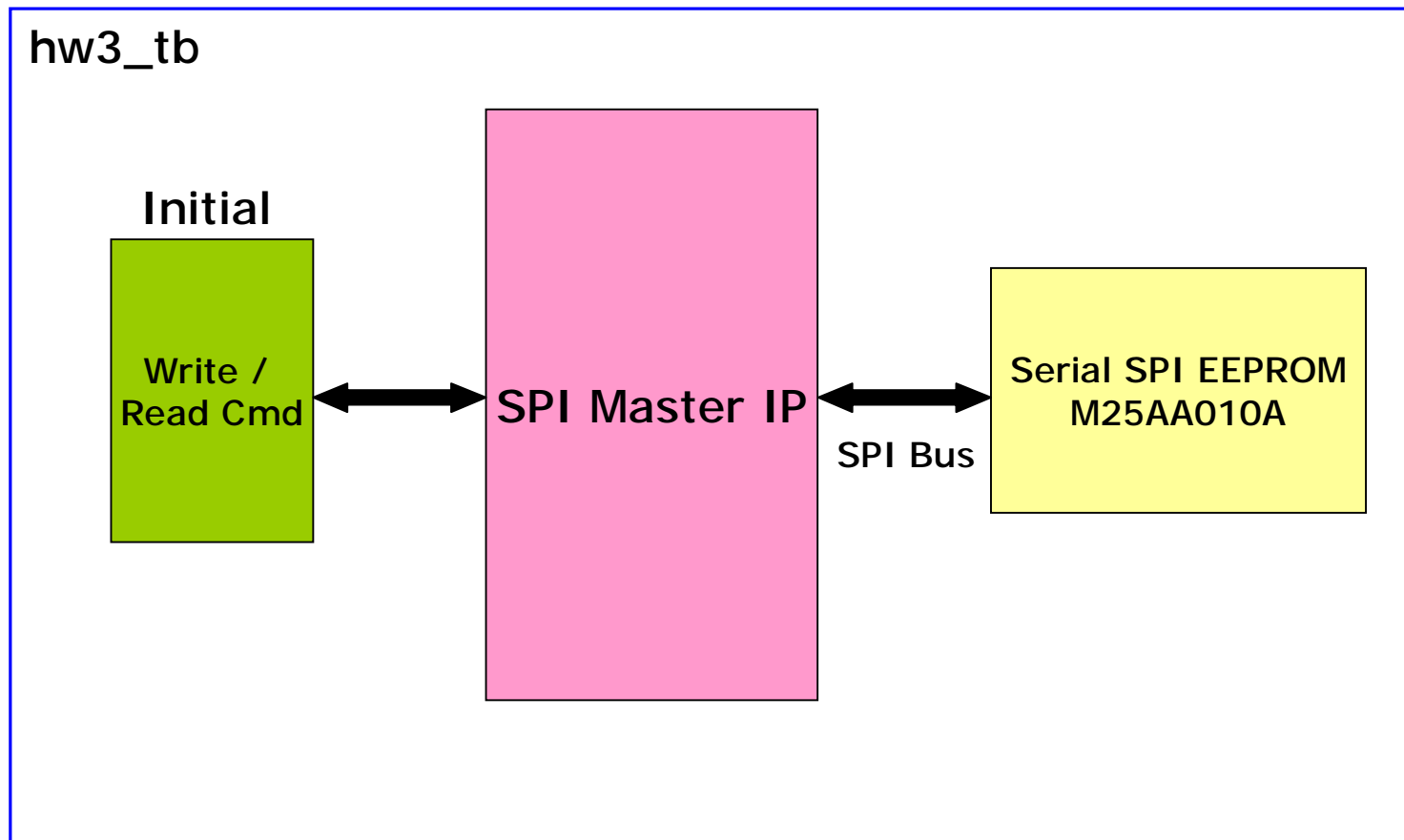
[james\\_wen@hotmail.com](mailto:james_wen@hotmail.com)

# 作業題目

---

1. 設計一個SPI MASTER IP。
2. 在Testbench中透過SPI MASTER，將EEPROM的位址0寫入0x12，位址1寫入0x34。
3. 使用M25AA010A.v當SPI Slave EEPROM model。
4. 使用同步式設計，只能使用clk\_50M或reset當clock，不能使用其他輸入信號當clock使用。

# Block Diagram



# Instruction Set for the AT25AA010A

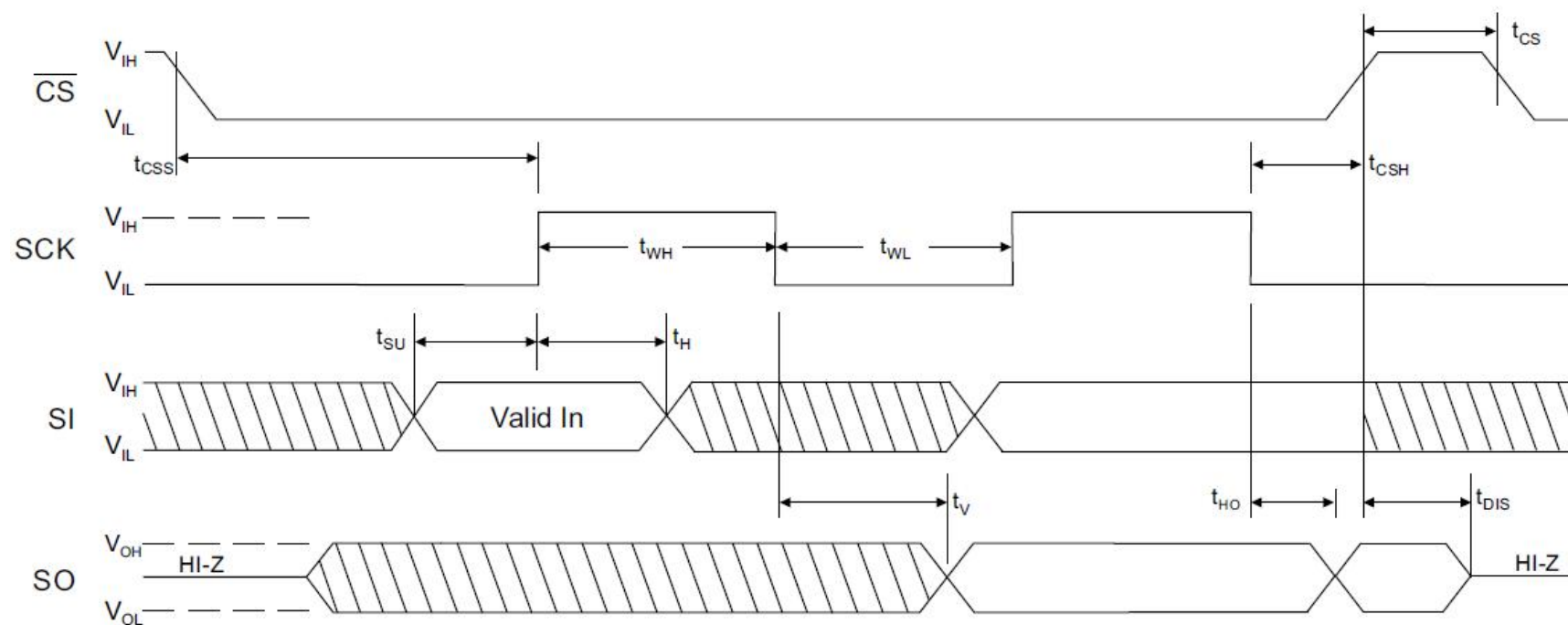
---

Instruction Name	Instruction Format	Operation
WREN	0000 X110	Set Write Enable Latch
WRDI	0000 X100	Reset Write Enable Latch
RDSR	0000 X101	Read Status Register
WRSR	0000 X001	Write Status Register
READ	0000 A011	Read Data from Memory Array
WRITE	0000 A010	Write Data to Memory Array

Note: 1. "A" represents MSB address bit A8 for the AT25040B.

# AT25AA010A SPI Protocol

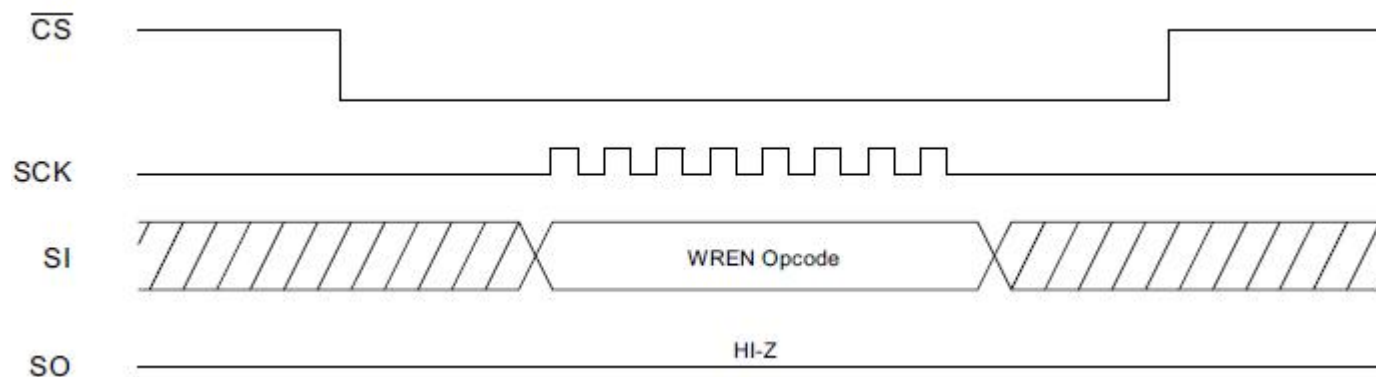
## Synchronous Data Timing (for Mode 0)



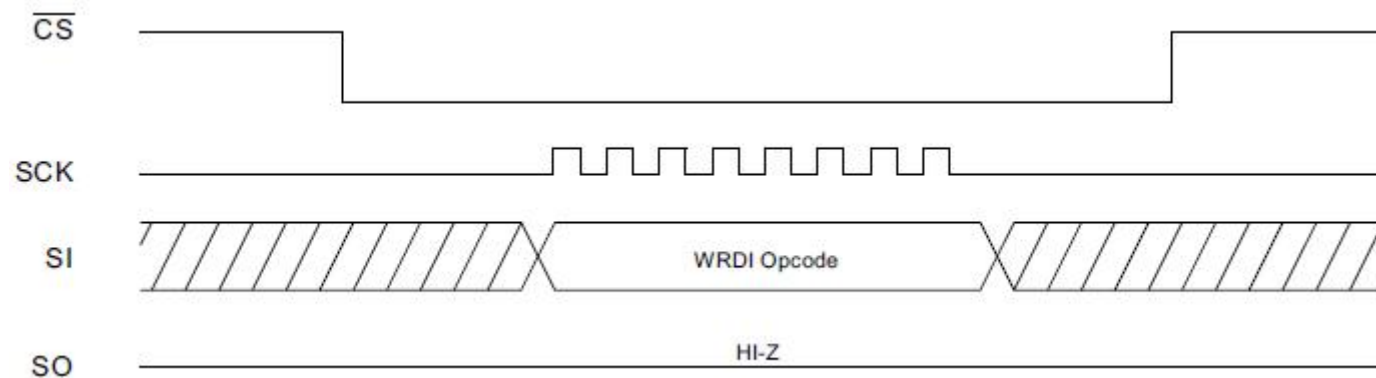
$t_{\text{WH}}, t_{\text{WL}}, t_{\text{SU}}, t_{\text{H}} > 40\text{ns}$

# AT25AA010A SPI Protocol

## •WREN Timing

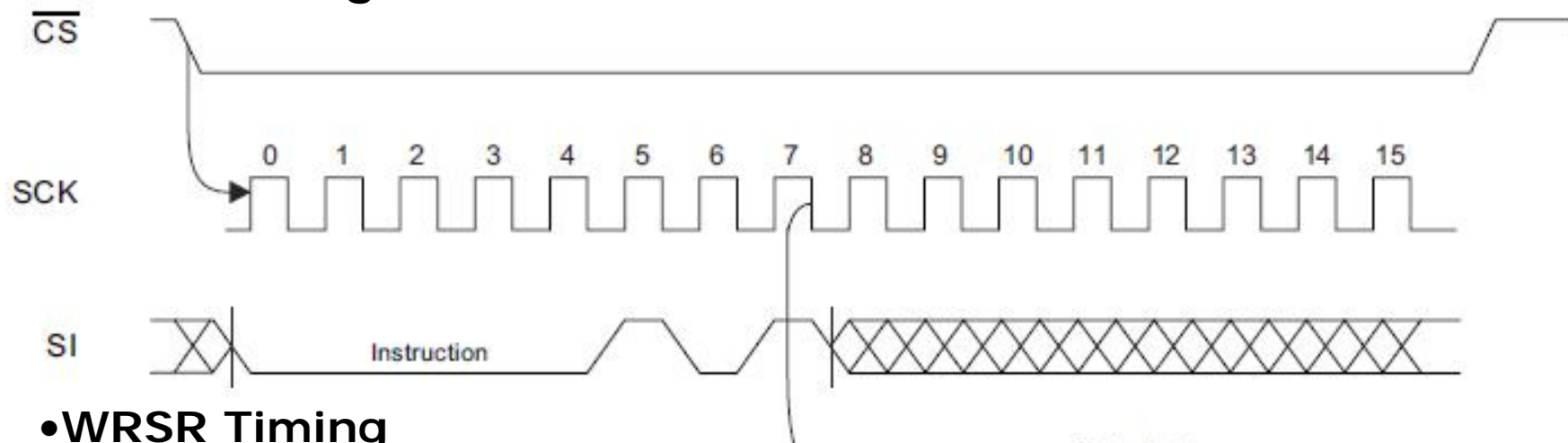


## •WRDI Timing

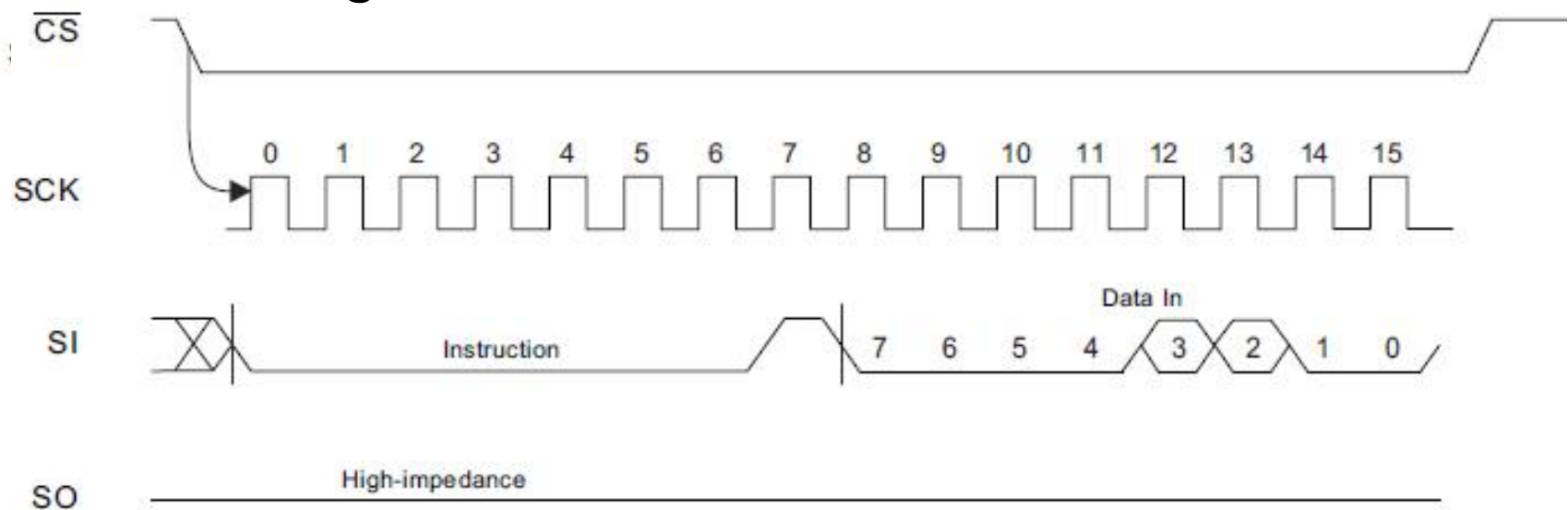


# AT25AA010A SPI Protocol

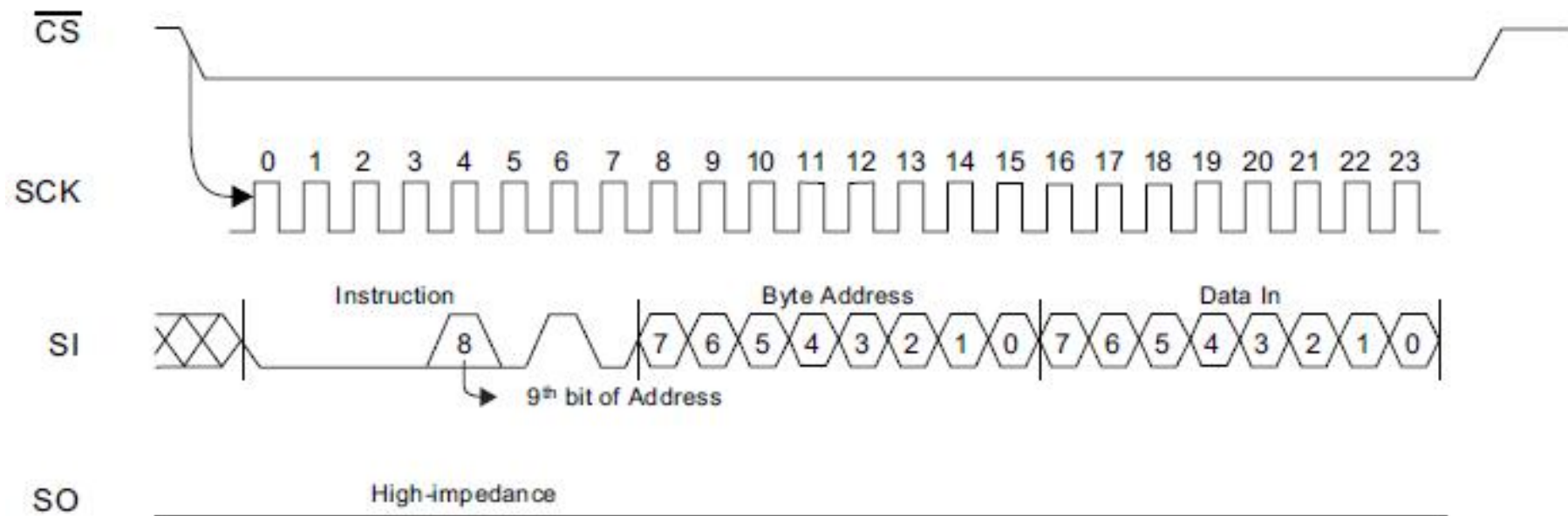
## •RDSR Timing



## •WRSR Timing

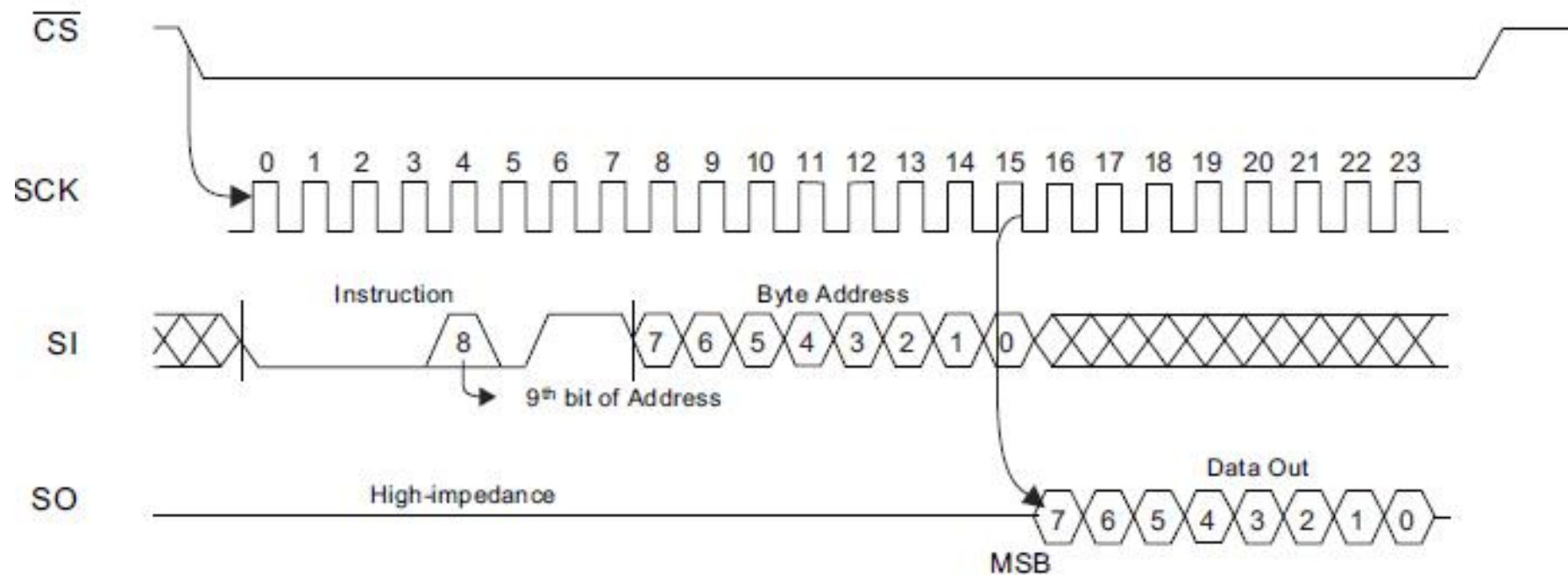


# AT25AA010A SPI Protocol - WRITE Timing





# AT25AA010A SPI Protocol - READ Timing



# 計分方式

---

1. 作業完成後，將verilog程式、輸出波形圖以及文字結果畫面截圖整理成Word檔案後上傳至Moodle[繳交作業]。
2. 上傳檔案名稱：學號\_HW3.doc
3. 計分標準依完成順序及程式內容給分，若發現程式或輸出畫面結果有複製狀況，該員此次作業分數為0分。