


實習題目 - 2

計頻器



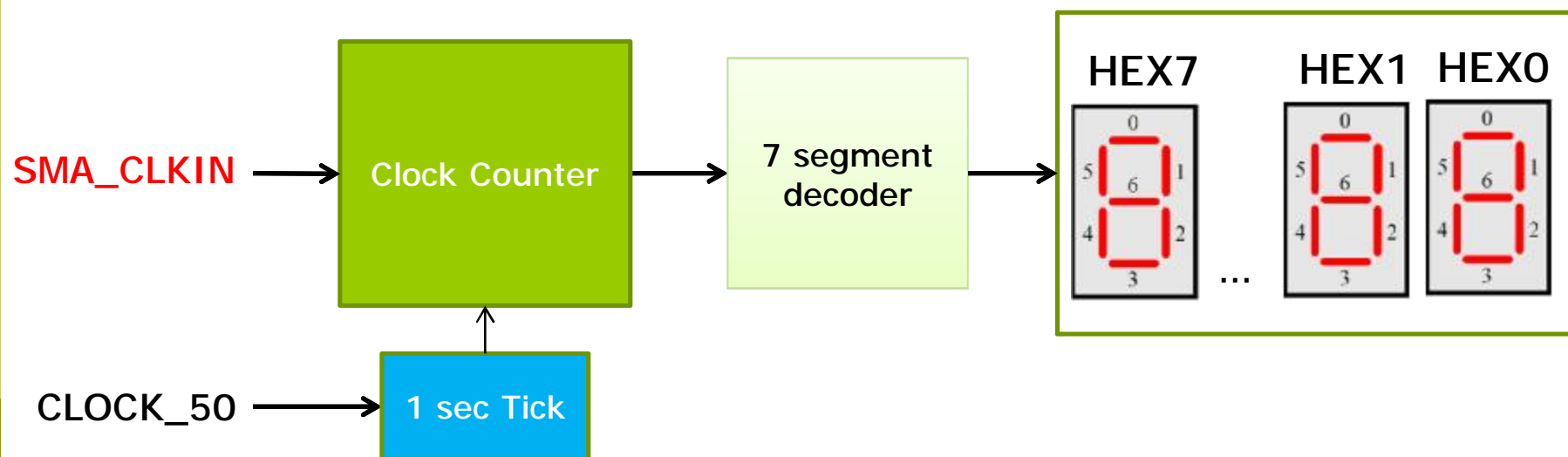
溫進坤

james_wen@hotmail.com

題目功能

1. 電源開機後在七段顯示器上顯示為00000000Hz。
2. 將每秒計數後的頻率值，顯示在七段顯示器上。
3. 使用同步式設計，always中不能使用CLOCK_50M或RESET以外的訊號當CLOCK使用。

系統方塊圖



測試頻率輸入

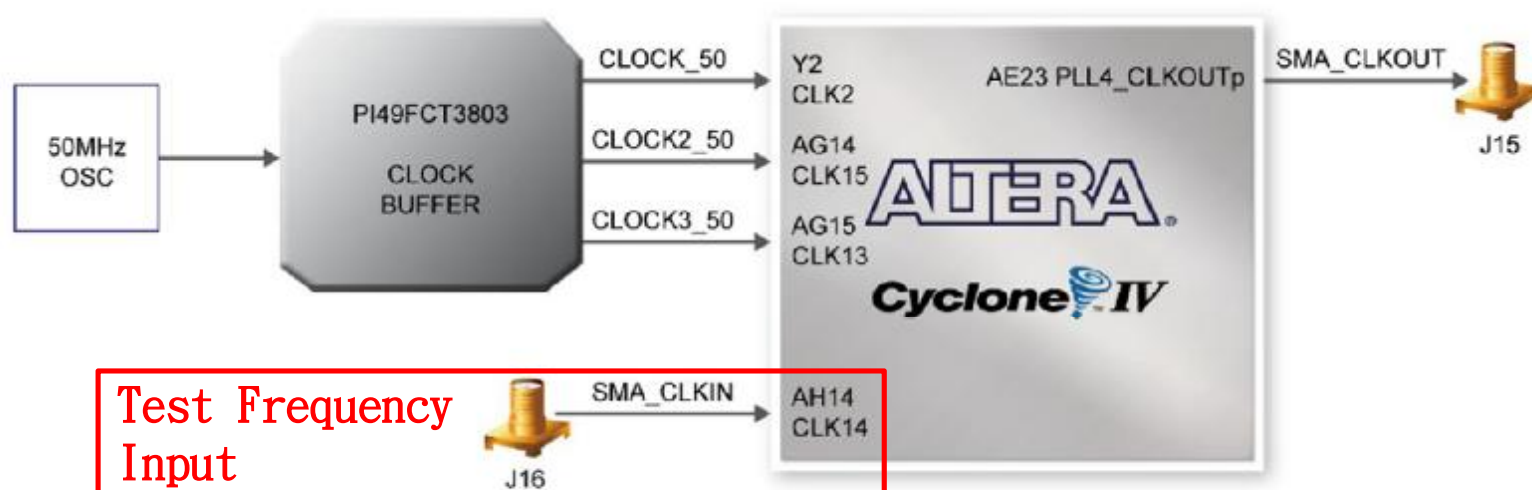


Figure 4-11 Block diagram of the clock distribution

Table 4-5 Pin Assignments for Clock Inputs

Signal Name	FPGA Pin No.	Description	I/O Standard
CLOCK_50	PIN_Y2	50 MHz clock input	3.3V
CLOCK2_50	PIN_AG14	50 MHz clock input	3.3V
CLOCK3_50	PIN_AG15	50 MHz clock input	Depending on JP6
SMA_CLKOUT	PIN_AE23	External (SMA) clock output	Depending on JP6
SMA_CLKIN	PIN_AH14	External (SMA) clock input	3.3V

計分方式

1. 程式完成後請助教確認功能是否正確，並給予完成順序號。
2. 將全部的Verilog程式壓縮後上傳至Moodle[繳交作業]，並在檔名依序寫上實習題目號碼、完成順序號、學號。(檔名:Lab_2_No_xx_學號.zip)
3. 計分標準依完成順序及程式內容給分，若發現程式有互相抄襲狀況，該員分數皆為0分。

參考資料

- p DE2-115_mb_schematic.pdf
- p DE2_115_pin_assignments.csv