

总题量 (296):单选题(158)判断题(138)

1. 16选1数据选择器应该有()个数据输入端。答案: 16

3. (1) 该电路最简与或形式的逻辑表达式是 ()。答案:

4. (1) 根据题意列出真值表, 正确结果为 () ; A

1

1
12

1
0
1
0
0
0
1
0
1
1
1
1
0
1
1
1
1
1

(c) 答案：真值表 (c)

5. (2) 按最小项列出正确的逻辑表达式为 () ; 答案: $F = \overline{A}\overline{B}C + A\overline{B}\overline{C} + ABC$
 6. (2) 分析可知, 该电路为 () 。

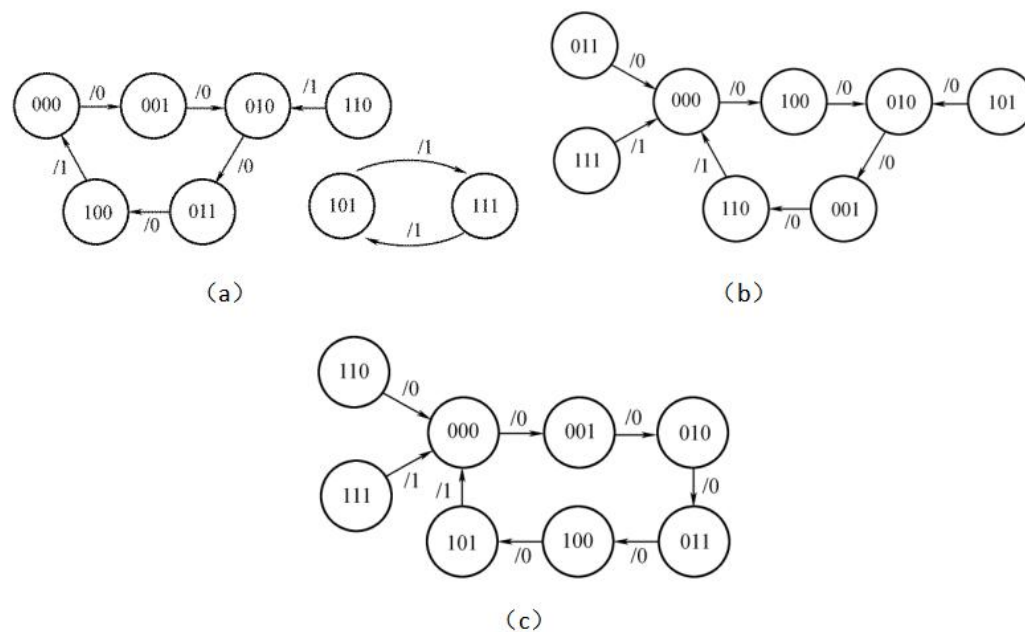


图 2-5

- 答案：状态图如图2-5 (b) 所示, 能自启动五进制同步计数器,
 7. (2) 该电路以静态工作状态为主, 若考虑功耗因素应选用 () 。答案: CMOS 门电路
 8. (2) 经分析, 该电路具有 () 功能。答案: 四舍五入
 9. (3) 在CP脉冲的作用下, 该电路时序图为 () 。

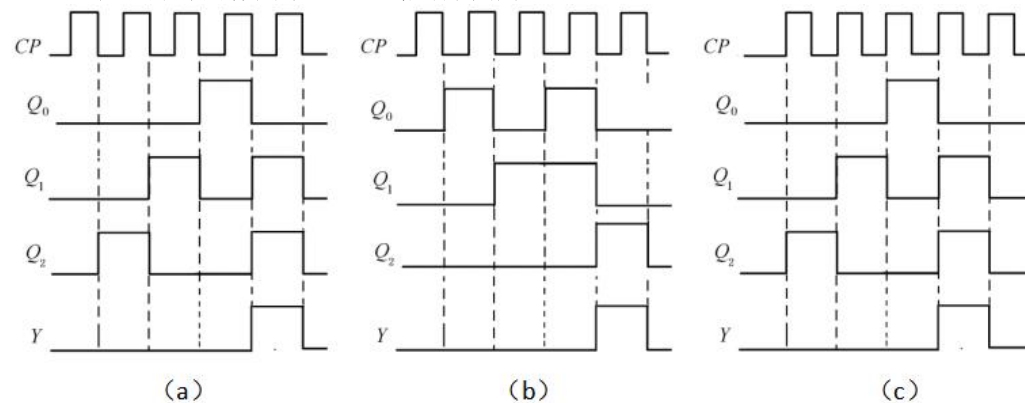


图 2-6

答案：图2-6 (a)

10. (3) 正确是最简逻辑表达式为 ()。答案: $F = AB + AC$

$$\frac{1}{3}V_{CC} \text{ 和 } \frac{2}{3}V_{CC}$$

11. 555定时器的阈值为 ()。答案:

12. [5] 555定时器电路中 V_{CC} 到地间连接一个大电容, 是起 () 作用的。答案: 滤除噪声

13. [5] 555定时器工作时, 清零端 () 答案: 应接高电平

14. [5] 555定时器可以构成各种脉冲信号的产生和整形电路, 它属于 () 答案: 数模混合集成电路

15. [8] 8选1数据选择器应有 () 个数据输入端。答案: 8

16. CMOS传输门之所以可以双向输入, 是因为 ()。答案: 源极与漏极可以互换

17. CMOS电路多余输入端 ()。答案: 不能悬空

18. CMOS电路多余输入端 () 答案: 不能悬空。

19. CMOS或非门电路与TTL或非门电路的逻辑功能 () 答案: 完全相同

20. E2PROM () 答案: 采用电擦除, 擦除时间仅需要几毫秒。

21. JK触发器的输入端 $J=K=0$, 时钟脉冲CP作用下该触发器的状态将 ()。答案: 保持

22. N个触发器可以构成最大计数长度为 () 的计数器。答案: 2^N

23. OC门“线与”连接并正常工作的前提是 ()。答案: 电路输出端只需一个外接负载电阻

24. RAM是由存储矩阵、地址 () 和读/写控制电路三部分组成的。答案: 译码器

25. TTL产品中, 目前具有品种齐全、价格低廉特点的主流产品系列是 ()。

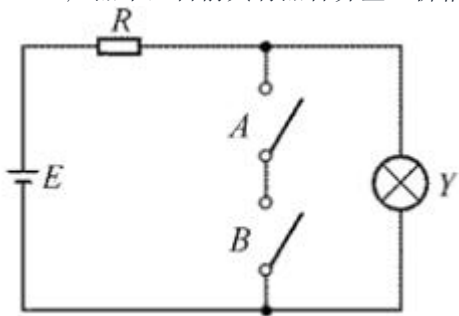


图1-2 题1-3-7图 答案: 54/74LS

26. TTL门电路的电气特性中, 静态特性包括电路的 ()。答案: 电压传输特性、输入特性和输出特性

27. TTL门电路输入端通过电阻接地时, 若该电阻值大于 R_{ON} (或输入端悬空) 时, 该输入端相当于 ()。答案: 逻辑1状态。

28. TTL门电路输入端通过电阻接地时, 若该电阻值大于 R_{ON} (或输入端悬空) 时, 该输入端相当于 () 答案: 逻辑1状态。

29. TTL与非门输出低电平时, 电路需考虑 () 答案: 灌电流负载能力。

30. [B] 编码器输入使能端S: 的含义是 ()。答案: $S=1$ 时电路处于禁止状态; $S=0$ 时电路处于工作状态

31. [B] 并联比较型ADC是所有ADC中 () 答案: 转换速度最快的一种转换器, 典型转换时间是100ns

32. [C] 从下图所示计数器的状态转换图看, 该计数器

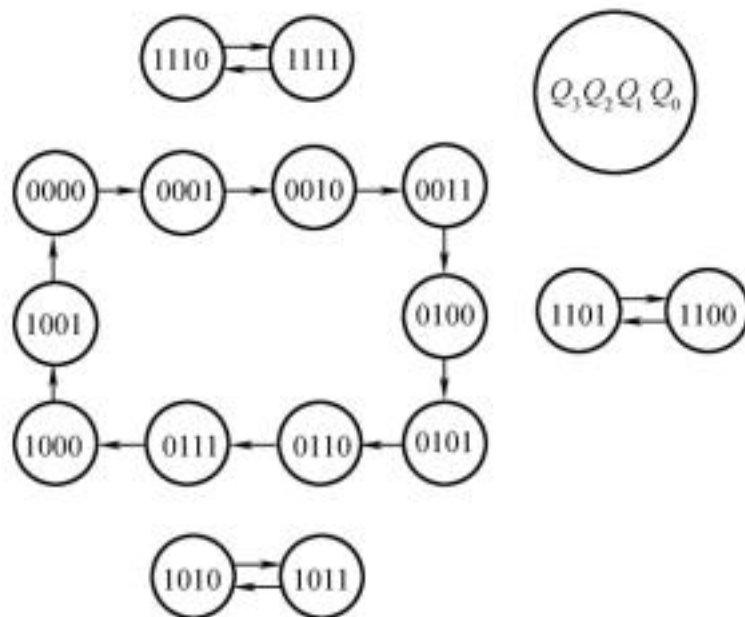


图4-3 题4-2-8

图答案: 不能自启动的十进制加法计数器

33. [C] 存储容量是指存储器能够存储 ()。答案: 一位二进制单元的总和

34. [D] 单稳态触发器的暂稳态时间 t_w 的大小与 RC 常数的关系是 ()。答案: RC 越大, t_w 越长

35. 单稳态触发器与多谐振荡器在状态的区别是 ()。答案: 前者只有一个稳态, 后者没有稳态

36. [D] 当 $\tau = RC$ 足够小时, 在输入脉冲的上升沿, 微分电路的输出为 ()。答案: 正向窄脉冲

37. [D] 当输入电压 $u_I > 0.5V$ 且 $u_{BC} < 0V$ 时, 三极管开关电路中管子处在 () 状态。答案: 放大

$$\bar{R}_D = 1$$

38. [D] 当维持阻塞型D触发器的异步置0端 $\bar{R}_D = 1$ 时, 该触发器的次态 ()。答案: 与CP和D有关

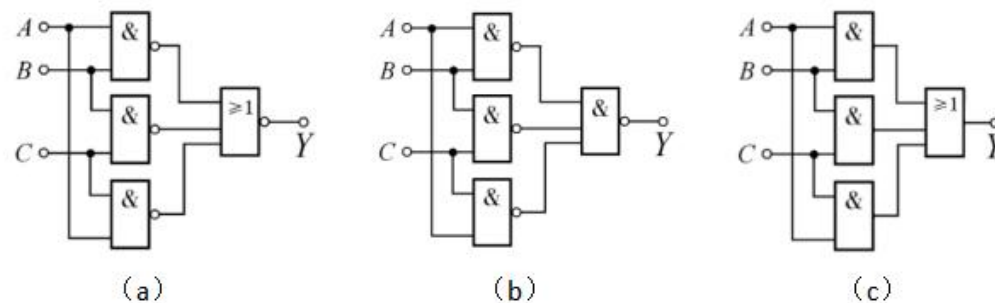
39. [D] 动态存储器DRAM具有 () 的特点。答案: 速度慢, 集成度高

40. [D] 对于JK触发器, 当 $J=0$, $K=0$ 时, () 答案: 保持

41. [D] 对于JK触发器, 当 $J=0$, $K=1$ 时, () 答案: 输出置0
42. [D] 对于JK触发器, 当 $J=1$, $K=0$ 时, 触发器()。答案: 置1
43. [D] 对于JK触发器, 当 $J=1$, $K=1$ 时, () 答案: 翻转
44. [D] 对于RS触发器, 当 $S=1$, $R=0$ 时 () 答案: 输出置1
45. [D] 对于RS触发器, 当 $S=R=1$ 时 () 答案: 不允许
46. 对于TTL电路, 0.7V的输入电压为() 输入。答案: 低电平
47. 对于TTL电路, 当本级门电路输出高电平时, 输出端电流()。答案: 向外流出, 电路带拉电流负载
48. [D] 对于取样保持电路, 只要充电时间常数() 取样信号 $S(t)$ 的持续时间 t_w , 输出信号 u_o 就能跟踪输入信号 u_i 的变化。答案: 远小于
49. [D] 多谐振荡器与单稳态触发器的区别之一是()。答案: 前者没有稳态, 后者只有一个稳态
50. [E] 二—十进制码简称BCD(Binary Coded Decimal)码, 它是用, () 答案: 4位二进制代码表示0~9十个十进制数。
51. [F] 分析同步时序电路时, 首先应该() 答案: 写出各触发器输入端的逻辑表达式
52. 分析图2-4所示电路的逻辑功能。在下列选项中选择正确答案填入空内。

图 2-4

53. [G]关于显示译码器，目前采用较多的是（ ）答案：七段字符显示器。
54. [J]奇偶校验码具有（ ）功能。答案：检错
55. [J]集成寄存器具有的功能是（ ）答案：并行输入、保持、左移或右移控制以及异步复位。
56. [J]计数器可实现的主要功能为（ ）答案：计数、分频、定时。
57. 将二进制数 $(100110.100111)_2$ 转换成十六进制数，正确结果是（ ）。答案：
 $(26.9C)_{16}$
58. 将二进制数 $(101011.101101)_2$ 转换成十进制数，正确结果是（ ）。答案：
 $(43.703125)_{10}$



答案: 图 (a)

78. [S]设计时序逻辑电路时，首先应由给定的逻辑功能要求（ ）。答案：写出原始状态图 and 状态表

79. 十进制数 (127.0625)₁₀ 换算成二进制数，正确结果是（ ）。答案：(1111111.0001)₂

80. [S]时序电路在开机后，需要先将电路状态预置为某个有效状态，电路才能够正常工作。通常称这种电路（ ）答案：不能“自启动”。

81. 石英晶体多谐振荡器的突出优点是（ ）。答案：振荡频率稳定

82. [S]石英晶体振荡器的频率稳定度很高，可达到（ ）答案： $10^{-5} \sim 10^{-9}$

83. [S]输入不同时，输出一定为0；输入相同时，输出可能为0。这个逻辑运算关系是

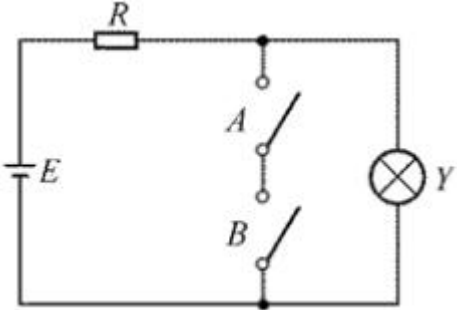


图1-2 题1-3-7图

（ ）。答案：或非

84. [S]输入高电平、输出低电平时，反相器负载电流为（ ）。答案：灌电流

85. [S]数据选择器是指能按需要从多个输入信号中（ ）送到输出端的电路。答案：选择一个

86. [S]数字电路中大多数半导体器件工作在开关状态，当器件饱和时，开关相当于处在（ ）。答案：闭合状态

87. [S]数字电路中，组合逻辑电路（ ）。答案：不包含具有记忆（存储）功能的元件或电路。

88. [S]数字集成电路应避免使用锰锌电池供电，其原因是（ ）答案：常有腐蚀性液体渗出

89. [S]数字系统除了输入电路、输出电路、电源和功能单元电路外，一定还包括（ ）。答案：时基电路和控制电路

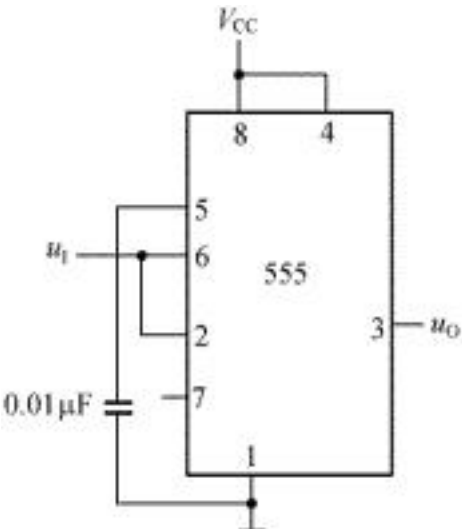
90. [S]双积分型A/D转换器的特点是（ ）答案：精度较高，速度较慢

91. [S]四位双向移位寄存器74LS194的输入端 M_B 、 M_A 、 D_{SL} 同时为0、1、 Φ

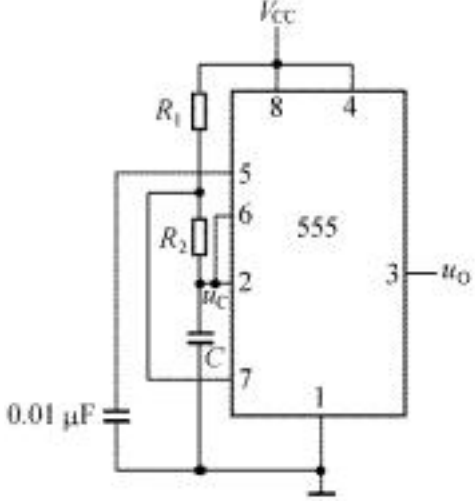
时，输出 $Q_0 Q_1 Q_2 Q_3 = 0 Q_{0n} Q_{1n} Q_{2n}$ ，说明该电路实现了（ ）功能。答案：右移

案：右移

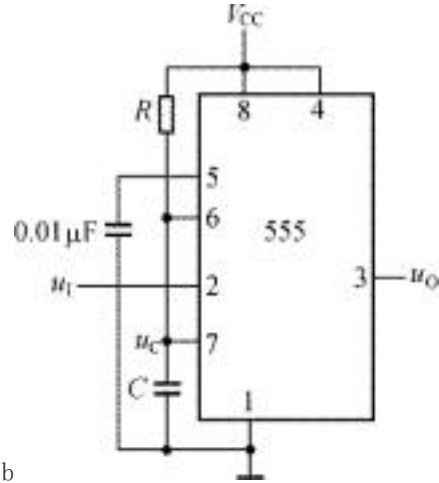
92. [T]题图所示555定时器电路中，（ ）是单稳态触发器。



图a



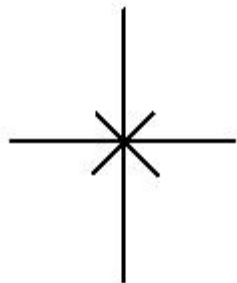
图



图c

图4-4 题4-4-5图

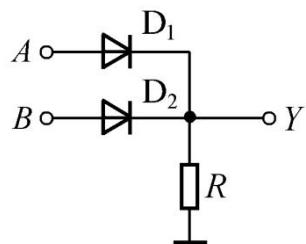
答案：（c）



93. [T]题图所示PLD连接方式是（ ）。

答案：编程连接

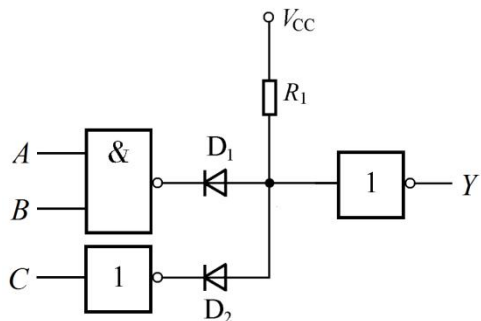
图6-1 题6-3-4图



答案：或

94. 题图所示电路能够实现（ ）逻辑关系。

95. 题图所示逻辑电路逻辑关系是（ ）。



答案： $Y = AB + C$

96. [T]同或运算表示的逻辑关系，是指两个输入变量A、B（ ）。答案：取值相异时，输出为0；取值相同时，输出为1。

97. [T]同逻辑函数表达式

$$A + \bar{A}\bar{B}\bar{C}$$

相等的逻辑表达式是（ ）。答案：

$$A$$

98. [T]图1-1所示符号是（ ）符号。

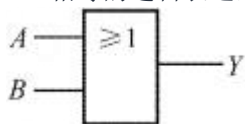


图1-1 题1-3-5图

答案：或逻辑

99. [T]图1-2所示开关电路的逻辑关系是（ ）。

图1-2 题1-3-7图

答案：与非

100. 图2-6所示阵列逻辑电路的逻辑函数表达式是（ ）。

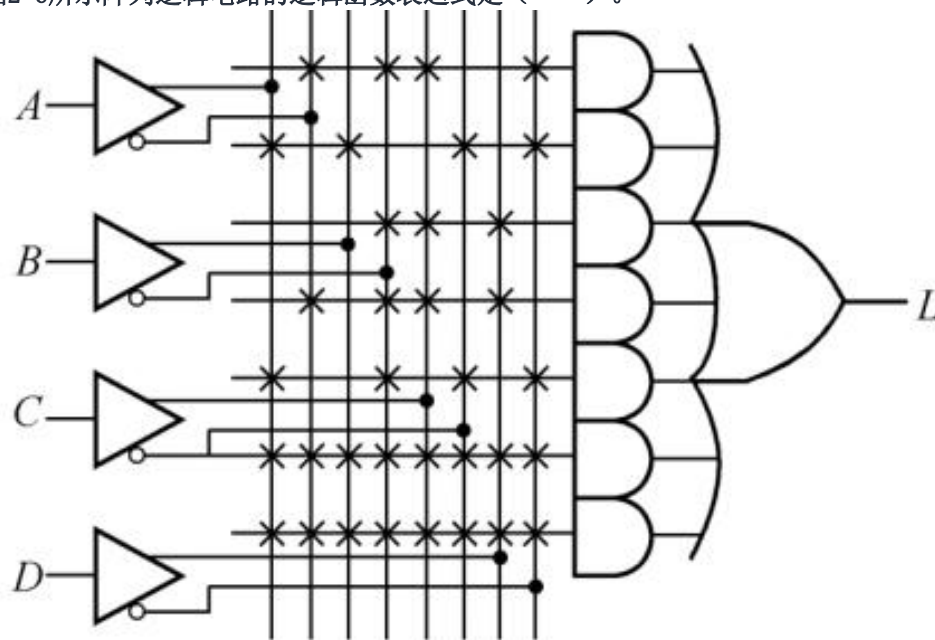
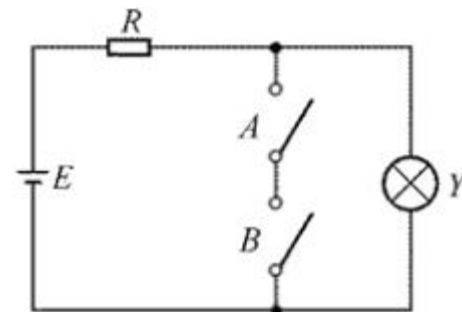
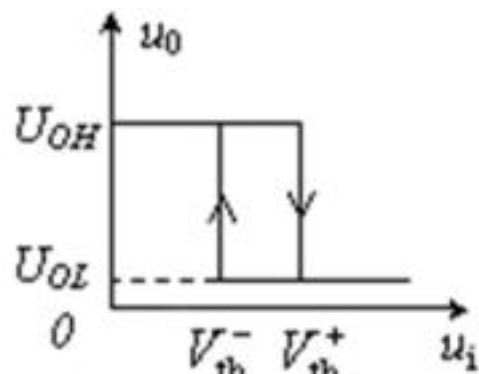


图 2-6

$$L = \bar{A} \cdot \bar{B}C + A\bar{C} \cdot \bar{D} + \bar{B}CD$$

答案：



101. [T]图5-1所示特性施密特电路的为 () .
 图5-1 题5-2-7图答案: 反向传输特性
 102. [T]图所示电路能够实现 () 计数。

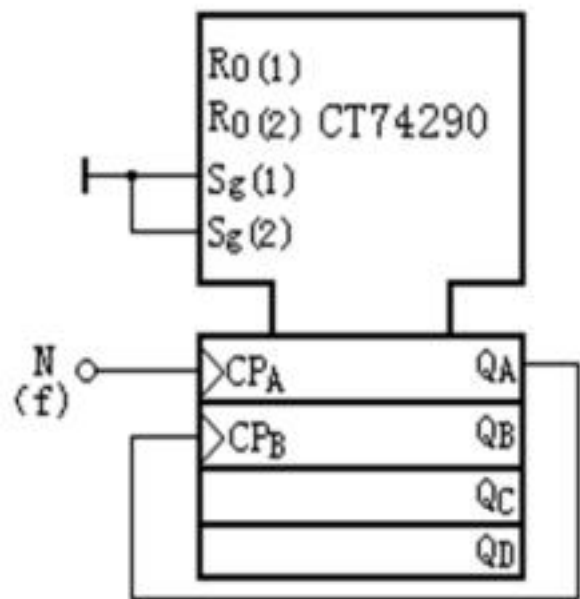
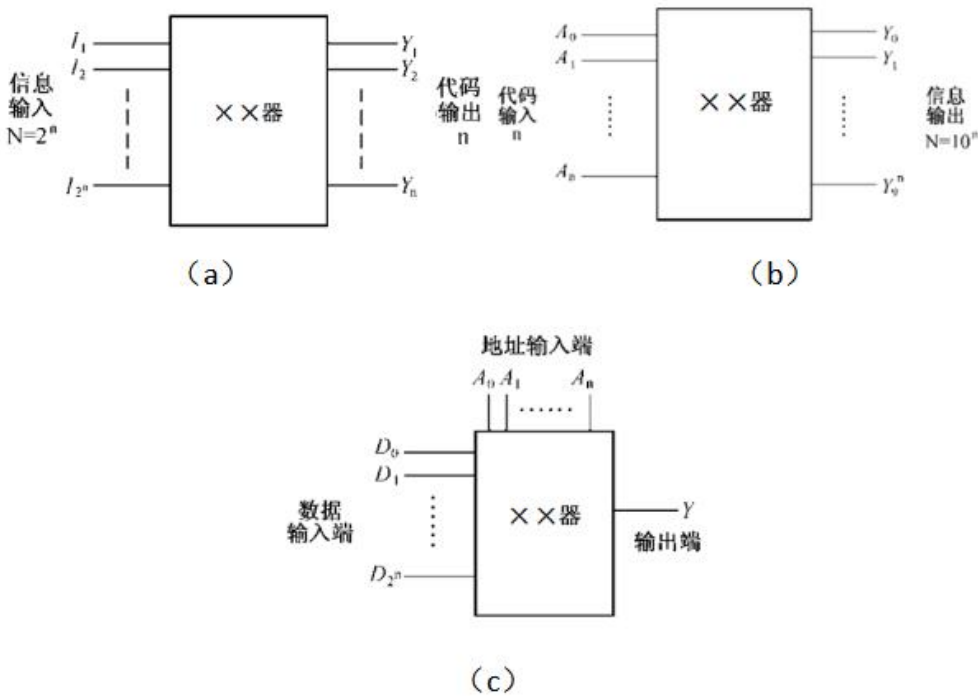


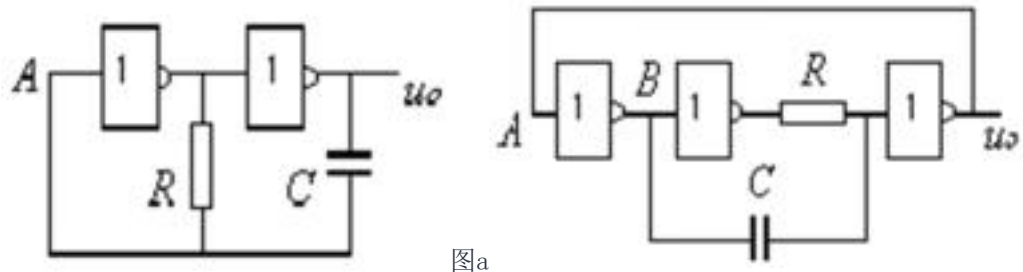
图4-5 题4-4-6图答案: 能

够实现8421BCD码
 103. [W]维持阻塞型D触发器 () 触发器。答案: 属于边沿型
 104. 为了把串行输入的数据转换成并行输出的数据, 可以使用 () 。答案: 移位寄存器
 105. 为了将正弦信号转换成脉冲信号, 信号频率不变, 可以采用 () 。答案: 施密特触发器
 106. 下列PLD芯片中, 与阵列、或阵列均为可编程的是 () 器件。答案: PLA

107. 下列三个逻辑电路框图中, () 是译码器。

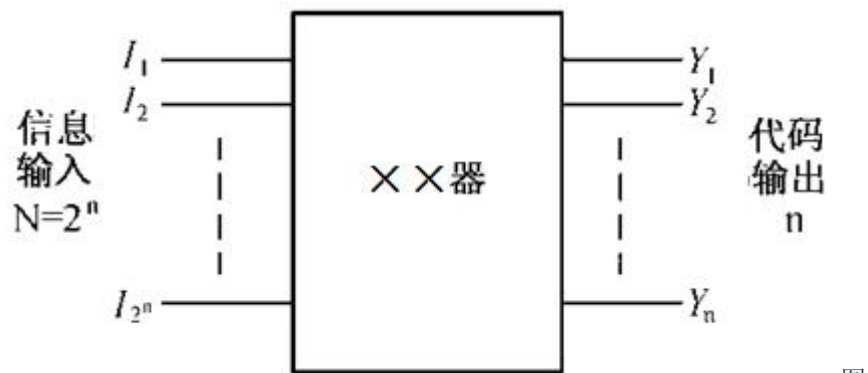


答案: 图b
 108. [X]下列三个逻辑电路框图中, () 是译码器。

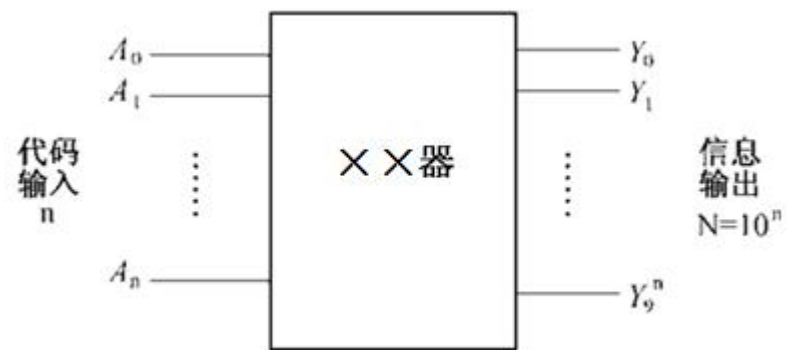


图b图5-2 题5-3-4图答案: 图 (a) 是CMOS振荡器, (b) 是改进环形振荡器

109. [X]下列三个逻辑电路框图中, () 是译码器。

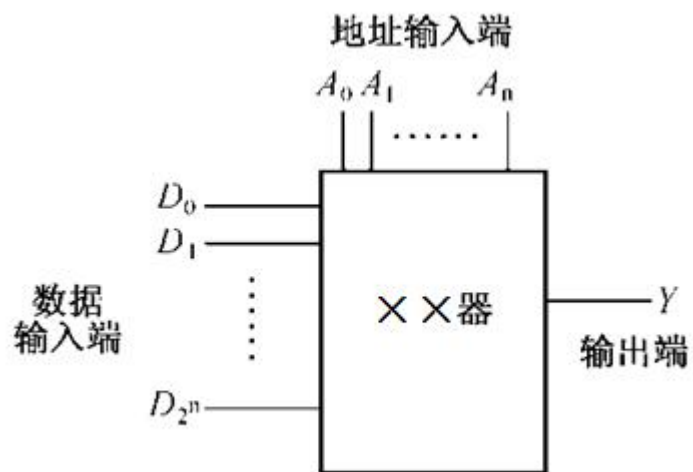


图



图

a



图c

b

图3-2 题3-2-7图答案：图a

110. 下列三种A/D转换器中，（ ）的转换速度最快。答案：并行比较型

111. 下列消除竞争冒险的方法中，（ ）是错的。答案：引入时钟脉冲

112. [X]下列选项（ ），不是组合逻辑电路消除竞争与冒险的方法。答案：逻辑化简

113. [X]下列选项中，（ ）不能消除组合逻辑电路的竞争与冒险。答案：逻辑化简

114. [X]下图所示触发器是（ ）。

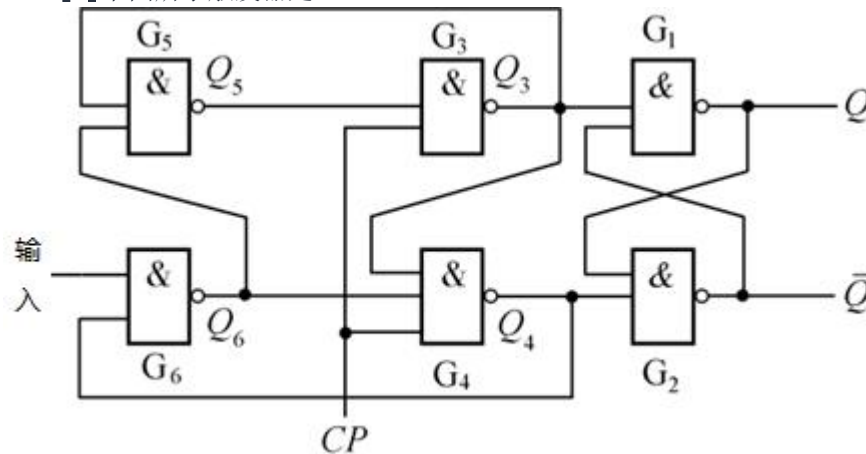


图4-1 题4-

1-8图答案：钟控型RS触发器

115. [X]下图所示电路能够实现（ ）计数。

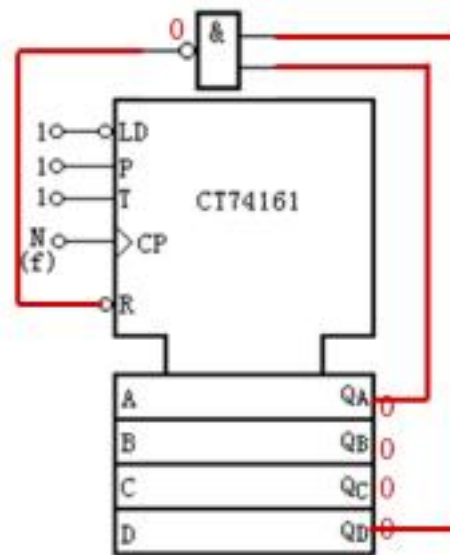


图4-4 题4-4-5图答案：M=9

116. [X]下图所示电路能够实现（ ）计数。

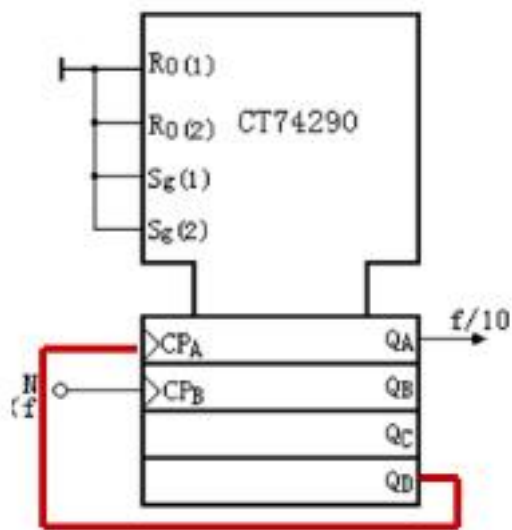


图4-6 题4-4-7图答案：能够实现

5421BCD码

117. [X] 下图所示计数器是 ()

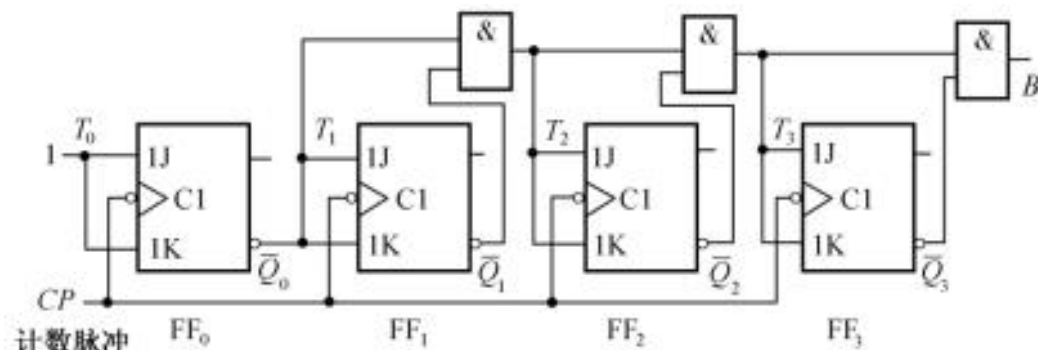


图4-2 题4-1-8图答案：二进制同步减法计数器

118. [X] 小数的转换采用 () 的方法，直至余数为0，或满足精度为止。答案：乘2取整，高位在上

119. [X] 循环码由于 () 而受到广泛的应用。答案：在传输过程中引起的误差小

120. [Y] 掩模ROM存储器所存储的数据在制造过程中被 ()。答案：固化在存储器中，不能由用户修改

121. [Y] 要设计一个波形变换器，将正弦波信号转换为同频率的矩形波，应选用 () 电路。

答案：施密特触发器

122. [Y] 一个3-8线译码器，它有 () 端。答案：3个输入、8个输出

123. [Y] 一个计数器在时钟脉冲CP到达时，各触发器的翻转时刻有先有后，该计数器称为 ()。答案：异步计数器

124. [Y] 一个逻辑函数可以 () 答案：可用逻辑表达式、真值表、逻辑图、波形图、卡诺图以及硬件描述语言来描述。

125. [Y] 一个确定的逻辑函数对应的真值表 () 答案：只有1个

126. [Y] 异步计数器中的触发器 () 答案：没有统一的时钟脉冲。

127. [Y] 用卡诺图化简法化简逻辑函数时，() 的最小项一定不能合并。答案：逻辑上不相邻

128. [Y] 用卡诺图化简法化简逻辑函数时，() 的最小项一定能合并。答案：逻辑上相邻

129. [Y] 由555构成的单稳态触发器，暂稳态维持时间由电路的 () 决定。答案：定时元件参数

130. 由RS触发器的真值表可知，它的状态方程和约束条件是 ()。RS $Q^{n+1} = S + \bar{R}Q^n$, $RS = 0$

1

1

1

0

0

1

1

$$Q^{n+1} = S + \bar{R}Q^n, RS = 0$$

不允许答案：

131. [Y] 由集成计数器构成任意计数器的方法有 ()。答案：清零法，置数法和级联法三种

132. [Y] 由逻辑函数的最小项性质可知，任意两个最小项的 ()。答案：乘积为0

133. [Y] 由模/数转换原理可知，将模拟信号转换为数字信号一般要经过 ()。答案：取样、保持、量化及编码4个过程

134. 由时序逻辑电路的功能特点可知，任意时刻触发器电路的输出状态 ()。答案：不仅取决于输入信号，还与输入信号作用前的现态有关

135. 由组合逻辑电路的功能特点可知，任意时刻电路的输出 ()。答案：仅取决于该时刻的输入状态

136. [Y] 有一个三输入端的TTL或非门，输入信号为A、B、C，输出为Y，则其函数式

$$Y = \overline{\overline{A}BC}$$

Y=()。答案：

137. [Y]与74系列TTL引脚兼容、电平兼容的CMOS产品系列是()。

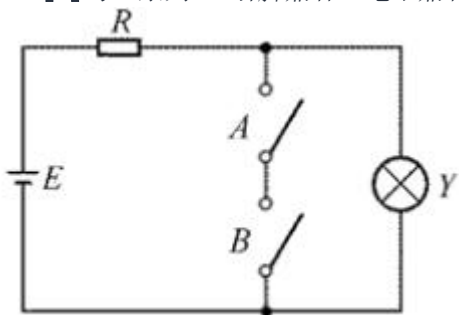


图1-2 题1-3-7图 答案：74HCT系列

138. [Y]与CMOS电路相比，TTL电路具有()特点。答案：延迟时间短、工作频率高

139. [Y]与TTL同类门相比，CMOS电路的扇出系数()。答案：大很多

140. [Y]与串行进位加法器相比，超前进位加法器的()。答案：运算速度提高，但电路复杂度也明显提高

141. [Y]与逻辑表达式、真值表和波形图相比，数字电路的逻辑图便于()。答案：形成实际电路

142. 与同步时序电路相比，异步时序电路的主要缺点是()。答案：速度慢

143. [Y]与同步时序电路相比，异步时序电路具有结构简单的特点，但()是它的主要缺点。答案：工作速度较慢

144. [Y]与主从结构触发器相比，边沿触发器的抗干扰能力()。答案：强

145. [Y]约束条件RS=0的含义是()。答案：输入信号不能同时为1

146. 在A/D转换器和D/A转换器中，衡量转换精度通常用()。答案：分辨率和转换误差

147. [Z]在PLD的基本结构中，()构成了PLD的主体。答案：与阵列和或阵列

148. [Z]在逻辑表达式中，n个变量可以()。答案：组成 2^n 个最小项。

149. 在门电路的电气特性中，将输出电压急剧上升或下降所对应的()称为阈值电压。答案：输入电压

150. [Z]在任何时刻，时序逻辑电路的输出不仅取决于()，还取决于电路原来的状态。答案：该时刻的输入

151. [Z]在数字系统中，目前应用的主流集成芯片是()。答案：CPLD、FPGA等可编程逻辑器件

152. 在下列真值表中，A、B为输入逻辑值，()列的输出结果有误。A

B $A \oplus \bar{B}$ $\overline{A \oplus B}$ $AB \oplus \bar{A}\bar{B}$ 0

0

1
0
0
0
1
0
1
0
1
0
0
1
1
1
1
1
0

1答案： $\overline{A \oplus B}$

153. [Z]在一个逻辑表达式的两个乘积项中，若一个因子相同，另一个因子互为反变量，则()。答案：可将两项合并，并可消去互为反变量的因子

154. [Z]在运用代数化简法进行逻辑函数化简时，可利用()消去AB。答案：

$$A + AB = A$$

155. 只能读出不能改写，信息可永久保存的半导体存储器是()。答案：ROM

156. [Z]只要决定某一事件的条件中有一个具备，这一事件就不会发生。这个逻辑运算关系是()。答案：或非

157. 主从触发器在每个CP脉冲周期，()。答案：主触发器的输出状态可能改变多次，但从触发器只能改变一次

158. [Z]组合逻辑电路在结构上。答案：不能包含具有存储功能的元件或电路

判断题(138)微信号：zydz_9527

1. 555定时器是一种用途极广泛的集成电路，包括双极型和CMOS型产品的所有型号最后三位数码都是555，外部引脚的排列完全相同。()答案：对

2. [8]8421码是一种二—十进制码，又称BCD码。()答案：错

3. A/D转换器的二进制位数越多，能分辨的最小模拟量越小，A/D转换器的分辨率也就越高。()答案：对

4. A/D转换器的相对误差 $\leq \pm \text{LSB}/2$ ，表明实际输出的数字量与理论值的误差小于最低位的半个字。()答案：对

5. BJT三极管是电压控制型器件，而MOS管是电流控制型器件。()答案：错

6. CMOS的555定时器电源范围更宽，但输出级的带负载能力较低。() 答案：对

7. CMOS电路的抗电离辐射能力强，但抗静电能力很差。() 答案：对

8. CMOS电路多余输入端不能悬空，TTL门电路的多余输入端可以悬空，悬空端相当于逻辑高电平。() 答案：对

9. CMOS反相器的噪声容限大于TTL门电路的噪声容限，所以抗干扰能力也比TTL电路强。() 答案：对

10. CMOS结构的组合逻辑越来越多被采用，是因为CMOS电路耗电率低。() 答案：对

11. CMOS门电路在输入端和输出端的反相器，起到缓冲隔离和规范逻辑电平的作用。() 答案：对

12. CPLD和FPGA都具有输入/输出单元、二维逻辑块阵列和用于连接逻辑块的互连资源。() 答案：对

13. D/A转换器的转换精度与电阻网络的元件参数误差有关，与基准电压的稳定性无关。() 答案：错

14. FPGA采用EEPROM存储技术，可重复编程，系统掉电后，数据不会丢失。() 答案：错

15. FPGA器件含有丰富的触发器资源，易于实现时序逻辑功能；CPLD的与或阵列结构，适宜实现较大规模的组合逻辑功能。() 答案：对

16. FPGA由可编程逻辑快、可编程I/O模块和可编程内连线三部分组成。() 答案：对

17. Flash Memory是一种能够快速擦写的E2PROM，主要用于优盘等存储设备中。() 答案：对

18. JK触发器的两个输出端为互补关系，所以没有约束条件。() 答案：对

19. LA是与编程、或固定器件。() 答案：错

20. MAX5013是一个高速D/A转换器，它的最高工作速率能达到100MHz。() 答案：对

21. MOS集成电路集成度高、驱动能力强、但功耗大；双极型晶体管电路功耗低，电路工作速度高。() 答案：×

22. OC门具有可实现“线与”、连接负载灵活的特点，但负载需要单独设置电源。() 答案：对

23. PAL器件中，与阵列和或阵列是电路的核心，不同的芯片输出结构差异很大。() 答案：对

24. RAM是由存储矩阵和地址译码器两部分组成的。() 答案：错

25. RC积分电路时间常数 τ 足够小时，输出电压随时间呈正比关系。() 答案：错

26. SRAM是利用MOS管栅极电容存储电荷效应的半导体存储器。() 答案：错

27. TTL电路的标准低电平、标准高电平和阈值电压分别为0.4V、2.4V和1.4V。() 答案：对

28. TTL输入端空置为高电平，CMOS输入端不能空置。() 答案：对

29. TTL与非门的输入级由一个多发射极三极管构成，使输入端实现“与非”的功能。() 答案：错

30. VHDL程序，用于描述逻辑函数的基本逻辑运算。() 答案：✓

31. [B]编码器只有一路输入信号有效，输出信号为代表该路信号的编码，译码器的输出代表了输入端的编码信息。答案：对

32. [B]表达式 $Y = \overline{AB + CD}$ 不是与或非逻辑运算关系唯一的形式。() 答案：对

33. [B]并行比较型A/D转换器是所有ADC中转换速率最高的，可用于视频转换。() 答案：对

34. [B]波形图反映了输入输出的对应关系，便于电路的调试和检测，缺点是逻辑关系不直观。() 答案：✓

35. 波形图用于反映逻辑变量之间随时间变化的规律，能够方便直观地表现输入变量的逻辑关系。() 答案：错

36. 产品研制过程中需要不断修改的中、小规模逻辑电路，不适合选用GAL芯片。() 答案：错

37. 触发器虽然也是由门电路构成，但它与组合逻辑电路不同，具有逻辑状态的记忆功能。() 答案：对

38. [C]从器件的输出特性曲线图也能看到，增强型NMOS管的开启电压 U_{TN} 不为0。() 答案：对

39. [C]存储器位扩展的方法是，将各芯片地址线、片选CS、读/写控制线并联在一起，数据线分别引出。() 答案：对

40. [C]存取时间是指存储器完成一次“读”或“写”操作经历的时间。() 答案：对

41. [D]单稳态触发器的触发脉冲较窄，触发器进入暂稳态的时间 t_w 较长。() 答案：对

42. 单稳态触发器的输出脉冲宽度仅取决于电路本身的充放电时间参数，而与输入触发脉冲无关。() 答案：错

43. [D]单稳态触发器若采用CMOS门电路构成，为保证稳态时门2输入低电平，电阻 R 必须小于某一数值。() 答案：错

44. 答案：对

45. [D]电阻型D/A转换器中，解码网络所用的阻值范围较大，即便分辨率较高时集成电阻也能较好地保证转换精度。() 答案：错

46. [D]对于一个n位D/A转换器，可输出模拟量的最大值等于 $2^n V_{REF}$ 。() 答案：错

47. 多位数值比较器在比较两个多位数的大小时，遵循先低位比较后高位的比较原则，只有在低位相等时，才需要比较高位。答案：错

48. 多谐振荡器不需要外加输入信号，只要接通电源就能通过自激产生振荡波形，所以它也是一种正弦波振荡器。() 答案：错

49. [D]多谐振荡器电路是无稳态电路，若 $R_1=R_2$ ， $C_1=C_2$ ，则 $T=2t_w=1.4RC$ 。() 答案：对

50. [E]二极管的管压降 U_D 必须小于0V才能进入截止状态。() 答案：错

51. [E]二进制异步计数器可以作为分频器使用。() 答案：对

52. [E]二进制异步计数器相对同步计算机电路，电路结构复杂简单但工作速度较快。() 答案：错

53. [F]反码的符号位用0表示正数，1表示负数，数值的各位为原码的各位取反。() 答案：错

54. [G]公式化简法是运用逻辑代数的基本定律和规则，对逻辑函数进行反复运算求得最简

表达式的过程。() 答案: ✓

55. [H] 环形振荡器不仅电路简单, 频率也比较稳定。() 答案: 错

56. [J] 集成电路芯片CC4066CP的型号名称中末位两个字母CP, 分别代表该芯片是CMOS电路和双列直插封装。() 答案: 错

57. 将十进制小数转换成其他进制数时, 应把小数部分乘以新进制的基数(如二进制的基数为2), 把得到的整数部分作为新进制小数部分的最低位。() 答案: 错

58. 答案: 错

59. [J] 静态存储器SRAM集成度高; 动态存储器DRAM存取速度快。() 答案: 错

60. [L] 量化单位 m_{\min} 不可能为无穷小, 由此带来的量化误差不能被消除。() 答案: 对

61. [L] 列写逻辑表达式并化简, 是组合逻辑电路的分析与设计过程中共同的关键步骤。答案: 对

62. [L] 逻辑表达式的优点是形式简单、书写方便, 便于运算和演变。() 答案: 对

63. [L] 逻辑表达式是将变量用与、或、非、与非及或非等基本逻辑运算符号组合而成的、用以表示变量相互逻辑关系的一种数学表示形式。() 答案: ✓

64. [L] 逻辑表达式是用与、或基本逻辑运算符号组合而成的表示逻辑关系的一种数学表示形式。() 答案: ✕

65. [L] 逻辑表达式形式简洁、书写方便, 便于运算、演变, 便于用相应的逻辑符号来实现, 而且很直观。() 答案: ✕

66. 逻辑函数可以用真值表、逻辑表达式和逻辑电路图来表示, 也可以用卡诺图表示, 但卡诺图与其他形式不能相互转换。() 答案: 错

67. [L] 逻辑“或”: 决定事件结果的若干条件中, 两个以上条件满足时, 结果就会发生。() 答案: ✕

68. [M] 脉冲波是一种间断的、持续时间极短的、突然发生的电信号。() 答案: 对

69. [M] 脉冲前沿与脉冲后沿间的时间间隔就是脉冲波的重复周期T。() 答案: 错

70. 门电路的带负载能力用扇出系数表示, 它通常由门电路输出低电平时的带负载能力决定。() 答案: 错

71. [M] 模拟信号是来自大自然的变化不连续的信号。() 答案: 错

72. [M] 目前流行的555定时器产品中, 7555和7556是BJT的, 555和556是CMOS的。() 答案: 错

73. [Q] 七段字符显示器有共阴极接法, 是将每个发光段的发光二极管阳极接地。() 答案: ✕

74. [Q] 七段字符显示器有共阴极接法, 是将每个发光段的发光二极管阴极接地。() 答案: ✓

75. [Q] 全加器是实现两个一位二进制数相加的运算电路。() 答案: ✕

76. [R] 任何一个含有某一变量的等式中, 所有出现该变量的位置都可以用同一个逻辑函数代替, 而等式仍然成立。() 答案: 对

77. [R] 任何一个逻辑表达式, 如果将式中所有“ \cdot ”换成“+”, “+”换成“ \cdot ”, “0”换成“1”, “1”换成“0”, 变量保持不变, 所得到的表达式就是原函数的反函

数。() 答案: 错

78. [R] 任意一组变量取值中, 只有一个最小项的值为0, 其他最小项的值均为1。() 答案: 错

79. [R] 如果将任意函数Y中所有的与、或、非运算对换, 0、1对换, 就能得到函数Y的反函

数。() 答案: ✕

80. 若系统中既有数字电路也有模拟电路, 印刷电路板应分别设置接地线再合并接地。

() 答案: 对

81. 若逐次逼近型A/D转换器的输出为n位数字量, 进行一次A/D转换至少需要经过n+2个CP周期才能完成。() 答案: 对

82. [S] 三极管的信号传递存在时间延迟, 三极管的饱和程度越深, 恢复时间 t_{off} 越长。() 答案: 对

83. 三态门是能够实现“线与”的逻辑门, 当它处于高阻态时, 输出端与电路连接断开。() 答案: 对

84. [S] 闪存像RAM一样以字节为单位改写数据。() 答案: 错

85. [S] 施密特触发器属于“电平触发”型电路, 不依赖于边沿陡峭的脉冲。() 答案: 对

86. [S] 十进制数转二进制数时, 整数部分的转换采用除2取余, 高位在下的方法, 将十进制数不断除以2, 直至商为0。() 答案: 对

87. [S] 时序逻辑电路当前的输出状态不仅取决于即时的输入信号, 还与电路原来的状态有关。() 答案: 对

88. [S] 使用一片同步计数器74161/74163, 可以实现M=24计数。() 答案: 错

89. [S] 数据选择器的电路特点是一路输入、多路输出, 数据分配器则是多路输入、一路输出。答案: 错

90. [S] 数字电路设备的军用级标准是能够在-40~85℃下稳定正常工作。() 答案: 错

91. [S] 数字电路输出信号受干扰而出现波动时, 无论波动幅度多大都不会影响电路正常工作。() 答案: ✕

92. [S] 数字系统若因主从型触发器的抗干扰能力达不到工作要求, 可改用边沿型触发器。() 答案: 对

93. [S] 数字信号的波形是脉冲波, 只有高电平和低电平。() 答案: 对

94. [S] 四位单向移位寄存器74LS195和四位双向移位寄存器74LS194都具有异步置0和并行送数。() 答案: 对

95. [S] 锁存器的使能控制LE为低电平时, 输出状态为高组态。() 答案: 错

96. [T] 同步计数器74LS163采用同步置0方式, 只有在CP脉冲上升沿才能完成置0。() 答案: 对

97. [T] 图3-2-14 多位数值比较器 ()

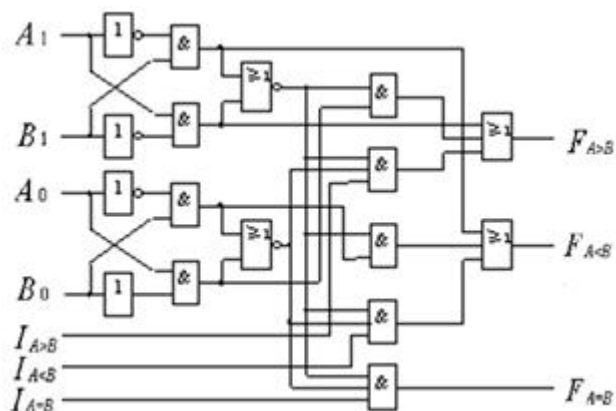


图3-2-14 多位数值比较器

98. [W]维持阻塞型D触发器属于主从型触发器。() 答案: 错
99. [X]相对FPGA而言, CPLD更易于大规模集成, 集成度可达千万门以上。() 答案: 错
100. [X]相对模拟系统, 数字系统具有稳定性好, 可靠性高, 抗干扰能力强的特点。() 答案: 对
101. [X]循环码的构成原则是: 相邻两个代码之间仅有一位取值不同。() 答案: 对
102. [Y]一个确定的逻辑函数关系对应的真值表是唯一的。() 答案: 对
103. [Y]一个数字系统除了方案设计和输入电路外, 其他功能都可用编程软件自动完成。() 答案: 对
104. [Y]移位寄存器可以串联输入、串行输出, 也可以串行输入、并联输出。() 答案: 对
105. [Y]异步计数器74LS290具有同步置0和置9功能。() 答案: 错
106. [Y]异或逻辑关系是当输入有1时输出为0, 输入有0时输出为1。() 答案: 错
107. 用4片256×4位RAM芯片, 可扩展成512×8位的RAM存储系统。() 答案: 对
108. [Y]用输出端接电容的方法消除冒险, 仅适合对信号波形要求不高或工作频率较低的场合。答案: 对
109. [Y]优先编码器是一种允许输出端同时出现两个或两个以上有效信号、电路按照事先约定的编码顺序对信号进行编码的电路。() 答案: 错
110. 由M进制集成计数器构成N进制计数器, 当M<N时一般采用清零法或置位法, 当M>N时则适合采用级联法。() 答案: 错
111. [Y]由逻辑函数的最小项性质可知, 任意两个最小项的乘积为0。() 答案: 对
112. [Y]由原码求补码时, 数值的各位取反加一。() 答案: 错
113. [Y]有一定位数的二进制数就是二进制编码。() 答案: 错
114. [Y]与高、低电平输出状态一样, TTL三态门的高组态也是由逻辑信号输入端控制的。() 答案: 错
115. [Y]运用卡诺图化简逻辑函数时, 约束项可以任意取值。() 答案: 对

116. [Z]在CP信号作用下, 触发器将从一种状态翻转到另一种状态, 并保持状态不变。() 答案: 错
117. [Z]在逻辑函数的卡诺图中, 应当将约束项当“0”处理。() 答案: 错
118. [Z]在实际电路设计中, 除逻辑正确外, 还要兼顾实现电路功能的经济性、可靠性、方便性和可维护性。答案: 对
119. [Z]在数字电路的分析中, 一般是根据功能先列出真值表, 再转换成逻辑表达式及逻辑图。() 答案: 错
120. [Z]在一个逻辑函数 $Y=f(A, B, C)$ 中, 如果一个乘积项含有全部的变量A、B、C, 且每个变量在乘积项中以原变量或以反变量的形式仅出现一次, 那么, 称这个乘积项是函数Y的最小项。() 答案: 对
121. [Z]在优先编码器功能表这, 输入值为“×”表示该输入端无论何值对编码结果均无影响。答案: 对
122. [Z]在组合电路中, 信号经因传输途径不同造成的竞争, 电路输出一定会发生瞬间错误现象。答案: 错
123. [Z]占空比 q 等于脉冲宽度 t_W 与重复周期 T 的比值。() 答案: 对
124. [Z]只读存储器ROM正常工作状态下只能从中读取数据, 不能随时修改。() 答案: 对
125. [Z]钟控RS触发器增加同步时钟脉冲, 能够有效避免一个时钟周期输入变化多次造成的系统逻辑错误。() 答案: 错
126. [Z]中央处理器(CPU)由控制器、运算器和只读存储器三部分组成。() 答案: 错
127. [Z]逐次比较型A/D转换器的特点是电路比较简单, 但速度较慢。() 答案: 错
128. [Z]转换速率等于每秒转换的次数, 所以它与转换时间是倒数关系。() 答案: 错
129. [Z]组成数字逻辑电路的半导体器件大多工作在放大状态。() 答案: 错
130. [Z]组成数字逻辑电路的半导体器件大多工作在开关状态。() 答案: 对
131. [Z]组合电路的分析就是根据给定的逻辑表达式, 最终绘制出电路逻辑图。() 答案: 错
132. [Z]组合电路的分析就是根据给定的组合电路逻辑图, 分析求解电路实现的功能。() 答案: 对
133. [Z]组合电路的输出不仅取决于该时刻输入信号的状态, 还与电路原来的状态有关。() 答案: 错
134. [Z]组合电路的输出不仅取决于该时刻输入信号的状态, 且与电路原来的状态有关。() 答案: 错
135. [Z]组合电路因竞争冒险产生的干扰脉冲只出现在输入信号发生改变的负边沿处。() 答案: 错
136. [Z]组合逻辑电路的输出状态与当前的输入信号和电路原来的状态有关。答案: 错
137. [Z]组合逻辑电路的输入输出逻辑关系确定后, 电路结构也就确定了。答案: 错
138. 组合逻辑电路符合逻辑关系的最简电路形式不会发生竞争冒险现象。() 答案: 错