

试卷代号:1254

座位号

--	--

国家开放大学(中央广播电视大学)2016年秋季学期“开放本科”期末考试

计算机组成原理 试题

2017年1月

题 号	一	二	三	四	总 分
分 数					

得 分	评卷人

一、选择题(每小题3分,共36分)

1. 已知 $[X]_{\text{原}} = 110101$, $[X]_{\text{移}} = (\quad)$ 。
A. 101011
B. 101010
C. 001011
D. 010101
2. 两个补码数相减,只有在_____时有可能产生溢出,在_____时一定不会产生溢出。()
A. 符号位相同,符号位不同
B. 符号位不同,符号位相同
C. 符号位都是0,符号位都是1
D. 符号位都是1,符号位都是0
3. 在定点二进制运算器中,加法运算一般通过()来实现。
A. 原码运算的二进制加法器
B. 反码运算的二进制加法器
C. 补码运算的十进制加法器
D. 补码运算的二进制加法器
4. 运算器由许多部件组成,其核心部分是()。
A. 多路开关
B. 数据总线
C. 累加寄存器
D. 算逻运算单元
5. 指令操作所需要的数据不可能来自()。
A. 控制存储器
B. 指令本身
C. 寄存器
D. 内存贮器

得 分	评卷人

二、判断题(将判断结果填在括弧内,正确打√号,错误打×号。每小题 3 分,共 15 分)

13. 长度相同但格式不同的 2 种浮点数,前者阶码长、尾数短,后者阶码短、尾数长,其他规定均相同,则前者可表示的数的范围大但精度低。()
14. 运算器内部寄存器的个数与系统运行的速度无关。()
15. 计算机中的流水线是把若干个子过程合成为一个过程,使每个子过程实现串行运行。()
16. 存储芯片中包括存储体、读写电路、地址译码电路和控制电路。()
17. 按数据传送方式的不同,计算机的外部接口可分为串行接口和并行接口两大类。()

得 分	评卷人

三、简答题(共 29 分)

18. 相对 CISC 指令系统,RISC 指令系统有哪些优点?(7 分)
19. 微程序控制器和硬连线控制器在组成和运行原理方面有何相同之处?(7 分)
20. 在三级存储体系中,主存、外存和高速缓存各有什么作用?各有什么特点?(8 分)
21. 什么是串行接口和并行接口?简述它们的数据传输方式和适用场合。(7 分)

得 分	评卷人

四、计算题(每小题 10 分,共 20 分)

22. 请将下列等式左侧的数进行数制转换,并将正确的答案写进括号内。

$$(0.625)_{10} = (\quad)_2 = (\quad)_{16} = (\quad)_{\text{BCD}}$$

$$(13\text{B})_{16} = (\quad)_2 = (\quad)_{10}$$

23. 已知定点小数的真值 $X=0.1001$, $Y=-0.0101$,分别计算:

(1) $[X]_{\text{原}}$ 、 $[X]_{\text{补}}$ 、 $[-X]_{\text{补}}$;

(2) $[Y]_{\text{原}}$ 、 $[Y]_{\text{补}}$ 、 $[-Y]_{\text{补}}$;

(3) $[X+Y]_{\text{补}}$ 和 $[X-Y]_{\text{补}}$ 。

试卷代号:1254

国家开放大学(中央广播电视大学)2016年秋季学期“开放本科”期末考试

计算机组成原理 试题答案及评分标准

(供参考)

2017年1月

一、选择题(每小题3分,共36分)

- | | | | | |
|-------|-------|------|------|-------|
| 1. C | 2. B | 3. D | 4. D | 5. A |
| 6. C | 7. C | 8. A | 9. B | 10. B |
| 11. A | 12. B | | | |

二、判断题(每小题3分,共15分)

- | | | | | |
|-------|-------|-------|-------|-------|
| 13. ✓ | 14. × | 15. × | 16. ✓ | 17. ✓ |
|-------|-------|-------|-------|-------|

三、简答题(共29分)

18. 相对 CISC 指令系统,RISC 指令系统有哪些优点?(7分)

答:RISC 系统的指令格式规范且种类少,使用的寻址方式简单,指令条数少,指令完成的操作功能简单。

19. 微程序控制器和硬连线控制器在组成和运行原理方面有何相同之处?(7分)

答:(1)基本功能都是提供计算机各个部件协同运行所需要的控制信号;

(2)组成部分都有程序计数器 PC,指令寄存器 IR;

(3)都分成几个执行步骤完成每一条指令的具体功能。

20. 在三级存储体系中,主存、外存和高速缓存各有什么作用?各有什么特点?(8分)

答:多级存储器系统,是围绕读写速度尚可、存储容量适中的主存储器来组织和运行的,并由高速缓冲存储器缓解主存读写速度慢、不能满足 CPU 运行速度需要的矛盾;用虚拟存储器更大的存储空间,解决主存容量小、存不下规模更大的程序与更多数据的难题,从而达到使整个存储器系统有更高的读写速度、尽可能大的存储容量、相对较低的制造与运行成本。高速缓冲存储器的问题是容量很小,虚拟存储器的问题是读写速度太慢。追求整个存储器系统有更高的性能/价格比的核心思路,在于使用中充分发挥三级存储器各自的优势,尽量避开其短处。

21. 什么是串行接口和并行接口? 简述它们的数据传输方式和适用场合。(7 分)

答: 串行接口只需要一对信号线来传输数据, 主要用于传输速度不高、传输距离较长的场合。并行接口传输按字或字节处理数据, 传输速率较低, 使用于传输速度较高的设备, 如打印机等。

四、计算题(每小题 10 分, 共 20 分)

$$22. (10 \text{ 分}) (0.625)_{10} = (0.101)_2 = (0.A)_{16} = (0.011000100101)_{\text{BCD}}$$

$$(13B)_{16} = (000100111011)_2 = (315)_{10}$$

$$23. (10 \text{ 分}) (1) [X]_{\text{原}} = (01001)$$

$$[X]_{\text{补}} = (01001)$$

$$[-X]_{\text{补}} = (10111)$$

$$(2) [Y]_{\text{原}} = (10101)$$

$$[Y]_{\text{补}} = (11011)$$

$$[-Y]_{\text{补}} = (00101)$$

$$(3) [X+Y]_{\text{补}} = (00100)$$

$$[X-Y]_{\text{补}} = (01110)$$

试卷代号:1254

座位号

国家开放大学(中央广播电视大学)2017年春季学期“开放本科”期末考试

计算机组成原理 试题

2017年6月

题 号	一	二	三	四	总 分
分 数					

得 分	评卷人

一、选择题(每小题3分,共36分)

1. 某机字长32位,采用原码定点整数表示,符号位1位,数值位31位,则可表示的最大正整数为_____,最小负整数为_____。()

- A. $+(2^{31}-1), -(2^{31}-1)$ B. $+(2^{31}-1), -(2^{32}-1)$
C. $+(2^{30}-1), -(2^{30}-1)$ D. $+(2^{31}-1), -(1-2^{31})$

2. 两个补码数相加,在符号位相同时有可能产生溢出,符号位不相同()。

- A. 会产生溢出 B. 也有可能产生溢出
C. 不一定会产生溢出 D. 一定不会产生溢出

3. 逻辑运算中的“逻辑加”是指()。

- A. 与运算 B. 或运算
C. 非运算 D. 异或运算

4. 运算器由ALU完成运算后,除了运算结果外,下面所列()不是运算器给出的结果特征信息。

- A. 是否溢出 B. 有无进位
C. 时钟信号 D. 结果是否为零

5. 相对寻址方式中,若指令中地址码为X,则操作数地址为()。

- A. X B. $(PC)+X$
C. 基地址+X D. 变址寄存器内容+X

6. 变址寻址方式中,操作数的有效地址等于()。
- 基址寄存器内容加上形式地址
 - 堆栈指示器内容加上形式地址
 - 变址寄存器内容加上形式地址
 - 程序计数器内容加上形式地址
7. 在控制器中,部件()能提供指令在内存中的地址,服务于读取指令,并接收下条将被执行的指令的地址。
- 指令指针 IP
 - 地址寄存器 AR
 - 指令寄存器 IR
 - 程序计数器 PC
8. 硬连线控制器中,使用()来区别指令不同的执行步骤。
- 节拍发生器
 - 程序计数器
 - 指令寄存器
 - 控制信号形成部件
9. RAM 芯片串联的目的是_____,并联的目的是_____。()
- 增加存储器字长,提高存储器速度
 - 增加存储单元数量,增加存储器字长
 - 提高存储器速度,增加存储单元数量
 - 降低存储器的平均价格,增加存储器字长
10. 在 CPU 与主存之间加入 Cache,能够()。
- 扩大主存容量
 - 提高存取速度
 - 既扩大主存容量又提高存取速度
 - 解决 CPU 和主存之间的速度匹配问题
11. 在数据传送过程中,数据由串行变并行或由并行变串行,这种转换是由接口电路中的()实现的。
- 锁存器
 - 移位寄存器
 - 数据寄存器
 - 状态寄存器
12. CPU 正在处理优先级低的一个中断的过程中又可以响应更高优先级中断的解决中断优先级别问题的办法被称为()。
- 中断嵌套
 - 中断请求
 - 中断响应
 - 中断处理

得 分	评卷人

二、判断题(将判断结果填在括弧内,正确打√号,错误打×号。每小题 3 分,共 15 分)

13. 定点数的表示范围有限,如果运算结果超出表示范围,称为溢出。()
14. 指令系统中采用不同寻址方式的目的是缩短指令长度,扩大寻址空间,提高编程灵活性。()
15. 每个指令执行步骤,控制器都将为计算机的各部件产生一个控制信号。()
16. CPU 访问存储器的时间是由存储器的容量决定的,存储器容量越大,访问存储器所需的时间越长。()
17. 在采用 DMA 方式高速传输数据时,数据传送是通过为 DMA 专设的数据总线传输的。()

得 分	评卷人

三、简答题(共 29 分)

18. 为读写输入/输出设备,通常有哪几种常用的寻址方式用以指定被读写设备?(7 分)
19. 控制器的设计和该计算机的指令系统是什么关系?(7 分)
20. 计算机的存储器系统设计是如何实现“容量大”、“速度快”和“成本低”的要求的?(8 分)
21. 什么是总线周期?(7 分)

得 分	评卷人

四、计算题(每小题 10 分,共 20 分)

22. 将十进制数 -0.276 和 45 化成二进制数,再写出各自的原码、反码、补码表示(符号位和数值位共 8 位)。
23. 写出 $X = -10101101$, $Y = 00101011$ 的原码和补码表示,并用补码计算两个数的差 $[X - Y]_{\text{补}}$ 。

试卷代号:1254

国家开放大学(中央广播电视大学)2017年春季学期“开放本科”期末考试

计算机组成原理 试题答案及评分标准

(供参考)

2017年6月

一、选择题(每小题3分,共36分)

- | | | | | |
|-------|-------|------|------|-------|
| 1. A | 2. D | 3. B | 4. C | 5. B |
| 6. C | 7. D | 8. A | 9. B | 10. D |
| 11. B | 12. A | | | |

二、判断题(每小题3分,共15分)

- | | | | | |
|-------|-------|-------|-------|-------|
| 13. √ | 14. √ | 15. × | 16. × | 17. × |
|-------|-------|-------|-------|-------|

三、简答题(共29分)

18. 为读写输入/输出设备,通常有哪几种常用的寻址方式用以指定被读写设备?(7分)

答:为读写输入/输出设备,通常有两种常用的编址方式用以指定被读写设备,一是 I/O 端口与主存储器统一的编制方式,另一种是 I/O 端口与主存储器彼此独立的编制方式。

19. 控制器的设计和该计算机的指令系统是什么关系?(7分)

答:控制器的基本功能,是依据当前正在执行的指令,和它所处的执行步骤,形成并提供在这一时刻整机各部件要用到的控制信号。所以,控制器的设计和该计算机的指令系统是一一对应的关系,也就是控制器的设计应依据指令的要求来进行,特别是要分析每条指令的执行步骤,产生每个步骤所需要的控制信号。

20. 计算机的存储器系统设计是如何实现“容量大”、“速度快”和“成本低”的要求的?(8分)

答:将存储器系统设计成由高速缓冲存储器、主存储器和辅助存储器组成的多级结构。

其中高速缓冲存储器的存取速度与 CPU 速度处于同一个数量级,但其具有价格高、功耗大、集成度低的特点,所以不适合用作大容量的存储器;主存储器的存取速度略低,价格略高,具有集成度高、功耗低的特点,用来存储经常使用的数据或程序;辅助存储器是存取速度相对较慢但存储容量较大的存储器,用来存储不太常用的大部分程序和数据。

21. 什么是总线周期? (7 分)

答:总线周期,通常指的是通过总线完成一次内存读写操作或完成一次输入/输出设备的读写操作所必需的时间。依据具体的操作性质,可以把一个总线周期分为内存读周期,内存写周期,I/O 读周期,I/O 写周期 4 种类型。

四、计算题(每小题 10 分,共 20 分)

22. (10 分) $(-0.276)_{10} = (-0.0100011)_2$ $(45)_{10} = (0101101)_2$

原码 10100011 0101101

反码 11011100 0101101

补码 11011101 0101101

23. (10 分) $[X]_{\text{原}} = 110101101$, $[X]_{\text{补}} = 101010011$

$[Y]_{\text{原}} = 000101011$, $[Y]_{\text{补}} = 000101011$, $[-Y]_{\text{补}} = 111010101$

$[X-Y]_{\text{补}} = 100101000$

试卷代号:1254

座位号

国家开放大学(中央广播电视大学)2017年秋季学期“开放本科”期末考试

计算机组成原理 试题

2018年1月

题号	一	二	三	四	总分
分数					

得分	评卷人

一、选择题(每小题3分,共36分)

- 下列数中最大的数是()。
A. $(52)_8$
B. $(101001)_2$
C. $(2C)_{16}$
D. $(00111001)_{BCD}$
- 两个补码数相加,在符号位相同时有可能产生溢出,符号位不同时()。
A. 不一定会产生溢出
B. 一定不会产生溢出
C. 会产生溢出
D. 也有可能产生溢出
- 在定点二进制运算器中,减法运算一般通过()来实现。
A. 补码运算的二进制加法器
B. 补码运算的二进制减法器
C. 补码运算的十进制加法器
D. 原码运算的二进制减法器
- 运算器由 ALU 完成运算后,除了运算结果外,下面所列()不是运算器给出的结果特征信息。
A. 是否溢出
B. 有无进位
C. 结果是否为零
D. 时钟信号
- 相对寻址方式中,若指令中地址码为 X,则操作数地址为()。
A. X
B. $(PC)+X$
C. 基地址+X
D. 变址寄存器内容+X
- 基址寻址方式中,操作数的有效地址等于()内容加上形式地址。
A. 基址寄存器
B. 堆栈指示器
C. 变址寄存器
D. 程序计数器

7. CPU 中的通用寄存器()。
- 只能存放数据,不能存放地址
 - 只能存放地址,不能存放数据
 - 可以存放数据和地址
 - 不仅存放数据和地址,还可代替指令寄存器
8. 硬连线控制器中,使用()来区别指令不同的执行步骤。
- 节拍发生器
 - 程序计数器
 - 指令寄存器
 - 控制信号形成部件
9. 若主存每个存储单元为 16 位,则其地址线()。
- 与 16 无关
 - 与 16 有关
 - 也为 16 位
 - 为 8 位
10. 程序的执行过程中,Cache 与主存的地址映像是由()。
- 操作系统来管理的
 - 程序员调度的
 - 由软件自动完成的
 - 由硬件自动完成的
11. CPU 输出数据的速度远远高于打印机的打印速度,为解决这一矛盾,可采用()。
- 并行技术
 - 通信技术
 - 缓冲技术
 - 虚存技术
12. 中断允许触发器用来()。
- 表示外设是否提出了中断请求
 - CPU 是否响应了中断请求
 - CPU 是否正在进行中断处理
 - 开放或关闭可屏蔽硬中断

得 分	评卷人

二、判断题(将判断结果填在括弧内,正确打√号,错误打×号。每小题 3 分,共 15 分)

13. 奇偶校验码可以检测出奇数个位的错误,但不能确定出错的位置。()
14. 指令系统中采用不同寻址方式的目的是缩短指令长度,扩大寻址空间,提高编程灵活性。()
15. 计算机中的流水线是把若干个子过程合成为一个过程,使每个子过程实现串行运行。()
16. Cache 的地址映像中,直接映像的地址变换速度快,硬件容易实现,但命中率略低。()
17. 在采用 DMA 方式高速传输数据时,数据传送是通过为 DMA 专设的数据总线传输的。()

得 分	评卷人

三、简答题(共 29 分)

18. 计算机指令中要用到的操作数一般可以来自哪些部件? (8 分)
19. 微程序控制器和硬连线控制器,在组成和运行原理方面有何不同之处? (7 分)
20. 计算机的存储器系统设计是如何实现“容量大”、“速度快”和“成本低”的要求的? (7 分)
21. 什么是总线周期? (7 分)

得 分	评卷人

四、计算题(每小题 10 分,共 20 分)

22. 将十进制数 -0.276 和 45 化成二进制数,再写出各自的原码、反码、补码表示(符号位和数值位共 8 位)。
23. 写出 $X = -10101101$, $Y = 00101011$ 的原码和补码表示,并用补码计算两个数的差 $[X - Y]_{\text{补}}$ 。

试卷代号:1254

国家开放大学(中央广播电视大学)2017年秋季学期“开放本科”期末考试

计算机组成原理 试题答案及评分标准

(供参考)

2018年1月

一、选择题(每小题3分,共36分)

- | | | | | |
|-------|-------|------|------|-------|
| 1. C | 2. B | 3. A | 4. D | 5. B |
| 6. A | 7. C | 8. A | 9. A | 10. D |
| 11. C | 12. D | | | |

二、判断题(每小题3分,共15分)

- | | | | | |
|-------|-------|-------|-------|-------|
| 13. √ | 14. √ | 15. × | 16. √ | 17. × |
|-------|-------|-------|-------|-------|

三、简答题(共29分)

18. 计算机指令中要用到的操作数一般可以来自哪些部件?(8分)

答案:

(1)CPU内部的通用寄存器。此时应在指令字中给出用到的寄存器编号(寄存器名),通用寄存器的数量一般为几个、十几个,故在指令字中须为其分配2、3、4、5或更多一点的位数来表示一个寄存器。

(2)外围设备(接口)中的一个寄存器。通常用设备编号、或设备入出端口地址、或设备映像地址(与内存储器地址统一编址的一个设备地址编号)来表示。

(3)内存存储器的一个存储单元。此时应在指令字中给出该存储单元的地址。

19. 微程序控制器和硬连线控制器在组成和运行原理方面有何不同之处?(7分)

答案:

主要表现在处理指令执行步骤的办法,提供控制信号的方案不一样。

微程序的控制器是通过微指令地址的衔接区分指令执行步骤,应提供的控制信号从控制存储器中读出,并经过一个微指令寄存器送到被控制部件。

硬连线控制器是用节拍发生器指明指令执行步骤,用组合逻辑电路直接给出应提供的控制信号。

20. 计算机的存储器系统设计是如何实现“容量大”、“速度快”和“成本低”的要求的? (7 分)

答案:

将存储器系统设计成由高速缓冲存储器、主存储器和辅助存储器组成的多级结构。

其中高速缓冲存储器的存取速度与 CPU 速度处于同一个数量级,但其具有价格高、功耗大、集成度低的特点,所以不适合用作大容量的存储器;主存储器的存取速度略低,价格略高,具有集成度高、功耗低的特点,用来存储经常使用的数据或程序;辅助存储器是存取速度相对较慢但存储容量较大的存储器,用来存储不太常用的大部分程序和数据。

21. 什么是总线周期? (7 分)

答案:

总线周期,通常指的是通过总线完成一次内存读写操作或完成一次输入/输出设备的读写操作所必需的时间。依据具体的操作性质,可以把一个总线周期分为内存读周期,内存写周期,I/O 读周期,I/O 写周期 4 种类型。

四、计算题(每小题 10 分,共 20 分)

22. (10 分)

$$(-0.276)_{10} = (-0.0100011)_2 \quad (45)_{10} = (0101101)_2$$

原码	1 0100011	0 101101
----	-----------	----------

反码	1 1011100	0 101101
----	-----------	----------

补码	1 1011101	0 101101
----	-----------	----------

23. (10 分)

$$[X]_{\text{原}} = 1\ 10101101, [X]_{\text{补}} = 1\ 01010011$$

$$[Y]_{\text{原}} = 0\ 00101011, [Y]_{\text{补}} = 0\ 00101011, [-Y]_{\text{补}} = 1\ 11010101$$

$$[X - Y]_{\text{补}} = 1\ 00101000$$

试卷代号:1254

座位号

国家开放大学(中央广播电视大学)2018年春季学期“开放本科”期末考试

计算机组成原理 试题

2018年7月

题号	一	二	三	四	总分
分数					

得分	评卷人

一、选择题(每小题3分,共36分)

- 下列数中最大的数是()。
A. $(101001)_2$ B. $(52)_8$
C. $(00111001)_{BCD}$ D. $(2C)_{16}$
- 两个补码数相加,只有在_____时有可能产生溢出,在_____时一定不会产生溢出。()
A. 符号位相同,符号位不同 B. 符号位不同,符号位相同
C. 符号位都是0,符号位都是1 D. 符号位都是1,符号位都是0
- 定点运算器用来进行()。
A. 十进制加法运算 B. 定点运算
C. 浮点运算 D. 既进行定点运算也进行浮点运算
- 长度相同但格式不同的2种浮点数,假设前者阶码长、尾数短,后者阶码短、尾数长,其他规定均相同,则它们可表示的数的范围和精度为()。
A. 两者可表示的数的范围和精度相同 B. 前者可表示的数的范围大且精度高
C. 后者可表示的数的范围小但精度高 D. 前者可表示的数的范围小且精度高
- 指令操作所需要的数据不可能来自()。
A. 控制存储器 B. 指令本身
C. 寄存器 D. 内存贮器
- 堆栈寻址的原则是()。
A. 随意进出 B. 后进先出
C. 先进先出 D. 后进后出

7. CPU 中的通用寄存器()。
- 只能存放数据,不能存放地址
 - 只能存放地址,不能存放数据
 - 可以存放数据和地址
 - 不仅存放数据和地址,还可代替指令寄存器
8. 指令流水线需要处理好()3 个方面问题。
- 结构相关、数据相关、控制相关
 - 结构相关、数据相关、逻辑相关
 - 结构相关、逻辑相关、控制相关
 - 逻辑相关、数据相关、控制相关
9. RAM 芯片串联的目的是_____,并联的目的是_____。()
- 增加存储器字长,提高存储器速度
 - 增加存储单元数量,增加存储器字长
 - 提高存储器速度,增加存储单元数量
 - 降低存储器的平均价格,增加存储器字长
10. 在 CPU 与主存之间加入 Cache,能够()。
- 扩大主存容量
 - 提高存取速度
 - 既扩大主存容量又提高存取速度
 - 解决 CPU 和主存之间的速度匹配问题
11. 在独立编址方式下,存储单元和 I/O 设备是靠()来区分的。
- 不同的地址和指令代码
 - 不同的数据和指令代码
 - 不同的数据和地址
 - 不同的地址
12. 当采用()输入数据时,除非 CPU 等待否则无法传送数据给计算机。
- 直接存储器访问方式
 - 程序查询方式
 - 程序中断方式
 - I/O 通道方式

得 分	评卷人

二、判断题(将判断结果填在括弧内,正确打√号,错误打×号。每小题 3 分,共 15 分)

13. 海明校验码是对多个数据位使用多个校验位的一种检错纠错编码方案,不仅可以发现是否出错,还能发现是哪一位出错。()
14. 两补码相加,采用 1 位符号位,当最高位有进位时表示结果产生溢出。()
15. 程序计数器 PC 主要用于解决指令的执行次序。()
16. 在 Cache 的地址映像中,全相联映像是指主存中的任意一字块均可映像到 Cache 内任意一字块位置的一种映像方式。()
17. 在采用 DMA 方式高速传输数据时,数据传送是通过为 DMA 专设的数据总线传输的。()

得 分	评卷人

三、简答题(共 29 分)

18. 什么是定点数? 什么是浮点数? (8 分)
19. 简述微程序控制器和硬连线控制器的优缺点。(7 分)
20. 静态存储器和动态存储器器件的特性有哪些主要区别? 各自主要应用在什么地方?
(7 分)
21. 同步通信与异步通信的主要区别是什么? 说明通信双方如何联络。(7 分)

得 分	评卷人

四、计算题(每小题 10 分,共 20 分)

22. 把正确的答案写进括号内(二进制需要小数点后保留 8 位)。
- $(0.71)_{10} = (\quad)_{\text{BCD}} = (\quad)_2 = (\quad)_{16}$
- $(1AB)_{16} = (\quad)_2 = (\quad)_{10}$
23. 已知定点小数的真值 $X = -0.1101$, $Y = 0.0001$, 分别计算:
- (1) $[X]_{\text{原}}$ 、 $[X]_{\text{补}}$ 、 $[-X]_{\text{补}}$;
- (2) $[Y]_{\text{原}}$ 、 $[Y]_{\text{补}}$ 、 $[-Y]_{\text{补}}$;
- (3) $[X+Y]_{\text{补}}$ 和 $[Y-X]_{\text{补}}$ 。

试卷代号:1254

国家开放大学(中央广播电视大学)2018年春季学期“开放本科”期末考试

计算机组成原理 试题答案及评分标准

(供参考)

2018年7月

一、选择题(每小题3分,共36分)

- | | | | | |
|-------|-------|------|------|-------|
| 1. D | 2. A | 3. B | 4. C | 5. A |
| 6. B | 7. C | 8. A | 9. B | 10. D |
| 11. A | 12. B | | | |

二、判断题(每小题3分,共15分)

- | | | | | |
|-------|-------|-------|-------|-------|
| 13. ✓ | 14. × | 15. ✓ | 16. ✓ | 17. × |
|-------|-------|-------|-------|-------|

三、简答题(共29分)

18. 什么是定点数?什么是浮点数?(8分)

答案:小数点位置固定不变的数为定点数,它可分为定点整数和定点小数。定点整数的小数点固定在最低位的右侧,定点小数的小数点则固定在符号位之后。浮点数用阶码和尾数表示数据,阶码不同则小数点的位置不同。

19. 简述微程序控制器和硬连线控制器的优缺点。(7分)

微程序控制器的优点是设计与实现简单些,易于实现系列计算机产品的控制器,理论上可实现动态微程序设计,缺点是运行速度要慢一些。

硬连线控制器的优点是运行速度明显地快,缺点是设计与实现复杂些,但随着EDA工具的成熟,该缺点已得到很大缓解。

20. 静态存储器和动态存储器器件的特性有那些主要区别?各自主要应用在什么地方?

(7分)

答:由于动态存储器集成度高,生产成本低,被广泛地用于实现要求更大容量的主存储器。静态存储器读写速度快,生产成本高,通常多用其实现容量可以较小的高速缓冲存储器。

21. 同步通信与异步通信的主要区别是什么?说明通信双方如何联络。(7分)

答:同步通信与异步通信的主要区别是前者有公共时钟,总线上的所有设备按统一的时序、统一的传输周期进行信息传输,通信双方按事先约好的时序联络。

后者没有公共时钟,没有固定的传输周期,采用应答方式通信。

四、计算题(每小题 10 分,共 20 分)

22. (10 分)

$$(0.71)_{10} = (0.01110001)_{\text{BCD}} = (0.10110101)_2 = (0.B5)_{16}$$

$$(1AB)_{16} = (000110101011)_2 = (427)_{10}$$

23. (10 分)

$$(1)[X]_{\text{原}} = (1\ 1101)$$

$$[X]_{\text{补}} = (1\ 0011)$$

$$[-X]_{\text{补}} = (0\ 1101)$$

$$(2)[Y]_{\text{原}} = (0\ 0001)$$

$$[Y]_{\text{补}} = (0\ 0001)$$

$$[-Y]_{\text{补}} = (1\ 1111)$$

$$(3)[X+Y]_{\text{补}} = (1\ 0100)$$

$$[Y-X]_{\text{补}} = (0\ 1110)$$

试卷代号:1254

座位号

国家开放大学(中央广播电视大学)2018年秋季学期“开放本科”期末考试

计算机组成原理 试题

2019年1月

题 号	一	二	三	四	总 分
分 数					

得 分	评卷人

一、选择题(每小题3分,共36分)

- 某机字长32位,采用原码定点整数表示,符号位1位,数值位31位,则可表示的最大正整数为_____,最小负整数为_____。()
 - $+(2^{31}-1), -(2^{31}-1)$
 - $+(2^{31}-1), -(2^{32}-1)$
 - $+(2^{30}-1), -(2^{30}-1)$
 - $+(2^{31}-1), -(1-2^{-31})$
- 两个补码数相减,只有在_____时有可能产生溢出,在_____时一定不会产生溢出。()
 - 符号位相同,符号位不同
 - 符号位不同,符号位相同
 - 符号位都是0,符号位都是1
 - 符号位都是1,符号位都是0
- 在定点二进制运算器中,加法运算一般通过()来实现。
 - 原码运算的二进制加法器
 - 反码运算的二进制加法器
 - 补码运算的十进制加法器
 - 补码运算的二进制加法器
- 定点运算器用来进行()。
 - 十进制加法运算
 - 定点运算
 - 浮点运算
 - 既进行定点运算也进行浮点运算
- 计算机硬件能直接识别和运行的只能是()程序。
 - 机器语言
 - 汇编语言
 - 高级语言
 - VHDL
- 变址寻址方式中,操作数的有效地址等于()。
 - 基址寄存器内容加上形式地址
 - 堆栈指示器内容加上形式地址
 - 变址寄存器内容加上形式地址
 - 程序计数器内容加上形式地址

7. 在控制器中,部件()用于接收并保存从内存读出的指令内容,在执行本条指令的过程中提供本条指令的主要信息。

- A. 指令指针 IP B. 地址寄存器 AR
C. 指令寄存器 IR D. 程序计数器 PC

8. 微程序控制器中,机器指令与微指令的关系是()。

- A. 每一条机器指令由一条微指令来执行
B. 每一条机器指令由一段用微指令编成的微程序来解释执行
C. 一段机器指令组成的程序可由一条微指令来执行
D. 一条微指令由若干条机器指令组成

9. RAM 芯片串联时的片选信号是 _____, 并联时的片选信号是 _____。()

- A. 串联, 并联 B. 并联, 串联
C. 串联, 串联 D. 并联, 并联

10. 采用虚拟存储器的目的是为了()。

- A. 给用户比主存容量大得多的物理编程空间
- B. 给用户比主存容量大得多的逻辑编程空间
- C. 提高主存的速度
- D. 扩大辅存的存取空间

11. CPU 输出数据的速度远远高于打印机的打印速度,为解决这一矛盾,可采用()。

- A. 并行技术 B. 通信技术
C. 缓冲技术 D. 虚存技术

12. 在采用 DMA 方式高速传输数据时,数据传送是()。

- A. 在总线控制器发出的控制信号控制下完成的
B. 在 DMA 控制器本身发出的控制信号控制下完成的
C. 由 CPU 执行的程序完成的
D. 由 CPU 响应硬中断处理完成的

得 分	评卷人

二、判断题(将判断结果填在括弧内,正确打√号,错误打×号。每小题 3 分,共 15 分)

13. 定点数的表示范围有限,如果运算结果超出表示范围,称为溢出。()

14. 基址寻址方式中,操作数的有效地址等于基址寄存器内容加上形式地址。()

15. 计算机中的流水线是把若干个子过程合成为一个过程,使每个子过程实现串行运行。()

16. 引入虚拟存储系统的目的,是为了加快外存的存取速度。()

17. 按数据传送方式的不同,计算机的外部接口可分为串行接口和并行接口两大类。()

得 分	评卷人

三、简答题(共 29 分)

18. 计算机指令中要用到的操作数一般可以来自哪些部件?(8 分)
19. 微程序控制器和硬连线控制器在组成和运行原理方面有何不同之处?(7 分)
20. 比较动态存储器 DRAM 和静态存储器 SRAM 的异同点。(7 分)
21. 什么是数据传送控制中的异步通信方式?(7 分)

得 分	评卷人

四、计算题(每小题 10 分,共 20 分)

22. 把正确的答案写进括号内(二进制需要小数点后保留 8 位)。

$$(0.625)_{10} = (\quad)_{\text{BCD}} = (\quad)_2 = (\quad)_{16}$$

$$(1AA)_{16} = (\quad)_2 = (\quad)_{10}$$

23. 已知定点小数的真值 $X = -0.1001$, $Y = 0.0101$, 分别计算:

(1) $[X]_{\text{原}}$ 、 $[X]_{\text{补}}$ 、 $[-X]_{\text{补}}$;

(2) $[Y]_{\text{原}}$ 、 $[Y]_{\text{补}}$ 、 $[-Y]_{\text{补}}$;

(3) $[X+Y]_{\text{补}}$ 和 $[Y-X]_{\text{补}}$ 。

试卷代号:1254

国家开放大学(中央广播电视大学)2018年秋季学期“开放本科”期末考试

计算机组成原理 试题答案及评分标准

(供参考)

2019年1月

一、选择题(每小题3分,共36分)

- | | | | | |
|-------|-------|------|------|-------|
| 1. A | 2. B | 3. D | 4. B | 5. A |
| 6. C | 7. C | 8. B | 9. A | 10. B |
| 11. C | 12. B | | | |

二、判断题(每小题3分,共15分)

- | | | | | |
|-------|-------|-------|-------|-------|
| 13. √ | 14. √ | 15. × | 16. × | 17. √ |
|-------|-------|-------|-------|-------|

三、简答题(共29分)

18. 计算机指令中要用到的操作数一般可以来自哪些部件?(8分)

答:(1)CPU内部的通用寄存器。此时应在指令字中给出用到的寄存器编号(寄存器名),通用寄存器的数量一般为几个、十几个,故在指令字中须为其分配2、3、4、5或更多一点的位数来表示一个寄存器。

(2)外围设备(接口)中的一个寄存器。通常用设备编号、或设备入出端口地址、或设备映像地址(与内存储器地址统一编址的一个设备地址编号)来表示。

(3)内存存储器的一个存储单元。此时应在指令字中给出该存储单元的地址。

19. 微程序控制器和硬连线控制器在组成和运行原理方面有何不同之处?(7分)

答:主要表现在处理指令执行步骤的办法,提供控制信号的方案不一样。

微程序的控制器是通过微指令地址的衔接区分指令执行步骤,应提供的控制信号从控制存储器中读出,并经过一个微指令寄存器送到被控制部件。

硬连线控制器是用节拍发生器指明指令执行步骤,用组合逻辑电路直接给出应提供的控制信号。

20. 比较动态存储器 DRAM 和静态存储器 SRAM 的异同点。(7 分)

答:动态存储器 DRAM 与静态存储器 SRAM 都是存放二进制数据的物理器件,读写方法大致相同,断电后数据丢失。不同点是动态存储器成本低,存取速度较慢,需要定期刷新,一般用于大容量存储器。静态存储器成本较高,存取速度较快,一般用于小容量存储器。

21. 什么是数据传送控制中的异步通信方式?(7 分)

答:数据传送时双方使用各自的时钟信号的通信方式称为异步通信方式。异步通信的双方采用“应答方式”(又称握手方式)解决数据传输过程中的时间配合关系,而不是使用同一个时钟信号进行同步。为此,CPU 必须再提供一个时钟信号,通知接收设备接受已发送过去的数。接收设备还将用这一时钟信号作为自己接收数据时的选通信号。

四、计算题(每小题 10 分,共 20 分)

22. (10 分)

$$(0.625)_{10} = (0.011000100101)_{\text{BCD}} = (0.101)_2 = (0.A)_{16}$$

$$(1AA)_{16} = (000110101010)_2 = (426)_{10}$$

23. (10 分)

$$(1)[X]_{\text{原}} = (1\ 1001)$$

$$[X]_{\text{补}} = (1\ 0111)$$

$$[-X]_{\text{补}} = (0\ 1001)$$

$$(2)[Y]_{\text{原}} = (0\ 0101)$$

$$[Y]_{\text{补}} = (0\ 0101)$$

$$[-Y]_{\text{补}} = (1\ 1011)$$

$$(3)[X+Y]_{\text{补}} = (1\ 1100)$$

$$[Y-X]_{\text{补}} = (0\ 1110)$$

5. 指令系统中采用不同的寻址方式的目的是()。
- A. 降低指令译码的难度
 - B. 提高指令读取的速度
 - C. 缩短指令字长,扩大寻址空间,提高编程灵活性
 - D. 实现程序控制
6. 相对寻址方式中,有效地址等于()加上偏移量。
- A. 基址寄存器内容
 - B. 栈指示器内容
 - C. 变址寄存器内容
 - D. 程序计数器内容
7. 程序计数器 PC 属于()中的部件。
- A. 运算器
 - B. 控制器
 - C. 主存储器
 - D. 外存储器
8. 指令流水线需要同时处理好()3 个方面问题。
- A. 结构相关、数据相关、控制相关
 - B. 结构相关、数据相关、逻辑相关
 - C. 结构相关、逻辑相关、控制相关
 - D. 逻辑相关、数据相关、控制相关
9. 下列部件(或设备)中,存取速度最快的是()。
- A. 光盘存储器
 - B. CPU 的寄存器
 - C. 主存储器
 - D. 硬盘存储器
10. 在 CPU 与主存之间加入 Cache,能够()。
- A. 扩大主存容量
 - B. 提高存取速度
 - C. 既扩大主存容量又提高存取速度
 - D. 解决 CPU 和主存之间的速度匹配问题
11. 在独立编址方式下,存储单元和 I/O 设备是靠()来区分的。
- A. 不同的地址和指令代码
 - B. 不同的数据和指令代码
 - C. 不同的数据和地址
 - D. 不同的地址
12. 周期挪用方式常用于()的输入输出中。
- A. 直接存储器访问方式
 - B. 程序查询方式
 - C. 程序中断方式
 - D. I/O 通道方式

得 分	评卷人

二、判断题(将判断结果填在括弧内,正确打“√”号,错误打“×”号。

每小题 3 分,共 15 分)

13. 浮点数的表示范围取决于尾数的位数,精度取决于阶码的位数。()
14. 运算器内部寄存器的个数与系统运行的速度无关。()
15. 在多周期 CPU 系统中,不是所有指令使用相同的执行时间,而是指令需要几个周期就为其分配几个周期。()
16. 在 Cache 的地址映像中,全相联映像是指主存中的任意一字块均可映像到 Cache 内任意一字块位置的一种映像方式。()
17. 同步通信方式下,所有设备都从同一个时钟信号中获得定时信息。()

得 分	评卷人

三、简答题(共 29 分)

18. 相对 CISC 指令系统,RISC 指令系统有哪些优点?(7 分)
19. 微程序控制器和硬连线控制器在组成和运行原理方面有何相同之处?(8 分)
20. 什么是虚拟存储器?它能解决什么问题?为什么?(7 分)
21. 什么是总线周期?(7 分)

得 分	评卷人

四、计算题(每小题 10 分,共 20 分)

22. 将十进制数 -0.276 和 47 化成二进制数,再写出各自的原码、反码、补码表示(符号位和数值位共 8 位)。
23. 写出 $X=10111101$, $Y=-00101011$ 的原码和补码表示,并用补码计算两个数的差 $[X-Y]_{补}$ 。

试卷代号:1254

国家开放大学2019年春季学期期末统一考试

计算机组成原理 试题答案及评分标准

(供参考)

2019年7月

一、选择题(每小题3分,共36分)

- | | | | | | |
|------|------|------|-------|-------|-------|
| 1. C | 2. A | 3. D | 4. B | 5. C | 6. D |
| 7. B | 8. A | 9. B | 10. D | 11. A | 12. A |

二、判断题(每小题3分,共15分)

- | | | | | |
|-------|-------|-------|-------|-------|
| 13. × | 14. × | 15. √ | 16. √ | 17. √ |
|-------|-------|-------|-------|-------|

三、简答题(共29分)

18. 相对 CISC 指令系统,RISC 指令系统有哪些优点?(7分)

答案:

RISC 系统的指令格式规范且种类少,使用的寻址方式简单,指令条数少,指令完成的操作功能简单。

19. 微程序控制器和硬连线控制器在组成和运行原理方面有何相同之处?(8分)

答案:

- (1)基本功能都是提供计算机各个部件协同运行所需要的控制信号;
- (2)组成部分都有程序计数器 PC,指令寄存器 IR;
- (3)都分成几个执行步骤完成每一条指令的具体功能。

20. 什么是虚拟存储器?它能解决什么问题?为什么?(7分)

答案:

虚拟存储器属于主存—外存层次,由存储器管理硬件和操作系统中存储器管理软件支持,借助于硬磁盘等辅助存储器,并以透明方式提供给用户的计算机系统具有辅存的容量,接近主存的速度,单位容量的成本和辅存差不多的存储器。主要用来缓解内存不足的问题。因为系统会使用一部分硬盘空间来补充内存。

21. 什么是总线周期? (7 分)

答案:

总线周期,通常指的是通过总线完成一次内存读写操作或完成一次输入/输出设备的读写操作所必需的时间。依据具体的操作性质,可以把一个总线周期分为内存读周期,内存写周期,I/O 读周期,I/O 写周期 4 种类型。

四、计算题(每小题 10 分,共 20 分)

22. 将十进制数 -0.276 和 47 化成二进制数,再写出各自的原码、反码、补码表示(符号位和数值位共 8 位)。

答案:

$$(-0.276)_{10} = (-0.0100011)_2 \quad (47)_{10} = (0101111)_2$$

原码	1 0100011	0 101111
----	-----------	----------

反码	1 1011100	0 101111
----	-----------	----------

补码	1 1011101	0 101111
----	-----------	----------

23. 写出 $X=10111101$, $Y=-00101011$ 的原码和补码表示,并用补码计算两个数的差 $[X-Y]_{\text{补}}$ 。

答案:

$$[X]_{\text{原}} = 0\ 10111101, [Y]_{\text{原}} = 1\ 00101011$$

$$[X]_{\text{补}} = 0\ 10111101, [Y]_{\text{补}} = 1\ 11010101$$

$$[X-Y]_{\text{补}} = 0\ 11101000$$

试卷代号:1254

座位号

--	--

国家开放大学2019年秋季学期期末统一考试

计算机组成原理 试题

2020 年 1 月

题 号	一	二	三	四	总 分
分 数					

得 分	评卷人

一、选择题(每小题 3 分,共 36 分)

1. 已知 $[X]_{\text{原}} = 010100$, $[X]_{\text{反}} = (\quad)$ 。
A. 010100
B. 001011
C. 101011
D. 101100
2. 下列说法正确的是()。
A. 采用双符号位补码进行加减运算可以避免溢出
B. 只有定点数运算才有可能溢出,浮点数运算不会产生溢出
C. 只有将两个正数相加时才有可能产生溢出
D. 只有带符号数的运算才有可能产生溢出
3. 逻辑运算中的“逻辑加”是指()。
A. 与运算
B. 或运算
C. 非运算
D. 异或运算
4. 运算器由许多部件组成,其核心部分是()。
A. 多路开关
B. 数据总线
C. 累加寄存器
D. 算逻运算单元
5. 关于操作数的来源和去处,表述不正确的是()。
A. 第一个来源和去处是 CPU 寄存器
B. 第二个来源和去处是外设中的寄存器
C. 第三个来源和去处是内存中的存贮器
D. 第四个来源和去处是外存贮器

6. 堆栈寻址的原则是()。
 - A. 随意进出
 - B. 后进先出
 - C. 先进先出
 - D. 后进后出
7. CPU 中的通用寄存器()。
 - A. 只能存放数据,不能存放地址
 - B. 只能存放地址,不能存放数据
 - C. 可以存放数据和地址
 - D. 不仅存放数据和地址,还可代替指令寄存器
8. 微程序控制器中,机器指令与微指令的关系是()。
 - A. 每一条机器指令由一条微指令来执行
 - B. 每一条机器指令由一段用微指令编成的微程序来解释执行
 - C. 一段机器指令组成的程序可由一条微指令来执行
 - D. 一条微指令由若干条机器指令组成
9. RAM 芯片串联的目的是_____,并联的目的是_____。()
 - A. 增加存储器字长,提高存储器速度
 - B. 增加存储单元数量,增加存储器字长
 - C. 提高存储器速度,增加存储单元数量
 - D. 降低存储器的平均价格,增加存储器字长
10. 采用虚拟存储器的目的是为了()。
 - A. 给用户比主存容量大得多的物理编程空间
 - B. 给用户比主存容量大得多的逻辑编程空间
 - C. 提高主存的速度
 - D. 扩大辅存的存取空间
11. CPU 输出数据的速度远远高于打印机的打印速度,为解决这一矛盾,可采用()。
 - A. 并行技术
 - B. 通信技术
 - C. 缓冲技术
 - D. 虚存技术
12. 中断允许触发器用来()。
 - A. 表示外设是否提出了中断请求
 - B. CPU 是否响应了中断请求
 - C. CPU 是否正在进行中断处理
 - D. 开放或关闭可屏蔽硬中断

得 分	评卷人

二、判断题(将判断结果填在括弧内,正确打“√”号,错误打“×”号。

每小题 3 分,共 15 分)

13. 长度相同但格式不同的 2 种浮点数,前者阶码长、尾数短,后者阶码短、尾数长,其他规定均相同,则前者可表示的数的范围大但精度低。()
14. 计算机的指令越多,功能越强越好。()
15. 计算机的流水线中,每个阶段只完成一条指令的一部分功能,不同阶段并行完成流水线中不同指令的不同功能。()
16. 存储芯片中包括存储体、读写电路、地址译码电路和控制电路。()
17. 在三总线计算机系统中,外设和主存单元统一编制,可以不使用 I/O 指令。()

得 分	评卷人

三、简答题(共 29 分)

18. 相对 CISC 指令系统,RISC 指令系统有哪些优点?(7 分)
19. 简述计算机控制器中程序计数器(PC)、指令寄存器(IR)、步骤标记线路及其控制信号产生部件的作用。(8 分)
20. 比较动态存储器 DRAM 和静态存储器 SRAM 的异同点。(7 分)
21. 串行传输和并行传输有何区别?各应用于什么场合?(7 分)

得 分	评卷人

四、计算题(每小题 10 分,共 20 分)

22. 把正确的答案写进括弧内(二进制需要小数点后保留 8 位)。

$$(0.625)_{10} = (\quad)_{\text{BCD}} = (\quad)_2 = (\quad)_{16}$$

$$(1AA)_{16} = (\quad)_2 = (\quad)_{10}$$

23. 已知定点小数的真值 $X = -0.1001$, $Y = 0.0101$, 分别计算:

- (1) $[X]_{\text{原}}$ 、 $[X]_{\text{补}}$ 、 $[-X]_{\text{补}}$;
- (2) $[Y]_{\text{原}}$ 、 $[Y]_{\text{补}}$ 、 $[-Y]_{\text{补}}$;
- (3) $[X+Y]_{\text{补}}$ 和 $[Y-X]_{\text{补}}$ 。

试卷代号:1254

国家开放大学2019年秋季学期期末统一考试

计算机组成原理 试题答案及评分标准

(供参考)

2020年1月

一、选择题(每小题3分,共36分)

- | | | | | | |
|------|------|------|-------|-------|-------|
| 1. A | 2. D | 3. B | 4. D | 5. D | 6. B |
| 7. C | 8. B | 9. B | 10. B | 11. C | 12. D |

二、判断题(每小题3分,共15分)

- | | | | | |
|-------|-------|-------|-------|-------|
| 13. √ | 14. × | 15. √ | 16. √ | 17. × |
|-------|-------|-------|-------|-------|

三、简答题(共29分)

18. 相对CISC指令系统,RISC指令系统有哪些优点?(7分)

答案:RISC系统的指令格式规范且种类少,使用的寻址方式简单,指令条数少,指令完成的操作功能简单。

19. 简述计算机控制器中程序计数器(PC)、指令寄存器(IR)、步骤标记线路及其控制信号产生部件的作用。(8分)

答案:(1)程序计数器(PC):用于提供指令在内存中的地址的部件,服务于读取指令,能执行内容增量和接收新的指令地址,用于给出下一条将要执行的指令的地址。

(2)指令寄存器(IR):用于接收并保存从内存储器读出来的指令内容的部件,在执行本条指令的整个过程中,为系统运行提供指令本身的主要信息。

(3)步骤标记线路:用于标记出每条指令的各个执行步骤的相对次序关系,保证每一条指令按设定的步骤序列依次执行。

(4)控制信号产生部件:依据指令操作码、指令的执行步骤(时刻)及另外的条件信号,形成或提供出当前执行步骤计算机各个部件要用到的控制信号。

20. 比较动态存储器 DRAM 和静态存储器 SRAM 的异同点。(7 分)

答案:动态存储器 DRAM 与静态存储器 SRAM 都是存放二进制数据的物理器件,读写方法大致相同,断电后数据丢失。不同点是动态存储器成本低,存取速度较慢,需要定期刷新,一般用于大容量存储器。静态存储器成本较高,存取速度较快,一般用于小容量存储器。

21. 串行传输和并行传输有何区别? 各应用于什么场合?(7 分)

答案:串行传输是指数据在一条线路上按位依次进行传输,线路成本低,速度慢,适合于远距离的数据传输。

并行传输是每个数据位都有一条独立的传输线,所有的数据位同时传输,传输速度快,成本低,适用于近距离、高速传输的场合。

四、计算题(每小题 10 分,共 20 分)

22. 把正确的答案写进括号内(二进制需要小数点后保留 8 位)。

答案:

$$(0.625)_{10} = (0.011000100101)_{\text{BCD}} = (0.101)_2 = (0.A)_{16}$$

$$(1AA)_{16} = (000110101010)_2 = (426)_{10}$$

23. 已知定点小数的真值 $X = -0.1001$, $Y = 0.0101$, 分别计算:

答案:

$$(1) [X]_{\text{原}} = (1.1001)$$

$$[X]_{\text{补}} = (1.0111)$$

$$[-X]_{\text{补}} = (0.1001)$$

$$(2) [Y]_{\text{原}} = (0.0101)$$

$$[Y]_{\text{补}} = (0.0101)$$

$$[-Y]_{\text{补}} = (1.1011)$$

$$(3) [X+Y]_{\text{补}} = (1.1100)$$

$$[Y-X]_{\text{补}} = (0.1110)$$

试卷代号:1254

座位号

--	--

国家开放大学2020年春季学期期末统一考试

计算机组成原理 试题

2020 年 7 月

题 号	一	二	三	四	总 分
分 数					

得 分	评卷人

一、选择题(每小题 3 分,共 36 分)

1. 已知 $[X]_{\text{原}} = 010100$, $[X]_{\text{反}} = (\quad)$ 。
A. 010100
B. 001011
C. 101011
D. 101100
2. 下列说法正确的是()。
A. 采用双符号位补码进行加减运算可以避免溢出
B. 只有定点数运算才有可能溢出,浮点数运算不会产生溢出
C. 只有将两个正数相加时才有可能产生溢出
D. 只有带符号数的运算才有可能产生溢出
3. 逻辑运算中的“逻辑加”是指()。
A. 与运算
B. 或运算
C. 非运算
D. 异或运算
4. 运算器由许多部件组成,其核心部分是()。
A. 多路开关
B. 数据总线
C. 累加寄存器
D. 算逻运算单元
5. 输入输出指令的功能是()。
A. 进行算术运算和逻辑运算
B. 进行主存与 CPU 之间的数据传送
C. 进行 CPU 和 I/O 设备之间的数据传送
D. 改变程序执行的顺序

6. 相对寻址方式中,若指令中地址码为 X,则操作数地址为()。
A. X
B. (PC)+X
C. 基地址+X
D. 变址寄存器内容+X
7. 在控制器中,部件()用于接收并保存从内存读出的指令内容,在执行本条指令的过程中提供本条指令的主要信息。
A. 指令指针 IP
B. 地址寄存器 AR
C. 指令寄存器 IR
D. 程序计数器 PC
8. 指令流水线需要处理好()3 个方面问题。
A. 结构相关、数据相关、控制相关
B. 结构相关、数据相关、逻辑相关
C. 结构相关、逻辑相关、控制相关
D. 逻辑相关、数据相关、控制相关
9. RAM 芯片串联的目的是 _____,并联的目的是 _____。()
A. 增加存储器字长,提高存储器速度
B. 增加存储单元数量,增加存储器字长
C. 提高存储器速度,增加存储单元数量
D. 降低存储器的平均价格,增加存储器字长
10. 程序的执行过程中,Cache 与主存的地址映像是由()。
A. 操作系统来管理的
B. 程序员调度的
C. 由软件自动完成的
D. 由硬件自动完成的
11. 在统一编址方式下,存储单元和 I/O 设备是靠指令中的()来区分的。
A. 不同的地址
B. 不同的数据
C. 不同的数据和地址
D. 上述都不对
12. 中断允许触发器用来()。
A. 表示外设是否提出了中断请求
B. CPU 是否响应了中断请求
C. CPU 是否正在进行中断处理
D. 开放或关闭可屏蔽硬中断

得 分	评卷人

二、判断题(将判断结果填在括弧内,正确打√号,错误打×号。每小题 3 分,共 15 分)

13. 长度相同但格式不同的 2 种浮点数,前者阶码长、尾数短,后者阶码短、尾数长,其他规定均相同,则前者可表示的数的范围大但精度低。()
14. 运算器内部寄存器的个数与系统运行的速度无关。()
15. 硬连线控制器中,每条指令不同的执行步骤是通过控制信号形成部件的不同编码状态来区分的。()
16. CPU 访问存储器的时间是由存储器的容量决定的,存储器容量越大,访问存储器所需的时间越长。()
17. 同步通信方式下,所有设备都从同一个时钟信号中获得定时信息。()

得 分	评卷人

三、简答题(共 29 分)

18. 什么是指令字长、存储字长和机器字长?(7 分)
19. 简述微程序控制器的优缺点。(7 分)
20. 比较动态存储器 DRAM 和静态存储器 SRAM 的异同点。(8 分)
21. 什么是数据传送控制中的异步通信方式?(7 分)

得 分	评卷人

四、计算题(每小题 10 分,共 20 分)

22. 将十进制数 -0.276 和 47 化成二进制数,再写出各自的原码、反码、补码表示(符号位和数值位共 8 位)。

23. 写出 $X=10111001$, $Y=-00101011$ 的原码和补码表示,并用补码计算 $[X-Y]_{\text{补}}$ 。

试卷代号:1254

国家开放大学2020年春季学期期末统一考试

计算机组成原理 试题答案及评分标准

(供参考)

2020年7月

一、选择题(每小题3分,共36分)

- | | | | | |
|-------|-------|------|------|-------|
| 1. A | 2. D | 3. B | 4. D | 5. C |
| 6. B | 7. C | 8. A | 9. B | 10. D |
| 11. A | 12. D | | | |

二、判断题(每小题3分,共15分)

- | | | | | |
|-------|-------|-------|-------|-------|
| 13. ✓ | 14. × | 15. × | 16. × | 17. ✓ |
|-------|-------|-------|-------|-------|

三、简答题(共29分)

18. 什么是指令字长、存储字长和机器字长?(7分)

答:(1)指令字长是机器指令包含的二进制代码的位数;

(2)存储字长是存储单元中二进制数的位数;

(3)机器字长是运算器一次运算的二进制数的位数。

19. 简述微程序控制器的优缺点。(7分)

答:优点:设计与实现简单,易于实现系列计算机产品的控制器,理论上可实现动态微程序设计;

缺点:运行速度相对硬连线控制器要慢一些。

20. 比较动态存储器 DRAM 和静态存储器 SRAM 的异同点。(8分)

答:相同点:动态存储器 DRAM 与静态存储器 SRAM 都是存放二进制数据的物理器件,读写方法大致相同,断电后数据丢失;

不同点:动态存储器 DRAM 的成本低,存取速度较慢,需要定期刷新,一般用于大容量存储器;静态存储器 SRAM 的成本较高,存取速度较快,一般用于小容量存储器。

21. 什么是数据传送控制中的异步通信方式? (7 分)

答:数据传送时双方使用各自的时钟信号的通信方式称为异步通信方式。异步通信的双方采用“应答方式”(又称握手方式)解决数据传输过程中的时间配合关系,而不是使用同一个时钟信号进行同步。为此,CPU 必须再提供一个时钟信号,通知接收设备接受已发送过去的数
据。接收设备还将用这一时钟信号作为自己接收数据时的选通信号。

四、计算题(每小题 10 分,共 20 分)

22. (10 分)

$$(-0.276)_{10} = (-0.0100011)_2 \quad (47)_{10} = (0101111)_2$$

原码 1 0100011 0 101111

反码 1 1011100 0 101111

补码 1 1011101 0 101111

23. (10 分)

$$[X]_{\text{原}} = 0\ 10111001, [X]_{\text{补}} = 0\ 10111001$$

$$[Y]_{\text{原}} = 1\ 00101011, [Y]_{\text{补}} = 1\ 11010101, [-Y]_{\text{补}} = 0\ 00101011$$

$$[X-Y]_{\text{补}} = 0\ 11100100$$

试卷代号:1254

座位号

国家开放大学2020年春季学期期末统一考试

计算机组成原理 试题

2020年9月

题号	一	二	三	四	总分
分数					

得分	评卷人

一、选择题(每小题3分,共36分)

- 已知 $[X]_{\text{原}}=110101$, $[X]_{\text{补}}=(\quad)$ 。
A. 101011
B. 101010
C. 001011
D. 010101
- 两个补码数相加,在符号位相同时有可能产生溢出,符号位不同时(\quad)。
A. 也有可能产生溢出
B. 会产生溢出
C. 一定不会产生溢出
D. 不一定会产生溢出
- 运算器的主要功能是进行(\quad)。
A. 逻辑运算
B. 算术运算
C. 逻辑运算和算术运算
D. 只作加法
- 组成一个运算器需要多个部件,但下面所列(\quad)不是组成运算器的部件。
A. 状态寄存器
B. 数据总线
C. ALU
D. 通用寄存器
- 指令操作所需要的数据不可能来自(\quad)。
A. 控制存储器
B. 指令本身
C. 寄存器
D. 内存贮器
- 堆栈寻址的原则是(\quad)。
A. 随意进出
B. 后进先出
C. 先进先出
D. 后进后出
- 程序计数器PC属于(\quad)。
A. 运算器
B. 控制器
C. 主存储器
D. 外存储器

8. 每一条指令的执行时通常有①读取指令、②执行指令、③分析指令等几个步骤,他们的执行顺序应该是()。

- A. ①读取指令、②执行指令、③分析指令
- B. ①读取指令、③分析指令、②执行指令
- C. ③分析指令、②执行指令、①读取指令
- D. ②执行指令、①读取指令、③分析指令

9. 某存储器容量为 $32K \times 16$ 位,则()。

- A. 地址线为 32 根,数据线为 16 根
- B. 地址线为 16 根,数据线为 32 根
- C. 地址线为 15 根,数据线为 16 根
- D. 地址线为 16 根,数据线为 15 根

10. 在 CPU 与主存之间加入 Cache,能够()。

- A. 扩大主存容量
- B. 提高存取速度
- C. 既扩大主存容量又提高存取速度
- D. 解决 CPU 和主存之间的速度匹配问题

11. 在数据传送过程中,数据由串行变并行或由并行变串行,这种转换是由接口电路中的()实现的。

- A. 锁存器
- B. 移位寄存器
- C. 数据寄存器
- D. 状态寄存器

12. 在中断源设置一个中断屏蔽触发器,CPU 可以根据需要对其执行置“1”或清“0”操作,便可实现对该中断源的()管理。

- A. 中断嵌套
- B. 中断请求
- C. 中断响应
- D. 中断处理

得 分	评卷人

二、判断题(将判断结果填在括弧内,正确打√号,错误打×。号每小
题 3 分,共 15 分)

13. 长度相同但格式不同的 2 种浮点数,前者尾数长、阶码短,后者尾数短、阶码长,其他规定均相同,则前者可表示的数的范围大但精度低。()

14. 定点运算器执行算术运算时会产生溢出,造成溢出的原因是主存容量不够。()

15. 在多周期 CPU 系统中,不是所有指令使用相同的执行时间,而是指令需要几个周期就为其分配几个周期。()

16. Cache 的地址映像中,直接映像的地址变换速度快,硬件容易实现,但命中率略低。()

17. 在采用 DMA 方式高速传输数据时,数据传送是通过为 DMA 专设的数据总线传输的。()

得 分	评卷人

三、简答题(共 29 分)

18. 相对 CISC 指令系统,RISC 指令系统有哪些优点? (7 分)
19. 微程序控制器和硬连线控制器在组成和运行原理方面有何相同之处? (7 分)
20. 静态存储器和动态存储器器件的特性有那些主要区别? 各自主要应用在什么地方? (8 分)
21. 同步通信与异步通信的主要区别是什么? 说明通信双方如何联络。(7 分)

得 分	评卷人

四、计算题(每小题 10 分,共 20 分)

22. 把正确的答案写进括号内(二进制需要小数点后保留 8 位)。
 $(0.71)_{10} = (\quad)_2 = (\quad)_{16} = (\quad)_{BCD}$
 $(1A9)_{16} = (\quad)_2 = (\quad)_{10}$
23. 写出 $X=10111101$, $Y=-00101011$ 的原码和补码表示,并用补码计算两个数的差。

试卷代号:1254

国家开放大学2020年春季学期期末统一考试

计算机组成原理 试题答案及评分标准

(供参考)

2020年9月

一、选择题(每小题3分,共36分)

- | | | | | |
|-------|-------|------|------|-------|
| 1. A | 2. C | 3. C | 4. B | 5. A |
| 6. B | 7. B | 8. B | 9. C | 10. D |
| 11. B | 12. B | | | |

二、判断题(每小题3分,共15分)

- | | | | | |
|-------|-------|-------|-------|-------|
| 13. × | 14. × | 15. √ | 16. √ | 17. × |
|-------|-------|-------|-------|-------|

三、简答题(共29分)

18. 相对 CISC 指令系统,RISC 指令系统有哪些优点?(7分)

答:RISC 系统的指令格式规范且种类少,使用的寻址方式简单,指令条数少,指令完成的操作功能简单。

19. 微程序控制器和硬连线控制器在组成和运行原理方面有何相同之处?(7分)

答:(1)基本功能,都是提供计算机各个部件协同运行所需要的控制信号;

(2)组成部分,都有程序计数器 PC,指令寄存器 IR;

(3)执行步骤,都分成几个执行步骤完成每一条指令的具体功能。

20. 静态存储器和动态存储器器件的特性有那些主要区别?各自主要应用在什么地方?

(8分)

答:动态存储器集成度高,生产成本低,被广泛地用于实现要求更大容量的主存储器;

静态存储器读写速度快,生产成本低,通常多用其实现容量可以较小的高速缓冲存储器。

21. 同步通信与异步通信的主要区别是什么?说明通信双方如何联络。(7分)

答:同步通信与异步通信的主要区别是前者有公共时钟,总线上的所有设备按统一的时序、统一的传输周期进行信息传输,通信双方按事先约好的时序联络。

后者没有公共时钟,没有固定的传输周期,采用应答方式通信。

四、计算题(每小题 10 分,共 20 分)

22. (10 分)

$$(0.71)_{10} = (0.10110101)_2 = (0.B5)_{16} = (0.01110001)_{\text{BCD}}$$

$$(1A9)_{16} = (000110101001)_2 = (425)_{10}$$

23. (10 分)

$$[X]_{\text{原}} = 0\ 10111101$$

$$[Y]_{\text{原}} = 1\ 00101011$$

$$[X]_{\text{补}} = 0\ 10111101$$

$$[Y]_{\text{补}} = 1\ 11010101$$

$$[X - Y]_{\text{补}} = 0\ 11101000$$

试卷代号:1254

座位号

国家开放大学2020年秋季学期期末统一考试

计算机组成原理 试题

2021年1月

题号	一	二	三	四	总分
分数					

得分	评卷人

一、选择题(每小题3分,共36分)

- 下列数中最大的数是()。
A. $(1010011)_2$
B. $(42)_8$
C. $(10011000)_{BCD}$
D. $(5A)_{16}$
- 两个补码数相减,只有在_____时有可能产生溢出,在_____时一定不会产生溢出。()
A. 符号位相同,符号位不同
B. 符号位不同,符号位相同
C. 符号位都是0,符号位都是1
D. 符号位都是1,符号位都是0
- 在定点运算器中,必须要有溢出判断电路,它一般用()来实现。
A. 与非门
B. 或非门
C. 异或门
D. 与或非门
- 浮点数范围和精度取决于()。
A. 阶码的位数和尾数的位数
B. 阶码采用的编码和尾数的位数
C. 阶码和尾数采用的编码
D. 阶码采用的位数和尾数的编码
- 指令系统中采用不同的寻址方式的目的是()。
A. 降低指令译码的难度
B. 提高指令读取的速度
C. 缩短指令字长,扩大寻址空间,提高编程灵活性
D. 实现程序控制
- 寄存器间接寻址方式中,操作数在()中。
A. 通用寄存器
B. 堆栈
C. 主存单元
D. 外存储器

7. 在控制器中, 部件()用于存放下一条指令的地址。
 - A. 指令指针 IP
 - B. 地址寄存器 AR
 - C. 指令寄存器 IR
 - D. 程序计数器 PC
8. 指令周期是()。
 - A. CPU 执行一条指令的时间
 - B. CPU 从主存中读取一条指令的时间
 - C. CPU 分析一条指令的时间
 - D. CPU 从主存中读取一条指令并分析、执行这条指令的时间
9. 若主存每个存储单元为 16 位, 则其地址线()。
 - A. 与 16 无关
 - B. 与 16 有关
 - C. 也为 16 位
 - D. 为 8 位
10. 虚拟存储器管理系统的基础是程序的局部性原理, 因此虚存的目的是为了给用户
提供比主存容量()编程空间。
 - A. 小得多的逻辑
 - B. 大得多的逻辑
 - C. 小得多的物理
 - D. 大得多的物理
11. 在独立编址方式下, 存储单元和 I/O 设备是靠()来区分的。
 - A. 不同的地址和指令代码
 - B. 不同的数据和指令代码
 - C. 不同的数据和地址
 - D. 不同的地址
12. 在采用 DMA 方式的 I/O 系统中, 其基本思想是在()之间建立直接的数据通路。
 - A. CPU 与外设
 - B. 主存与外设
 - C. CPU 与主存
 - D. 外设与外设

得 分	评卷人

二、判断题(将判断结果填在括弧内,正确打√号,错误打×号。每小题 3 分,共 15 分)

13. 海明校验码是对多个数据位使用多个校验位的一种检错纠错编码方案,不仅可以发现是否出错,还能发现是哪一位出错。()
14. 只有定点数运算才可能溢出,浮点数运算不会产生溢出。()
15. 每个指令执行步骤,控制器都将为计算机的各部件产生一个控制信号。()
16. 随机访问存储器包括静态存储器 SRAM、动态存储器 DRAM 和只读存储器 ROM。()
17. 中断服务程序的最后一条指令是中断返回指令。()

得 分	评卷人

三、简答题(共 29 分)

18. 按照操作数的个数不同,把指令分成哪几种?(7 分)
19. 微程序控制器和硬连线控制器在组成和运行原理方面有何不同之处?(8 分)
20. 什么是虚拟存储器?它能解决什么问题?(7 分)
21. 什么是总线周期?(7 分)

得 分	评卷人

四、计算题(每小题 10 分,共 20 分)

22. 将十进制数 -0.276 和 46 化成二进制数,再写出各自的原码、反码、补码表示(符号位和数值位共 8 位)。

23. 已知 $X=0.1101$, $Y=-0.0111$,求 $[X]_{\text{原}}$ 、 $[Y]_{\text{原}}$ 、 $[X]_{\text{补}}$ 、 $[Y]_{\text{补}}$ 、 $[X+Y]_{\text{补}}$ 。

试卷代号:1254

国家开放大学2020年秋季学期期末统一考试

计算机组成原理 试题答案及评分标准

(供参考)

2021年1月

一、选择题(每小题3分,共36分)

- | | | | | |
|-------|-------|------|------|-------|
| 1. C | 2. B | 3. C | 4. A | 5. C |
| 6. C | 7. D | 8. D | 9. A | 10. B |
| 11. A | 12. B | | | |

二、判断题(每小题3分,共15分)

- | | | | | |
|-------|-------|-------|-------|-------|
| 13. √ | 14. × | 15. × | 16. × | 17. √ |
|-------|-------|-------|-------|-------|

三、简答题(共29分)

18. 按照操作数的个数不同,把指令分成哪几种?(7分)

答:按照操作数的个数不同,指令分为下面四种:

- (1)无操作数指令
- (2)单操作数指令
- (3)双操作数指令
- (4)多操作数指令

19. 微程序控制器和硬连线控制器在组成和运行原理方面有何不同之处?(8分)

答:两种控制器主要在处理指令执行步骤的办法和提供控制信号的方案两个方面是不一样的:

(1)微程序的控制器是通过微指令地址的衔接区分指令执行步骤,应提供的控制信号从控制存储器中读出,并经过一个微指令寄存器送到被控制部件;

(2)硬连线控制器是用节拍发生器指明指令执行步骤,用组合逻辑电路直接给出应提供的控制信号。

20. 什么是虚拟存储器?它能解决什么问题?(7分)

答:虚拟存储器属于主存—外存层次,由存储器管理硬件和操作系统中存储器管理软件支持,借助于硬磁盘等辅助存储器,并以透明方式提供给用户的计算机系统具有辅存的容量。

虚拟存储器的运行速度较主存低,但价格成本低很多,主要用来缓解内存不足的问题。

21. 什么是总线周期? (7 分)

答:总线周期,通常指的是通过总线完成一次内存读写操作或完成一次输入/输出设备的读写操作所必需的时间。依据具体的操作性质,可以把一个总线周期分为内存读周期,内存写周期,I/O 读周期,I/O 写周期 4 种类型。

四、计算题(每小题 10 分,共 20 分)

22. (10 分)

$$(-0.276)_{10} = (-0.0100011)_2 \quad (46)_{10} = (0101110)_2$$

原码	1 0100011	0 101110
----	-----------	----------

反码	1 1011100	0 101110
----	-----------	----------

补码	1 1011101	0 101110
----	-----------	----------

23. (10 分)

$$[X]_{\text{原}} = 0\ 1101$$

$$[Y]_{\text{原}} = 1\ 0111$$

$$[X]_{\text{补}} = 0\ 1101$$

$$[Y]_{\text{补}} = 1\ 1001$$

$$[X+Y]_{\text{补}} = 0\ 0110$$