《计算机组成原理》形考任务1-6

形考任务一

一、单项选择题（每小题6分，共36分）

1.下列数中最小的数是 。

B.（42）8

2.某计算机字长16位，采用补码定点小数表示，符号位为1位，数值位为15位，则可表示的最大正小数为\_\_\_\_\_，最小负小数为\_\_\_\_\_。

C. +（1-2-15）），-1

3.两个补码数相加，在符号位相同时有可能产生溢出，符号位不同时 。

D.一定不会产生溢出

4.已知[X]原=010100，[X]反= 。

A.010100

5.已知[X]原=110100，[X]补= 。

D.101100

6.已知[X]原=110100，[X]移= 。

B.001100

二、多项选择题（每小题9分，共36分）

7.机器数中，零的表示形式不唯一的是\_\_\_\_\_。

A.原码

C.移码

D.反码

8.ASCII编码\_\_\_\_\_。

B.是7位的编码

C.共有128个字符

9.相对补码而言，移码\_\_\_\_\_。

B.仅用于浮点数的阶码部分

D.1表示正号，0表示负号

10.当码距d=4时，海明校验码具有\_\_\_\_\_。

A.检错能力

B.纠错能力

D.能发现1位错，并纠正1位错

F.能发现2位错，并纠正2位错

三、判断题（每小题7分，共28分）

11.定点数的表示范围有限，如果运算结果超出表示范围，称为溢出。

答案：√

12.浮点数数的表示范围取决于尾数的位数，精度取决于阶码的位数。

答案：×

13.奇偶校验码可以检测出奇数个位的错误，但不能确定出错的位置。

答案：√

14.两补码相加，采用1位符号位，当最高位有进位时表示结果产生溢出。

答案：×

形考任务二

单选题

1.加法器采用并行进位的目的是\_\_\_\_\_。

B.快速传递进位信号

2.组成一个运算器需要多个部件，但下面所列\_\_\_\_\_不是组成运算器的部件。

D.地址寄存器

3.运算器的主要功能是进行 。

C.逻辑运算和算术运算

4.浮点数范围和精度取决于 。

A.阶码的位数和尾数的位数

5.逻辑运算中的“逻辑加”是指 。

B.或运算

6.下列说法正确的是 。

D.只有带符号数的运算才有可能产生溢出

多选题

7.请从下面表示浮点运算器的描述中选出描述正确的句子是\_\_\_\_\_。

A.浮点运算器可用两个定点运算器部件来实现

C.阶码部件只进行阶码相加、相减和比较操作

8.对于阶码和尾数都用补码表示的浮点数，判断运算结果是否为规格化，错误的方法是\_\_\_\_\_。

A.阶符和数符相同

B.阶符和数符相异

C.数符与尾数小数点后第一位数字相同

判断题

9.运算器内部寄存器的个数与系统运行的速度无关。 （ ）

答案：×

10.MIPS计算机的运算器部件，主要由128个寄存器组成的寄存器堆和一个执行数据运算的ALU组成。（ ）

答案：√

11.运算器芯片Am2901包含三组三位控制信号，分别用来控制8种运算功能，8个数据来源和选择运算结果并输出的功能。（ ）

答案：√

12.浮点数数的表示范围取决于尾数的位数，精度取决于阶码的位数。 （ ）

答案：×

形考任务三

单选题

1.计算机硬件能直接识别和运行的只能是\_\_\_\_\_\_\_程序。

A.机器语言

2.输入输出指令的功能是 。

C.进行CPU和I/O设备之间的数据传送

3.指令执行时无需访问内存寻找操作数的寻址方式是\_\_\_\_\_\_\_。

D.立即数寻址方式

4.变址寻址方式中，操作数的有效地址等于\_\_\_\_\_\_\_内容加上形式地址。

B.变址寄存器

5.相对寻址方式中，若指令中地址码为X，则操作数地址为\_\_\_\_\_\_\_。

B.(PC)+X

6.堆栈寻址的原则是 。

C.后进先出

多选题

7.指令中用到的数据可以来自\_\_\_\_\_\_\_。

A.通用寄存器

C.输入输出接口

E.内存单元

8.指令系统中采用不同的寻址方式的目的是 。

D.缩短指令字长

E.扩大寻址空间

F.提高编程灵活性

判断题

9.一个指令周期通常包含读取指令、指令译码、ALU执行、内存读写和数据写回5个步骤。（）

答案：×

10.计算机的指令越多，功能越强越好。（ ）

答案：×

11.直接寻址是在指令字中直接给出操作数本身而不再是操作数地址。（）

答案：×

12.基地址寻址方式中，操作数的有效地址等于基址寄存器内容加上形式地址。（）

答案：√

形考任务四

单选题

1.控制器的功能是\_\_\_\_\_\_\_。

B.向计算机各部件提供控制信号

2.在控制器中，部件 能提供指令在内存中的地址，服务于读取指令，并接收下条将被执行的指令的地址。

D.程序计数器PC

3.每一条指令的执行时通常有①读取指令、②执行指令、③分析指令等几个步骤，他们的执行顺序应该是 。

B.①读取指令、③分析指令、②执行指令

4.硬连线控制器中，使用 来区别指令不同的执行步骤。

C.程序计数器

5.微程序控制器中，机器指令与微指令的关系是 。

D.每一条机器指令由一段用微指令编成的微程序来解释执行

6.指令流水线需要处理好 3个方面问题。

A.结构相关、数据相关、控制相关

多选题

7.中央处理器包括 。

A.运算器

B.控制器

8.下列正确的是\_\_\_\_\_\_\_。

A.取指令操作是控制器固有的功能，不需要根据指令要求进行

B.指令长度相同的情况下，所有取指令的操作都是相同的

C.单总线CPU中，一条指令读取后PC的值是下一条指令的地址

判断题

9.程序计数器PC主要用于解决指令的执行次序。（）

答案：√

10.微程序控制器的运行速度一般要比硬连线控制器更快。（）

答案：×

11.每个指令执行步骤，控制器都将为计算机的各部件产生一个控制信号。（）

答案：×

12.计算机的流水线中，每个阶段只完成一条指令的一部分功能，不同阶段并行完成流水线中不同指令的不同功能。（）

答案：√

形考任务五

单选题

1.下列部件（设备）中，存取速度最快的是\_\_\_\_\_\_。

B.CPU的寄存器

2.某SRAM芯片，其容量为1K×8位，加上电源端和接地端，该芯片引出线的最少数目应为\_\_\_\_\_\_。

D.20

3.在主存和CPU之间增加Cache的目的是\_\_\_\_\_\_。

C.解决CPU和主存之间的速度匹配

4.RAM芯片串联的目的是 ，并联的目的是

B.增加存储单元数量，增加存储器字长

5.和辅助存储器相比，主存储器的特点是 。

A.容量小，速度快，成本高

6.采用虚拟存储器的目的是为了 。

B.给用户提供比主存容量大得多的逻辑编程空间

多选题

7. 停电后存储的信息将会丢失。

A.静态存储器

B.动态存储器

C.高速缓冲存储器

8.对主存储器的基本操作包括\_\_\_\_\_\_\_。

A.读出信息

B.写入信息

判断题

9.存储芯片中包括存储体、读写电路、地址译码电路和控制电路。( )

答案：√

10.使用高速缓存是为了提高主存的容量。( )

答案：×

11.使用高速缓存是为了提高主存的容量。( )

答案：×

12.在Cache的地址映像中，全相联映像是指主存中的任意一字块均可映像到Cache内任意一字块位置的一种映像方式。( )

答案：√

形考任务六

单选题

1.在数据传送过程中，数据由串行变并行或由并行变串行，这种转换是由接口电路中的\_\_\_\_\_\_实现的。

B.移位寄存器

2.在独立编址方式下，存储单元和I/O设备是靠\_\_\_\_\_\_来区分的。

A.不同的地址和指令代码

3.随着CPU速度的不断提升，程序查询方式很少被采用的原因是\_\_\_\_\_\_。

D.CPU与外设并行工作

4.中断允许触发器用来\_\_\_\_\_\_。

D.开放或关闭可屏蔽硬中断

5.在采用DMA方式的I/O系统中，其基本思想是在\_\_\_\_之间建立直接的数据通路。

B.主存与外设

6.周期挪用方式常用于\_\_\_\_\_\_的输入输出中。

A.直接存储器访问方式

多选题

7.主机和外设可以并行工作的方式是\_\_\_\_\_\_\_。

B.程序中断方式

C.直接存储器访问方式

D.I/O通道方式

8.计算机的总线接口中，串行总线的特点是\_\_\_\_\_\_\_。

A.成本低

B.线数少

D.传输距离长

判断题

9.按数据传送方式的不同，计算机的外部接口可分为串行接口和并行接口两大类。（ ）

答案：√

10.在三总线计算机系统中，外设和主存单元统一编制，可以不使用I/O指令。（ ）

答案：×

11.中断服务程序的最后一条指令是中断返回指令。（ ）

答案：√

12.同步通信方式下，所有设备都从同一个时钟信号中获得定时信息。（ ）

答案：√