TP1 - Síntesis de Redes

Griglio, Tomás
Departamento de Ingeniería Electrónica,
Facultad Regional San Francisco, Córdoba, Argentina.
grigliot@gmail.com

Chiavassa, Rodrigo
Departamento de Ingeniería Electrónica,
Facultad Regional San Francisco, Córdoba, Argentina.
rodrigo-chiavassa@hotmail.com.ar

RESUMEN

Este informe aborda el tema de la síntesis de redes en el diseño de circuitos electrónicos. El objetivo es determinar la realizabilidad de un ejercicio utilizando las formas de Foster y Cauer, identificar los componentes electrónicos necesarios y simular el comportamiento del circuito bajo cada forma realizable.

Palabras claves: Síntesis de redes - Foster - Cauer - Componentes - Simulación.

INTRODUCCIÓN [1] [2]

La síntesis de circuitos es el proceso inverso al análisis, es decir, dado un comportamiento funcional deseado, se busca encontrar el circuito que lo reproduzca, aunque puede haber varios circuitos que la implementen.

No todas las funciones operacionales pueden ser sintetizadas mediante un circuito, sino que deben cumplir ciertas condiciones, conocidas como condiciones de realizabilidad. Estas condiciones están determinadas por la ubicación de los polos y ceros de la función operacional en el plano complejo.

1. Condiciones de realizabilidad

1.1. Condiciones para redes LC

Para que una red LC sea realizable, es necesario cumplir con estas condiciones:

Condiciones:

- Los polos y ceros de la función operacional deben ser imaginarios debido a que las redes LC son circuitos no disipativos.
- Los polos y ceros de la función operacional deben ser conjugados y estar alternados.
- La red LC debe tener siempre un polo o un cero en el origen.
- La función de inmitancia debe tener una pendiente positiva en todas las frecuencias.
- La cantidad de polos y ceros internos de la red debe ser igual o diferir en una unidad.

1.2. Condiciones para redes RC

Las condiciones de realizabilidad para una red RC son las siguientes:

Condiciones:

- Los polos y ceros de la función operacional deben ser negativos y reales.
- Los polos y ceros de la función operacional deben estar ubicados de forma alternada.
- En el caso de impedancias de excitación, el polo más cercano al origen debe ser seguido por un cero más alejado (mismo número de polos y ceros). También es posible tener un polo en el origen y un cero en el infinito. En el caso de admitancias, se invierten los polos y ceros.

También existen condiciones de realizabilidad para circuitos RL y RLC, pero para el entendimiento de este informe, no son relevantes.

2. Métodos de síntesis de redes

Existen cuatro métodos para sintetizar funciones operacionales realizables, conocidos como la primera y segunda forma de Foster, y la primera y segunda forma de Cauer. A continuación, se describen en detalle estos métodos.

2.1. Síntesis de las redes de Cauer

Las estructuras de Cauer se refieren a redes en forma de escalera que presentan las configuraciones generales ilustradas en la Figura En estas estructuras, los elementos conectados en serie se representan mediante impedancias, mientras que los elementos conectados en paralelo se representan mediante admitancias.

Primera forma de Cauer

El método de resolución de la primera forma de Cauer implica el uso de fracciones continuas a partir de la función de impedancia de excitación Z(s). De esta manera, se llega a la siguiente expresión obtenida:

$$Z(s) = Z_1(s) + \frac{1}{Y_2(s) + \frac{1}{Z_3(s)+...}} \tag{1}$$

Segunda forma de Cauer

La resolución de la segunda forma de Cauer se realiza mediante el método de fracciones continuas aplicado a la función de admitancia de excitación Y(s). En consecuencia, se obtiene el siguiente resultado:

$$Y(s) = Y_1(s) + \frac{1}{Z_2(s) + \frac{1}{Y_3(s)+...}} \tag{2}$$

2.2. Síntesis de las redes de Foster

Al igual que en el caso de las formas de Cauer, existen dos formas fundamentales o canónicas para la síntesis de una red.

Primera forma de Foster

El método para obtener la red utilizando la primera forma de Foster se basa en la expansión en fracciones parciales de la impedancia de excitación, y en la conexión en serie de la realización de cada una de las fracciones simples de impedancia, como se muestra en la figura.

$$Z(s) = A_0[\frac{A}{s-p_1} + \frac{B}{s-p_2} + ...] \tag{3}$$

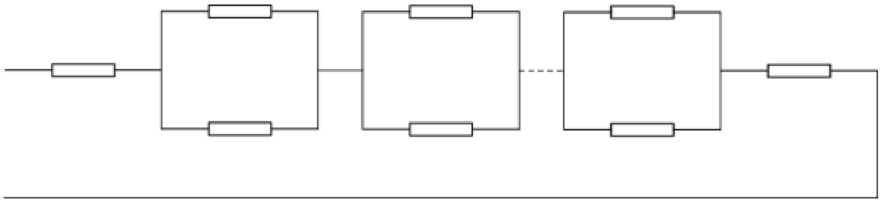

Figura 1: Primera forma de Foster

Segunda forma de Foster

El método para obtener la red utilizando la segunda forma de Foster se basa en la expansión en fracciones parciales de la admitancia de excitación, y en la conexión en paralelo de la realización de cada una de las fracciones simples de admitancia, como se muestra en la figura.

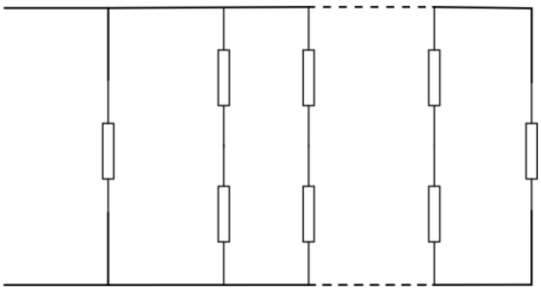

Figura 2: Segunda forma de Foster

$$Y(s) = A_0[\frac{A}{s-p_1} + \frac{B}{s-p_2} + ...] \tag{4}$$

DESARROLLO

Comenzando con las consigna del TP, en el primer apartado se pide verificar las condiciones de realizabilidad, y realizar la síntesis en todos los casos posibles de la siguiente función:

$$Z(s) = \frac{(s^2+4)(s^2+6)}{s(s^2+5)} + \frac{(s+3)}{(s+1)(s+5)} \tag{5}$$

Como se puede ver, es una función de impedancia. Para facilitar la implementación de los métodos aprendidos se decidió tratar los términos por separado.

Lo primero es verificar las condiciones de realizabilidad, que se hace analizando los polos y ceros, para ello se utilizó el Software Octave, en el cual se pudo concluir que el primer término cumple con las condiciones de un circuito LC.

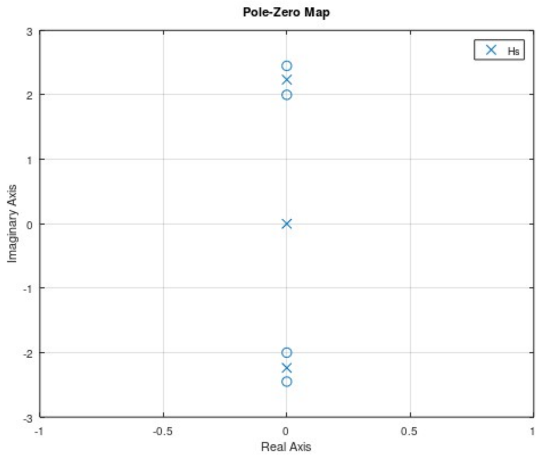

Figura 3: Mapa de polos y ceros del primer término

Luego de esto se decidió arrancar a sintetizar por la primer forma de Cauer, en la cual la función en fracciones continuas queda de la siguiente forma:

$$Z(s) = s + \cfrac{1}{\frac{s}{5} + \cfrac{1}{25s + \frac{1}{\frac{s}{120}}}} \tag{6}$$

De esta función, se sintetizó el siguiente circuito LC:

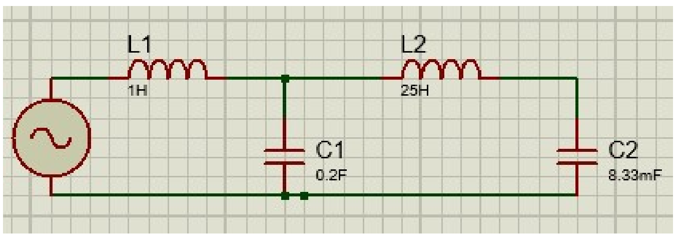

Figura 4: Circuito RL sintetizado

Para ver otras variantes se probó los otros métodos, pero ninguno dio resultado, ya que, en todos los casos quedaban componentes con valores negativos y esto no puede ser posible.

Con respecto al otro término, el mapa de polos y ceros nos indica que cumple con la condición de realizabilidad de una impedancia RC.

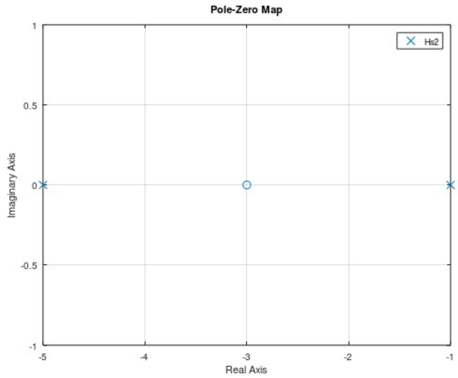

Figura 5: Mapa de polos y ceros del segundo término

Ahora que se sabe que tipo de circuito es, se empiezan a realizar los métodos. En este caso solo se pudo realizar por la segunda forma de Cauer y la primera de Foster, pero para la realización del circuito completo se decidió usar el circuito de la primer forma de Foster, ya que por Cauer da un circuito de admitancia y no se va a poder implementar con el circuito de impedancia LC del primer término. Así que la función del segundo termino da la siguiente función correspondiente al siguiente circuito:

$$Z(s) = A_0[\frac{1/3}{s+1} + \frac{4/3}{s+5}] \tag{7}$$

$$\frac{V(s)}{I(s)} = \frac{1/c}{s + \frac{1}{rc}} \tag{8}$$

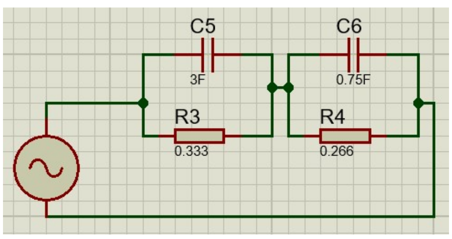

Figura 6: Circuito de impedancia RC

Como se dijo antes, ahora solo queda unir los dos circuitos de impedancia, por lo que el circuito final ya simulado sería el siguiente (cabe recalcar que el circuito esta normalizado):

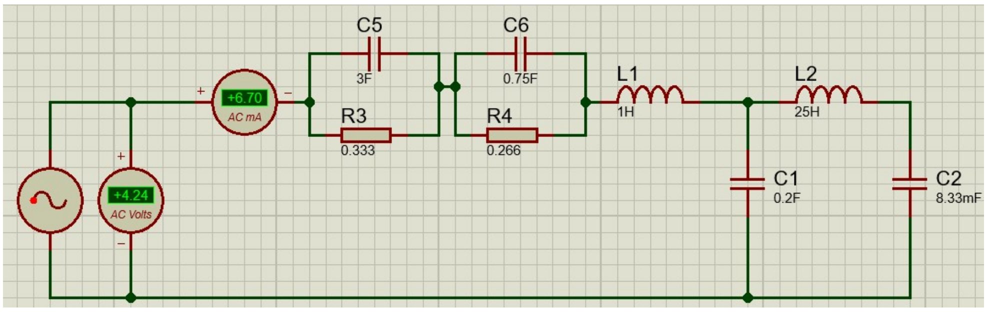

Figura 7: Circuito completo del ejercicio 1

Pasando al siguiente circuito, se nos pidió partir desde los polos y ceros, encontrar la función de inmitancia, sintetizar, simular y probarlo en físico, realizándolo por cualquier método. A partir de los ceros (c1=(s+2128) y c2=(s+30303)) y los polos (p1=(s+1893) y p2=(s+20280)) se llegó a la siguiente función:

$$Z(s) = \frac{s^2 + 22173s + 38390040}{s^2 + 32431s + 64484784} \tag{9}$$

Realizando el mapa de polos y ceros se llegó a la conclusión de que es un circuito RC:

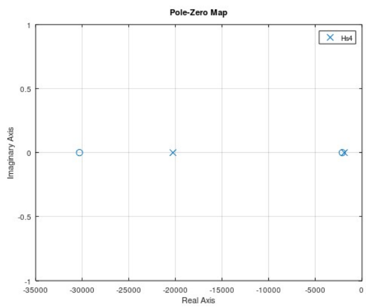

Figura 8: Mapa de polos y ceros del ejercicio 2

Para sintetizar la función se decidió usar, primero, la primer forma de Cauer para así sacar una resistencia en serie, y a la función restante hacerle la primer forma de Foster, quedando la función de la siguiente forma:

$$Z(s) = 1 + \frac{363,1}{s + 1893} + \frac{9894,89}{s + 20280} \tag{10}$$

Mediante el mismo método que el ejercicio 1 se calcularon los valores normalizados de los componentes, para así obtener la Z normalizada y con ella y la Z a 100 Hz (dada como dato Z=554.04 Ohm) obtener el valor de A0 el cual es de 333,4. El circuito se desnormaliza multiplicando a las resistencias y dividiendo a los capacitores por A0, y a su vez llevando sus valores a valores estandarizados. El circuito final es el de la figura 9. Al simularlo con una señal de entrada de 100 Hz, debería dar la misma impedancia que la del apartado y esto se cumple:

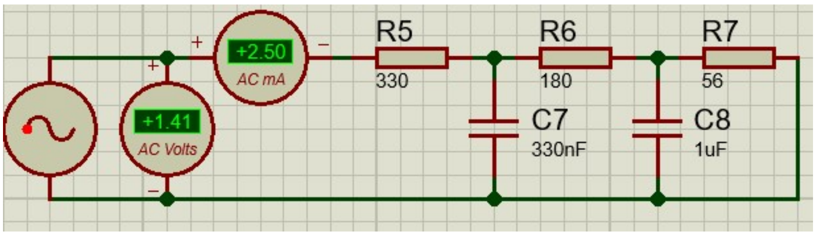

Figura 9: circuito 2 simulado

Dividiendo el voltaje del voltímetro y la corriente del amperímetro, se obtiene Z=564 Ohm, por lo que se verificó que el circuito es el correcto. Para corroborarlo físicamente, se midió el valor de voltaje de la r de 330 Ohm, y con ella se obtuvo la corriente total del circuito la cual es de 11,47 mA. Y por último, midiendo el voltaje de la señal, que es de 6,58 V, y la corriente se calculó la impedancia, que da Z = 573,67 Ohm. Esto es aproximadamente igual a lo simulado.

CONCLUSIONES

En conclusión, a través de la aplicación de los métodos de Foster y Cauer, se logró resolver ejercicios de diseño de circuitos y obtener un circuito físico que cumplió con las especificaciones requeridas. Este trabajo práctico permitió comprender y aplicar estos métodos en el análisis y diseño de circuitos electrónicos, demostrando su utilidad y eficacia en la obtención de respuestas deseadas.

REFERENCIAS

[1] Harry Y. F. Lam. *Analog and Digital Filters: Design and Realization.* Prentice Hall; First Edition, 1979.

[2] Hector Pueyo and Carlos Marco. *Analisis de Modelos Circuitales.* Arbó S.A.C, 1987.