

基于碳化硅 MOSFET 的电力电子 系统电磁脉冲规律研究

(申请清华大学工学博士学位论文)

培 养 单 位： 电机工程与应用电子技术系

学 科： 电气工程

研 究 生： 王 旭 东

指 导 教 师： 赵 争 鸣 教 授

二〇一八年十二月

基于碳化硅 MOSFET 的电力电子系统电磁脉冲规律研究

王旭东

Research on the Law of Electromagnetic Pulses in SiC MOSFET Based Power Electronics Systems

Dissertation Submitted to

Tsinghua University

in partial fulfillment of the requirement

for the degree of

Doctor of Philosophy

in

Electrical Engineering

by

Wang Xudong

Dissertation Supervisor: Professor Zhao Zhengming

December, 2018

关于学位论文使用授权的说明

本人完全了解清华大学有关保留、使用学位论文的规定，即：

清华大学拥有在著作权法规定范围内学位论文的使用权，其中包括：（1）已获学位的研究生必须按学校规定提交学位论文，学校可以采用影印、缩印或其他复制手段保存研究生上交的学位论文；（2）为教学和科研目的，学校可以将公开的学位论文作为资料在图书馆、资料室等场所供校内师生阅读，或在校园网上供校内师生浏览部分内容；（3）根据《中华人民共和国学位条例暂行实施办法》，向国家图书馆报送可以公开的学位论文。

本人保证遵守上述规定。

（保密的论文在解密后遵守此规定）

作者签名： _____

导师签名： _____

日 期： _____

日 期： _____

摘 要

从控制器输出的控制脉冲，经驱动脉冲，再到功率半导体器件产生的功率级的能量脉冲，体现了电力电子系统用信息控制能量的基本思想。控制脉冲与电磁能量脉冲在形态属性上呈现明显的差别，尤其表现为短时间尺度的电磁瞬态过程，成为威胁系统稳定可靠运行的主要因素。因此对脉冲规律的研究是分析电力电子系统电磁瞬态过程的关键。另外，面向高压、大功率及高频化等应用场合，开关单元组合已成为电力电子系统的发展趋势，因此脉冲组合规律在脉冲研究中也尤为重要。考虑到能量脉冲的电磁瞬态过程在高频、大功率场合下表现更为显著，对系统性能的影响更加突出，本文选择典型的宽禁带半导体器件 SiC MOSFET 为研究对象，对脉冲规律及其对系统性能的影响展开研究。

首先，针对 SiC MOSFET，提出一种对其开关过程分阶段解析建模的分析模型，所提模型考虑了系统中主要分布参数的影响，在模型参数的提取和建模中考虑了不同工况的影响，提升了模型的适用性。在此基础上，提出针对 SiC MOSFET 和 SiC 肖特基二极管（Schottky Barrier Diode, SBD）的损耗计算分析模型，该模型可解析求解，提高了模型求解速度。

其次，对三组脉冲的传递规律进行了时域和频域的定量表征。通过时域参数表征，揭示了影响脉冲延迟和畸变的主要参数。频域表征上，提出了一种电磁能量脉冲频谱的分析方法，可定量分析脉冲延迟和畸变关系的频域特征。在此基础上结合典型案例，介绍了三组脉冲关系表征的应用研究。通过三组脉冲关系的时域表征，提炼出主动驱动控制的一般性控制策略。通过三组脉冲关系的频域表征，提出一种对系统输出 THD 的定量分析方法。

之后，以基于 SiC MOSFET 的电力电子功率放大器为研究对象，对脉冲组合规律展开了研究。针对桥臂并联型电力电子功率放大器，研究了桥臂电感偏差对脉冲组合规律的影响，提出一种考虑了桥臂电感偏差的电感电流纹波的定量表征方法。在此基础上，提出一种输出滤波器的参数设计方法，以降低因桥臂电感偏差而导致的输出波形失真。

最后，设计了多参数可调的 SiC MOSFET 双脉冲测试平台及基于 SiC MOSFET 的电力电子功率放大器实验平台，用于脉冲规律的实验分析及验证。

关键词：脉冲；SiC 器件；电力电子功率放大器；开关瞬态；分析模型

Abstract

The basic principle of power electronics systems is using information to control energy, which is embodied by the transmission of the pulses, namely the control pulse, the drive pulse and electromagnetic power pulse generated by the power semiconductor devices. Compared to the control pulse, the power pulse shows short-time-scale electromagnetic transient process, which becomes the major factor to threaten the safety and stability of the system. Therefore, study on the law of pulses is the crucial part to analyze the electromagnetic transient process of the power electronics system. Besides, it has become a trend to use the combination of switching devices in power electronics systems for high-voltage, high-power and high-frequency applications. Therefore, the combination of pulses is also an important area in the law of the pulses. Considering that the electromagnetic transient process is more remarkable in high-power and high-frequency applications, the typical wide-bandgap semiconductor device SiC MOSFET, is selected to study the law of the pulses and its influence on the system performance.

First, for SiC MOSFETs, an analytical model is proposed by dividing the switching process into multiple stages. The influence of the main parasitic parameters is considered. Also, the impact of the operational conditions on the model parameters is considered to improve the flexibility of the model. Based on the proposed model, an analytical methodology to evaluate the switching losses of the commutation pair, composed of SiC MOSFETs and SiC SBD (Schottky Barrier Diode, SBD) is proposed, which saves the calculation time significantly by using analytical equations instead of numerical calculations in the existing models.

Second, the quantitative characterization of the transmission law of the three pulses in both time domain and frequency domain are proposed. In time domain, the impact of system parameters on the oscillations in the gate-loop of SiC MOSFETs is studied. In frequency domain, an analytical methodology is proposed to calculate the frequency spectrum of the electromagnetic pulse, which gives quantitative frequency-domain characterization of the delay and distortions among the pulses. Then, some application studies are introduced. Based on the time domain characterization, a general control strategy of AGC (active gate control) is extracted. While based on the frequency domain

characterization, a quantitative analytical method to evaluate the output THD of power electronics system is proposed and verified.

Third, the combination of pulses in the power electronics power amplifiers is studied. For multi-leg power amplifiers, the impact of the tolerance of the phase inductances on the combination of pulses is analyzed. Then, a quantitative method is proposed to characterize the phase current ripple, by considering the tolerance of inductances. The proposed method can guide the parameter design of output filter, to mitigate the output distortion resulted from the tolerance of the phase inductances.

Finally, a double pulse test system for SiC MOSFETs with multiple adjustable parameters and a prototype of the power electronics power amplifier using SiC MOSFETs are designed to analyze and verify the law of the pulses experimentally.

Key words: Pulse; SiC devices; Power electronics power amplifier; Switching transients; Analytical model

目 录

第 1 章 绪论	1
1.1 课题背景及意义	1
1.2 相关技术难点综述	2
1.2.1 电磁能量脉冲的瞬态开关行为分析	2
1.2.2 三组脉冲传递规律分析	5
1.2.3 脉冲组合规律研究	10
1.3 本文主要研究内容	12
第 2 章 基于 SiC MOSFET 的电磁能量脉冲分析与建模	14
2.1 电磁能量脉冲的分析方法	14
2.2 电磁能量脉冲的实验分析	15
2.2.1 双脉冲实验平台设计	15
2.2.2 电磁能量脉冲瞬态行为的实验分析	16
2.3 电磁能量脉冲的建模分析	21
2.3.1 模型参数说明	22
2.3.2 SiC MOSFET 开关过程分析模型	26
2.3.3 模型参数提取	34
2.3.4 模型实验验证	37
2.3.5 损耗分析模型	39
2.4 本章小结	45
第 3 章 三组脉冲关系的规律研究	47
3.1 三组脉冲关系的时域表征	47
3.1.1 三组脉冲关系的时域参数表征	48
3.1.2 驱动脉冲的振荡行为分析	50
3.2 三组脉冲关系的频域表征	52
3.2.1 理想电磁能量脉冲的频谱分析	53
3.2.2 实际电磁能量脉冲的频谱分析	54
3.2.3 周期调制信号分析	56
3.2.4 仿真及实验验证	56
3.2.5 频域分析扩展	59

3.2.6 频域影响规律总结及应用	60
3.3 三组脉冲关系表征的应用研究	60
3.3.1 驱动回路参数对脉冲规律的影响	61
3.3.2 主动驱动控制的控制策略及其评估	63
3.3.3 输出 THD 的分析	67
3.4 本章小结	68
第 4 章 电力电子功率放大器中脉冲组合规律研究	70
4.1 桥臂并联型功率放大器中的脉冲组合规律	70
4.1.1 单一器件的最高开关频率	70
4.1.2 桥臂并联型功率放大器的工作原理	72
4.2 无源器件非理想因素的影响和分析方法	74
4.2.1 半桥形式功放的电感电流纹波表征	76
4.2.2 全桥形式功放的电感电流纹波表征	77
4.2.3 最坏情况分析	82
4.3 仿真与实验验证	85
4.4 滤波器设计指导	90
4.5 本章小结	92
第 5 章 实验平台设计	94
5.1 双脉冲测试电路的实验平台设计	94
5.1.1 主电路设计	95
5.1.2 驱动电路设计	96
5.1.3 测量系统设计	97
5.2 电力电子功率放大器平台设计	98
5.2.1 控制系统设计	99
5.2.2 主电路设计	100
5.2.3 输出滤波器设计	102
5.2.4 波形及性能测试	104
5.3 本章小结	106
第 6 章 结论	107
参考文献	108
致 谢	115

目 录

声 明	116
个人简历、在学期间发表的学术论文与研究成果	117

第1章 绪论

1.1 课题背景及意义

电力电子系统中包含三组脉冲，即控制电路产生的控制脉冲，驱动电路产生的驱动脉冲，及功率半导体器件所产生的电磁能量脉冲。其中电磁能量脉冲是指功率半导体器件所产生的管电压、管电流脉冲。

从控制脉冲到驱动脉冲再到电磁能量脉冲，体现了电力电子系统用信息控制能量的基本思想。其中控制脉冲的时间尺度一般为微秒、毫秒级，反映了设计者所期望的控制信息。由于在从控制脉冲到驱动脉冲再到电磁能量脉冲的传递过程中，脉冲形态属性上会产生延迟和畸变，使得电磁能量脉冲包含了更短时间尺度（十纳秒~百纳秒级）的脉冲形态属性特征，如脉冲的上升、下降时间，脉冲尖峰及振荡等特征。这些瞬态过程会直接影响电力电子系统的可靠稳定运行，成为造成器件失效及系统故障的主要因素^[1]。因此，对三组脉冲之间传递规律的研究，有助于对电力电子系统的瞬态行为进行分析和控制。

目前已有研究工作对器件开关过程对系统性能的影响进行了研究，包括开关振荡现象对系统电磁干扰（Electromagnetic Interference, EMI）、开关损耗及稳定性的影响及抑制方法研究^[2-6]，开关过程中 dv/dt 、 di/dt 对开关损耗、EMI 的影响分析^[7-9]，以及通过考虑器件的瞬态开关过程以对主电路、驱动电路及散热器等进行优化设计^[10-15]。这些工作主要针对某些特定的开关瞬态过程进行分析，缺乏对三组脉冲之间传递规律及对系统性能影响的全面分析。而要对电磁能量脉冲的开关过程进行更全面地分析，需要考虑系统中主电路及驱动电路所有主要参数的影响，目前对此类问题的研究集中在开关器件的建模研究上^[16-18]，面临的主要问题是所提模型的通用性不强，及由于引入参数过多导致的模型复杂度增加，求解过程复杂。如何解决模型求解精度和求解速度的相互制约问题也是目前电磁能量脉冲建模分析中的重要挑战。

目前对短时间尺度下的脉冲开关瞬态过程的控制主要是通过缓冲吸收电路、软开关技术及主动驱动控制方法来实现。其中缓冲吸收电路是对开关瞬态过程的被动控制方法，而软开关技术和主动驱动控制是对电磁能量脉冲轨迹的主动控制方法。其中软开关技术在小功率场合下应用较为广泛^[19-21]，在大容量场合下，软开关技术会存在由于谐振带来开关器件电压或电流峰值较大和功率密度降低的问

题。而主动驱动控制是一种改变驱动侧参数的控制方法，无需在主电路侧加入额外的无源或有源器件，在对开关瞬态过程的控制研究中受到越来越多的关注^[5, 22-27]。目前，主动驱动控制研究中还存在一些限制其走向应用层面的问题或挑战，主要有大容量场合下的电磁干扰对于控制稳定性的影响，宽禁带半导体器件的高开关速度对高控制带宽的要求，以及目前研究主要依赖实验分析，缺乏理论上的定量评估方法。这些问题都与三组脉冲间传递规律的定量分析紧密相关。

对脉冲的研究，需要选择合适的电力电子系统作为研究对象。对于单一开关单元的脉冲规律进行研究，一般选择双脉冲测试电路进行研究，但若要进一步研究脉冲传递规律对系统性能的影响，往往还需在实际系统中对脉冲规律进行研究。特别是现在电力电子变换器越来越多的采用开关单元组合的形式^[28]。因此，除了研究单一开关单元的脉冲传递规律，也需要研究多开关单元组合下的脉冲组合规律。

开关单元组合主要应用于高压、大容量、高频化场合。高压、大容量下的开关单元组合研究主要包括开关器件的串并联研究^[29]，模块化多电平变换器（Modular Multilevel Converter, MMC）^[30]及电力电子变压器^[31]等方面。而在高频、大功率场合下，电力电子功率放大器^[32]是一种基于开关单元组合的主要应用。为了适应高频、大功率的应用需求，多开关单元组合及宽禁带半导体器件被应用于电力电子功率放大器中。而由于宽禁带半导体器件的高开关速度所造成的高 dv/dt 及 di/dt ，电磁能量脉冲的瞬态行为将更加突显，对系统性能的影响更大，因此，对宽禁带半导体器件的脉冲传递规律及其在高频、大功率场合下的应用研究尤为重要。

综上所述，研究三组脉冲之间的传递规律，是分析电力电子系统电磁瞬态行为的基础。而对于多开关单元组合的电力电子系统，还必须考虑脉冲组合规律。对三组脉冲的传递规律及脉冲组合规律进行定量分析，可以定量评估脉冲传递及组合规律对系统性能的影响，为变换器的设计提供指导，保证系统的可靠运行，提升系统的综合性能。

1.2 相关技术难点综述

1.2.1 电磁能量脉冲的瞬态开关行为分析

对电磁能量脉冲的瞬态行为分析，首先需要转变分析思路。本课题组很早就开始关注大容量电力电子中的脉冲瞬态行为，提出“电磁脉冲传播拓扑”的概念^[33]，

即在传统电力电子拓扑学的基础上,考虑影响脉冲瞬态过程的回路寄生参数及瞬态换流回路。该分析思路考虑了系统寄生参数对脉冲瞬态行为的影响,可用于指导主电路平台的优化设计^[34]。

在脉冲的分析方法上,主要有实验分析和仿真建模分析两种方法。其中实验分析的优点是可以提供直观的实验结果,相关的研究工作包括研究换流回路杂散电感对器件瞬态开关行为的影响分析^[35, 36]。其缺点是实验分析结果受测量准确性影响,为了提高测量系统的准确性,相关研究工作主要从双脉冲实验平台的设计、电压电流探头的选型和设计等方面进行了研究^[37-39]。实验分析的结果虽然直观,但不方便进行定量研究,所得结果也会受实验平台的参数和工况约束,因此,为了更方便的定量分析系统参数对脉冲的影响规律,仿真建模分析被广泛采用。从建模方法上,可以主要分为机理模型、行为模型和分析模型这三种方法。

机理模型是一种基于载流子运动的物理规律进行建模的方法。建立机理模型,需要结合器件的原胞结构,对载流子的运动规律进行数学描述^[40]。例如文献[41]针对 SiC DMOSFET 的原胞结构,分别对沟道区和漂移区的载流子运动进行分析建模。另外,机理模型包含很多与载流子运动相关的参数,难以直接从数据手册中得到,为此,McNutt 等人在 IGBT 模型参数提取软件 IMPACT 的基础上进行了修正,使其可用于所提 SiC MOSFET 机理模型参数的提取^[42]。进一步,文献[43]提出一种新的借助于数据手册的模型参数提取方法,进而不再依赖实验数据的测量。总体而言,机理模型的优点是建模更加准确,但缺点是模型过于复杂。同时,由于模型复杂度提升,模型求解耗时增加,难以用于复杂系统的大时间尺度仿真分析。

行为模型是一种直接对开关行为进行数学拟合建模的方法,忽略了开关行为背后的物理机制。文献[44]采用漏源级电阻及三个固定的结电容构成的等效电路模型来模拟 SiC MOSFET 的开关行为,根据驱动电压的大小,漏源级电阻的取值可以在无限大和有限小之间实现切换。同时,为了模拟开关行为中的振荡现象,在模型中也加入了开关器件封装所引入的杂散电感。文献[45]则直接通过多项式拟合的方法对 SiC MOSFET 的损耗进行建模分析。总体来说,行为模型更加简单,易于求解。但相应地会牺牲模型精度,对不同工况的适用性较差。

分析模型是一种在模型精度和模型复杂度方面更趋于折中的建模方法。与机理模型对载流子行为建模相比,分析模型是对电路行为进行数学描述,降低了模型复杂度,模型参数更加直观,也更容易获取。而与行为模型利用数学拟合建模的方法相比,分析模型则保留了参数的物理机制。

最简单的分析模型是分段线性近似模型，认为电压、电流在整个开关过程中线性变化，如图 1.1 所示。该模型可用于开关损耗的计算，但计算精度会随着开关频率的增加而变差^[46]。该模型可以看作是一种基于常值结电容建模的分析模型。

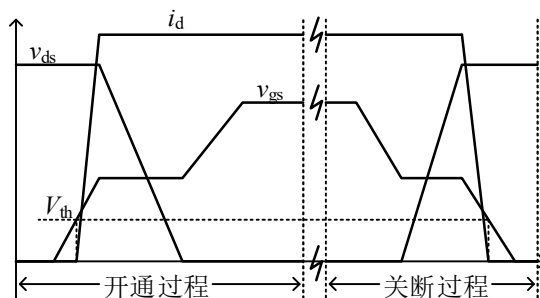
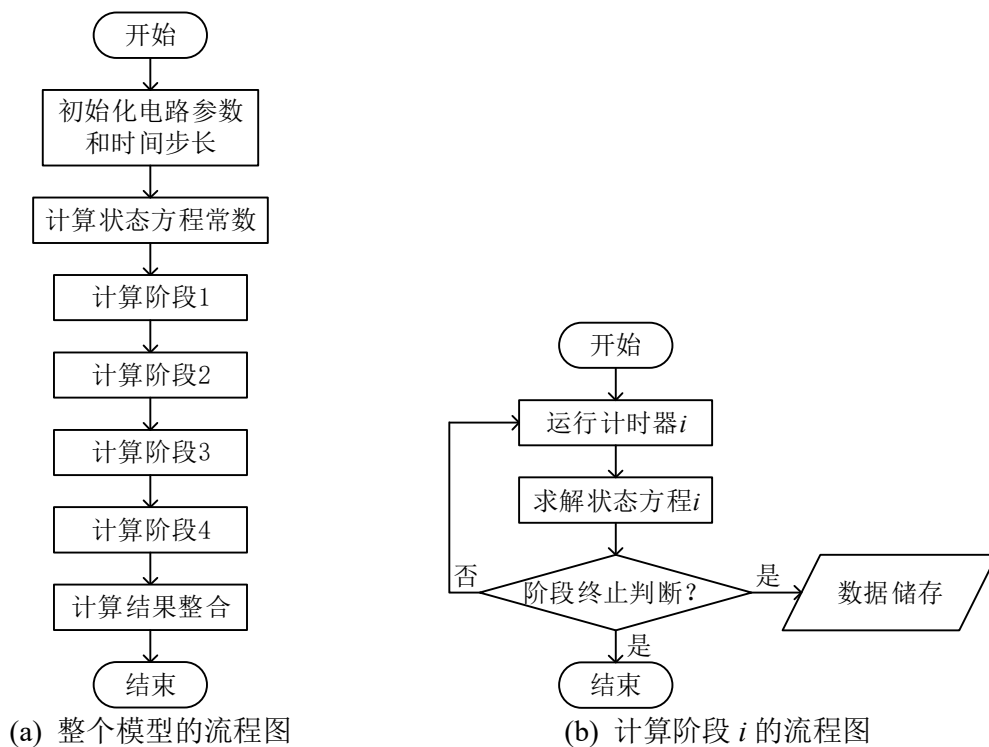


图1.1 分段线性近似模型

图1.2 求解SiC MOSFET开通过程的流程图^[16]

为了提高模型的精度，文献[16-18]在所提分析模型中还考虑了结电容的非线性及换流回路中的杂散电感，但模型复杂度也随之增加。以文献[16]所提模型为例，图 1.2 展示了其求解 SiC MOSFET 开通过程的流程图，虽然通过分阶段对开关过程进行建模在一定程度上简化了建模分析，但每个阶段仍然需要求解微分方程或状态方程，使得整个模型需要多次数值计算求解，增加了模型的复杂度和计算时

间。

总体来说，分析模型的复杂度介于机理模型和行为模型之间，但为了提高模型精度，需要考虑器件结电容的非线性和回路中的杂散电感，使得模型复杂度增加。同时，分析模型和行为模型类似，同样面临着模型参数对不同运行工况的适用性差的问题。因此，如何提高分析模型的求解效率以及提高模型对不同运行工况的适用性是分析模型面临的主要挑战。

1.2.2 三组脉冲传递规律分析

从控制脉冲，到驱动脉冲，再到电磁能量脉冲，体现了电力电子系统的基本思想，即信息流控制能量流。三组脉冲的形态属性可统一按正脉宽、副脉宽及过渡过程进行描述，如图 1.3 所示。其中过渡过程是指脉冲由负（正）电平向正（负）电平转换的过程。

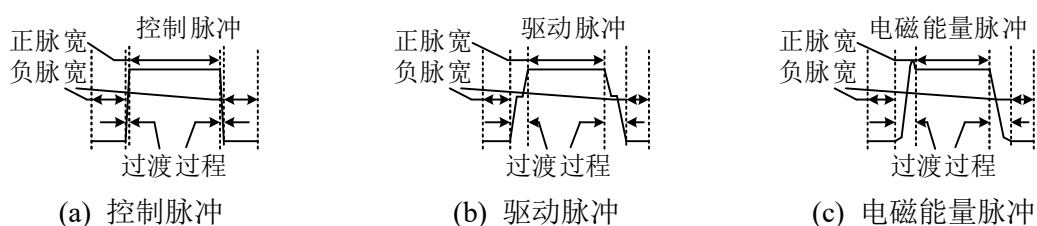


图1.3 三组脉冲的形态属性示意图

三组脉冲的过渡过程表现为不同的时间尺度和形态特征，从时间尺度上三组脉冲形态属性上的相互关系如表 1.1 所示。

表1.1 三组脉冲形态属性的时间尺度划分

脉冲类型	控制脉冲	驱动脉冲	电磁能量脉冲
正、负脉宽	百纳秒~微秒级	百纳秒~微秒级	百纳秒~微秒级
过渡过程	纳秒级	十纳秒~百纳秒级	十纳秒~百纳秒级

除过渡过程之外，三组脉冲在传递过程中会引入延迟，时间尺度一般在十纳秒~百纳秒级。根据所关注的时间尺度，三组脉冲之间呈现不同的传递规律。当研究电力电子系统的稳态行为时，时间尺度一般在毫秒级以上，此时对三组脉冲传递规律的分析就简化为对 PWM 调制策略的分析，即只关注脉冲的正脉宽和负脉宽。这种情况下，功率半导体器件可视为理想开关器件，驱动脉冲和电磁能量脉冲仅为控制脉冲的功率级放大。这类分析的优点是简化了系统分析的复杂度，特

别对于多开关单元组合的复杂系统，如电力电子变压器，MMC 等系统。但忽略对脉冲形态属性中过渡过程的分析，往往会威胁到电力电子系统的安全可靠运行。比如桥臂这一研究对象，由于从控制脉冲到电磁能量脉冲会引入延迟，同时考虑到电磁能量脉冲的过渡过程，使得桥臂可能出现“直通”现象，即上下开关管同时导通，导致器件损坏和装置故障。为了避免这一现象，往往采用在控制侧加入死区的方法，但死区设置得过大，又会带来输出波形质量下降的问题。因此，要合理的设置死区，就需要对三组脉冲间的短时间尺度（十纳秒~百纳秒级）的延迟和过渡过程进行分析。另外，对于多开关单元组合系统，不同开关器件之间延迟和过渡过程的差异也往往会造成系统层面的故障。比如高压 IGBT 串联系统中由于驱动延迟差异导致的 IGBT 串联不均压问题^[47]，如图 1.4 所示。因此，为了保证电力电子系统的稳定可靠运行，对三组脉冲间传递规律的分析，特别是短时间尺度下的脉冲间延迟和过渡过程的分析，显得非常重要。

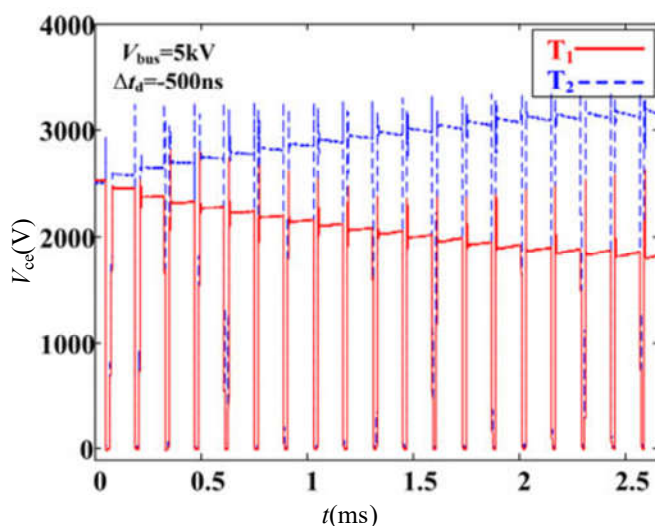


图1.4 IGBT串联系统的不均压问题^[47]

1.2.2.1 主动驱动控制研究

驱动脉冲对电磁能量脉冲的影响直接体现在功率开关器件的工作原理上，对于绝缘栅型功率开关器件，驱动电路通过对栅极（或门极）电容进行充放电控制开关器件的开通和关断过程，文献[48, 49]对此进行了详尽的理论分析。另外，通过主动调节驱动电路侧的参数，也可以有效改善电磁能量脉冲的瞬态行为，即主动驱动控制技术。相比于在主电路侧对电磁能量脉冲瞬态行为进行调节的缓冲吸收电路及软开关技术，主动驱动控制具有可控性高，且无需对主电路进行改动，

减小体积和损耗的优点^[50]。目前针对 Si 基 IGBT 和 MOSFET 的主动驱动控制已有很多相关研究工作。随着宽禁带器件越来越受到关注，对 SiC 及 GaN 器件的主动驱动控制研究也已开始展开。

主动驱动控制主要有开环控制和闭环控制两种思路。开环控制根据开关过程所处阶段的不同，选择不同的驱动电阻（或电压、电流），实现对功率器件开关轨迹的控制。其基本控制原理示意图如图 1.5 所示。

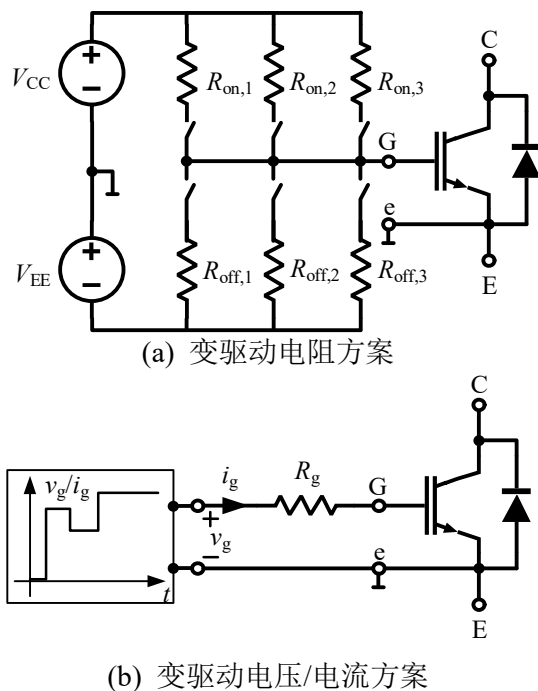
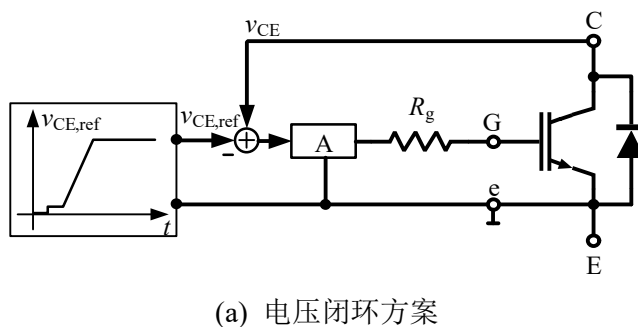
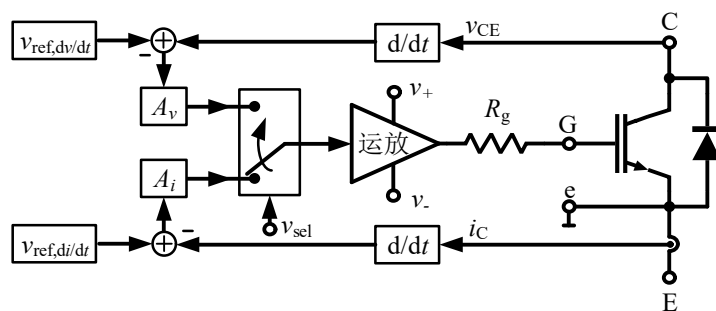


图1.5 开环主动驱动控制原理示意图^[25]

文献[26]提出一种针对 IGBT 的开环主动驱动控制方法，通过对 IGBT 发射极杂散电感上感应电压的检测，根据开关过程所处阶段改变驱动电流，进而降低了开关损耗、开关延迟及米勒平台持续时间。其他开环控制的控制思路与该文献类似，只是在检测方式^[51, 52]、改变驱动电路方式（变电阻^[51]、变电压^[52]）上有所不同，这里不再赘述。



(a) 电压闭环方案

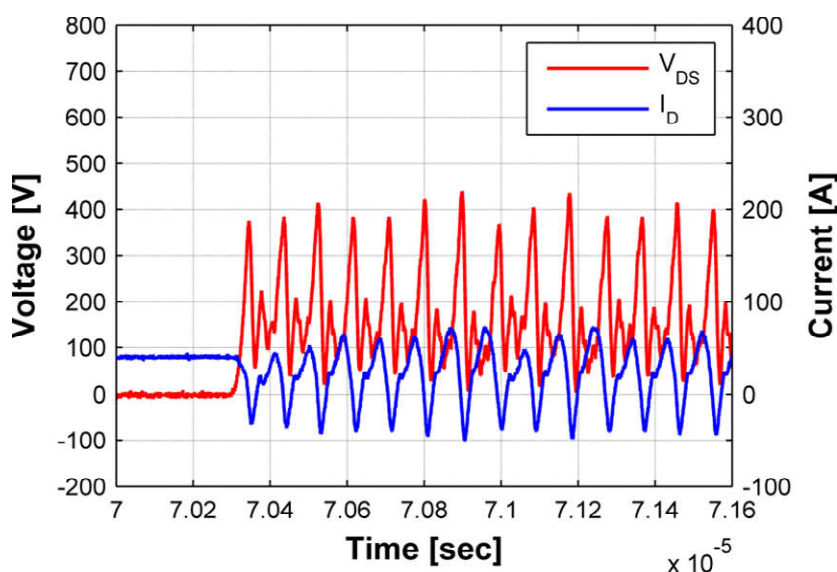
(b) dv/dt 及 di/dt 闭环方案图1.6 闭环主动驱动控制原理示意图^[25]

主动驱动控制的闭环控制主要分为对电压 v_{ce} （或 v_{ds} ）闭环或对 dv/dt 及 di/dt 进行闭环。其控制原理示意图如图 1.6 所示。其中电压闭环方案主要以剑桥大学 Palmer 团队提出的主动电压控制为代表，用于 IGBT 的开关轨迹优化控制^[53-55]，IGBT 串联均压控制^[56, 57]及 SiC MOSFET 的串联均压控制^[58]。而 dv/dt 及 di/dt 的闭环控制方案主要以苏黎世联邦理工学院的 Kolar 团队所提方法^[25]为代表。相比开环控制，主动驱动控制的闭环控制可以对功率器件的开关轨迹进行更精确的控制，但相应的代价是增加了控制电路的复杂性，对控制带宽的要求也更高。

总体而言，在近十几年内，国内外都对主动驱动控制技术进行了相关的研究，提出了许多控制方法。但这些方法的控制效果主要依赖于实验结果的直接观测，增加了对控制效果进行评估的难度。因此，如何在设计阶段就对不同主动驱动控制方法的控制效果进行评估显得更加重要，也是目前主动驱动控制所面临的一个主要问题。

1.2.2.2 驱动回路稳定性研究

上一小节主要介绍了如何从驱动电路侧对电磁能量脉冲进行控制，反之，电磁能量脉冲会通过米勒电容和源极（发射极）电感反作用于驱动电路，且往往会带来负面影响。文献[59]分析了相桥臂中开关过程产生的 dv/dt 经米勒电容产生位移电流进入驱动回路，影响开关管门级电位，从而带来“串扰”（crosstalk）问题。而驱动回路所包含的源极电感及驱动回路自身的杂散电感，会进一步引起门极电位的振荡，严重情况下可能会带来功率开关器件的自维持振荡（self-sustained oscillation）问题^[4]。另一方面，考虑到同时包含在主电路换流回路及驱动回路的杂散电感，即共源极（或共射极）电感 L_s ，功率器件开通和关断过程的 di/dt 会在其两端产生感应电压，抑制驱动电流，进而抑制开关速度^[60]。

图1.7 基于SiC器件的半桥电路的自维持振荡现象^[4]

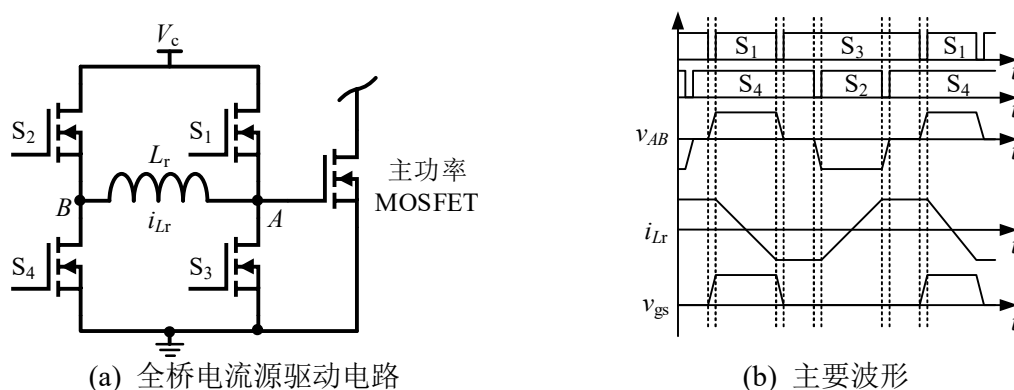
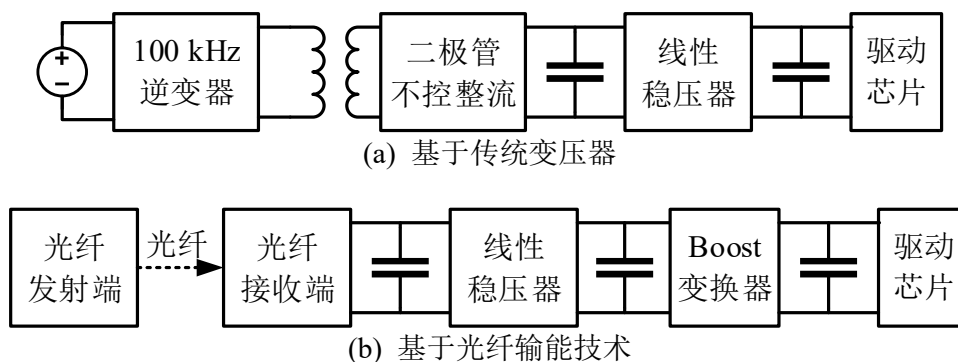
1.2.2.3 死区与最小脉宽

控制脉冲与电磁能量脉冲分别包含了电力电子控制系统在信号级和能量级的控制信息。从控制脉冲到电磁能量脉冲，体现了电力电子系统用信息控制能量的思想。而反过来，由于电磁能量脉冲的非理想特性（如延迟和畸变）的存在，在控制脉冲侧，往往也需要做出相应的调整。最典型的处理是加入死区及最小脉宽限制^[61-64]。其中死区的加入是为了防止桥臂直通而产生过流，引起开关管损坏，最小脉宽则是为了保证单个开关管的有效开通和关断，防止出现器件导通/关断失效，而带来输出电压波形畸变^[64]。另一方面，死区和最小脉宽的引入又会带来输出电压的失真及输出电压空间的损失，进而又需要相应的死区和最小脉宽补偿策略^[62, 65, 66]。

1.2.2.4 新型驱动电路

联系控制脉冲与驱动脉冲的是驱动电路，即将 PWM 控制信号放大为可以驱动开关管动作的驱动信号。对于绝缘栅型功率开关器件，一般采用电压源串电阻的方式设计驱动电路，但近年来，国内外也提出了针对功率 MOSFET 器件的电流源驱动电路^[67-70]。相比传统的电压源驱动方式相比，电流源驱动可以提高开关速度，减小驱动回路损耗^[70]。文献[69]设计了一种可应用于 1 MHz Boost PFC 变换器的电流源驱动电路，如图 1.8 所示。但与传统的电压源驱动方式相比，电流源驱动的实现方式更加复杂，需要多个开关信号的协同控制^[67, 68]，目前市场上成熟的电流源驱动芯片还很少。

另外，也有文献^[71]提出一种适用于 SiC MOSFET 的光纤隔离型驱动电路。有别于传统的变压器隔离型驱动电路，驱动电源采用光纤传输，即光纤输能技术（Power over Fiber, PoF），其电路结构框图如图 1.9 所示。用光纤取代传统的变压器，可以实现高隔离电压，高共模抑制，降低电路体积和重量，适用于高压（>10 kV）、高开关速度的宽禁带器件^[71]。

图1.8 电流源驱动电路^[69]图1.9 驱动电路结构框图^[71]

1.2.2.5 总结

总体而言，目前国内外对三组脉冲的相互关系均有研究，这些研究为分析三组脉冲相互关系对于电力电子系统电磁瞬态行为的影响具有很好的借鉴价值。但目前的研究较为分散，主要为针对具体应用或某个特定电磁瞬态行为的研究，对三组脉冲关系的表征及其与系统性能的关系缺乏全面的描述和量化的分析。

1.2.3 脉冲组合规律研究

1.2.3.1 脉冲的时序组合与逻辑组合

本课题组已经对脉冲的时序组合和逻辑组合进行了分析，将脉冲的时序组合定义为单一开关单元所产生的脉冲序列，而将脉冲的逻辑组合定义为多个开关单元所产生的脉冲基于逻辑组合的空间叠加^[32]。从定义上可知，脉冲的时序组合主要包括 PWM，PDM (Pulse Density Modulation) 等在内的脉冲调制方式，是电力电子变换的基础。而对于多开关单元组合的变换器，除了脉冲的时序组合外，也引入了脉冲的逻辑组合。本课题组提出脉冲逻辑组合的三种思路为基于电平组合、基于脉冲组合及基于边沿组合，如图 1.10 所示^[32]。

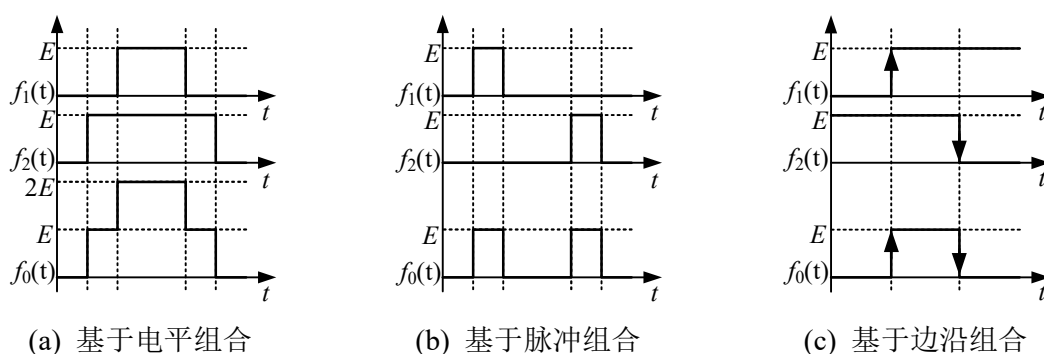


图1.10 脉冲逻辑组合方式的示意图^[32]

脉冲的逻辑组合是对多开关单元组合变换器进行调制的基础，在单一开关单元的时序脉冲序列的基础上，可以实现更复杂的脉冲调制方式，如多电平变换器中的载波移相调制，载波层叠调制及空间矢量调制法^[72]，以及应用于电力电子功率放大器中的倍频调制策略等^[32]。

1.2.3.2 非理想因素影响分析

将脉冲组合应用于实际电力电子系统中时，必须要考虑系统中非理想因素对脉冲组合规律的影响。系统中的非理想因素可以分为有源器件的非理想因素和无源器件的非理想因素，其中有源器件的非理想因素主要是指功率开关器件与理想开关器件相比所表现的非理想特性，而无源器件的非理想因素主要是指无源器件与集总参数元件相比所表现的非理想特性，各自具体的表现形式如图 1.11 所示。

系统非理想因素对脉冲时序组合的影响主要表现为脉冲幅值、相位及脉冲宽度的偏差，进而导致实际得到的电磁能量脉冲序列所包含的调制信息有别于控制脉冲序列所包含的理想调制信息，反映到系统性能上，则主要表现为系统输出和指令值的偏差及系统输出波形的畸变。这些影响，可通过闭环控制算法进行相应地补偿。

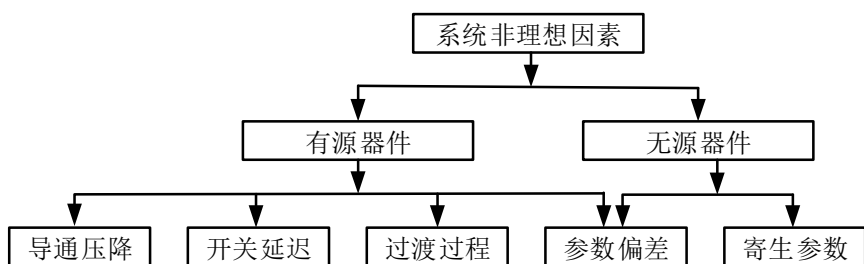


图1.11 电力电子系统中非理想因素的表现形式

对于脉冲的逻辑组合，由于脉冲逻辑组合形式的不同，系统非理想因素的影响也呈现不同的规律。本课题组针对基于 IGBT 串联的三电平变换器，研究了有源器件，即 IGBT 的开关延迟与参数偏差所引起的串联 IGBT 不均压问题，并提出了驱动电路侧和主电路侧相结合的 IGBT 串联主动均压控制^[29]。另外，本课题组也研究了有源器件非理想因素所导致的 MMC 电容电压不平衡的问题，提出一种基于注入典型二次换流及引入共模电压来降低电容电压波动的控制方法^[73]。除了多电平变换器及 MMC 之外，基于脉冲逻辑组合的典型应用还包括基于载波移相调制的交错并联型 DC-DC 变换器以及基于倍频策略的电力电子功率放大器。对于交错并联型 DC-DC 变换器，有源器件的非理想因素，如器件的导通电阻，开关延迟的偏差等，主要会造成各相电流的不平衡及电流纹波相位偏差所引起的总电流纹波增大等问题^[74]，已有相关研究工作对这些问题进行了分析并提出了相应的补偿控制策略^[75-80]。另外，无源器件的非理想因素，主要指各相电感感值的偏差，也会造成交错并联型 DC-DC 变换器各相电感电流纹波幅值的偏差，带来总电流纹波增大、谐波分量增加等问题^[74, 81]。针对这些问题的相关研究工作主要包括定量分析及在此基础上的参数优化设计^[74, 81-83]。而对于倍频策略在电力电子功率放大器中的应用，目前的研究工作主要以本课题组的相关研究^[32]为代表，主要对倍频策略的设计和实现进行了研究，对于非理想因素的分析，特别是无源器件的非理想因素的影响分析，还缺乏定量分析和深入研究。

1.3 本文主要研究内容

本文针对 SiC MOSFET 这一典型的宽禁带半导体器件，以脉冲研究为出发点，进而提出一种可以定量分析脉冲传递及组合规律及其对系统性能影响的分析方法，进而用以指导变换器的设计和短时间尺度电磁瞬态行为的主动控制。论文研究工作得到了国家自然科学基金重大项目《电力电子混杂系统动力学行为的控制规律》以及清华与富士电机的国际科研合作项目《新型沟槽栅碳化硅功率模块在

功率放大器中的应用》的支持，主要研究内容包括以下几个方面：

1. 相较于控制脉冲，电磁能量脉冲的形态属性呈现更多的短时间尺度瞬态特征，成为威胁系统可靠运行的主要因素，对于开关速度更快的宽禁带半导体器件，这一问题尤为突出。本文针对目前在宽频带、大功率场合研究中受关注较多的 SiC MOSFET，从实验和建模的方法对其开关瞬态行为进行定量分析。结合目前实验和仿真研究中存在的不足，分别针对多参数可调的双脉冲测试系统及考虑系统分布参数的开关瞬态分析模型两方面工作进行了研究。在所提开关瞬态分析模型的基础上，利用能量守恒定律，提炼出针对 SiC MOSFET 和 SiC SBD 换流单元的损耗评估的分析模型，该模型可解析求解，大大提高了模型的求解速度。

2. 控制脉冲、驱动脉冲及电磁能量脉冲之间存在延迟和畸变关系，呈现多时间尺度特性。为了更全面地分析三组脉冲间的传递规律，分别进行了时域和频域表征方面的研究。在时域表征上，在所提 SiC MOSFET 开关瞬态分析模型的基础上，定量分析了 SiC MOSFET 驱动回路振荡受系统参数的影响规律，可用于指导如何抑制 SiC MOSFET 驱动回路振荡，以保证系统稳定可靠运行。在频域表征上，提出一种电磁能量脉冲频谱的计算方法，可用于定量分析延迟和畸变关系的频域特征。在此基础上结合典型案例，研究了三组脉冲关系表征在定量分析系统性能方面的应用。首先通过三组脉冲关系时域表征，定量分析了驱动回路参数对电磁能量脉冲及系统性能的影响规律，对主动驱动控制的一般性思路进行了提炼总结。而通过三组脉冲关系的频域表征，定量分析了死区和延迟时间等非理想因素对系统输出 THD 的影响。

3. 针对基于 SiC MOSFET 的电力电子功率放大器，对脉冲组合规律展开了研究。由于单一功率开关器件的开关频率受限，为了实现电力电子功率放大器的宽频带输出，需要采用脉冲组合的方式提高系统等效开关频率。但在实际应用中，需要考虑系统非理想因素的影响。本文选择桥臂并联型功率放大器作为研究对象，提出一种定量分析桥臂电感偏差对电感电流纹波影响规律的表征方法。所提分析方法可用于指导桥臂并联型功放输出滤波器的设计，以降低电感偏差对功放输出波形质量的影响。

4. 本文设计了针对 SiC MOSFET 及 SiC SBD 的多参数可变的双脉冲测试实验平台，用以分析系统参数对 SiC MOSFET 开关瞬态行为的影响规律。另外，本文也设计了基于 SiC MOSFET 的电力电子功率放大器实验平台，对脉冲组合规律的研究进行了分析和验证。在本文的最后，对两个实验平台的设计细节及性能测试进行了介绍。

第2章 基于SiC MOSFET的电磁能量脉冲分析与建模

对电力电子系统而言,控制脉冲代表着理想的控制信息,而由功率半导体器件输出的电磁能量脉冲则代表了实际的控制效果。控制脉冲与电磁能量脉冲两者有着本质的差别。这一差别尤其表现在短时间尺度(纳、微秒级)的电磁瞬态过程中,如电磁能量脉冲的延迟,开关过程中的 dv/dt 、 di/dt ,电压与电流的尖峰和振荡等现象。电磁能量脉冲的这些瞬态行为与系统性能息息相关,也往往是造成器件失效及装置故障的主要因素^[1]。因此,对电磁能量脉冲的分析与建模是保证系统可靠稳定运行的关键问题。

SiC 功率半导体器件属于宽禁带器件。相较于传统的 Si 器件, SiC 器件具有更快的开关速度,芯片厚度相同时可承受更高的器件耐压及更高的工作温度。但与此同时,更快的开关速度也会带来更高的 dv/dt 及 di/dt ,电磁能量脉冲瞬态行为的非理想特性更加显著,也成为 SiC 器件的实际应用中所面临的主要问题。因此,本章将针对 SiC MOSFET,通过实验和建模的方法,分析电磁能量脉冲的形态属性及系统杂散参数对 SiC MOSFET 开关瞬态行为的影响规律。首先,设计并搭建适应于多参数可调、多工况的 SiC MOSFET 双脉冲测试实验平台,通过实验的方法,直观地分析系统参数对 SiC MOSFET 电磁能量脉冲形态属性的影响。接着,提出一种针对 SiC MOSFET 的开关瞬态行为的分析模型,揭示了不同系统参数对电磁能量脉冲的影响规律。在此基础上,提炼出一种计算损耗的分析模型。

2.1 电磁能量脉冲的分析方法

电磁能量脉冲的瞬态行为的时间尺度一般在纳秒到微秒级,因此对电磁能量脉冲的分析思路需要从传统的基于理想器件和集总参数元件的稳态分析转为基于器件瞬态行为和系统杂散参数的瞬态分析。

目前,针对电磁能量脉冲的分析方法主要分为实验和仿真分析。实验分析的优点是可以直观地根据实验结果分析电磁能量脉冲的形态属性,但一方面,实验结果的准确性受测量装置和测量方法的影响,另一方面,实验分析往往只能提供特定参数和工况下的实验结果,适用性较差。相较于实验分析,仿真分析可以更方便地分析电磁能量脉冲在不同参数和工况下的瞬态行为。但如何提升仿真模型对不同参数和工况的适用性和准确性,及如何有效解决模型精度和复杂度之间的折中问题是仿真分析所面临的主要难题。

2.2 电磁能量脉冲的实验分析

电磁能量脉冲的实验分析一般通过双脉冲测试进行。针对目前实验分析存在的参数适用性差的问题，本节主要介绍了针对 SiC MOSFET 的多参数可调的双脉冲测试实验平台。利用该实验平台，分析了不同系统参数对 SiC MOSFET 电磁能量脉冲的影响规律。实验分析的优点是可直观地观测参数变化后电磁能量脉冲形态属性的变化规律，结合等效电路对不同参数影响规律的定性分析，也为后续量化的建模分析建立了基础。

2.2.1 双脉冲实验平台设计

双脉冲测试电路的示意图如图 2.1 所示。根据该电路图，设计的多参数可变的双脉冲测试主电路如图 2.2 所示。其中可改变的参数包括驱动电阻 R_g ，回路杂散电感 L_p ，驱动杂散电感 L_g ，共源极杂散电感 L_s ，以及 SiC MOSFET 的结电容 C_{gs} ， C_{gd} ， C_{ds} 和 SiC SBD 的结电容 C_f 。其中值得注意的是器件结电容的改变是通过改变在器件引脚之间的并联电容实现的。尽管所并联的电容为常值电容，且会受到器件内部各引脚处的杂散电感的影响，但该方法实现简便，能较为方便的反映出器件结电容大小对电磁能量脉冲的影响规律。

所研究的 SiC 器件为来自 Wolfspeed 公司的 SiC MOSFET CMF20120D^[84]（1200V，42A）和 SiC SBD C4D30120D^[85]（1200V，43A）。关于双脉冲实验平台的设计细节部分将在第 5 章进行介绍。

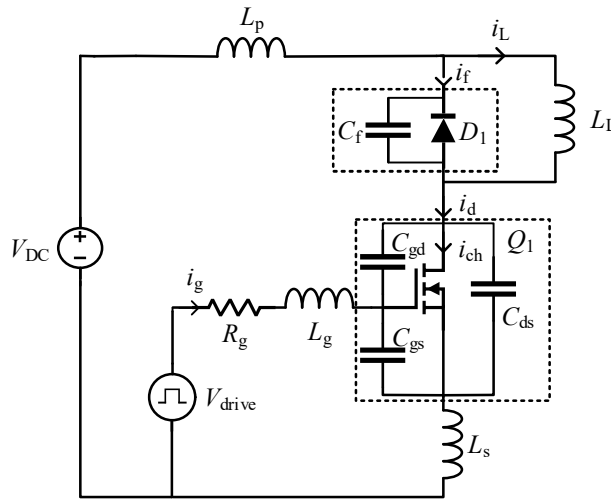


图2.1 双脉冲测试电路示意图

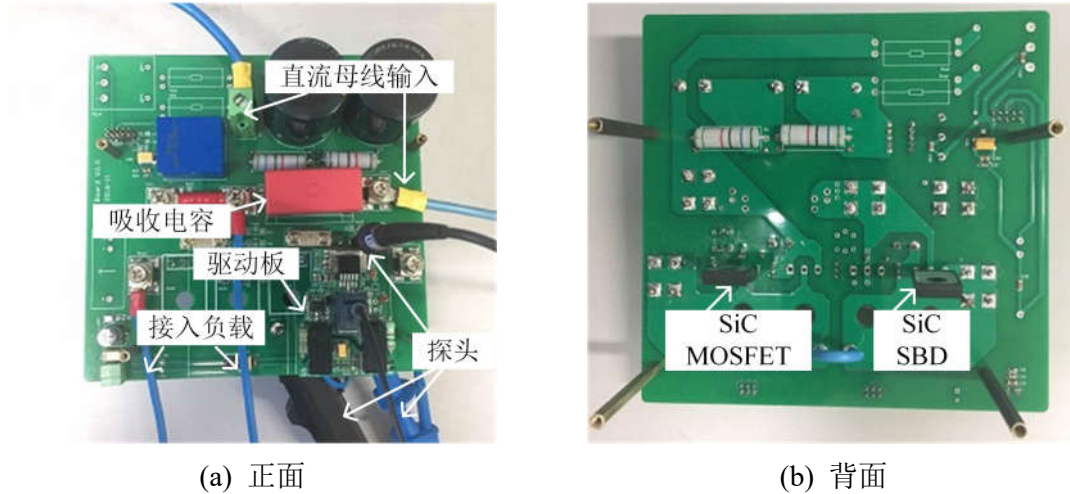


图2.2 SiC MOSFET双脉冲测试主电路

2.2.2 电磁能量脉冲瞬态行为的实验分析

在电力电子变换器中，功率半导体器件的几个主要属性往往被设计者所关注，包括功率处理能力、效率、开关频率和响应速度^[28]。而在电磁能量脉冲上，则体现为电压电流尖峰、损耗、开关过渡过程时间。开关过渡时间可以用栅源极电压 v_{ds} 的上升和下降时间（分别表示为 t_{rv} 和 t_{fv} ）及漏极电流 i_d 的上升和下降时间（分别表示为 t_{ri} 和 t_{fi} ）来表示，电压与电流尖峰分别为 V_{peak} 和 I_{peak} ，各参数定义如图 2.3 所示。根据电压、电流波形可以相应地计算开关损耗，其中开通、关断及总开关损耗分别表示为 E_{on} , E_{off} , E_{sw} 。

得益于所设计的实验平台，可从实验上分析系统中主要参数对电磁能量脉冲瞬态行为的影响规律。接下来，针对 $V_{DC} = 300V$, $I_o = 13.5A$ 的测试工况，通过实验测试分析并总结了不同参数对 SiC MOSFET 开关特性的影响。

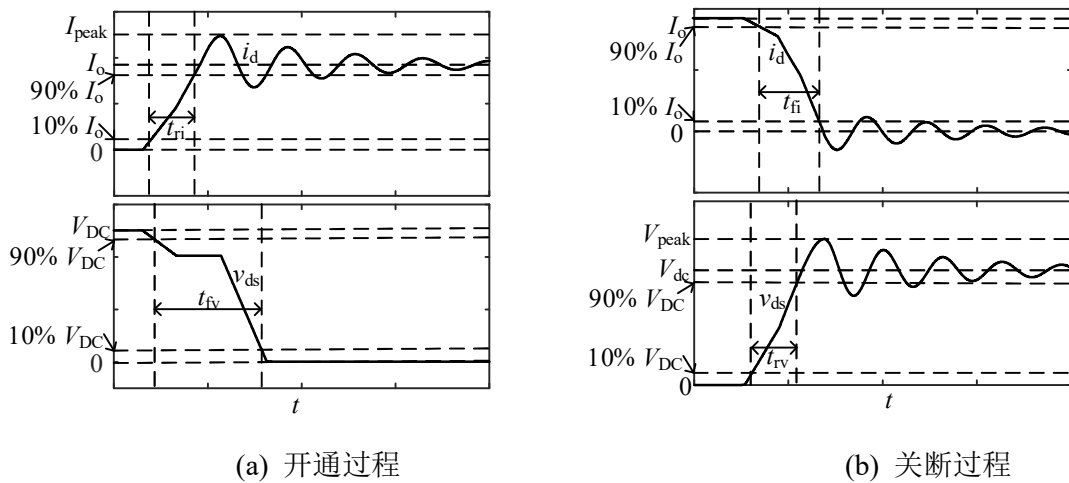


图2.3 电磁能量脉冲的形态属性

改变不同参数得到的开通关断波形如图 2.4 所示，根据实验波形，可以提取相应的波形参数。接下来分别对不同参数对 SiC MOSFET 开关波形参数的影响进行分析和总结。

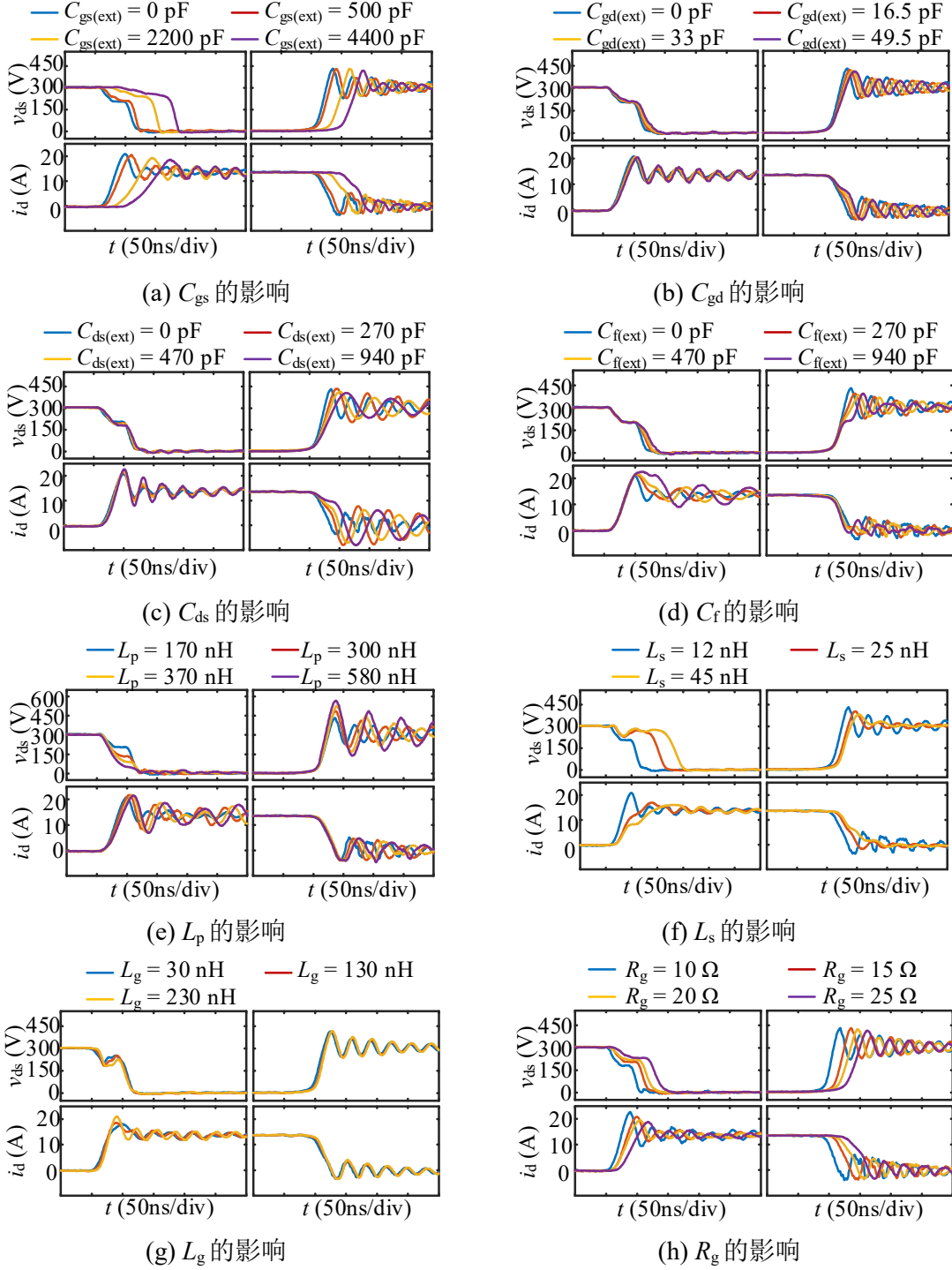
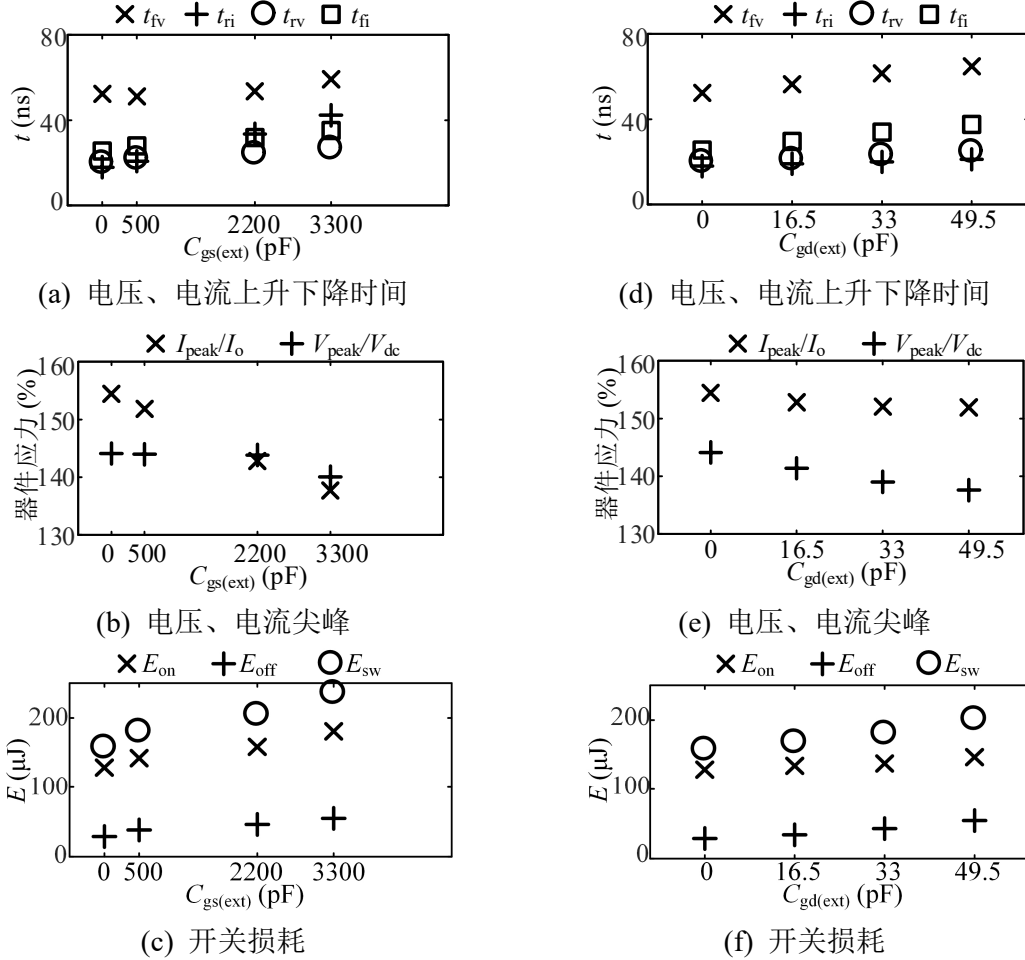


图2.4 不同参数下的SiC MOSFET开关波形

2.2.2.1 结电容的影响

栅极电容 C_{gs} 和 C_{gd} 对 SiC MOSFET 电磁能量脉冲的影响如图 2.5 所示。从图中可知，增加 C_{gs} 和 C_{gd} 均会引起电压、电流上升时间的增加，进而带来更高的开关损耗。两者对电磁能量脉冲影响的不同主要在于，增加 C_{gs} 对电流尖峰抑制效果更好，反之，增加 C_{gd} 主要抑制电压 v_{ds} 的尖峰值。

图2.5 结电容 C_{gs} 及 C_{gd} 对SiC MOSFET输出电磁能量脉冲的影响

C_{ds} 和 C_f 并不直接影响栅极电容的充放电过程，因此对电压、电流上升和下降时间的影响不同于 C_{gs} 和 C_{gd} 。如图 2.6 (a)所示， C_{ds} 主要影响 SiC MOSFET 关断过程中的电压上升时间 t_{rv} 和电流下降时间 t_{fi} 。这是因为，一方面对于电流 i_d 而言，在开通过程，电流上升阶段要先于电压下降阶段，因此 C_{ds} 对 i_d 的上升时间影响不大，而在关断过程，电压上升阶段要先于电流下降阶段， C_{ds} 的充电电流会影响 i_d 的下降时间。另一方面，对于电压 v_{ds} 而言，其上升和下降时间受 C_{gd} 和 C_{ds} 共同影响。而 C_{ds} 对 t_{rv} 的影响更大可能与 C_{gd} 及 C_{ds} 随电压 v_{ds} 变化的非线性特性差异有关。同样参与 v_{ds} 上升和下降过程的还有 SiC SBD 的结电容 C_f ，如图 2.6 (d)所示。而电

流 i_d 的上升与下降时间几乎不受 C_f 影响。 C_{ds} 和 C_f 对于 SiC MOSFET 电磁能量脉冲影响的相同之处在于，增加 C_{ds} 和 C_f 均有助于抑制电压尖峰，但反之，受开通过程中 C_{ds} 的放电电流及 C_f 的充电电流影响，电流尖峰会随着两者的增加而增加。在对系统性能影响的方面上， C_{ds} 和 C_f 的影响同 C_{gs} 和 C_{gd} 效果趋于一致，这里不再赘述。

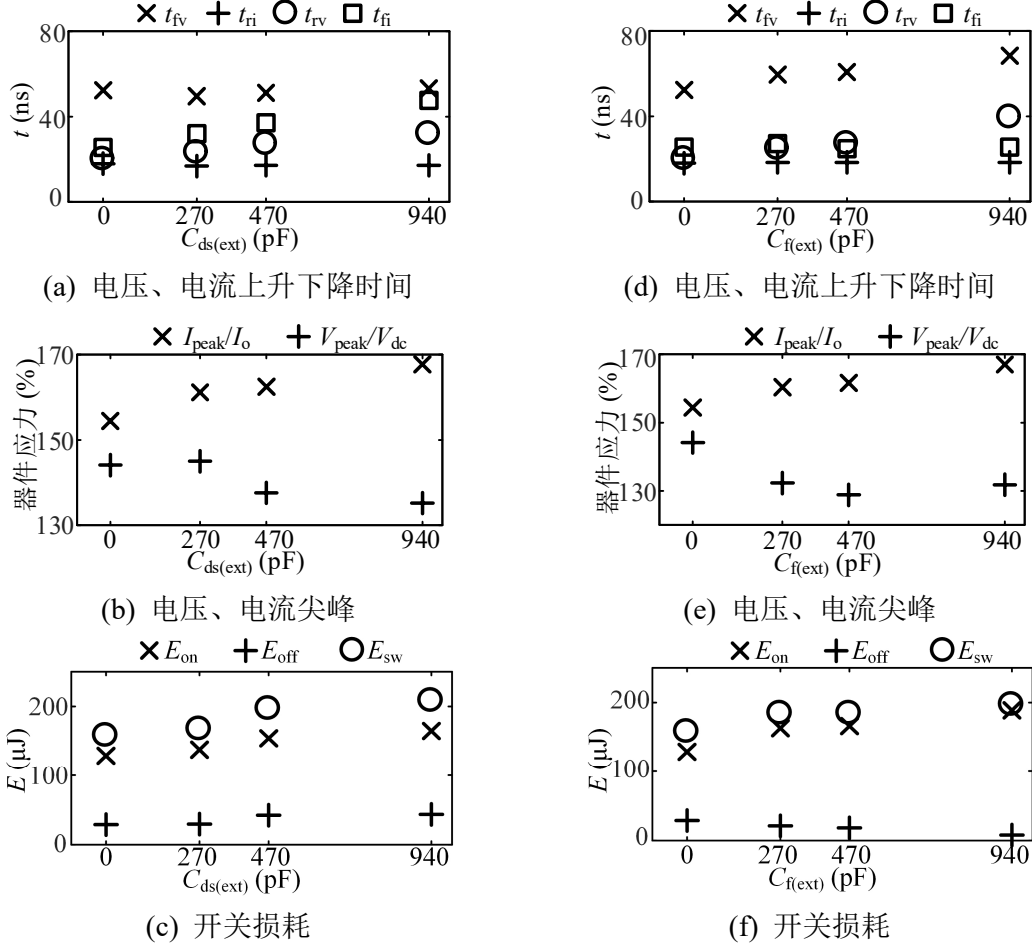


图2.6 结电容 C_{ds} 和 C_f 对SiC MOSFET输出电磁能量脉冲的影响

2.2.2.2 杂散电感的影响

系统中杂散电感对 SiC MOSFET 电磁能量脉冲的影响如图 2.7~图 2.8 所示。回路杂散电感 L_p 主要影响关断电压尖峰。同时，值得注意的是，增加 L_p 虽然会引起更高的电压尖峰，进而造成更高的关断损耗，但同时由于 $L_p di_d/dt$ 效应，在开通过程中电流 i_d 上升阶段时，电压 v_{ds} 的降落会更多，导致开通损耗会相应下降。当开通损耗在 SiC MOSFET 的开关损耗占主导时，总体的开关损耗会下降，如图 2.7 (c)所示。共源极杂散电感 L_s 主要影响 SiC MOSFET 的开关过程，电压、电流的上升和下降时间及开关损耗均会随着 L_s 的增加而明显增加。反之，器件应力会下降。

栅极杂散电感 L_g 对开关过程的影响在 L_g 取值范围较大时会更加显著, 如图 2.8 所示, 主要体现为随着 L_g 取值的增加, 电流尖峰增加, 但开通损耗下降。但考虑到实际应用中一般要求驱动板紧靠开关器件, L_g 的数量级一般在 10nH 左右。因此, 在分析中, 一般可以忽略 L_g 的影响。

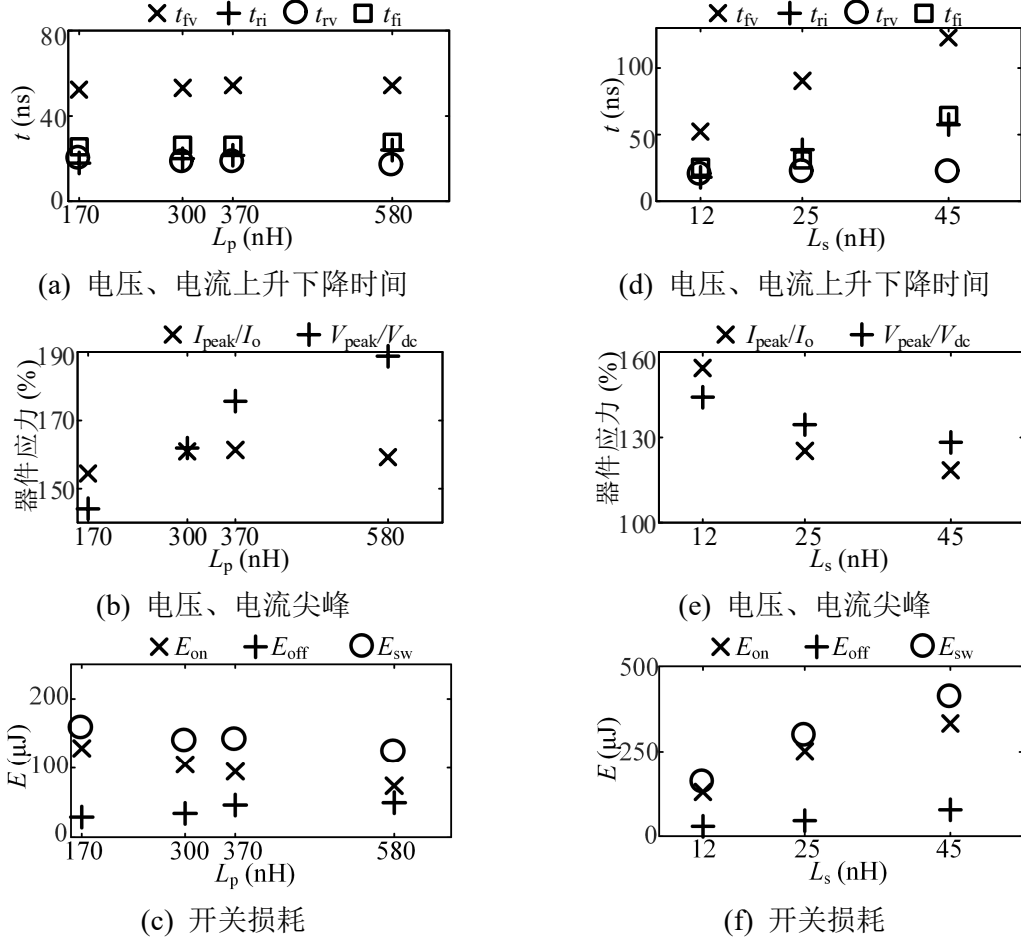
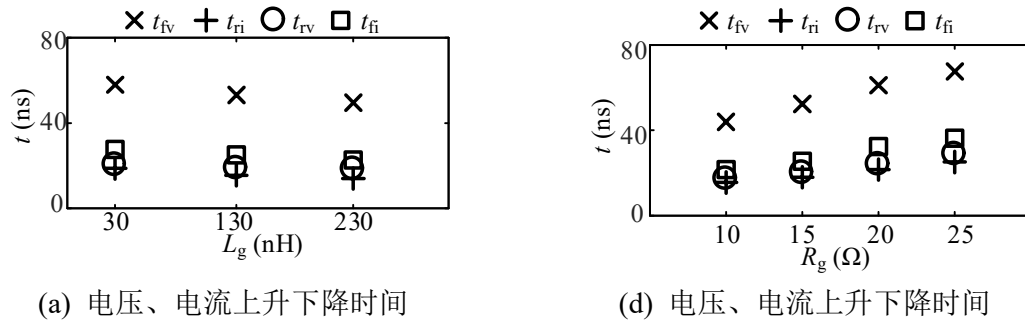
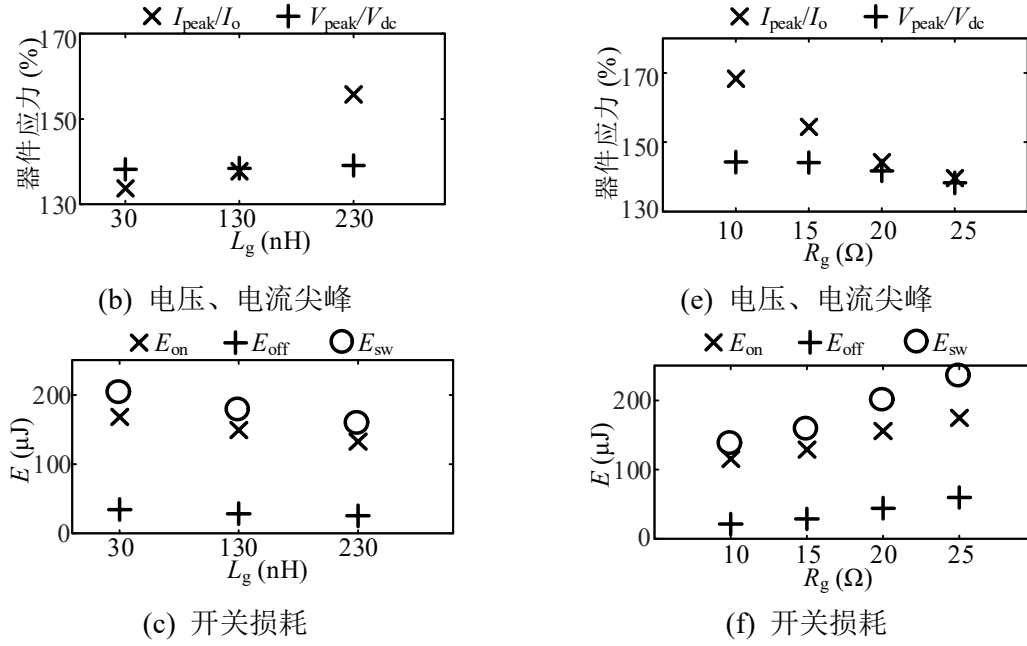


图2.7 杂散电感 L_p 和 L_s 对SiC MOSFET输出电磁能量脉冲的影响




 图2.8 驱动杂散电感 L_g 及驱动电阻 R_g 对SiC MOSFET输出电磁能量脉冲的影响

2.2.2.3 驱动电阻的影响

不同驱动电阻 R_g 下的 SiC MOSFET 波形参数如图 2.8 (d)~(f)所示。驱动电阻的大小影响栅极电容充放电的速度。因此，随着驱动电阻的增加，电压、电流上升和下降时间会增加，相应的开关损耗也随之增加。由于抑制了电压和电流的上升速率，电压和电流尖峰也会随着 R_g 的增加得到抑制。

2.2.2.4 总结

以上基于实验结果的分析，一方面直观地揭示了系统中不同参数对 SiC MOSFET 输出电磁能量脉冲的影响规律；另一方面，也为后续的理论分析提供了支持多参数、多工况的实验数据支撑。与此同时，实验分析反映出的不足之处在于无法通过实验结果进一步揭示电磁能量脉冲受系统参数影响的物理机制，同时实验结果会受测量精度的影响，不便于进行定量分析。因此，需要进一步进行仿真建模方面的研究工作。

2.3 电磁能量脉冲的建模分析

在实验分析的基础上，本节将针对 SiC MOSFET 和 SiC SBD，建立描述其开关过程的分析模型。相较于机理模型和行为模型，分析模型的优点在于：模型简单且模型参数容易获取，同时可反映器件开关过程的物理机制。

建模分析中面临的主要问题是模型速度和精度的折中问题，对于分析模型也不例外。分析模型通常是基于开关过程分段处理的思想，其建模的一般思路如图 2.9 所示。一方面，为了提升分析模型的精度，在模型参数集中需要考虑系统中主要的杂散参数，如器件结电容的非线性，回路杂散电感等。但由此带来的是对开关过程每个阶段的描述由原本的线性代数方程组转为微分方程组，使模型求解往往依赖于拉普拉斯变换，状态方程和数值计算方法^[16-18, 86]。除此之外，模型参数的提取往往并非基于通用化的提取原则^[87]，导致模型对不同器件、不同工况的适用性较差。

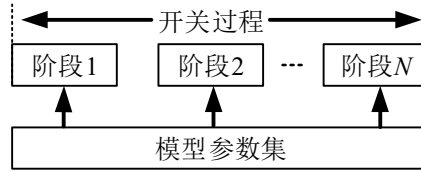


图2.9 开关过程分析模型的一般思路

针对目前分析模型存在的不足，本节以 SiC MOSFET 为例，提出了一种基于线性化假设的开关瞬态分析模型，该模型可分段解析求解，进而降低了模型的复杂度。其意义在于，一方面将数值求解简化为解析求解，可以避免数值求解的收敛性问题；另一方面，通过解析求解提高模型求解速度，使得对开关器件的开关瞬态行为分析的计算耗时大大降低，便于实现电力电子系统稳态仿真和开关瞬态行为仿真相结合的全时域建模分析。另外，在建模中给出了模型参数的提取原则，并重点分析了不同工况对模型参数的影响，提升了分析模型针对不同器件和工况的适用性和准确性。

2.3.1 模型参数说明

SiC MOSFET 双脉冲测试电路的详细电路及工作波形如图 2.10 和图 2.11 所示。所提分析模型将基于电路分析，对 SiC MOSFET 开关过程分段描述。模型包含的参数主要包括电阻、杂散电感、杂散电容及 SiC MOSFET 的转移特性建模。

2.3.1.1 电阻和杂散电感

模型中的电阻包括驱动电阻 R_g 、SiC MOSFET 和 SiC SBD 的导通电阻，分别表示为 $R_{ds(on)}$ 和 $R_{D(on)}$ ，以及直流母排的杂散电阻 R_p 。其中 R_g 包括外部驱动电阻 $R_{g(ext)}$ 和器件内部驱动电阻 $R_{g(int)}$ 。 $R_{ds(on)}$ 和 $R_{D(on)}$ 用于 SiC MOSFET 和 SiC SBD 的输出特性建模。对于 SiC SBD 的输出特性建模，需同时考虑其导通阈值电压 $V_{D(on)}$ 。 R_p 决定了 SiC MOSFET 开关过程中电压、电流振荡的衰减系数。

模型中的杂散电感包括直流母排的杂散电感 L_p ，SiC MOSFET 栅极、漏极和源极的杂散电感，分别表示为 L_g 、 L_d 和 L_s ，以及与 SiC SBD 串联的杂散电感 L_{sD} 。其中 L_g 、 L_d 、 L_s 和 L_{sD} 均包括器件内部和外部的杂散电感，如图 2.10 所示。各部分杂散电感在模型中扮演着不同的角色。其中上一节通过实验的方式已经证明 L_g 对 SiC MOSFET 电磁能量脉冲的影响可以忽略。对于 SiC SBD，其开关特性主要由结电容和导通电阻 $R_{D(on)}$ 主导，而 L_{sD} 主要由器件内部杂散电感和外部 PCB 导线电感构成，大小一般为 10 nH 左右，因此在建模过程中可以忽略 L_g 和 L_{sD} ，以简化分析。

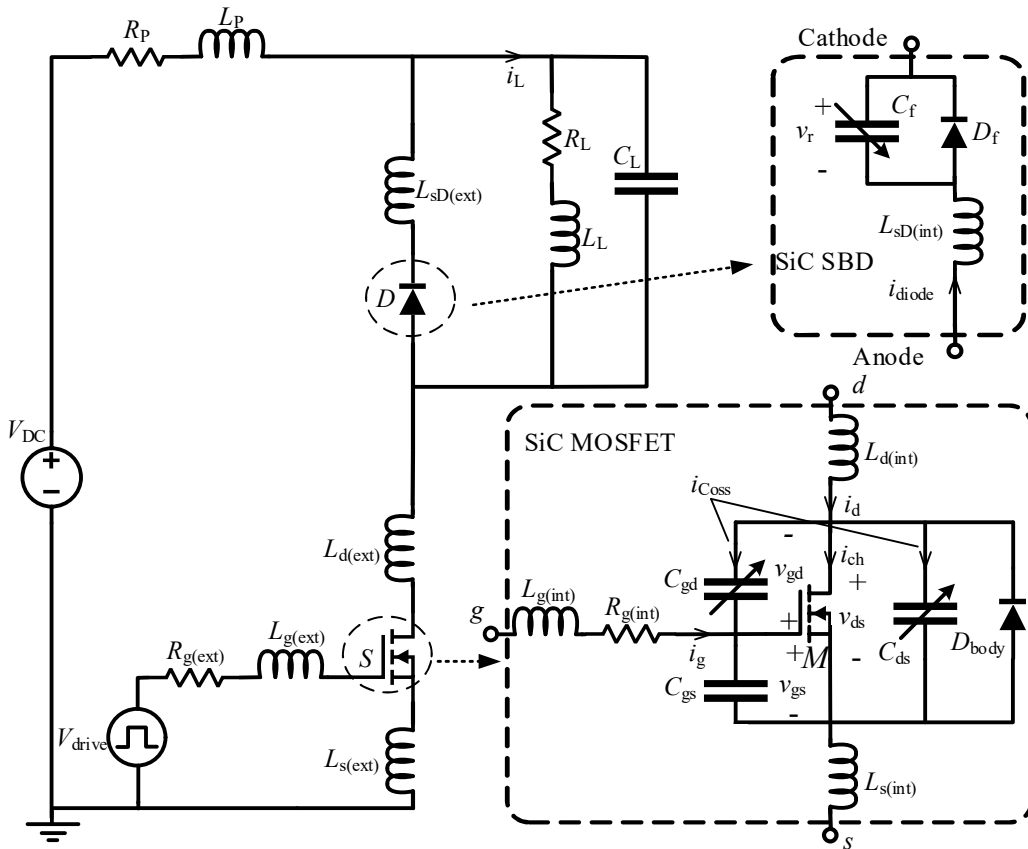
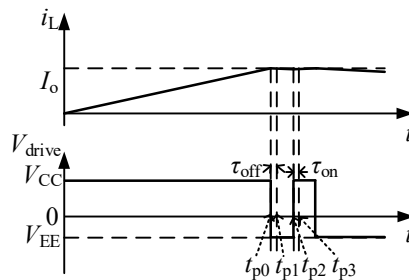


图2.10 SiC MOSFET双脉冲测试电路及其参数示意图


 图2.11 SiC MOSFET双脉冲测试中的负载电流 i_L 及驱动信号 V_{drive} 示意图

2.3.1.2 杂散电容

模型中的杂散电容包括 SiC MOSFET 的结电容 C_{gs} , C_{gd} 和 C_{ds} , SiC SBD 的结电容 C_f , 以及负载电感的并联杂散电容 C_L 。其中 C_{gs} 和 C_L 可以视为常值电容。 C_{gd} , C_{ds} 和 C_f 均为与电容电压有关的非线性电容。这些非线性电容的建模方法对于模型的准确性有重要影响。

目前文献中对 C_{gd} 和 C_{ds} 的建模方法一般可分为两类。第一类方法用两个分离的电容值来表征 C_{gd} 和 C_{ds} ^[18]。当 MOSFET 工作在欧姆区时, $C_{gd} = C_{gd2}$, $C_{ds} = C_{ds2}$ 。当 MOSFET 工作于饱和与截止区时, $C_{gd} = C_{gd1}$, $C_{ds} = C_{ds1}$ 。而 C_f 则简化为一常值电容^[88]。这种将结电容线性化的方式简化了建模过程, 但模型的精确度较低, 且文献中也未对分离电容值的取值方法进行说明。第二类方法用非线性公式拟合数据手册中的非线性电容曲线^[16, 46]。尽管模型的精度得以提升, 但这些非线性公式难以直接应用于模型中。如何有效地解决非线性电容的建模问题, 达到模型精度和复杂度之间的折中, 仍然是器件建模中的关键问题。

本文在上述两种建模方法的基础上, 基于分析模型分段处理的特点, 对非线性结电容的建模也采取分段建模的方法。首先, 采取统一的非线性公式(2-1)对 C_{gd} , C_{ds} 和 C_f 进行拟合。其中 C_0 和 C_1 可以直接由数据手册中的电容曲线提取得到, 而 V_b 和 r 可根据电容曲线拟合得到。对于 C_{gd} 和 C_{ds} , 变量 v 为 SiC MOSFET 漏源极电压 v_{ds} 。对于 C_f , 变量 v 为 SiC SBD 反向电压 v_r 。

$$C = \frac{C_0}{(1 + v/V_b)^r} + C_1 \quad (2-1)$$

接着, 分别用三个分离的电容值表征开关过程不同阶段的非线性电容, 如表 2.1 所示。当 SiC MOSFET 工作在欧姆区和截止区时, 电容取值可由数据手册直接提取得到。即 C_{gdH} (C_{dsH}) 是数据手册中 $v_{ds} = 0$ 时的电容值, 而 C_{gdL} (C_{dsL}) 是数据手册中 $v_{ds} = V_{DC}$ 时的电容值。同样, C_{fL} 和 C_{fH} 分别是 SiC SBD 数据手册中 $v_r = V_{DC}$ 和 $v_r = 0$ 时的电容值。在饱和区时, 采用非线性电容在该区间的平均值来表征。当 $V_1 < v < V_2$ 时, 假设 v 线性变化, 则公式(2-1)的平均值可表示为

$$C_{(av)} = \begin{cases} \frac{C_0 V_b}{(1-r)(V_1 - V_2)} \left[\left(1 + \frac{V_1}{V_b}\right)^{1-r} - \left(1 + \frac{V_2}{V_b}\right)^{1-r} \right] + C_1, r \neq 1 \\ \frac{C_0 V_b}{(V_1 - V_2)} \ln \frac{V_1}{V_2} + C_1, r = 1 \end{cases} \quad (2-2)$$

表2.1 非线性电容建模说明

工作条件	$v_{gs} > V_{th}, v_{ds} \leq v_{gs} - V_{th}$	$v_{gs} > V_{th}, v_{ds} > v_{gs} - V_{th}$	$v_{gs} < V_{th}$
工作区间	欧姆区	饱和区	截止区
C_{gd}	C_{gdH}	$C_{gd(av)}$	C_{gdL}
C_{ds}	C_{dsH}	$C_{ds(av)}$	C_{dsL}
C_f	C_{fL}	$C_{f(av)}$	C_{fH}

与传统的两种建模方法相比，本文所提建模方法在对电容进行线性化处理的同时，给出了不同电容值的取值方法。其中在饱和区，通过对电容的非线性公式求平均的方法来表征该阶段的电容值。并且为了进一步提高建模精度，饱和区也可以继续划分为几个子阶段，每个子阶段同样可以根据(2-2)式计算平均电容。因此，所提方法是一种适用于分段模型的多值化建模方法。同时，采用统一的非线性公式拟合不同的结电容 C_{gd} 、 C_{ds} 和 C_f ，也简化了建模过程。

2.3.1.3 SiC MOSFET 转移特性

SiC MOSFET 的转移特性可以描述为

$$\begin{cases} i_{ch} = 0, \text{当 } v_{gs} < V_{th0} \\ i_{ch} = k_{fs} (v_{gs} - V_{th0})^2, \text{当 } v_{gs} \geq V_{th0} \end{cases} \quad (2-3)$$

然而当 $v_{gs} \geq V_{th0}$ 时， i_{ch} 与 v_{gs} 呈非线性关系。为简化分析，对其进行线性化，表示为

$$\begin{cases} i_{ch} = 0, \text{当 } v_{gs} < V_{th} \\ i_{ch} = g_{fs} (v_{gs} - V_{th}), \text{当 } v_{gs} \geq V_{th} \end{cases} \quad (2-4)$$

其中参数 g_{fs} 和 V_{th} 在模型中通常视为常数，其取值可以通过数据手册提取或者对公式(2-3)进行线性化拟合得到。值得注意的是，对公式(2-3)进行线性化拟合时，参数 g_{fs} 和 V_{th} 的拟合结果将受到 i_{ch} 取值范围的影响。也即参数 g_{fs} 和 V_{th} 应该是负载电流 I_o 的函数，然而这一点在文献中往往被忽视。

参数 g_{fs} 和 V_{th} 的取值对模型精度有重要影响。本文采用最小二乘拟合法来提取参数 g_{fs} 和 V_{th} 。其中 i_{ch} 的变化范围是 $0 \sim I_o$ 。拟合结果为关于负载电流 I_o 的显性表达式，如(2-5)所示。

$$\begin{cases} g_{fs} = \frac{\sqrt{6}+2}{\sqrt{6}+1} \sqrt{k_{fs} I_o} \\ V_{th} = \frac{\sqrt{I_o / k_{fs}}}{\sqrt{6}+1} + V_{th0} \end{cases} \quad (2-5)$$

2.3.2 SiC MOSFET开关过程分析模型

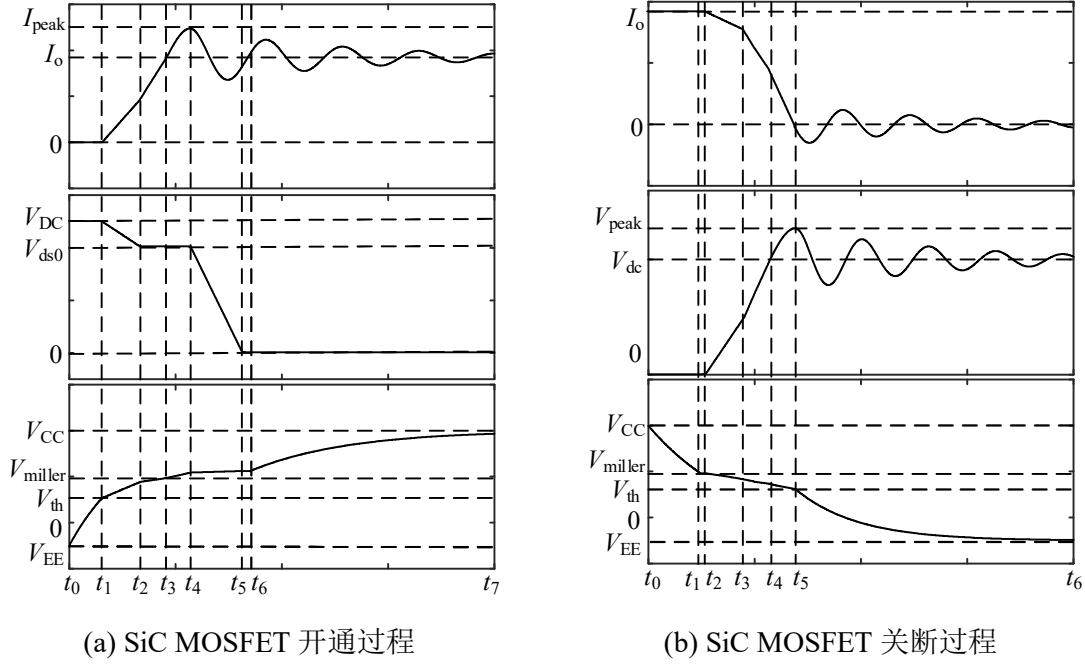


图2.12 SiC MOSFET开关过程示意图

对 SiC MOSFET 的开通和关断过程进行分段处理，如图 2.12 所示。对每个阶段的物理过程进行分析，可逐段得到 SiC MOSFET 开关波形的表达式。通过分段线性化假设，即假设在每个阶段电压 v_{ds} 和电流 i_d 均线性变化，简化物理过程分析，使整个模型可解析求解。

2.3.2.1 开通过程分析

1) 阶段 1 (t_0-t_1)。该阶段为开通延迟阶段。栅源极电压 v_{gs} 从驱动负电平 V_{EE} 指数上升至阈值电压 V_{th} ，SiC MOSFET 仍处于截止区。因此 v_{ds} , i_d 和 v_{gs} 的表达式为

$$\begin{cases} v_{ds} = V_{DC} + V_{FD} \\ i_d = 0 \\ v_{gs} = V_{CC} + (V_{EE} - V_{CC}) e^{-(t-t_0)/\tau_{on1}} \end{cases}, t_0 < t \leq t_1 \quad (2-6)$$

其中 V_{FD} 是 SiC SBD 的导通压降, 可表示为 $V_{D(on)} + I_o R_{D(on)}$ 。 τ_{on1} 为该阶段驱动回路的时间常数, 有 $\tau_{on1} = R_g(C_{gs} + C_{gdL})$ 。

开通延迟时间 t_{don} 分别为

$$t_{don} = \tau_{on1} \ln \frac{V_{CC} - V_{EE}}{V_{CC} - V_{th}} \quad (2-7)$$

2) 阶段 2 (t_1 - t_3)。该阶段为电流上升阶段。SiC MOSFET 开始导通, 电流 i_d 从 0 上升至负载电流 I_o 。由于换流回路中杂散电感的影响, 电压 v_{ds} 从 $V_{DC} + V_{FD}$ 下降至 V_{ds0} 。考虑到实际开关过程中, di_d/dt 的变化率及电容 C_{ds} 的放电过程, 电压 v_{ds} 下降至 V_{ds0} 的时刻将滞后于 t_1 。对这一时刻精确估计需要考虑 i_d 的实际变化曲线及 C_{ds} 的非线性。为简化分析, 本文所提模型假定当电流 i_d 上升至 $I_o/2$ 时, v_{ds} 下降至 V_{ds0} 。因此该阶段可进一步细分为两个子阶段。

子阶段 1 (t_1 - t_2)。在该阶段, i_d 从 0 上升至 $I_o/2$, v_{ds} 从 $V_{DC} + V_{FD}$ 下降至 V_{ds0} , 驱动电压 v_{gs} 从 V_{th} 上升至 V_{gs1} 。相应的表达式为

$$\begin{cases} v_{ds} = V_{DC} + V_{FD} - V_{drop} \frac{t - t_1}{t_2 - t_1} \\ i_d = \frac{I_o}{2} \frac{t - t_1}{t_2 - t_1} \\ v_{gs} = V_{th} + (V_{gs1} - V_{th}) \frac{t - t_1}{t_2 - t_1} \end{cases}, t_1 < t \leq t_2 \quad (2-8)$$

其中 V_{drop} 和 V_{gs1} 的表达式分别为

$$V_{drop} = V_{DC} + V_{FD} - V_{ds0} = L_{stray} \frac{I_o}{2(t_2 - t_1)} \quad (2-9)$$

$$V_{gs1} = \frac{I_o}{2g_{fs}} + V_{th} \quad (2-10)$$

其中 $L_{stray} = L_p + L_d + L_s$ 。

该阶段的时间可以通过平均栅极电流求解^[88]。平均栅极电流的一般化表达式为

$$i_{g(av)} = \frac{V_{drive} - V_{gs(av)} - L_s di_d / dt}{R_g} \quad (2-11)$$

$$i_{g(av)} = (C_{gs} + C_{gd}) \frac{dv_{gs}}{dt} - C_{gd} \frac{dv_{ds}}{dt} \quad (2-12)$$

根据(2-8), (2-11)和(2-12), 可得该阶段的时间

$$t_2 - t_1 = \frac{-B_0 + \sqrt{B_0^2 - 4A_0C_0}}{2A_0} \quad (2-13)$$

其中 A_0 , B_0 和 C_0 的表达式为

$$\begin{cases} A_0 = g_{fs}(V_{CC} - V_{th}) - I_o / 4 \\ B_0 = -[g_{fs}L_s + R_g(C_{gs} + C_{gdL})]I_o / 2 \\ C_0 = -g_{fs}R_gC_{gdL}L_{stray}I_o / 2 \end{cases} \quad (2-14)$$

子阶段 2 (t_2 - t_3)。在该阶段, 电流 i_d 从 $I_o/2$ 上升至 I_o , 驱动电压 v_{gs} 相应地从 V_{gs1} 上升至 V_{miller} , 电压 v_{ds} 保持 V_{ds0} 不变。相应地表达式如下

$$\begin{cases} v_{ds} = V_{ds0} \\ i_d = \frac{I_o}{2} + \frac{I_o}{2} \frac{t-t_2}{t_3-t_2} \\ v_{gs} = V_{gs1} + (V_{miller} - V_{gs1}) \frac{t-t_2}{t_3-t_2} \end{cases}, t_2 < t \leq t_3 \quad (2-15)$$

根据公式(2-11)和(2-12), 可得该阶段时间

$$t_3 - t_2 = \frac{R_g(C_{gs} + C_{gdL})(V_{miller} - V_{gs1}) + L_s I_o / 2}{V_{CC} - V_{gs1} / 2 - V_{miller} / 2} \quad (2-16)$$

其中米勒电平 $V_{miller} = I_o / g_{fs} + V_{th}$ 。

3) 阶段 3 (t_3 - t_4)。该阶段为电流超调阶段。当 i_d 上升至 I_o 时, SiC SBD 开始关断, 由于 C_f 的充电电流, 电流 i_d 会从 I_o 上升至峰值电流 I_{peak} 。同时, 驱动电压 v_{gs} 从 V_{miller} 升至 V_{gs_peak} 。电压 v_{ds} 可以认为仍然保持 V_{ds0} 不变。即有

$$\begin{cases} v_{ds} = V_{ds0} \\ i_d = I_o + I_{os} \sin \frac{\pi(t-t_3)}{2(t_4-t_3)} \\ v_{gs} = V_{miller} + (V_{gs_peak} - V_{miller}) \frac{t-t_3}{t_4-t_3} \end{cases}, t_3 < t \leq t_4 \quad (2-17)$$

其中 I_{os} 和 V_{gs_peak} 的表达式为

$$I_{os} = I_{peak} - I_o = \frac{2dQ}{t_4 - t_3} \quad (2-18)$$

$$V_{gs_peak} = \frac{I_{peak}}{g_{fs}} + V_{th} \quad (2-19)$$

其中 dQ 是该阶段在 C_f 和 C_L 上积累的电荷，可以表示为 $dQ = (C_f(V_{drop}) + C_L)V_{drop}$ 。注意这里 $C_f(V_{drop})$ 是 $v_r = V_{drop}$ 时的 C_f 值，可由公式(2-1)计算得到。接下来可根据平均栅极电流计算该阶段的时间为

$$t_4 - t_3 = \frac{-B_1 + \sqrt{B_1^2 - 4A_1C_1}}{2A_1} \quad (2-20)$$

其中 A_1 , B_1 和 C_1 为

$$\begin{cases} A_1 = g_{fs}(V_{CC} - V_{miller}) \\ B_1 = -dQ \\ C_1 = -2dQ[R_g(C_{gs} + C_{gdL}) + g_{fs}L_s] \end{cases} \quad (2-21)$$

4) 阶段 4 (t_4-t_5)。该阶段为电压下降阶段 1。电压 v_{ds} 从 V_{ds0} 下降至 $V_{miller} - V_{th}$ 。而电流 i_d 则进入振荡阶段。驱动电压 v_{gs} 从 V_{gs_peak} 变化至 V_{gs2} ，于是有

$$\begin{cases} v_{ds} = V_{ds0} - (V_{ds0} - V_{miller} + V_{th}) \frac{t - t_4}{t_5 - t_4} \\ i_d = I_o + I_{os} e^{-\alpha_{on}(t-t_4)} \cos[\omega_{on}(t-t_4)], t_4 < t \leq t_5 \\ v_{gs} = V_{gs_peak} + (V_{gs2} - V_{gs_peak}) \frac{t - t_4}{t_5 - t_4} \end{cases} \quad (2-22)$$

其中 $\alpha_{on} = (R_p + R_{ds(on)})/2L_{stray}$, $\omega_{on} = 1/\sqrt{L_{stray}(C_{fl} + C_L)}$ 。 V_{gs2} 的表达式为

$$V_{gs2} = \frac{I_o + C_{eq1}\Delta V_{ds1}/(t_5 - t_4)}{g_{fs}} + V_{th} \quad (2-23)$$

公式(2-23)中, ΔV_{ds1} 是电压的变化量, 即 $\Delta V_{ds1} = V_{ds0} - V_{miller} + V_{th}$ 。 $C_{eq1} = C_{gd(av1)} + C_{ds(av1)} + C_{f(av1)} + C_L$, 其中 $C_{gd(av1)}$, $C_{ds(av1)}$ 和 $C_{f(av1)}$ 分别是 C_{gd} , C_{ds} 和 C_f 在该阶段的平均值, 可根据公式(2-2)计算得到。根据平均栅极电流, 计算得到该阶段的时间为

$$t_5 - t_4 = \frac{-B_2 + \sqrt{B_2^2 - 4A_2C_2}}{2A_2} \quad (2-24)$$

其中 A_2 , B_2 和 C_2 为

$$\begin{cases} A_2 = g_{fs} (V_{CC} - V_{miller} / 2 - V_{gs_peak} / 2) \\ B_2 = -C_{eq1} \Delta V_{ds1} / 2 - g_{fs} R_g C_{gd(av1)} \Delta V_{ds1} - g_{fs} R_g (C_{gs} + C_{gd(av1)}) (V_{miller} - V_{gs_peak}) \\ C_2 = -R_g (C_{gs} + C_{gd(av1)}) C_{eq1} \Delta V_{ds1} \end{cases} \quad (2-25)$$

5) 阶段 5 (t_5-t_6)。该阶段为电压下降阶段 2。电压 v_{ds} 从 $V_{miller}-V_{th}$ 下降至 $V_{ds(on)}$ 。在该阶段，驱动电压可以假定保持 V_{gs2} 不变，电流 i_d 仍处于振荡阶段。于是有

$$\begin{cases} v_{ds} = V_{miller} - V_{th} - (V_{miller} - V_{th} - V_{ds(on)}) \frac{t-t_5}{t_6-t_5} \\ i_d = I_o + I_{os} e^{-\alpha_{on}(t-t_4)} \cos[\omega_{on}(t-t_4)] \\ v_{gs} = V_{gs2} \end{cases}, t_5 < t \leq t_6 \quad (2-26)$$

其中 $V_{ds(on)} = I_o R_{ds(on)}$ 。根据平均栅极电流公式(2-11)和(2-12)，可得到该阶段时间为

$$t_6 - t_5 = \frac{R_g C_{gdH} (V_{miller} - V_{th} - I_o R_{ds(on)})}{V_{CC} - V_{gs2}} \quad (2-27)$$

6) 阶段 6 (t_6-t_7)。该阶段为开通过程末尾阶段。电压 v_{ds} 保持 $V_{ds(on)}$ 不变，电流 i_d 继续处于振荡阶段，驱动电压 v_{gs} 指数上升至 V_{CC} 。于是有

$$\begin{cases} v_{ds} = V_{ds(on)} \\ i_d = I_o + I_{os} e^{-\alpha_{on}(t-t_4)} \cos[\omega_{on}(t-t_4)], t_6 < t \leq t_7 \\ v_{gs} = V_{CC} + (V_{gs2} - V_{CC}) e^{-(t-t_6)/\tau_{on2}} \end{cases} \quad (2-28)$$

其中 $\tau_{on2} = R_g(C_{gs} + C_{gdH})$ 。该阶段的时间可通过估计 v_{gs} 上升至 V_{CC} 的时间得到，有

$$t_7 - t_6 \approx 2R_g (C_{gs} + C_{gdH}) \quad (2-29)$$

2.3.2.2 关断过程分析

1) 阶段 1 (t_0-t_1)。该阶段是关断延迟阶段。驱动电压 v_{gs} 从 V_{CC} 指数下降至 V_{miller} ，SiC MOSFET 仍保持导通状态，于是有

$$\begin{cases} v_{ds} = V_{ds(on)} \\ i_d = I_o \\ v_{gs} = V_{EE} + (V_{CC} - V_{EE}) e^{-(t-t_0)/\tau_{off1}} \end{cases}, t_0 < t \leq t_1 \quad (2-30)$$

其中 $\tau_{off1} = R_g(C_{gs} + C_{gdH})$ 。关断延迟时间为

$$t_{\text{doff}} = \tau_{\text{off1}} \ln \frac{V_{\text{CC}} - V_{\text{EE}}}{V_{\text{miller}} - V_{\text{EE}}} \quad (2-31)$$

2) 阶段 2 (t_1-t_2)。该阶段为电压上升阶段 1。电压 v_{ds} 从 $V_{\text{ds(on)}}$ 上升至 $V_{\text{miller}}-V_{\text{th}}$ 。电流 i_{d} 仍然保持 I_{o} 不变。驱动电压维持在米勒电平。于是有

$$\begin{cases} v_{\text{ds}} = V_{\text{ds(on)}} + (V_{\text{miller}} - V_{\text{th}} - V_{\text{ds(on)}}) \frac{t-t_1}{t_2-t_1} \\ i_{\text{d}} = I_{\text{o}} \\ v_{\text{gs}} = V_{\text{miller}} \end{cases}, t_1 < t \leq t_2 \quad (2-32)$$

该阶段时间同样可根据平均栅极电流计算，表达式为

$$t_2 - t_1 = R_{\text{g}} C_{\text{gdH}} \frac{V_{\text{miller}} - V_{\text{th}} - I_{\text{o}} R_{\text{ds(on)}}}{V_{\text{miller}} - V_{\text{EE}}} \quad (2-33)$$

3) 阶段 3 (t_2-t_4)。该阶段为电压上升阶段 2。电压 v_{ds} 从 $V_{\text{miller}}-V_{\text{th}}$ 上升至 V_{DC} 。电流 i_{d} 和驱动电压 v_{gs} 开始下降。考虑到非线性结电容的影响，该阶段可以继续划分为多个子阶段，以提升模型精度。这里，以两个子阶段为例分析。

子阶段 1 (t_2-t_3)。在该阶段，电压 v_{ds} 从 $V_{\text{miller}}-V_{\text{th}}$ 上升至 $V_{\text{DC}}/2$ 。电压 v_{ds} ，电流 i_{d} 和驱动电压 v_{gs} 的表达式为

$$\begin{cases} v_{\text{ds}} = V_{\text{miller}} - V_{\text{th}} + \left(\frac{V_{\text{DC}}}{2} - V_{\text{miller}} + V_{\text{th}} \right) \frac{t-t_2}{t_3-t_2} \\ i_{\text{d}} = I_{\text{o}} + (I_{\text{d1}} - I_{\text{o}}) \frac{t-t_2}{t_3-t_2} \\ v_{\text{gs}} = V_{\text{miller}} + (V_{\text{miller1}} - V_{\text{miller}}) \frac{t-t_2}{t_3-t_2} \end{cases}, t_2 < t \leq t_3 \quad (2-34)$$

其中 I_{d1} 和 V_{miller1} 的表达式分别为

$$I_{\text{d1}} = I_{\text{o}} - (C_{\text{f(av2)}} + C_{\text{L}}) \frac{\Delta V_{\text{ds2}}}{t_3 - t_2} \quad (2-35)$$

$$V_{\text{miller1}} = \frac{1}{g_{\text{fs}}} \left(I_{\text{o}} - C_{\text{eq2}} \frac{\Delta V_{\text{ds2}}}{t_3 - t_2} \right) + V_{\text{th}} \quad (2-36)$$

其中 $C_{\text{eq2}} = C_{\text{gd(av2)}} + C_{\text{ds(av2)}} + C_{\text{f(av2)}} + C_{\text{L}}$ ，而 $C_{\text{gd(av2)}}$ ， $C_{\text{ds(av2)}}$ ， $C_{\text{f(av2)}}$ 分别为该阶段 C_{gd} ， C_{ds} 和 C_{f} 的平均值，可根据公式(2-2)计算得到。 ΔV_{ds2} 为该阶段电压上升值，即 $\Delta V_{\text{ds2}} = V_{\text{DC}}/2 - V_{\text{miller}} + V_{\text{th}}$ 。根据平均栅极电流，计算该阶段的时间为

$$t_3 - t_2 = \frac{-B_3 + \sqrt{B_3^2 - 4A_3C_3}}{2A_3} \quad (2-37)$$

其中 A_3 , B_3 和 C_3 为

$$\begin{cases} A_3 = g_{fs}(V_{\text{miller}} - V_{EE}) \\ B_3 = -(C_{eq2}/2 + g_{fs}R_g C_{gd(av2)})\Delta V_{ds2} \\ C_3 = -R_g(C_{gs} + C_{gd(av2)})C_{eq2}\Delta V_{ds2} - g_{fs}L_s(C_{f(av2)} + C_L)\Delta V_{ds2} \end{cases} \quad (2-38)$$

子阶段 2 (t_3 - t_4)。在该阶段, 电压 v_{ds} 从 $V_{DC}/2$ 上升至 V_{DC} 。电流 i_d 和驱动电压 v_{gs} 继续下降。有表达式

$$\begin{cases} v_{ds} = \frac{V_{DC}}{2} + \frac{V_{DC}}{2} \frac{t - t_3}{t_4 - t_3} \\ i_d = I_{d1} + (I_{d2} - I_{d1}) \frac{t - t_3}{t_4 - t_3} \\ v_{gs} = V_{\text{miller1}} + (V_{\text{miller2}} - V_{\text{miller1}}) \frac{t - t_3}{t_4 - t_3} \end{cases}, t_3 < t \leq t_4 \quad (2-39)$$

其中 I_{d2} 和 V_{miller2} 的表达式分别为

$$I_{d2} = I_o - (C_{f(av3)} + C_L) \frac{\Delta V_{ds3}}{t_4 - t_3} \quad (2-40)$$

$$V_{\text{miller2}} = \frac{1}{g_{fs}} \left(I_o - C_{eq3} \frac{\Delta V_{ds3}}{t_4 - t_3} \right) + V_{th} \quad (2-41)$$

与上一子阶段类似, 公式 (2-40) 和 (2-41) 中, $\Delta V_{ds3} = V_{DC}/2$, $C_{eq3} = C_{gd(av3)} + C_{ds(av3)} + C_{f(av3)} + C_L$, 而 $C_{gd(av3)}$, $C_{ds(av3)}$, $C_{f(av3)}$ 分别为 C_{gd} , C_{ds} 和 C_f 在子阶段 2 的平均值。同样可计算得到该阶段时间为

$$t_4 - t_3 = \frac{-B_4 + \sqrt{B_4^2 - 4A_4C_4}}{2A_4} \quad (2-42)$$

其中 A_4 , B_4 和 C_4 为

$$\begin{cases} A_4 = g_{fs}(V_{\text{miller}} - V_{EE}) - \Delta I_{ch1}/2 \\ B_4 = -(C_{eq3}/2 + g_{fs}R_g C_{gd(av3)})\Delta V_{ds3} + R_g(C_{gs} + C_{gd(av3)})\Delta I_{ch1} + g_{fs}L_s\Delta I_{d1} \\ C_4 = -R_g(C_{gs} + C_{gd(av3)})C_{eq3}\Delta V_{ds3} - g_{fs}L_s(C_{f(av3)} + C_L)\Delta V_{ds3} \end{cases} \quad (2-43)$$

其中 ΔI_{d1} 和 ΔI_{ch1} 分别为上一子阶段中漏极电流 i_d 和沟道电流 i_{ch} 的变化量, 表达式

分别为 $\Delta I_{d1} = I_o - I_{d1}$, $\Delta I_{ch1} = C_{eq2} \Delta V_{ds2} / (t_3 - t_2)$ 。

值得说明的是, 以上分析可以扩展至 3 及以上个子阶段, 以进一步提升模型精度。

4) 阶段 4 ($t_4 - t_5$)。该阶段为电流下降阶段。电流 i_d 在该阶段下降至 0, 同时电压 v_{ds} 上升至峰值电压 V_{peak} , 驱动电压 v_{gs} 下降至 V_{th} 。于是有

$$\begin{cases} v_{ds} = V_{DC} + V_{os} \sin \frac{\pi(t-t_4)}{2(t_5-t_4)} \\ i_d = I_{d2} - I_{d2} \frac{t-t_4}{t_5-t_4} \\ v_{gs} = V_{miller2} + (V_{th} - V_{miller2}) \frac{t-t_4}{t_5-t_4} \end{cases}, t_4 < t \leq t_5 \quad (2-44)$$

其中 $V_{os} = V_{peak} - V_{DC} = L_{stray} I_{d2} / (t_5 - t_4)$ 。根据栅极平均电流, 可计算该阶段时间为

$$t_5 - t_4 = \frac{I_{d2} L_s + R_g (C_{gs} + C_{gdL}) (V_{miller2} - V_{th})}{0.5 V_{miller2} + 0.5 V_{th} - V_{EE}} \quad (2-45)$$

5) 阶段 5 ($t_5 - t_6$)。该阶段为电压、电流振荡阶段。与此同时, 驱动电压 v_{gs} 指数下降至 V_{EE} 。该阶段开关波形的表达式如 (2-46) 所示。其中 $\alpha_{off} = (R_p + R_{D(on)}) / 2 / L_{stray}$, $\omega_{off} = 1 / \sqrt{L_{stray} (C_{gdL} + C_{dsL})}$, $\tau_{off2} = R_g (C_{gs} + C_{gdL})$ 。

$$\begin{cases} v_{ds} = V_{DC} + V_{os} e^{-\alpha_{off}(t-t_5)} \cos[\omega_{off}(t-t_5)] \\ i_d = -(C_{gdL} + C_{dsL}) V_{os} e^{-\alpha_{off}(t-t_5)} \left\{ \alpha_{off} \cos[\omega_{off}(t-t_5)] + \omega_{off} \sin[\omega_{off}(t-t_5)] \right\} \\ v_{gs} = V_{EE} + (V_{th} - V_{EE}) e^{-\frac{t-t_5}{\tau_{off2}}} \end{cases}, t_5 < t \leq t_6 \quad (2-46)$$

该阶段时间可以按下式估计

$$t_6 - t_5 \approx 2R_g (C_{gs} + C_{gdL}) \quad (2-47)$$

2.3.2.3 小电流情况分析

在关断过程中, 当负载电流 I_o 较低时, 漏电流 i_d 会在关断过程的阶段 3 就降至 0 以下, 导致开关轨迹不连续, 甚至产生负开关损耗。因此, 对于低负载电流情况, 需对关断过程进行修正。

当 i_d 在关断阶段 3 的某一子阶段降至 0 时, 该子阶段及其后的子阶段都将修正为小电流的特殊阶段。在该特殊阶段, 为简化分析, 假设 i_d 最终将至 0, v_{ds} 升

至 V_{dc} . 于是有该阶段开关波形表达式为

$$\begin{cases} v_{ds} = V_{ds(st)} + (V_{DC} - V_{ds(st)}) \frac{t - t_{st}}{t_4 - t_{st}} \\ i_d = I_{d(st)} - I_{d(st)} \frac{t - t_{st}}{t_4 - t_{st}} \\ v_{gs} = V_{gs(st)} + (V_{th} - V_{gs(st)}) \frac{t - t_{st}}{t_4 - t_{st}} \end{cases}, t_{st} < t \leq t_4 \quad (2-48)$$

其中 t_{st} 为该特殊阶段的起始时刻。同样以两个子阶段为例, 当 i_d 在子阶段 3.1 小于 0 时, 则 $t_{st} = t_2$, 而若 $i_d < 0$ 发生在子阶段 3.2, 则 $t_{st} = t_3$. $V_{ds(st)}$, $I_{d(st)}$ 及 $V_{gs(st)}$ 分别为 t_{st} 时刻的 v_{ds} , i_d 及 v_{gs} 取值。该阶段的时间为

$$t_4 - t_{st} = \frac{I_{d(st)} L_s + R_g C_{gs} (V_{miller} - V_{th}) + R_g C_{gd(av4)} (V_{dc} - V_{ds(st)})}{0.5V_{miller} + 0.5V_{th} - V_{EE}} \quad (2-49)$$

其中 $C_{gd(av4)}$ 是 v_{ds} 在 $V_{ds(st)}$ 和 V_{dc} 之间的平均电容值。

在该阶段后, 由于 i_d 已降至 0, 所以电流下降阶段省略, 即 $t_5 = t_4$. 至于之后的振荡阶段, 电压 v_{ds} 和电流 i_d 的表达式需相应做出修正, 修正后的表达式为

$$\begin{cases} v_{ds} = V_{DC} + V'_{os} e^{-\alpha_{off}(t-t_5)} \sin[\omega_{off}(t-t_5)] \\ i_d = -(C_{gdL} + C_{dsL}) V'_{os} e^{-\alpha_{off}(t-t_5)} \begin{cases} \alpha_{off} \sin[\omega_{off}(t-t_5)] \\ -\omega_{off} \cos[\omega_{off}(t-t_5)] \end{cases} \end{cases}, t_5 < t \leq t_6 \text{ 且 } t_4 = t_5 \quad (2-50)$$

其中 $V'_{os} = L_{stray} I_{d(st)} / (t_4 - t_{st})$.

2.3.3 模型参数提取

根据 2.2 节中介绍的实验平台, 提取的主要模型参数如表 2.2 所示。

表2.2 根据实验装置提取的主要模型参数

模块	参数	取值	参数	取值
主电路	L_{stray} (nH)	180	C_L (pF)	80
	L_s (nH)	12	L_{load} (uH)	1000
	R_p (Ω)	5		
驱动	V_{CC} (V)	20	V_{EE} (V)	-5
	C_{gdL} (pF)	13	C_{gs} (pF)	1902
	C_{gdH} (pF)	1143	$R_{ds(on)}$ (Ω)	0.08
SiC MOSFET (CMF 20120D)	C_{dsL} (pF)	107	k_{fs} (A/V ²)	0.77
	C_{dsH} (pF)	1463	V_{th0} (V)	4.44
	C_{fL} (pF)	100	$V_{D(on)}$ (V)	0.7
SiC SBD (C4D 30120D)	C_{fH} (pF)	2400	$R_{D(on)}$ (Ω)	0.0225

2.3.3.1 电阻和杂散电感

在模型参数提取方面，驱动电阻 R_g 中 $R_{g(\text{ext})}$ 为驱动板上所用驱动电阻， $R_{g(\text{int})}$ 可由器件数据手册得到。同样可从器件手册提取的参数为 $R_{ds(\text{on})}$, $R_{D(\text{on})}$ 和 $V_{D(\text{on})}$ 。

参数 R_p , L_p , L_d 和 L_s 可通过对实验装置的 PCB 进行有限元分析或部分元等效电路分析得到，也可以通过实验波形进行提取。其中有限元分析或部分元等效电路分析需要得到实验装置组件和 PCB 的具体结构参数，且需要较长的计算时间。而实验提取法可以直接根据开关过程的实验波形，对参数进行有效的估计。本文选择利用实验波形进行提取的方法进行估计。杂散电感主要提取回路杂散电感 L_{stray} 和共源极杂散电感 L_s 。 $L_{\text{stray}} = L_p + L_d + L_s$ ，可通过开通过程阶段 2 (t_1-t_3) 中的 v_{ds} 电压下降量 $V_{\text{drop}} = L_{\text{stray}} di_d/dt$ 或关断过程阶段 4 (t_4-t_5) 中的电压尖峰 $V_{\text{peak}} = V_{DC} + L_{\text{stray}} |di_d/dt|$ 进行提取。而共源极电感 L_s 可根据开通过程阶段 2 (t_1-t_3) 中的公式(2-16) 进行提取。参数 R_p 可通过开通或关断振荡阶段的衰减系数进行提取。注意在提取 L_s 时，需要事先得到结电容的取值和转移特性参数 g_{fs} 和 V_{th} 。

2.3.3.2 杂散电容

模型中的杂散电容包括常值电容 C_{gs} 和 C_L ，及非线性电容 C_{gd} , C_{ds} 和 C_f 。常值电容中 C_{gs} 可直接通过数据手册^[84]提取， C_L 可通过开通过程中电流振荡阶段的振荡频率 $\omega_{on} = 1/\sqrt{L_{\text{stray}}(C_{fl} + C_L)}$ 进行提取。

表2.3 非线性电容的拟合参数

电容	参数	取值	参数	取值
C_{gd}	V_b (V)	57	r	6.6
	C_0 (pF)	1130	C_1 (pF)	13
C_{ds}	V_b (V)	13	r	1.2
	C_0 (pF)	1356	C_1 (pF)	107
C_f	V_b (V)	1.4	r	0.6
	C_0 (pF)	2300	C_1 (pF)	100

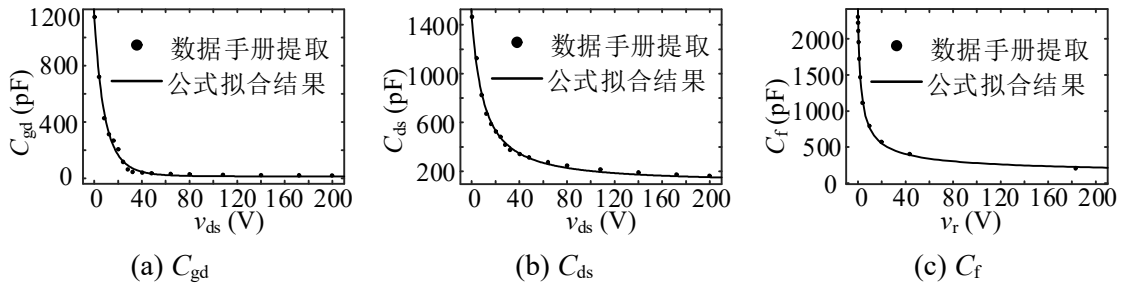


图2.13 非线性结电容的公式拟合结果

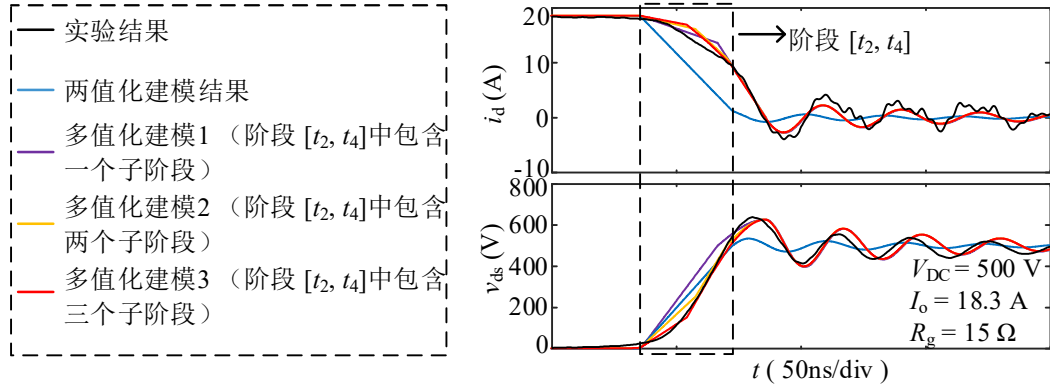


图2.14 非线性结电容的建模方式对模型精度的影响

非线性电容 C_{gd} , C_{ds} 和 C_f 的建模方法在 2.3.1 节中已进行介绍。对其进行提取需首先利用公式(2-1)对数据手册^[84, 85]中 C_{gd} , C_{ds} 和 C_f 的曲线进行拟合。拟合参数见表 2.3, 拟合结果和数据手册中的电容值吻合地很好, 如图 2.13 所示。另外, 为了研究非线性电容建模方法对模型精度的影响, 本文以关断波形为例, 将文献中已有的两值化模型和所提的多值化模型结果同实验结果进行了对比。如图 2.14 所示, 通过建立非线性电容的多值化模型, 并在 SiC MOSFET 的饱和区进一步划分多个子阶段, 可以明显提高模型的精度。在计算复杂度上, 该模型避免了直接将非线性电容引入到模型中, 而仍然保留了采用分离电容值的优点。与传统的两值化处理方式相比, 也只是增加了划分的阶段数, 对模型复杂度的影响较小。

2.3.3.3 SiC MOSFET 转移特性

针对 SiC MOSFET 的转移特性, 首先根据数据手册中的转移特性曲线($T_J = 25^\circ\text{C}$)提取 k_{fs} 和 V_{th0} 。提取方法可通过 MATLAB 中的 curve fitting tool 实现, 得到的 k_{fs} 和 V_{th0} 为与负载电流 I_o 无关的常数。然后根据公式(2-5)得到不同 I_o 下的 k_{fs} 和 V_{th0} , 如图 2.15(a)所示。图 2.15(b)对比了 g_{fs} 和 V_{th} 取最小二乘拟合结果和数据手册典型值后的模型结果和实验结果, 验证了最小二乘拟合法可提升模型的精度。

同时结合分阶段建模的特点, g_{fs} 和 V_{th} 的取值可通过公式(2-5)在每个阶段开始时根据当前时刻的 I_o 值进行更新, 以进一步提升模型精度。

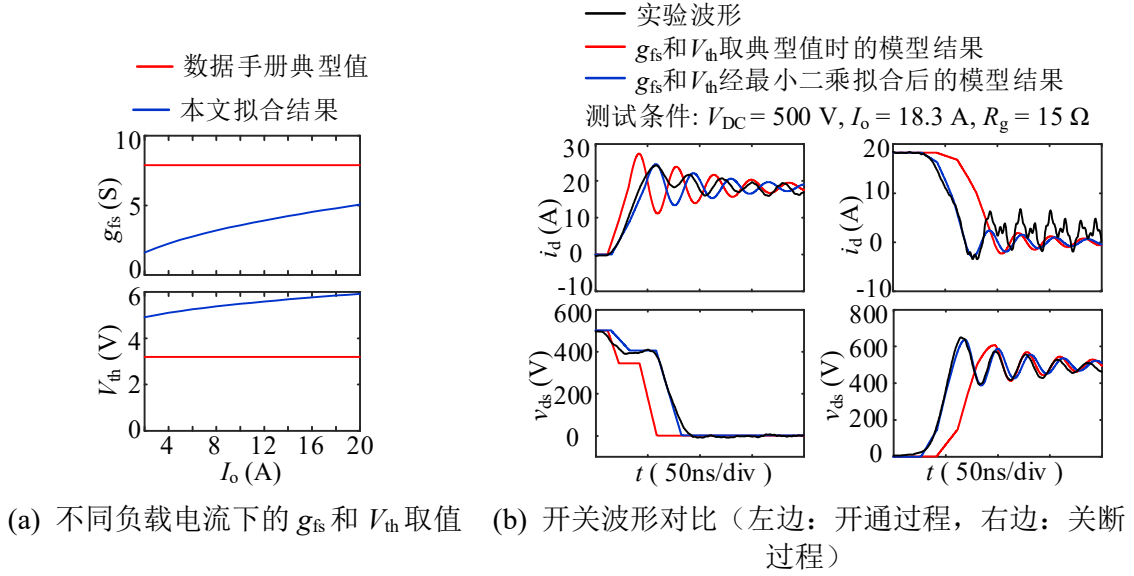
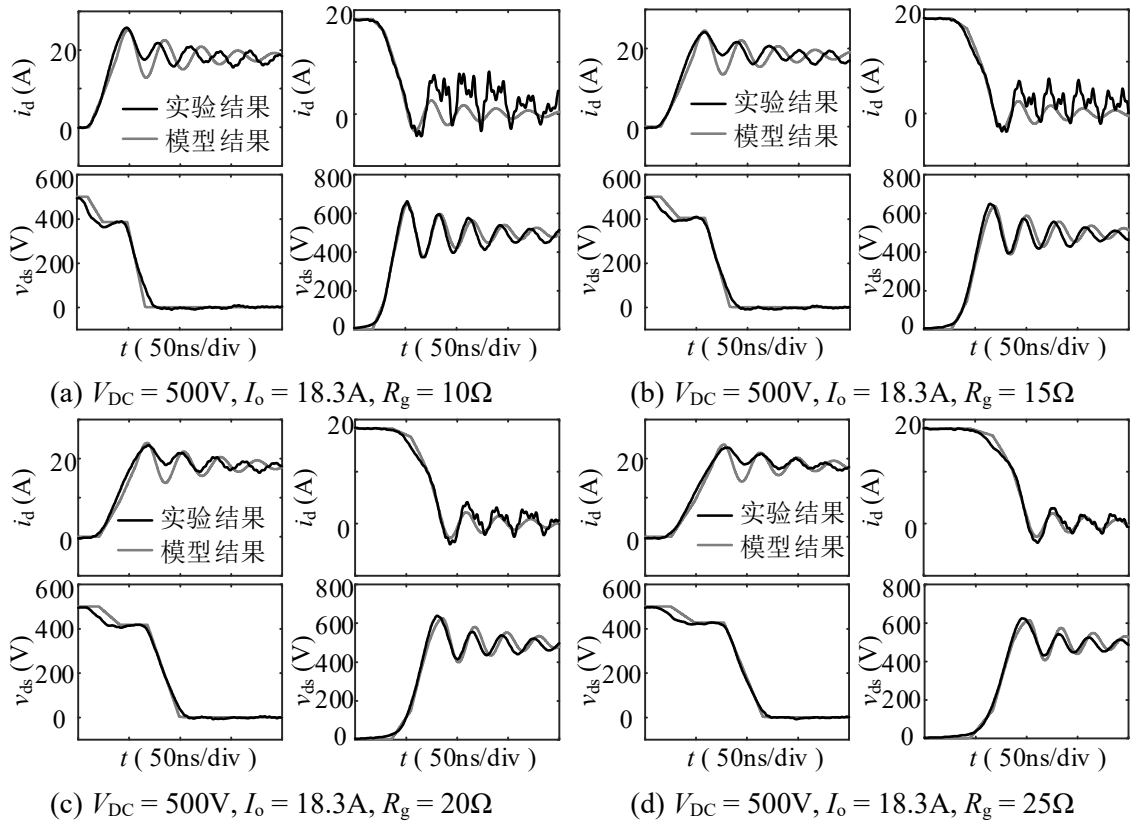
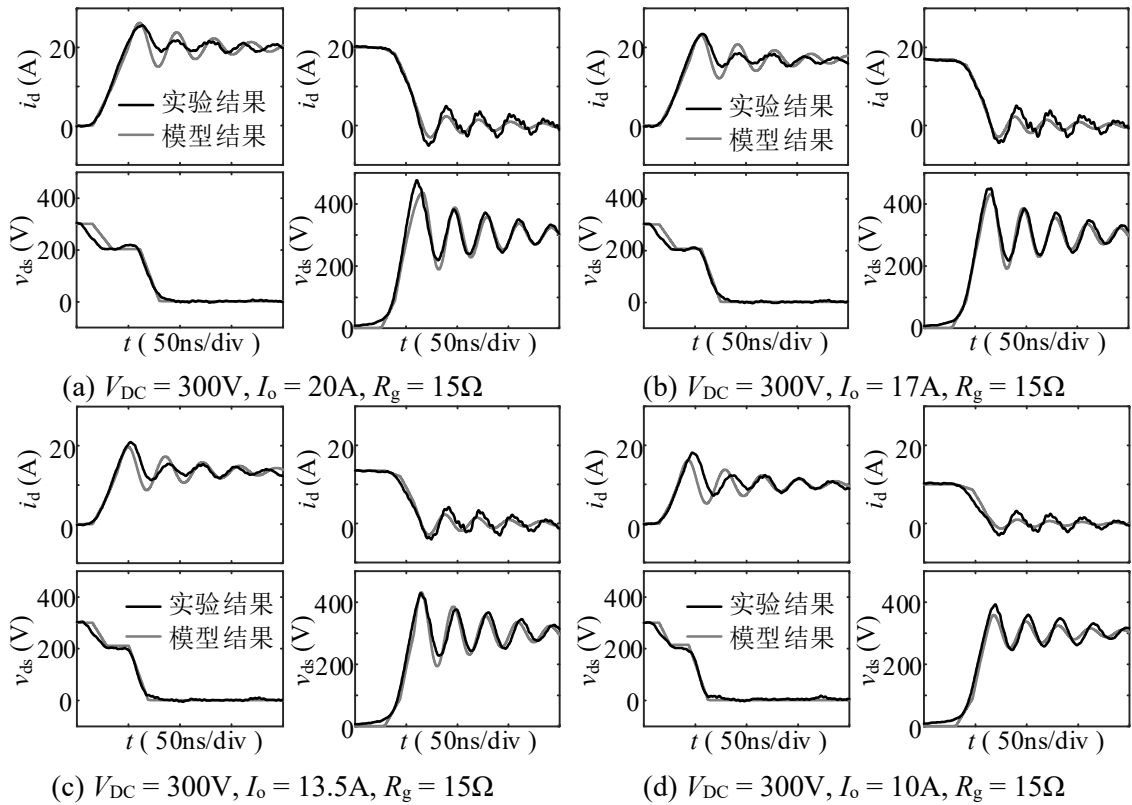


图2.15 SiC MOSFET转移特性的建模方式对模型精度的影响

2.3.4 模型实验验证

图 2.16 展示了不同驱动电阻 R_g 下, 所提分析模型得到的 SiC MOSFET 开关波形同实验波形的对比结果, 其他测试条件为 $V_{DC} = 500$ V, $I_o = 18.3$ A。图 2.17 展示了不同负载电流 I_o 下, 所提分析模型和实验测量得到的开关波形对比结果, 其他测试条件为 $V_{DC} = 300$ V, $R_g = 15$ Ω 。其中实验波形均是在 1mH 电感负载条件下得到的。结果表明, 所提模型在不同工况下都与实验结果吻合地很好, 尽管两者之间仍然存在一些偏差。如图 2.16 和图 2.17 所示, 模型和实验结果在电压和电流的上升和下降阶段的波形仍存在一定的偏差, 其原因主要是由于在建模中对划分的每个阶段采用了 i_d 和 v_{ds} 的线性化假设。而实际过程因为受结电容非线性的影响, i_d 和 v_{ds} 均呈非线性变化。这一偏差可通过增加子阶段数来降低, 由于每个子阶段均可解析求解, 增加子阶段数对模型效率的影响不大。另外, 在关断过程中 i_d 的振荡波形, 实验波形较模型结果有更高频的毛刺, 这主要是由于 dv/dt 引起的高频干扰所致。这些毛刺随着 dv/dt 的降低而逐渐得到抑制, 如图 2.16 所示。在实际系统中, 这些高频毛刺主要影响系统的 EMI, 因此可根据实际系统的 EMI 指标对系统的电磁兼容设计进行优化。而从模型角度, 为了不增加模型的复杂度, 并未在模型中加入高频毛刺的建模。


 图2.16 不同驱动电阻 R_g 下的模型和实验结果对比

 图2.17 不同负载电流 I_o 下的模型和实验结果对比

2.3.5 损耗分析模型

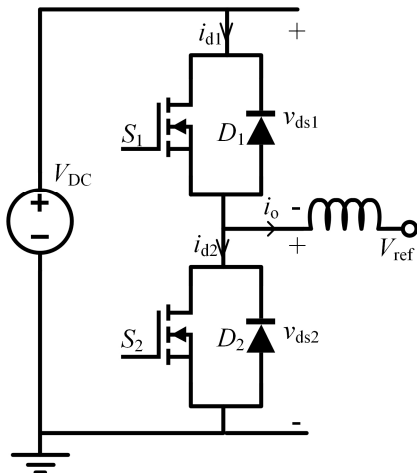
对电磁能量脉冲的建模分析有助于设计者分析电磁能量脉冲对系统性能的影响。当设计者的关注指标主要为系统效率时，就需要分析电磁能量脉冲的损耗特性。

利用本文所提的分析模型，SiC MOSFET 开关过程的每个阶段的时间 Δt ，电压 v_{ds} 和电流 i_d 的波形均可解析求解。因此，可以直接得到每个阶段开关损耗的解析解，进而得到整个开关过程的开关损耗解析解，简化了损耗的计算过程。另外在损耗计算中，本文基于能量守恒定律提出了损耗计算的分析模型。与传统的电压电流乘积 $v_{ds}i_d$ 再积分的方法相比，能量守恒法是一种基于换流单元的损耗计算方法，而乘积积分法是基于单一开关器件的损耗计算方法。另外，能量守恒法也考虑了开关过程中回路杂散电感及结电容的能量变化，使得对开通及关断损耗的计算更为准确。

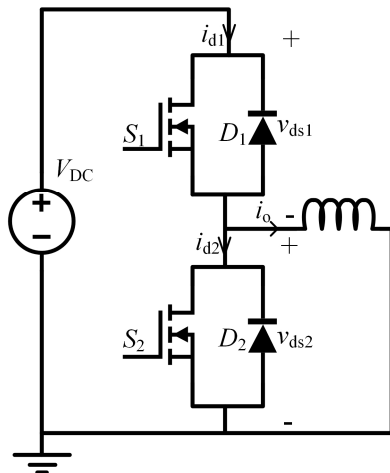
接下来，在 2.3.5.1 中介绍损耗分析模型的一般形式。在此基础上，在 2.3.5.2 中，根据 SiC MOSFET 的开关过程的分析模型，提炼出针对 SiC MOSFET 双脉冲测试电路的损耗模型，并进行实验验证。

2.3.5.1 损耗分析模型的一般形式

为了使分析更具有一般性，这里以电力电子变换器中常见的半桥电路进行分析。半桥电路的通用拓扑如图 2.18(a) 所示。根据负载另一侧电位 V_{ref} 的取值，可以衍化成半桥电路的三种典型拓扑，分别如图 2.18(b), (c), (d) 所示。半桥电路的驱动信号及负载电流的波形示意图如图 2.19 所示（以 $i_L > 0$ 为例）。



(a) 通用拓扑



(b) $V_{ref} = 0$ 时的半桥电路拓扑

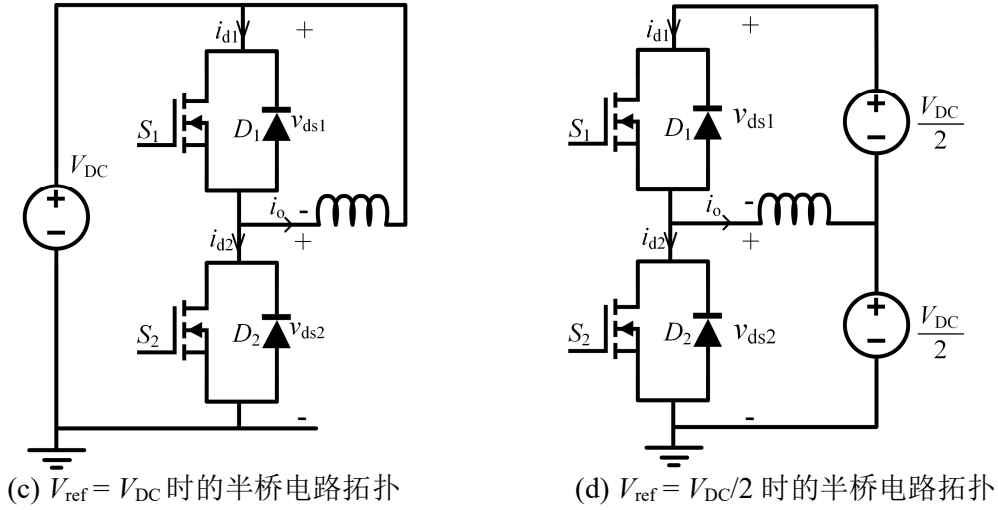


图2.18 半桥电路的通用拓扑及典型拓扑

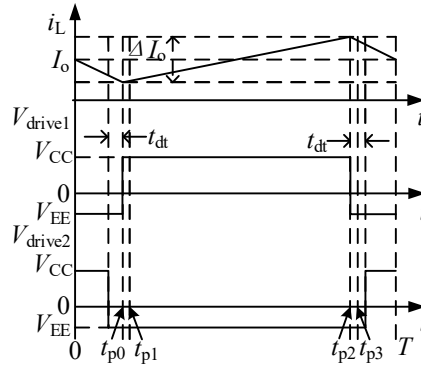


图2.19 半桥电路的驱动信号及负载电流波形示意图

根据能量守恒定律，半桥电路通用拓扑的损耗计算为

$$E_{\text{loss}} = E_{\text{source}} - E_{\text{load}} - \Delta E_c \quad (2-51)$$

其中 E_{source} 是电源输入能量，包括母线侧输入能量 E_{s_bus} 和驱动侧输入能量 E_{s_drive} ，其计算方法如(2-52)和(2-53)所示，其中 Q_g 为数据手册中的栅极电荷。

$$E_{s_bus} = \int_0^T [(V_{\text{DC}} - V_{\text{ref}}) i_{d1} + V_{\text{ref}} i_{d2}] dt \quad (2-52)$$

$$E_{s_drive} = 2(V_{\text{CC}} - V_{\text{EE}}) Q_g \quad (2-53)$$

E_{load} 是负载侧消耗的能量，可以按下式计算

$$E_{\text{load}} = \int_0^T (v_{ds2} - V_{\text{ref}}) i_o dt \quad (2-54)$$

ΔE_c 是电路中一个开关周期前后能量的变化量，在稳态时，可以认为 $t = 0$ 时刻电路储存的能量与 $t = T$ 时刻电路储存的能量一致。于是有

$$\Delta E_c = 0 \quad (2-55)$$

根据公式(2-51)-(2-55)，可得一个开关周期内，半桥电路通用拓扑的损耗表达式为

$$\begin{aligned} E_{\text{loss}} &= \int_0^T [(V_{\text{DC}} - V_{\text{ref}})i_{\text{d1}} + V_{\text{ref}}i_{\text{d2}}]dt + 2(V_{\text{CC}} - V_{\text{EE}})Q_g - \int_0^T (v_{\text{ds2}} - V_{\text{ref}})i_o dt \\ &= V_{\text{DC}} \left(\int_{t_{\text{p0}}}^{t_{\text{p1}}} i_{\text{d1}} dt + \int_{t_{\text{p2}}}^{t_{\text{p3}}} i_{\text{d1}} dt \right) \\ &\quad - \left(I_o - \frac{\Delta I_o}{2} \right) \int_{t_{\text{p0}}}^{t_{\text{p1}}} (V_{\text{ref}} + v_{\text{ds2}}) dt - \left(I_o + \frac{\Delta I_o}{2} \right) \int_{t_{\text{p2}}}^{t_{\text{p3}}} (V_{\text{ref}} + v_{\text{ds2}}) dt \\ &\quad + \left(I_o^2 + \frac{I_o^2}{12} \right) [R_{\text{ds(on)_bot}} (1-D)T + R_{\text{ds(on)_top}} DT] + 2(V_{\text{CC}} - V_{\text{EE}})Q_g \end{aligned} \quad (2-56)$$

公式(2-56)中前三项是开关损耗，第四项为导通损耗，第五项为驱动损耗。相比于传统的对电压、电流乘积 $v_{\text{ds}}i_{\text{d}}$ 进行积分的方法，该方法的优点是提供了一种针对半桥电路的一般性损耗计算方法，而传统的方法只考虑了单一开关器件的损耗计算。另外，当计算损耗的时间范围由一个开关周期变为开通或关断时间时，该方法也可用于计算器件的开通和关断损耗。

2.3.5.2 SiC MOSFET 损耗分析模型

根据上一小节中半桥电路损耗计算的一般模型，可以推导得到图 2.10 所示的 SiC MOSFET 双脉冲测试电路的开通和关断损耗的表达式

$$E_{\text{loss(on)}} = V_{\text{DC}} \int_{t_{\text{p2}}}^{t_{\text{p3}}} i_{\text{d}} dt - V_{\text{DC}} I_o (t_{\text{p3}} - t_{\text{p2}}) + I_o \int_{t_{\text{p2}}}^{t_{\text{p3}}} v_{\text{ds}} dt + L_{\text{stray}} I_o^2 + V_{\text{CC}} Q_g - \Delta E_{\text{c(on)}} \quad (2-57)$$

$$E_{\text{loss(off)}} = V_{\text{DC}} \int_{t_{\text{p0}}}^{t_{\text{p1}}} i_{\text{d}} dt - V_{\text{DC}} I_o (t_{\text{p1}} - t_{\text{p0}}) + I_o \int_{t_{\text{p0}}}^{t_{\text{p1}}} v_{\text{ds}} dt - L_{\text{stray}} I_o^2 - V_{\text{EE}} Q_g - \Delta E_{\text{c(off)}} \quad (2-58)$$

其中 t_{p0} 和 t_{p1} 分别是双脉冲测试中 SiC MOSFET 关断过程的起始和结束时刻，而 t_{p2} 和 t_{p3} 分别是 SiC MOSFET 开通过程的起始和结束时刻，如图 2.11 所示。 $\Delta E_{\text{c(on)}}$ 和 $\Delta E_{\text{c(off)}}$ 分别是 SiC MOSFET 开通和关断前后电路中储存能量的变化量。记 $E_{\text{c}}(t)$ 为 t 时刻双脉冲测试电路中储存的能量，则有

$$E_{\text{c}}(t_{\text{p0}}) = E_{\text{c}}(t_{\text{p3}}) \approx \frac{1}{2} L_{\text{p}} I_o^2 + \frac{1}{2} C_{\text{issH}} V_{\text{CC}}^2 + \frac{1}{2} (C_{\text{fl}} + C_{\text{L}}) V_{\text{DC}}^2 \quad (2-59)$$

$$E_{\text{c}}(t_{\text{p1}}) = E_{\text{c}}(t_{\text{p2}}) \approx \frac{1}{2} C_{\text{gs}} V_{\text{EE}}^2 + \frac{1}{2} C_{\text{ossL}} V_{\text{DC}}^2 + \frac{1}{2} (C_{\text{fh}} + C_{\text{L}}) V_{\text{FD}}^2 \quad (2-60)$$

其中 $C_{\text{issH}} = C_{\text{gs}} + C_{\text{gdH}}$ ， $C_{\text{ossL}} = C_{\text{gdL}} + C_{\text{dsL}}$ 。于是有 $\Delta E_{\text{c(on)}} = E_{\text{c}}(t_{\text{p3}}) - E_{\text{c}}(t_{\text{p2}})$ ， $\Delta E_{\text{c(off)}} = E_{\text{c}}(t_{\text{p1}}) - E_{\text{c}}(t_{\text{p0}})$ 。

表2.4 $E_{\text{loss1(on)}}$ 和 $E_{\text{loss1(off)}}$ 分阶段解析表达式

开通过程		关断过程	
时间区间	$E_{\text{loss1(on)}}$	时间区间	$E_{\text{loss1(off)}}$
$[t_0, t_1]$	$I_o (V_{D(\text{on})} + I_o R_{D(\text{on})}) t_{\text{don}}$	$[t_0, t_1]$	$I_o^2 R_{\text{ds(on)}} t_{\text{doff}}$
$[t_1, t_2]$	$(V_{\text{DC}} - 2V_{\text{drop}}) I_o (t_2 - t_1) / 4$	$[t_1, t_2]$	$I_o (V_{\text{miller}} - V_{\text{th}} + I_o R_{\text{ds(on)}}) (t_2 - t_1) / 2$
$[t_2, t_3]$	$(4V_{\text{ds0}} - V_{\text{DC}}) I_o (t_3 - t_2) / 4$	$[t_2, t_3]$	$\left[\frac{V_{\text{DC}}}{2} \left(\frac{I_o}{2} - \Delta I_{\text{d1}} \right) + V_{\text{miller}} - V_{\text{th}} \right] (t_3 - t_2)$
$[t_3, t_4]$	$V_{\text{DC}} dQ + V_{\text{ds0}} I_o (t_4 - t_3)$	$[t_3, t_4]$	$V_{\text{DC}} \left[\frac{3I_o}{4} - \frac{\Delta I_{\text{d1}} + \Delta I_{\text{d2}}}{2} \right] (t_4 - t_3)$
$[t_4, t_5]$	$V_{\text{DC}} I_{\text{os}} \frac{\alpha_{\text{on}}}{\alpha_{\text{on}}^2 + \omega_{\text{on}}^2} + \frac{V_{\text{ds0}} I_o}{2} (t_5 - t_4)$	$[t_4, t_5]$	$\frac{V_{\text{DC}} I_{\text{d2}}}{2} (t_5 - t_4) + \frac{4I_o V_{\text{os}}}{\pi} (t_5 - t_4)$
$[t_5, t_6]$	$+ \frac{(V_{\text{miller}} - V_{\text{th}}) I_o}{2} (t_6 - t_5)$	$[t_5, t_6]$	$-(C_{\text{gdL}} + C_{\text{dsL}}) V_{\text{DC}} (V_{\text{peak}} - V_{\text{DC}})$
$[t_6, t_7]$	$+ I_o^2 R_{\text{ds(on)}} \left(t_7 - t_6 + \frac{t_6 - t_5}{2} \right)$	$[t_6, t_7]$	$+ I_o (V_{\text{peak}} - V_{\text{DC}}) \frac{\alpha_{\text{off}}}{\alpha_{\text{off}}^2 + \omega_{\text{off}}^2}$

公式(2-57)的前三项与 SiC MOSFET 开通过程有关，记为 $E_{\text{loss1(on)}}$ ，后三项可根据稳态参数和器件手册参数计算得到，记为 $E_{\text{loss2(on)}}$ 。 $E_{\text{loss(off)}}$ 同 $E_{\text{loss(on)}}$ 的计算公式相似，同样可将公式(2-58)的前三项记为 $E_{\text{loss1(off)}}$ ，将后三项记为 $E_{\text{loss2(off)}}$ 。其中 $E_{\text{loss2(on)}}$ 和 $E_{\text{loss2(off)}}$ 可直接根据公式(2-57)-(2-60)，得到解析解。而 $E_{\text{loss1(on)}}$ 和 $E_{\text{loss1(off)}}$ 则可根据所提的 SiC MOSFET 开关过程分析模型计算得到，具体的计算过程不再赘述，计算结果如表 2.4 所示。表中各阶段损耗表达式的参数在 2.3.2 节中均有说明，这里同样不再赘述。

表2.5 所提损耗计算方法与传统损耗计算方法的损耗结果对比

$R_g (\Omega)$		10	15	20	25
开通损耗	能量守恒法 (μJ)	323.7	371.6	435.0	471.9
	乘积积分法 (μJ)	313.6	358.7	414.2	451.8
	偏差 $Err_{\text{on}}(\%)$	-3.12	-3.47	-4.78	-4.26
关断损耗	能量守恒法 (μJ)	43.6	95.9	108.5	141.3
	乘积积分法 (μJ)	75.9	119.3	138.2	172.3
	偏差 $Err_{\text{off}}(\%)$	74.08	24.40	27.37	21.94
总开关损耗	能量守恒法 (μJ)	367.3	467.5	534.5	613.2
	乘积积分法 (μJ)	389.5	478.0	552.4	624.1
	偏差 $Err_{\text{sw}}(\%)$	6.04	2.25	1.64	1.78

表 2.5 比较了采用传统电压电流乘积积分法和采用基于能量守恒定律的损耗计算方法对同一组实验波形计算得到的损耗结果。两种损耗计算方法的主要区别在于是否考虑了位移电流的影响。可以看到由于未考虑位移电流，传统损耗计算方法得到的开通损耗值偏低，而关断损耗值偏高。损耗值较低时，该影响较为明显。如 $R_g = 10\Omega$ 时，两种方法计算得到的关断损耗结果偏差高达 74%。在总开关损耗上，位移电流的影响并不显著。

为了验证所提损耗模型的精度，图 2.20 比较了所提模型与传统损耗计算模型及现有分析模型。现有分析模型一般是采用对开关过程分段处理后进行数值求解的方法。在针对 SiC MOSFET 的已有分析模型中，文献[16]所提模型是一种典型的通过状态方程求解的分析模型，且给出了详细的求解流程。因此，这里以文献[16]所提模型作为比较对象。而传统损耗计算模型是将开关过程中的 v_{ds} 和 i_d 做线性近似，损耗计算公式如(2-61)所示。

$$E_{sw} = \frac{1}{2} v_{ds} i_d (t_{on} + t_{off}) \quad (2-61)$$

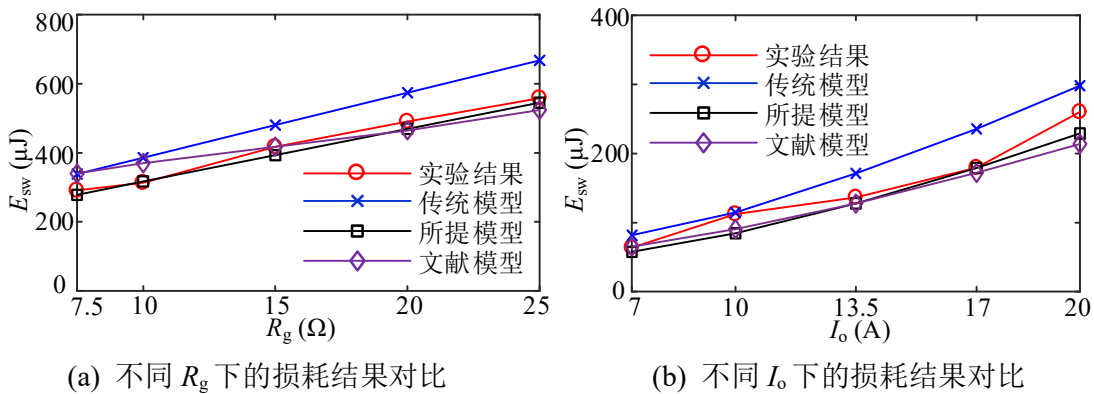


图2.20 不同 R_g 和 I_o 下的损耗计算结果对比

表2.6 损耗模型精度比较

$R_g (\Omega)$	7.5	10	15	20	25	平均
传统模型误差 (%)	16.2	22.9	15.0	17.1	19.5	18.1
文献模型误差 (%)	16.9	17.9	0.02	-5.1	-6.2	9.2
所提模型误差 (%)	-4.3	1.0	-5.7	-4.1	-2.3	3.5
$I_o (A)$	7	10	13.5	17	20	平均
传统模型误差 (%)	27.7	2.2	25.4	31.4	14.7	20.3
文献模型误差 (%)	1.9	-19.2	-6.5	-4.1	-17.7	9.9
所提模型误差 (%)	-9.4	-24.8	-6.2	-0.3	-11.9	10.5

表 2.6 对比了三种模型的精度。其中平均误差是各误差的绝对值的平均值，用以反映在不同工况下的整体模型精度。结果表明，所提损耗计算模型和文献模型在不同 R_g 和 I_o 下的损耗计算精度相差不大，但都要优于传统损耗计算模型。而由于所提模型可解析求解，无需状态方程和数值计算，因此在计算速度上更具优势。表 2.7 比较了所提模型和文献模型在图 2.16 所示的不同驱动电阻下，求解开关损耗的耗时。可以看到，文献模型在 R_g 取值从 $10\ \Omega$ 变至 $25\ \Omega$ 的过程中，模型的耗时在 $0.5\text{ s} \sim 1.1\text{ s}$ 之间。而所提模型耗时仅为约 0.15 ms 。尽管 v_{ds} 和 i_d 轨迹的一些细节由于线性化假设而被忽略，从损耗计算角度，这一简化对模型精度影响不大。而其带来的优势则是模型求解速度的大大提高，使所提模型非常适合于求解变换器中的开关损耗，特别是高开关频率或多开关单元组合的变换器，进而充分发挥其求解速度上的优势。

表2.7 不同驱动电阻下的模型求解耗时对比

$R_g(\Omega)$	10	15	20	25
文献模型耗时	$\sim 0.5\text{ s}$	$\sim 0.75\text{ s}$	$\sim 0.8\text{ s}$	$\sim 1.1\text{ s}$
所提模型耗时	$\sim 0.15\text{ ms}$	$\sim 0.15\text{ ms}$	$\sim 0.15\text{ ms}$	$\sim 0.15\text{ ms}$

2.3.5.3 结温对开关损耗的影响

所提 SiC MOSFET 分析模型考虑了不同工况对模型参数的影响。在计算开关损耗时，另一影响计算精度的主要因素是器件结温 T_j 。器件结温主要影响的模型参数有 SiC MOSFET 的导通电阻 $R_{ds(on)}$ ，内部栅极电阻 $R_{g(int)}$ ，转移特性参数 g_{fs} 和 V_{th} ，及 SiC SBD 的正向导通阈值电压 $R_{D(th)}$ 和导通电阻 $R_{D(on)}$ ^[89]。其中参数 $R_{ds(on)}$ 和参数 $R_{g(int)}$ 与 T_j 的关系可作二次拟合^[89]，即

$$R(T_j) = R(T_{25}) \left[1 + p_1 (T_j - T_{25}) + p_2 (T_j - T_{25})^2 \right] \quad (2-62)$$

其中 T_{25} 表示结温 $T_j = 25^\circ\text{C}$ 。对于 g_{fs} 和 V_{th} ，考虑到器件手册一般只提供两个结温 T_{j1} 和 T_{j2} 下的转移特性曲线，因此为方便分析，将 g_{fs} 和 V_{th} 与 T_j 的关系作一次拟合，即

$$g_{fs}(T_j) = \frac{T_j - T_{j2}}{T_{j1} - T_{j2}} [g_{fs}(T_{j1}) - g_{fs}(T_{j2})] + g_{fs}(T_{j2}) \quad (2-63)$$

$$V_{th}(T_j) = \frac{T_j - T_{j2}}{T_{j1} - T_{j2}} [V_{th}(T_{j1}) - V_{th}(T_{j2})] + V_{th}(T_{j2}) \quad (2-64)$$

对于 SiC SBD，一般数据手册中提供了 $V_{D(th)}$ 和 $R_{D(on)}$ 关于 T_j 的关系，同样为

线性关系，即

$$V_{D(th)}(T_J) = V_{D(th)}(T_{25})[1 + p_3(T_J - T_{25})] \quad (2-65)$$

$$R_{D(on)}(T_J) = R_{D(on)}(T_{25})[1 + p_4(T_J - T_{25})] \quad (2-66)$$

通过将结温 T_J 对上述参数的影响引入模型，即可分析损耗模型在不同结温下的计算精度。参照标准选择数据手册中提供的开关损耗与结温的关系曲线。同时，为了验证所提模型对其他器件型号的有效性，选择 Wolfspeed 公司型号为 C2M0080120D 的 SiC MOSFET 进行分析。其数据手册^[90]提供了器件开关损耗与结温的关系曲线，测试条件为 $V_{CC} = 20V$, $V_{EE} = 0V$, $R_g = 6.8\Omega$, $V_{DC} = 800V$, $I_o = 20A$ 。所用的 SiC SBD 为 Wolfspeed 公司的 C4D10120D^[91]。图 2.21 展示了考虑了结温影响后的开关损耗与数据手册所提供的开关损耗的对比结果。可以看出，通过引入结温对模型参数的影响，所提模型所揭示的开关损耗随结温变化的趋势与数据手册的结果趋于一致。两者对开关损耗的计算结果存在一定偏差，其原因主要有以下几点：1) 在模型计算时，未考虑 T_J 对 $R_{g(int)}$ 的影响，因数据手册中只提供了 $R_{g(int)}$ 的典型值。2) 数据手册所提供的测试条件不够充分。3) 数据手册参数和实际器件的参数之间存在偏差。要进一步准确考虑结温对损耗模型的影响，需要通过实验测量来确定结温对模型参数的影响，增加了对模型参数进行校正的难度。而本节分析侧重于通过数据手册来提取结温对模型参数的影响规律，参数校正难度相对较低，提高了模型的适用性和对用户的友好性。

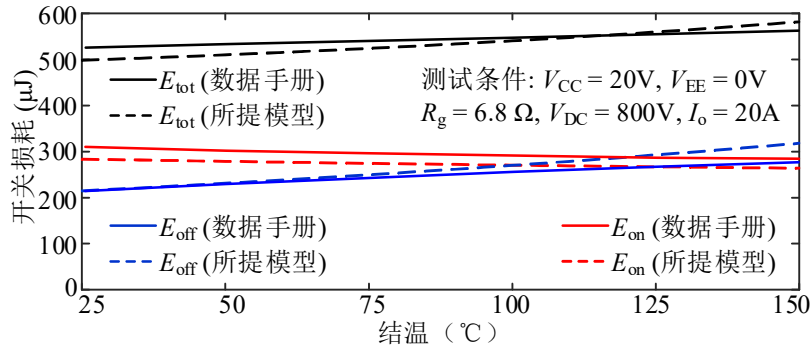


图2.21 不同 T_J 下的损耗计算结果对比

2.4 本章小结

本章从实验和建模的角度对 SiC MOSFET 的电磁能量脉冲进行了分析。首先，针对实验分析受实验装置参数和工况限制的问题，设计了多参数可调的 SiC MOSFET 双脉冲测试实验平台。利用该实验平台，分析了系统不同参数对 SiC

MOSFET 电磁能量脉冲的形态属性及系统性能的影响。

在实验分析的基础上, 为了进一步揭示 SiC MOSFET 开关过程背后的物理机制, 对其电磁能量脉冲进行定量分析, 提出了一种针对 SiC MOSFET 和 SiC SBD 换流单元的分析模型。相较于传统的机理模型和行为模型, 分析模型在模型参数提取以及反映开关过程的物理机制上具有较明显的优势。通过实验分析所反映的各系统参数对电磁能量脉冲瞬态行为的影响规律, 在建模中考虑了所有主要的影响参数。同时, 为了避免引入参数过多导致模型复杂度提升, 所提模型通过分阶段建模, 及线性化假设, 使整个模型可解析求解, 降低了模型复杂度。在建模过程中, 也考虑了不同工况对模型参数的影响, 并给出了模型参数的建模和提取方法。通过同实验结果对比, 表明所提分析模型在不同参数和工况下具有很好的适用性。

最后, 本章针对器件的损耗特性, 提炼出一种损耗计算的分析模型。首先针对通用的半桥电路拓扑, 基于能量守恒定律, 总结出一种一般性的损耗计算方法。与传统的电压电流乘积积分法相比, 该方法是一种针对换流单元的损耗计算方法, 且考虑了位移电流对开关损耗计算的影响。在此基础上, 结合 SiC MOSFET 开关过程的分析模型, 提炼出一种针对 SiC MOSFET 的损耗分析模型。该模型较传统的损耗模型相比有更高的精度, 而与现有文献中的器件模型相比, 可大大提高模型求解效率。同时, 模型也考虑了结温对于损耗计算的影响, 进一步提升了模型的适用性。

第3章 三组脉冲关系的规律研究

上一章通过实验和建模的方法对电磁能量脉冲的瞬态行为进行了分析。本章则重点分析电力电子系统中控制脉冲，到驱动脉冲再到电磁能量脉冲的相互关系和传递规律，以揭示三组脉冲关系对系统性能的影响规律。首先，分别从时域和频域对三组脉冲关系进行表征。通过时域和频域表征，可揭示出影响三组脉冲关系的主要因素及三组脉冲关系与系统性能之间的定量关系。利用该定量关系，可以分析系统中不同因素对脉冲传递规律及系统性能的影响规律。最后，结合典型案例介绍了三组脉冲关系的时域、频域表征在定量分析系统性能方面的应用研究。

3.1 三组脉冲关系的时域表征

在电力电子系统中，控制器输出控制脉冲，经驱动电路后产生驱动脉冲，作用于功率半导体器件后，产生电磁能量脉冲，如图 3.1 所示。从控制器输出的控制脉冲一般可视为理想的矩形波脉冲，原因是控制脉冲的上升沿和下降沿的时间尺度为纳秒级，与脉宽（一般为微秒级~十微秒级）相比可以忽略。从控制脉冲到驱动脉冲及电磁能量脉冲，除了传递过程中的延迟外，在脉冲形态属性上，相比控制脉冲，驱动脉冲和电磁能量脉冲会产生畸变。所产生的畸变包括时间尺度增加至十纳秒~百纳秒级的上升沿和下降沿，驱动脉冲的米勒平台效应及电磁能量脉冲的尖峰及振荡等瞬态开关特性，其原因可归结为器件结电容的非线性及回路杂散电感的影响。

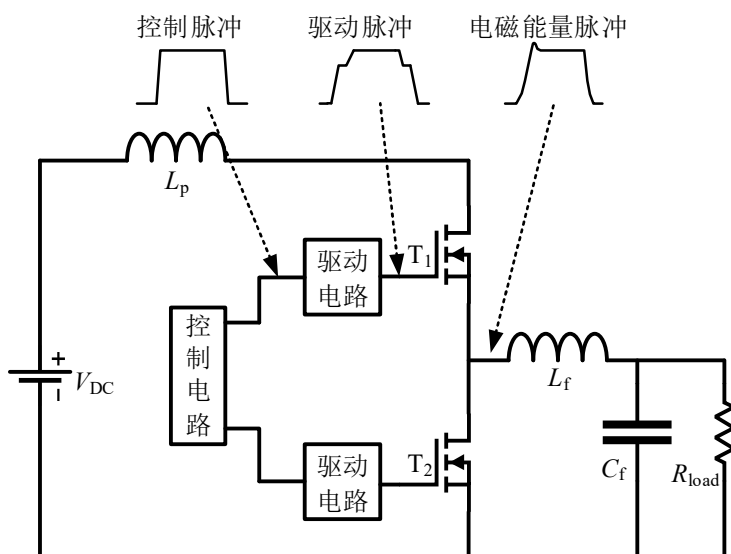


图3.1 电力电子系统中的三组脉冲

因此，对三组脉冲关系的研究即为对三组脉冲间延迟和畸变关系进行研究。研究的第一步，即对三组脉冲关系的认识和表征。接下来，首先从时域上对三组脉冲关系进行表征。

3.1.1 三组脉冲关系的时域参数表征

图 3.2 (a) 为双脉冲电路的原理图，从双脉冲电路得到的三组脉冲的典型实验波形如图 3.2 (b) 所示，实验所用器件为 SiC MOSFET 及 SiC SBD。

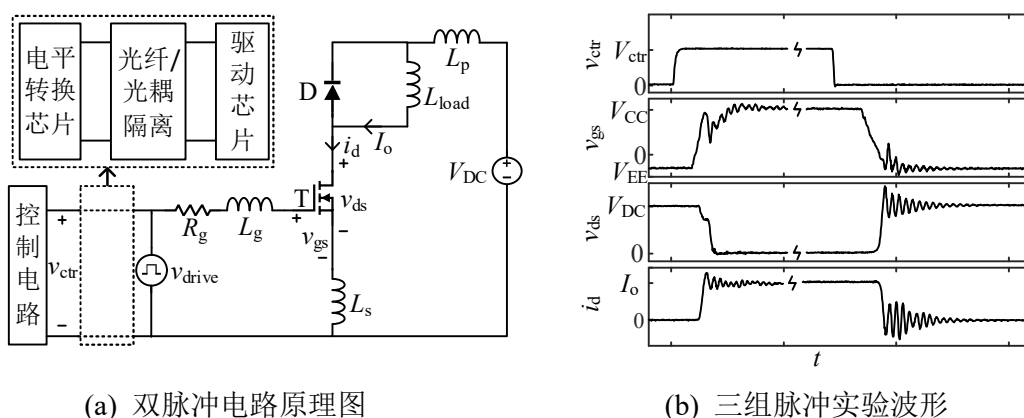


图3.2 三组脉冲的实验波形

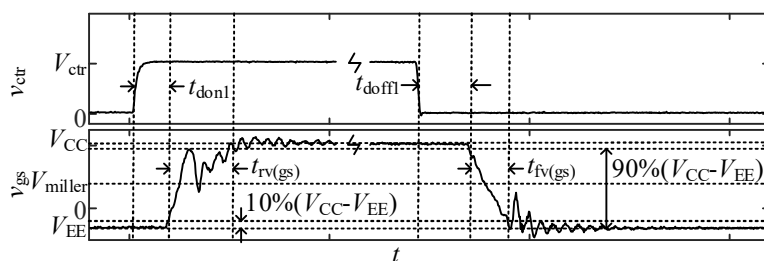


图3.3 从控制脉冲到驱动脉冲的延迟和畸变关系表征

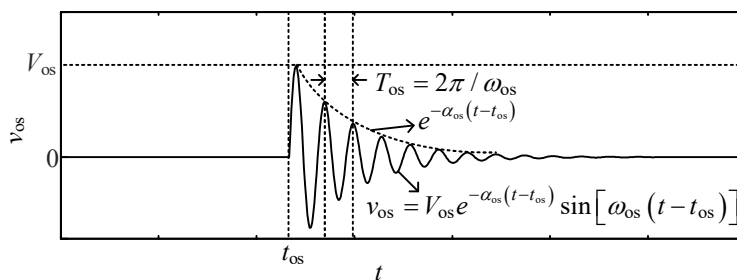


图3.4 脉冲衰减振荡的一般表征方法

首先对控制脉冲到驱动脉冲的传递延迟和畸变关系进行时域表征和分析。两者之间上升沿（开通）和下降沿（关断）的传递延迟分别表示为 t_{don1} 和 t_{doff1} 。这部分延迟主要由逻辑芯片、隔离电路（光纤、光耦等）及驱动芯片的延迟所造成，在实验装置设计完成后， t_{don1} 和 t_{doff1} 可视为常数。相比控制脉冲，驱动脉冲的畸变体现在 v_{gs} 的上升时间 $t_{rv(gs)}$ 和下降时间 $t_{fv(gs)}$ ，米勒电平 V_{miller} ，及 v_{gs} 的振荡。其中 v_{gs} 的振荡可用衰减正弦函数来表征，如图 3.4 所示。其中对于 SiC MOSFET，其结电容较小，开关速度较快，受线路杂散电感影响，米勒平台效应并不显著，而 v_{gs} 的振荡过程更加明显。而对于 Si MOSFET 及 IGBT，由于开关速度较 SiC MOSFET 更慢，且结电容更大，所以有较明显的米勒平台效应，而 v_{gs} 的振荡过程一般可忽略。在驱动脉冲的畸变关系中，设计者更关注的是驱动电压的振荡，因其容易使开关器件产生误动作，影响系统稳定运行。特别是对于 SiC MOSFET 等宽禁带器件， v_{gs} 振荡更加显著，且栅极阈值电压 V_{th} 一般较低，更容易产生误动作，因此，由驱动电压振荡带来的稳定性问题也更为突出。

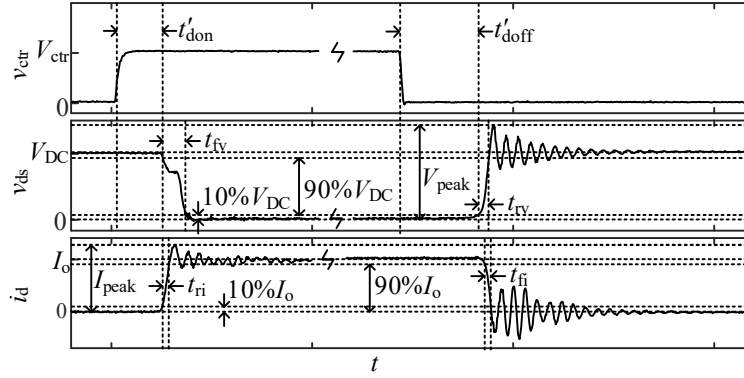


图3.5 从控制脉冲到电磁能量脉冲的延迟和畸变关系表征

从控制脉冲到电磁能量脉冲，其开通延迟为 $t'_{don} = t_{don1} + t_{don}$ ，关断延迟为 $t'_{doff} = t_{doff1} + t_{doff}$ 。其中 t_{don} 和 t_{doff} 为驱动脉冲至电磁能量脉冲的开通及关断延迟，和数据手册中的定义保持一致。畸变关系主要有：

1. 电压的上升、下降时间，分别表示为 t_{rv} 和 t_{fv} 。
2. 电流的上升、下降时间，分别表示为 t_{ri} 和 t_{fi} 。
3. 电压、电流尖峰，分别表征为 V_{peak} 及 I_{peak} ，其关系式如(3-1)所示。其中 L_{stray} 为回路杂散电感， dQ 为反向恢复电荷，对 SiC SBD 而言，则为结电容充电电荷。

$$\begin{cases} V_{\text{peak}} = V_{\text{DC}} + L_{\text{stray}} \left| \frac{di}{dt} \right|_{\text{off}} \\ I_{\text{peak}} \approx I_o + \sqrt{dQ \left| \frac{di}{dt} \right|_{\text{on}}} \end{cases} \quad (3-1)$$

4. 电压、电流振荡，同样用衰减正弦函数来表征。其参数表征如表 3.1 所示。

表3.1 电磁能量脉冲振荡的参数表征

	振荡幅值 V_{os} (或 I_{os})	振荡频率 ω_{os}	衰减系数 α_{os}
开通电流振荡	$\sqrt{dQ \left \frac{di}{dt} \right _{\text{on}}}$	$1 / \sqrt{L_{\text{stray}} C_f}$	$(R_p + R_{\text{ds(on)}}) / 2 / L_{\text{stray}}$
关断电压振荡	$L_{\text{stray}} \left \frac{di}{dt} \right _{\text{off}}$	$1 / \sqrt{L_{\text{stray}} (C_{\text{gd}} + C_{\text{ds}})}$	$(R_p + R_{\text{D(on)}}) / 2 / L_{\text{stray}}$
关断电流振荡	$(C_{\text{gd}} + C_{\text{ds}}) L_{\text{stray}} \left \frac{di}{dt} \right _{\text{off}}$	$1 / \sqrt{L_{\text{stray}} (C_{\text{gd}} + C_{\text{ds}})}$	$(R_p + R_{\text{D(on)}}) / 2 / L_{\text{stray}}$

3.1.2 驱动脉冲的振荡行为分析

在上一章中，以 SiC MOSFET 为对象提出了开关瞬态分析模型，通过该模型可以对上述三组脉冲的主要延迟和畸变关系进行定量分析。然而，为了简化模型计算，所提分析模型并未考虑驱动脉冲 v_{gs} 的振荡。考虑到驱动脉冲的振荡在 SiC MOSFET 开关过程中更为显著，容易引起开关器件误动作，进而引入稳定性问题，所以，接下来重点对 SiC MOSFET 中驱动脉冲的振荡现象进行分析。

同样以图 3.2 (a)所示的双脉冲测试电路作为研究对象，与驱动脉冲有关的等效电路如图 3.6 (a)所示，称为驱动脉冲的单电源等效电路模型。考虑到该模型并未考虑主电路对驱动脉冲产生影响，即 $C_{\text{gd}}dv_{\text{ds}}/dt$ 效应和 $L_{\text{s}}di_{\text{d}}/dt$ 效应，因此需要将单电源等效电路模型扩展至图 3.6 (b)所示的三电源等效电路模型。

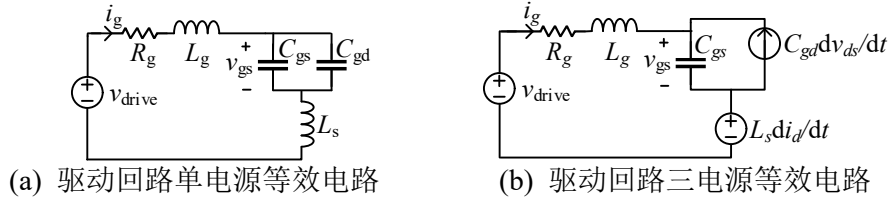


图3.6 驱动脉冲的等效电路模型

由三电源等效电路可知，当电磁能量脉冲发生电压振荡或电流振荡时，会通过 $C_{\text{gd}}dv_{\text{ds}}/dt$ 及 $L_{\text{s}}di_{\text{d}}/dt$ 效应，将振荡引入驱动回路，进而引起驱动电压振荡。因此结合等效电路分析，可以得到开通和关断过程中 v_{gs} 振荡阶段的时域参数，如(3-2)和(3-3)所示。

$$\left\{ \begin{array}{l} V_{os1(gs)} \approx \frac{\omega_{os(on)} L_s I_{os}}{\sqrt{1 + \omega_{os(on)}^2 R_g^2 C_{gs}^2}} \\ \omega_{os1(gs)} = \omega_{os(on)} \\ \alpha_{os1(gs)} = \alpha_{os(on)} \end{array} \right. \quad (3-2)$$

$$\left\{ \begin{array}{l} V_{os2(gs)} \approx \frac{\omega_{os(off)} V_{os} \sqrt{\omega_{os(off)}^2 C_{oss}^2 L_s^2 + C_{gd}^2 R_g^2}}{\sqrt{1 + \omega_{os(off)}^2 R_g^2 C_{gs}^2}} \\ \omega_{os2(gs)} = \omega_{os(off)} \\ \alpha_{os2(gs)} = \alpha_{os(off)} \end{array} \right. \quad (3-3)$$

从公式(3-2)和(3-3)可以看出, 驱动脉冲振荡的频率和衰减系数与电磁能量脉冲的振荡过程一致, 而振荡幅值则受电磁能量脉冲振荡幅值 I_{os} 或 V_{os} , 及驱动回路参数 R_g , C_{gs} , C_{gd} 及 L_s 影响。通过 Pspice 仿真及双脉冲实验结果, 图 3.7 展示了主要驱动回路参数 R_g , C_{gs} , C_{gd} 及 L_s 对驱动脉冲振荡过程的影响。可以看到, 在驱动脉冲的波形轨迹上, 仿真和实验结果存在一定的偏差。这主要是由于实验测量结果受探头引入的杂散电感及器件内部栅极和源极杂散电感影响, 而 PSpice 仿真结果并未考虑这一因素。而从影响规律方面, 仿真和实验结果相一致, 即驱动脉冲的振荡幅值随着 C_{gd} 的增加而增加, 随着 R_g 及 C_{gs} 的增加而减小。而 L_s 主要从两方面影响驱动脉冲的振荡幅值。一方面, 增加 L_s , 会抑制开关过程中的 di/dt , 进而抑制电磁能量脉冲的振荡幅值 I_{os} 和 V_{os} , 另一方面, 增加 L_s , 也会使 $L_s di/dt$ 效应对驱动脉冲振荡的影响更显著。综合两方面因素, 通过改变 L_s 对驱动振荡脉冲进行抑制的效果有限。

因此, 通过对驱动回路的振荡过程进行等效电路分析, 揭示了影响驱动回路振荡幅值的主要参数, 并结合仿真和实验分析, 总结了主要驱动回路参数对驱动电压振荡过程的影响规律。从设计层面, 为了提高驱动稳定性角度, 增加 R_g , 选择高 C_{gs}/C_{gd} 比例的 SiC MOSFET 或者在栅源极并联外部电容, 是抑制驱动回路振荡的有效方法。

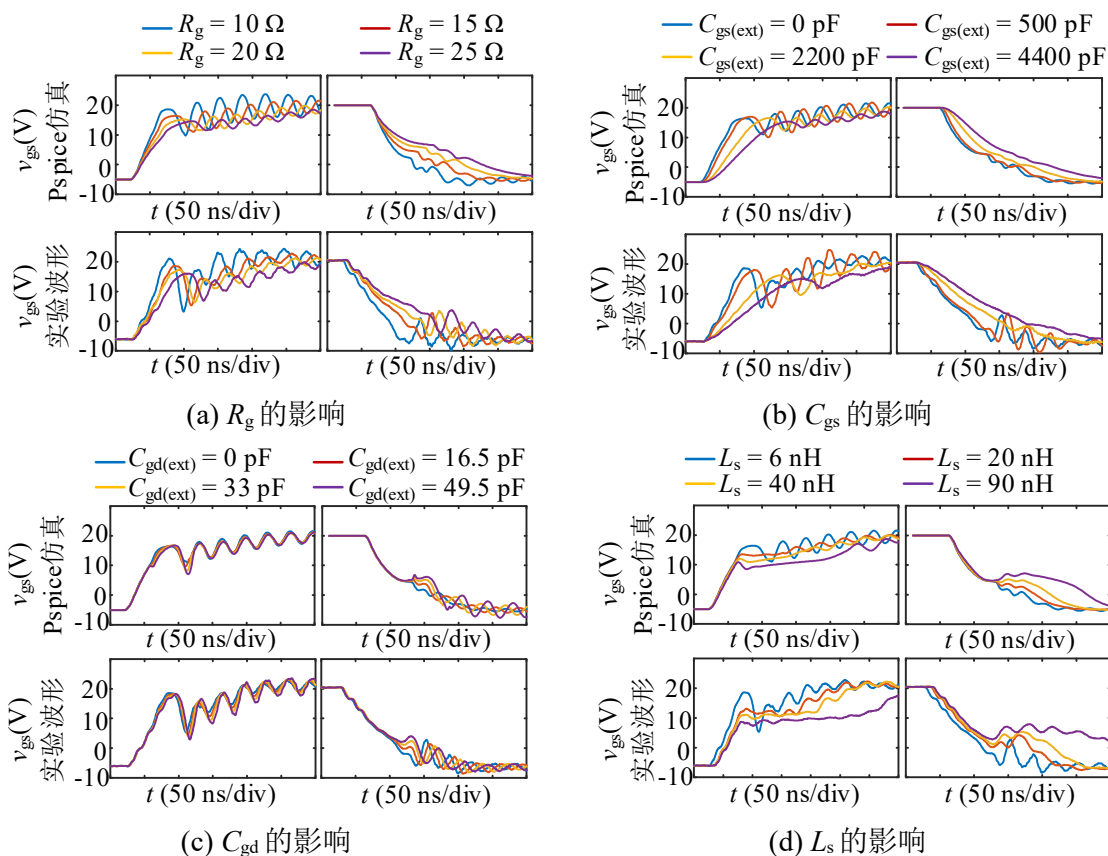


图3.7 驱动脉冲的波形对比（左边开通过程，右边关断过程）

3.2 三组脉冲关系的频域表征

在上一节中，从时域上对三组脉冲形态属性关系进行了定量表征，同时也将三组脉冲关系与系统性能（如电压、电流应力，开关损耗）联系起来。然而其他性能如系统输出 THD、EMI 等性能则与脉冲的频域特征有关。为了更全面地分析三组脉冲规律与系统性能之间的相互关系，本节重点分析控制脉冲与电磁能量脉冲在频域上的关系，在此基础上，分析不同延迟和畸变关系对于电磁能量脉冲频谱和系统性能的影响规律。

分析对象为半桥电路，所比较的控制脉冲和电磁能量脉冲如图 3.8 所示。将两个脉冲进行归一化处理后，所比较的控制脉冲可视为理想电磁能量脉冲。而所研究的实际电磁能量脉冲选择为桥臂输出脉冲，即桥臂下管的管压降，用 v_{leg} 表示，相应的频域表达式为 $V_{leg}(f)$ 。桥臂输出脉冲序列的频谱特性会受调制频率 T_0 ，开关频率 T_s ，占空比 D ，死区 t_d ，开通关断延迟和开关过渡过程（包括电压上升和下降时间及电压振荡）的影响。

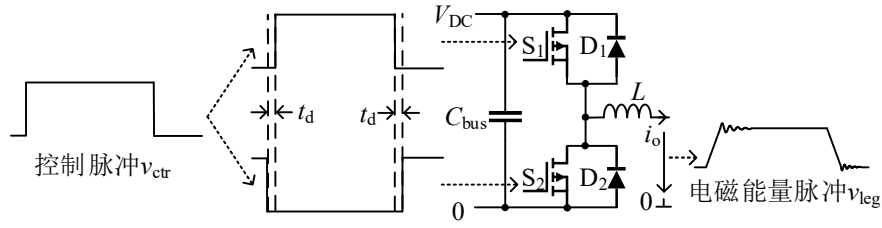


图3.8 频域分析的研究对象

目前对脉冲进行频域分析的方法主要有直接 FFT 分析法, 双重傅里叶积分法和脉冲分解法。其中直接 FFT 分析法需要首先通过仿真建模得到脉冲波形, 再通过 FFT 计算其频谱。该方法简化了求解频谱过程的数学推导, 但仿真建模及 FFT 计算都会影响求解速度, 计算精度也受仿真步长的影响。双重傅里叶积分法适合于分析周期性调制所得脉冲的频谱, 其相较于 FFT 计算的优点是提供脉冲频谱的解析解, 但其缺点是通用性不强^[92]。而脉冲分解法是通过将脉冲进行分解, 求分解后各个脉冲的傅里叶变换, 叠加得到整个脉冲的频谱, 是一种对脉冲频谱的直接计算方法, 不依赖于周期性调制方法, 通用性更强^[92]。基于脉冲分解的频域分析方法是利用了傅里叶变换的线性特性^[93], 如(3-4)所示。

$$\mathcal{F}\left[\sum_{i=1}^N A_i f_i(t)\right] = \sum_{i=1}^N A_i F_i(\omega) \quad (3-5)$$

目前, 已有文献基于脉冲分解法, 主要对理想 PWM 脉冲^[94]及含有死区的 PWM 脉冲^[92]频谱进行了分析, 并未考虑脉冲间延迟和畸变的影响。接下来, 本节将以半桥电路输出电磁能量脉冲序列为研究对象, 综合考虑死区、延迟及开关过渡过程对输出脉冲频谱的影响。为了简化分析, 对输出脉冲序列进行归一化处理, 即认为输出脉冲的幅值在 0, 1 之间。

3.2.1 理想电磁能量脉冲的频谱分析

不考虑死区、延迟和开关过渡过程时, 理想电磁能量的频谱特性和控制脉冲的频谱特性一致。对任意一 PWM 信号, 可分解为占空比为 50% 的方波信号叠加一个与调制信号有关的脉冲序列^[94]。以下降沿单边调制 PWM (Trailing-edge PWM, TEPWM) 为例, 进行分析。有

$$v_{leg, TE}(t) = p_{c, TE}(t) + p_{s, TE}(t) \quad (3-6)$$

其中 $p_c(t)$ 的表达式及其傅里叶变换为

$$p_{c,TE}(t) = \sum_{k=-\infty}^{\infty} [u(t - kT_s) - u(t - kT_s - T_s/2)] \quad (3-7)$$

$$P_{c,TE}(f) = \sum_{k=-\infty}^{\infty} \frac{2}{j(2k+1)} \delta[f - (2k+1)f_s] + \pi\delta(f) \quad (3-8)$$

与调制信号有关的项 $p_{s,TE}(t)$ 的表达式和傅里叶变换为

$$p_{s,TE}(t) = \sum_{k=-\infty}^{\infty} \left[u\left(t - kT_s - \frac{1}{2}T_s\right) - u(t - kT_s - \tau_k) \right] \quad (3-9)$$

$$P_{s,TE}(f) = \begin{cases} \sum_{k=-\infty}^{\infty} \frac{1}{-j2\pi f} [e^{-j2\pi f(kT_s + \tau_k)} - e^{-j2\pi f(kT_s + T_s/2)}], & f \neq 0 \\ \sum_{k=-\infty}^{\infty} \left(\tau_k - \frac{T_s}{2} \right), & f = 0 \end{cases} \quad (3-10)$$

其中 τ_k 为第 k 个开关周期的控制脉冲的脉宽。因此,对于一般性的调制信号,理想电磁能量脉冲的频谱为

$$V_{leg,TE}(f) = P_{c,TE}(f) + P_{s,TE}(f) \quad (3-11)$$

3.2.2 实际电磁能量脉冲的频谱分析

与理想电磁能量脉冲相比,实际电磁能量脉冲要考虑死区、延迟及开关过渡过程的影响。分别用脉冲 $e_1(t)$, $e_2(t)$ 和 $e_3(t)$ 来表征这些非理想因素的影响,如图 3.9 所示。其中 $e_1(t)$ 是由死区和延迟引起,幅值为 ± 1 的矩形波脉冲序列, $e_2(t)$ 是由电压上升、下降时间引起,幅值为 ± 1 的锯齿波脉冲序列, $e_3(t)$ 是由电压振荡引起的衰减正弦脉冲序列。考虑这些非理想因素后,最终得到的桥臂输出电压

$$v_{leg,TE}(t) = p_{c,TE}(t) + p_{s,TE}(t) - e_{1,TE}(t) - e_{2,TE}(t) - e_{3,TE}(t) \quad (3-12)$$

对 $e_{1,TE}(t)$ 求其傅里叶变换,得到

$$E_{1,TE}(f) = \begin{cases} \sum_{k=-\infty}^{\infty} \frac{1}{-j2\pi f} [e^{-j2\pi f(t_{10} + \Delta t_{1k})} - e^{-j2\pi f t_{10}} - e^{-j2\pi f(t_{20} + \Delta t_{2k})} + e^{-j2\pi f t_{20}}], & f \neq 0 \\ \sum_{k=-\infty}^{\infty} (\Delta t_{1k} - \Delta t_{2k}), & f = 0 \end{cases} \quad (3-13)$$

其中 $t_{10} = kT_s$, $t_{20} = kT_s + \tau_k$ 。 Δt_{1k} 和 Δt_{2k} 的表达式如(3-14)所示。 $\sigma(t)$ 是选择函数,即 $\sigma(t) = 1 (i_o(t) > 0)$, 否则 $\sigma(t) = 0$ 。

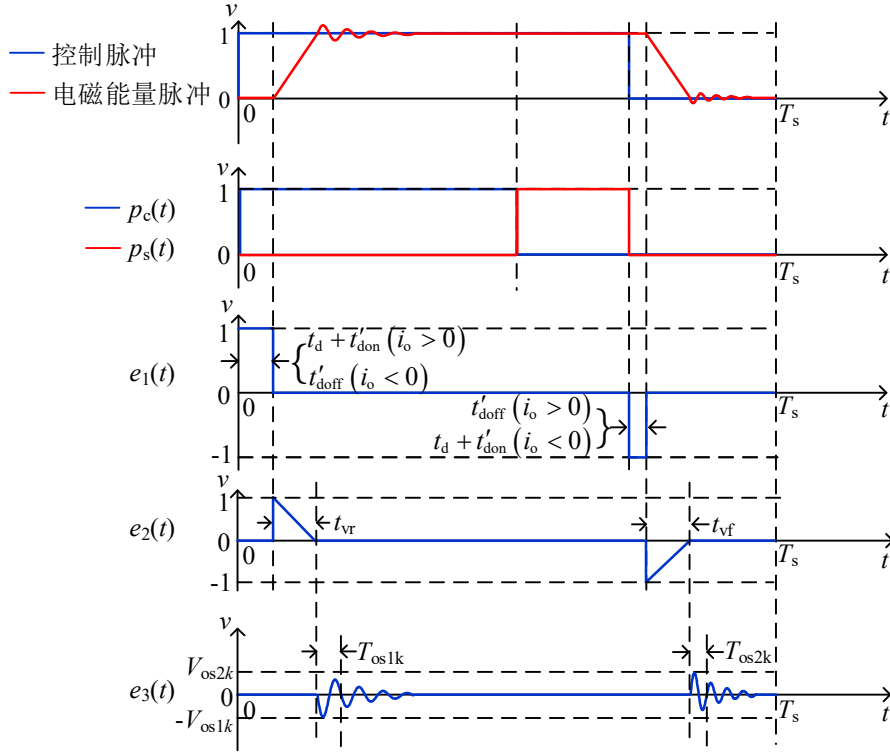


图3.9 电磁能量脉冲的分解图示

$$\begin{cases} \Delta t_{1k} = t'_{\text{doff}} + \sigma(t_{10})(t_d + t'_{\text{don}} - t'_{\text{doff}}) \\ \Delta t_{2k} = t_d + t'_{\text{don}} + \sigma(t_{20})(t'_{\text{doff}} - t_d - t'_{\text{don}}) \end{cases} \quad (3-14)$$

对 $e_2(t)$ 求其傅里叶变换, 得到

$$E_{2,\text{TE}}(f) = \begin{cases} \sum_{k=-\infty}^{\infty} e^{-j2\pi f t_{1k}} \left(\frac{1 - j2\pi f t_{rk} - e^{-j2\pi f t_{rk}}}{4\pi^2 f^2 t_{rk}} \right) - e^{-j2\pi f t_{2k}} \left(\frac{1 - j2\pi f t_{fk} - e^{-j2\pi f t_{fk}}}{4\pi^2 f^2 t_{fk}} \right), f \neq 0 \\ \sum_{k=-\infty}^{\infty} (t_{rk} - t_{fk}), f = 0 \end{cases} \quad (3-15)$$

其中 t_{1k} 和 t_{2k} 分别为第 k 个开关周期内, 桥臂输出电压脉冲的上升沿和下降沿起始时刻。有 $t_{1k} = t_{10} + \Delta t_{1k}$, $t_{2k} = t_{20} + \Delta t_{2k}$ 。 t_{rk} 和 t_{fk} 分别表示该开关周期内的电压上升和下降时间。

对于 $e_3(t)$, 首先分析上升沿和下降沿两处振荡的参数表达式。脉冲上升沿的振荡是来自回路杂散电感 L_{stray} 和下管结电容 $C_{\text{oss2}} + C_{f2}$ 的串联谐振, 因此有归一化后的 $V_{\text{os1k}} = V_{\text{peak2k}}/V_{\text{DC}} - 1$, 其中 V_{peak2k} 为下管关断时电压的尖峰值。振荡频率为 $\omega_{\text{os1}} = 1/\sqrt{L_{\text{stray}}(C_{\text{oss2}} + C_{f2})}$, 衰减系数 $\alpha_1 = R_p/2/L_{\text{stray}}$ (这里忽略了桥臂上管的导通电阻)。而脉冲下降沿的振荡发生在 L_{stray} 和上管结电容的串联谐振, 此时下管呈导通状态,

因此可认为 $V_{os2k} \approx 0$ 。因此，可只分析上升沿处的电压振荡。求其傅里叶变换得到

$$E_{3,TE}(f) = \sum_{k=-\infty}^{\infty} -\frac{V_{os1k} \omega_{os1} e^{-j2\pi f(t_{1k}+t_{rk})}}{(\alpha_1 + j2\pi f)^2 + \omega_{os1}^2} \quad (3-16)$$

因此，对于一般性调制信号，实际电磁能量脉冲的频谱为

$$V_{leg,TE}(f) = P_{c,TE}(f) + P_{s,TE}(f) - E_{1,TE}(f) - E_{2,TE}(f) - E_{3,TE}(f) \quad (3-17)$$

3.2.3 周期调制信号分析

以上分析针对的是一般调制信号下电磁能量脉冲频谱的计算方法，当调制信号为周期信号时，可只对一个调制周期内的信号进行分析。设调制信号周期为 T_0 ，载波周期为 T_s ，且有 $T_0 = mT_s$ ，其中 m 为整数。对于 m 为非整数情况，可以按 $pT_0 = qT_s$ 处理，其中 p, q 为整数。此时，对于一般性的周期调制信号，有电磁能量脉冲频谱的计算式为

$$V_{leg,TE(p)}(f) = P_{c,TE}(f) + P_{s,TE(p)}(f) - E_{1,TE(p)}(f) - E_{2,TE(p)}(f) - E_{3,TE(p)}(f) \quad (3-18)$$

其中周期性调制信号频谱可由非周期信号频谱计算得到，即

$$F_{(p)}(f) = \frac{2\pi}{pT_0} \sum_{i=-\infty}^{\infty} F(f) \Big|_{f=if_0} \delta(f - if_0) \quad (3-19)$$

其中 $F(f)$ 代表公式(3-10)，(3-13)，(3-15)及(3-16)，在周期信号调制时， $F(f)$ 中的 k 的取值为 $0 \sim q-1$ 。其中当 m 为整数时，有 $p = 1, q = m$ 。

3.2.4 仿真及实验验证

以正弦波调制信号 $x(t) = M\sin(2\pi f_0 t)$ 为例，其中 $M = 0.9, f_0 = 1$ kHz。载波信号为幅值为 ± 1 ，频率 $f_s = 100$ kHz 的锯齿波信号。通过 MATLAB 仿真得到归一化后的理想电磁能量脉冲，经 FFT 计算后得到频谱结果，与按公式(3-11)得到的频谱结果的对比如图 3.10 所示。从图中可以看出，FFT 计算结果受仿真步长的影响，步长越小，与公式计算结果约吻合，这也进一步验证了公式计算的准确性。

考虑死区因素影响，设死区时间 $t_d = 100$ ns，负载功率因数为 0.8，电路工作在 TEC (two even crossover) 模式，即在一个调制周期内，负载电流 i_o 的方向改变两次。而对于非 TEC 模式，则需考虑负载电流 i_o 的高频谐波分量，具体分析方法可参考文献[92]，这里不再赘述。桥臂输出电磁能量脉冲序列频谱的 FFT 结果及公式(3-18)计算结果如图 3.11 (a)所示，两者计算结果相一致。同时，不同死区时间下公式计算得到的电磁能量脉冲序列的频谱如图 3.11 (b)所示，可以看出随着死区时间

的增加, 输出电磁能量脉冲的基带谐波分量和边带谐波分量相应增加, 而对高频 ($>1\text{ MHz}$) 分量的影响可以忽略。

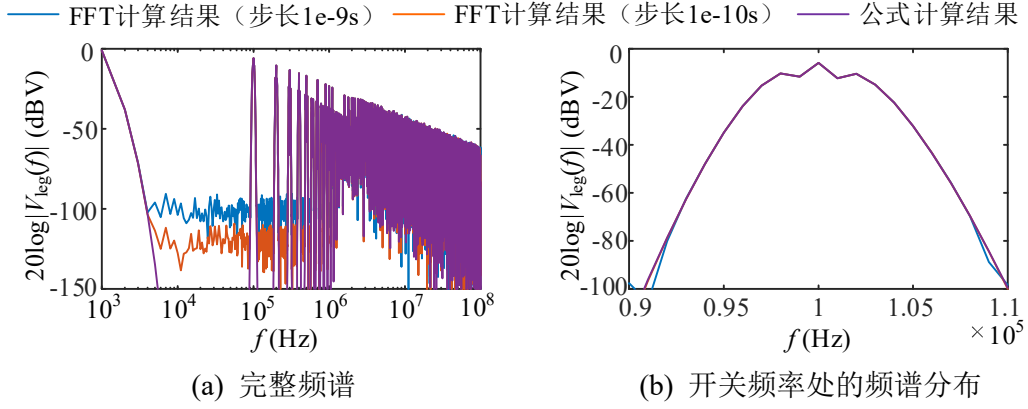


图3.10 理想电磁能量脉冲的频谱

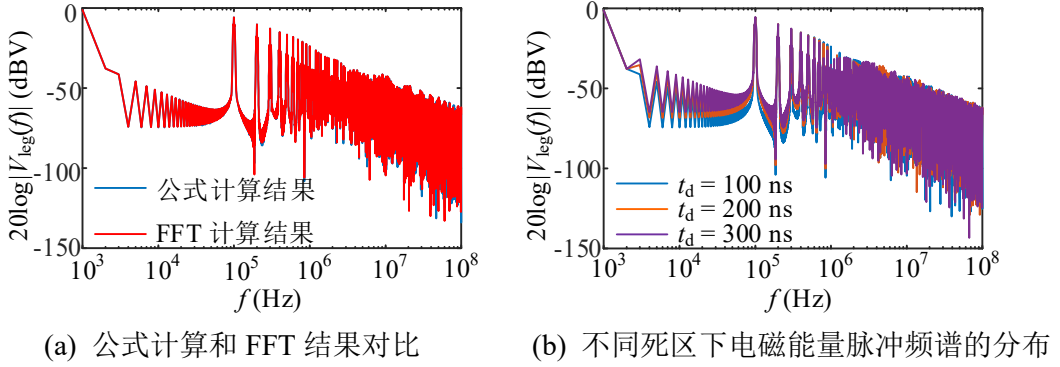


图3.11 考虑死区后电磁能量脉冲的频谱

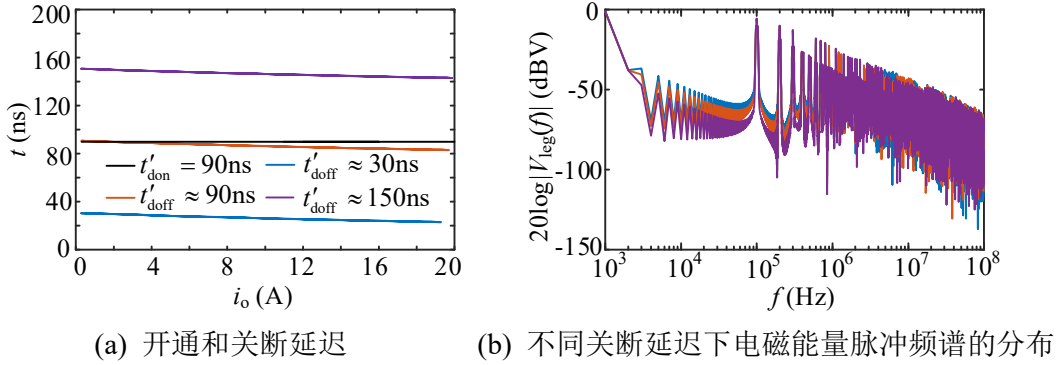


图3.12 考虑延迟后电磁能量脉冲的频谱

延迟对输出电磁能量脉冲频谱的影响和死区相似, 其影响因素与 t'_{don} 和 t'_{doff} 之差有关。在案例分析中, 选择 $t'_{\text{don}} = 90\text{ ns}$, t'_{doff} 与负载电流 i_o 有关, 图 3.12 (a) 展示了 t'_{doff} 与 i_o 的关系。图 3.12 (b) 比较了不同 t'_{doff} 下的电磁能量脉冲频谱。其影响规律同死区时间相似, 即主要影响电磁能量脉冲频谱的基带和边带谐波。

接下来考虑开关过渡过程（主要包括电压上升下降时间和电压振荡部分）对电磁能量脉冲频谱的影响。首先将公式(3-18)计算结果同实验结果进行对比，如图 3.13 所示。其中实验波形为图 2.16 所示的不同驱动电阻下的实验波形，实验波形频谱为根据实验波形进行 FFT 计算及归一化处理后得到的结果。而对于公式计算频谱，则首先根据实验波形提取不同驱动电阻下的电压上升时间 t_{rv} ，电压下降时间 t_{fv} ，及电压振荡参数 V_{os1} ， ω_{os1} 及 α_1 。然后代入公式(3-18)得到频谱计算结果。

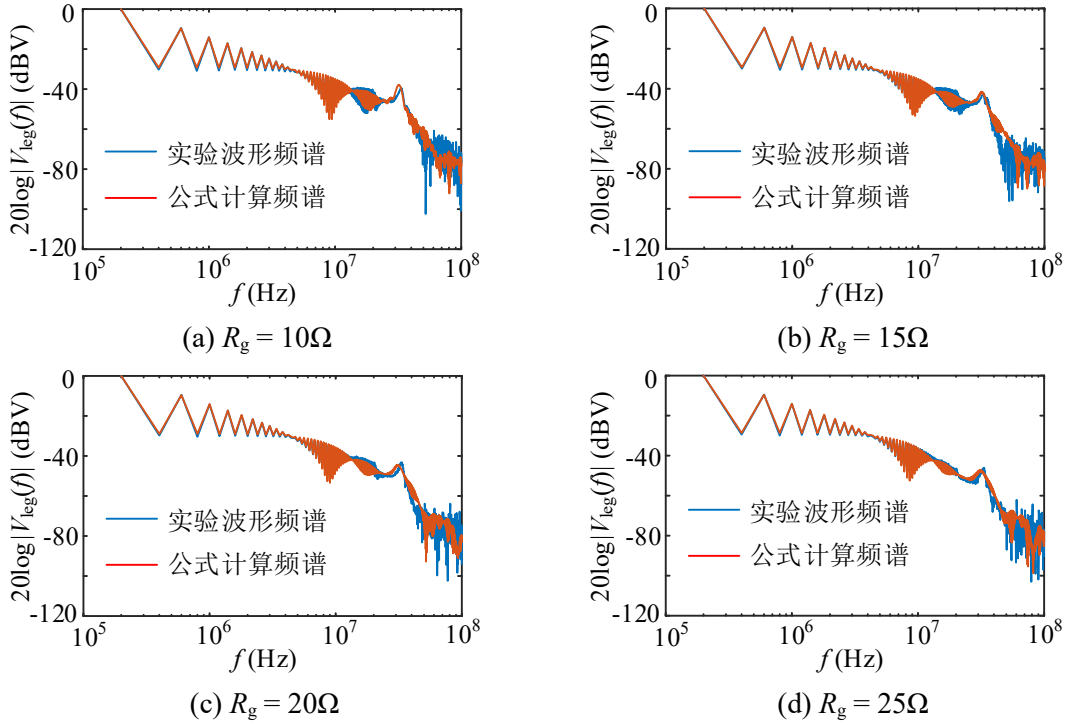


图3.13 考虑开关过渡过程后电磁能量脉冲频谱实验结果和计算结果对比

从图 3.13 可以看出，公式计算频谱与实验波形频谱较为吻合。其中在高频处的频谱有一定偏差，主要是由于实验波形电压上升、下降过程的非线性及测量噪声所致。

回到所研究的案例，图 3.14 (a)展示了不同电压上升、下降时间时的电磁能量脉冲频谱，图 3.14 (b)展示了不同电压振荡幅值下的电磁能量脉冲频谱。其中 $t_r = 38\text{ns}$ 及 $t_f = 24\text{ns}$ 是 SiC MOSFET CMF20120D 数据手册^[84]中给出的电压上升、下降时间的典型值。从图中可以看到，电压上升、下降时间主要影响电磁能量脉冲高频处的频谱衰减速度，电压上升、下降时间越大，电磁能量脉冲的高频衰减越快。而电压振荡主要影响振荡频率附近的频谱幅值，与电压振荡幅值呈正相关。

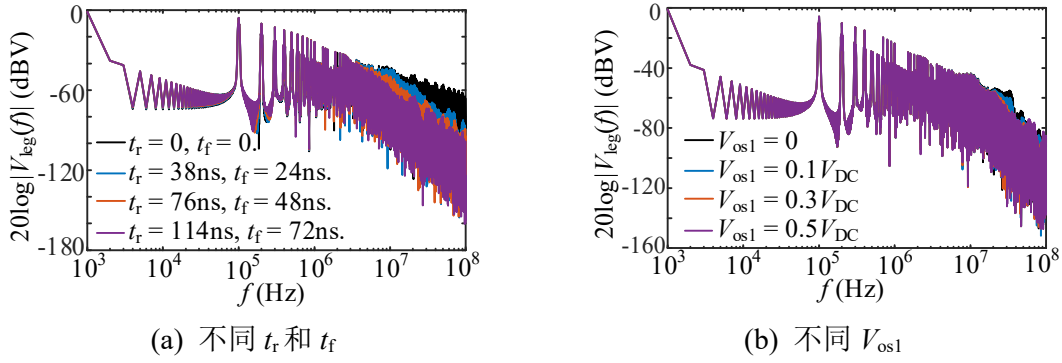


图3.14 考虑开关过渡过程后电磁能量脉冲的频谱

3.2.5 频域分析扩展

以上频域分析主要针对 TEPWM 的调制方式，对于单边上升沿调制 LEPWM (leading edge PWM)及双边调制 DEPWM (double edge PWM)，其分析方法相似，具体分析过程不再赘述，这里给出 LEPWM 和 DEPWM 的各部分脉冲的频域表达式。

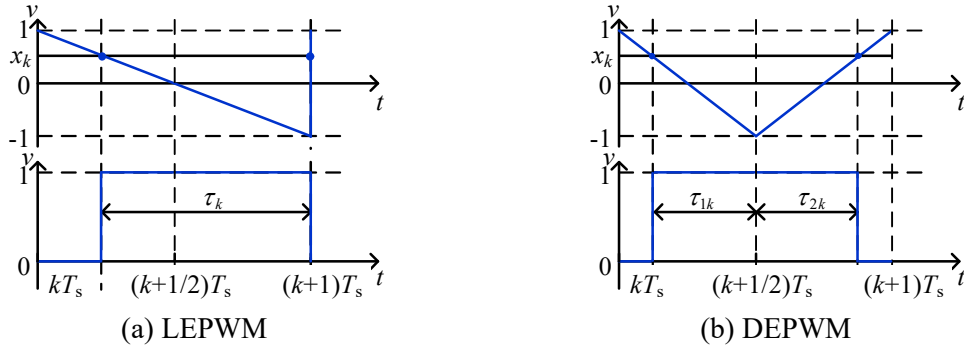


图3.15 LEPWM及DEPWM调制方法图示

同样以周期调制信号为例，实际电磁能量脉冲的频域表达式为

$$V_{\text{leg}}(f) = P_c(f) + P_s(f) - E_1(f) - E_2(f) - E_3(f) \quad (3-20)$$

对于 LEPWM, 有

$$P_{c,\text{LE}}(f) = \sum_{k=-\infty}^{\infty} \frac{-2}{j(2k+1)} \delta[f - (2k+1)f_s] + \pi\delta(f) \quad (3-21)$$

$$P_{s,\text{LE}}(f) = \begin{cases} \sum_{k=-\infty}^{\infty} \frac{1}{-j2\pi f} [e^{-j2\pi f(kT_s + T_s/2)} - e^{-j2\pi f(kT_s + T_s - \tau_k)}], & f \neq 0 \\ \sum_{k=-\infty}^{\infty} \left(\tau_k - \frac{T_s}{2} \right), & f = 0 \end{cases} \quad (3-22)$$

$E_{1,\text{LE}}(f)$, $E_{2,\text{LE}}(f)$ 及 $E_{3,\text{LE}}(f)$ 的计算公式与 TEPWM 的计算公式一致，只需将参数 t_{10} 及 t_{20} 修正为 $t_{10} = (k+1)T_s - \tau_k$, $t_{20} = (k+1)T_s$.

对于 DEPWM, 有

$$P_{c,DE}(f) = \sum_{k=-\infty}^{\infty} \frac{2(-1)^{k+1}}{2k+1} \delta[f - (2k+1)f_s] + \pi\delta(f) \quad (3-23)$$

$$P_{s,DE}(f) = \begin{cases} \sum_{k=-\infty}^{\infty} \frac{e^{-j2\pi f(kT_s + T_s/2)}}{-j2\pi f} \left[2j \sin\left(\frac{\pi f T_s}{2}\right) - e^{j2\pi f \tau_{1k}} + e^{-j2\pi f \tau_{2k}} \right], & f \neq 0 \\ \sum_{k=-\infty}^{\infty} \left(\tau_{1k} + \tau_{2k} - \frac{T_s}{2} \right), & f = 0 \end{cases} \quad (3-24)$$

$E_{1,DE}(f)$, $E_{2,DE}(f)$ 及 $E_{3,DE}(f)$ 的计算公式与 TEPWM 的计算公式一致, 只需将参数 t_{10} 及 t_{20} 修正为 $t_{10} = (k+1/2)T_s - \tau_{1k}$, $t_{20} = (k+1/2)T_s + \tau_{2k}$.

3.2.6 频域影响规律总结及应用

在小节 3.2.4 中, 结合案例通过仿真和实验波形对电磁能量脉冲的频谱计算方法进行了验证, 同时分析了不同因素对电磁能量脉冲频谱的影响规律。若将电磁能量脉冲的频谱按频段划分为信号频段 ($f_0 < f < f_c$)、载波频段 ($f_c < f < 10f_c$) 及 EMI 频段 ($f > 10f_c$), 则死区和延迟主要影响的是信号频段和载波频段, 而开关过渡过程则主要影响 EMI 频段。

所提电磁能量脉冲的频域表征方法提供了一种考虑脉冲延迟和畸变关系的、对电磁能量脉冲频谱进行表征的定量分析方法。通过分析死区、延迟及开关过渡过程对电磁能量脉冲频谱的影响规律, 可以根据研究问题所处频段, 选择相关的非理想因素进行考虑, 进而避免过于简单或复杂的分析建模。比如若研究 THD, 则主要与信号频段及载波频段内的频谱有关, 因此, 可只考虑死区和延迟, 而无需考虑开关过渡过程。而若要研究系统的 EMI 特性, 则需考虑电磁能量脉冲的开关过渡过程。

3.3 三组脉冲关系表征的应用研究

在 3.1 和 3.2 节中分别从时域和频域, 对三组脉冲的关系进行表征, 进而更全面地对三组脉冲之间的传递规律及其对系统性能的影响进行定量分析。表 3.2 列举了主要脉冲关系及其对系统性能的影响, 并总结了相应的定量分析方法。

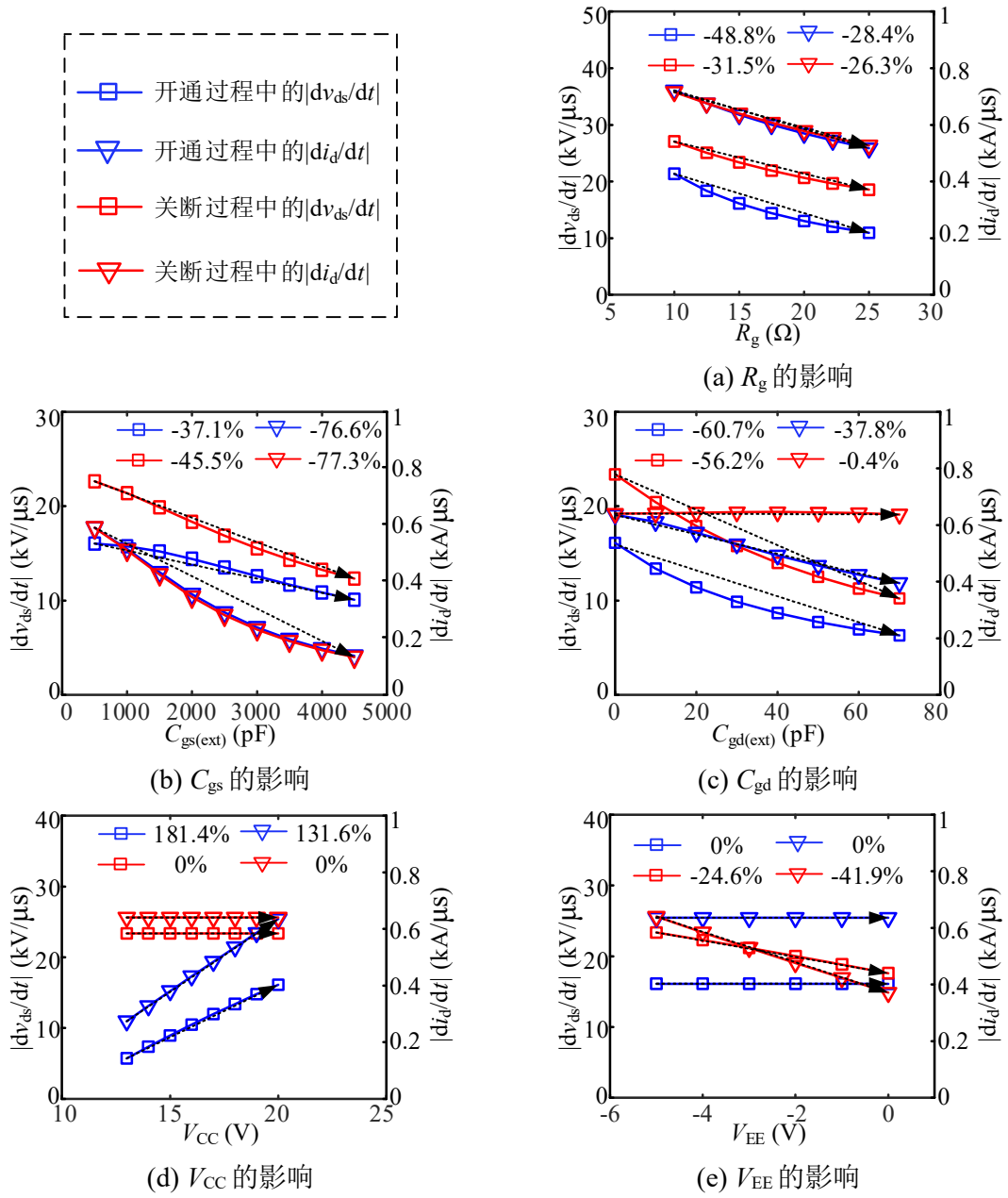
表3.2 三组脉冲关系及与系统性能关系的定量分析

形态属性分析			与系统性能关系	
三组脉冲关系	参数表征	定量分析方法	描述	定量分析方法
死区	t_d	控制算法给定	输出波形质量 (THD)	频谱分析方法
开通、关断延迟	t'_{don}, t'_{doff}	开关瞬态分析模型	输出波形质量 (THD)	频谱分析方法
电压上升、下降时间	t_{rv}, t_{fv}	开关瞬态分析模型	输出波形的高频频谱 (EMI)	频谱分析方法
			开关损耗	开关损耗分析模型
电流上升、下降时间	t_{ri}, t_{fi}	开关瞬态分析模型	电压与电流尖峰	开关瞬态分析模型
			开关损耗	开关损耗分析模型
电压、电路尖峰	V_{peak}, I_{peak}	开关瞬态分析模型	装置电压、电流等级	开关瞬态分析模型
电压、电流振荡	$V_{os}, \omega_{os(off)}, \alpha_{os(off)}, I_{os}, \omega_{os(on)}, \alpha_{os(on)}$	开关瞬态分析模型	输出波形的高频频谱 (EMI)	频谱分析方法

在表 3.2 所列脉冲关系中，死区和延迟主要影响输出波形质量，可通过控制算法进行补偿。而电压、电流的上升、下降时间及电压、电流尖峰主要带来开关损耗、器件应力及 EMI 等问题，要通过对电磁能量脉冲的畸变关系进行控制以改善这些系统性能，是一个多参数耦合的多目标优化问题。对于这类问题，现代优化算法是有效的解决方法，但并不能揭示出系统参数对这些系统性能的影响规律，所得到的优化结果也不具有普适性。因此，本节将抓住电磁能量脉冲的主要瞬态行为，分析比较系统可控参数对主要瞬态行为及系统性能的影响规律，进而总结提炼出对电磁能量脉冲瞬态行为进行控制的一般规律。

3.3.1 驱动回路参数对脉冲规律的影响

从表 3.2 中对电磁能量脉冲畸变关系的表征可以看出，电磁能量脉冲的畸变关系均受开通和关断过程中 dv/dt 和 di/dt 的影响，其中电压、电流上升和下降时间与 dv/dt 和 di/dt 直接相关，电压、电流尖峰与 di/dt 正相关，电压、电流振荡的幅值，与电压、电流尖峰一致，也与 di/dt 正相关。因此，可以说器件开关过程中的 dv/dt 和 di/dt 是影响电磁能量脉冲畸变关系的主要参数。


 图3.16 驱动回路参数对电磁能量脉冲 dv/dt 及 di/dt 的影响

利用第2章所提分析模型,可定量分析系统参数对 dv/dt 及 di/dt 的影响关系。这里 dv/dt 指电压 v_{ds} 的变化率 dv_{ds}/dt , di/dt 指电流 i_d 的变化率 di_d/dt 。图3.16比较了不同驱动回路参数(R_g , C_{gs} , C_{gd} , V_{CC} , V_{EE})对电磁能量脉冲的影响规律。图中以虚线标注了 dv/dt 及 di/dt 随驱动回路参数变化的规律,并以百分比的方式标识了 dv/dt 及 di/dt 的变化率。可以看出,通过改变 R_g 及驱动电平(V_{CC} 和 V_{EE}), dv/dt 及 di/dt 的变化率的一致性较好,而通过改变 C_{gs} , dv/dt 的变化率仅为 di/dt 变化率的一半。对于 C_{gd} , dv/dt 与 di/dt 的变化率之间的差异更为明显。因此,从可控性角度,

驱动电阻及驱动电平对于 dv/dt 和 di/dt 的影响规律具有较好的一致性。

另外，通过改变驱动回路参数，影响开关过程中的 dv/dt 和 di/dt ，会进一步影响系统器件应力和开关损耗。图 3.17 展示了实验测得的不同驱动回路参数下的器件应力和开关损耗。可以看到改变不同的驱动参数，器件应力和开关损耗之间均存在相互制约关系。

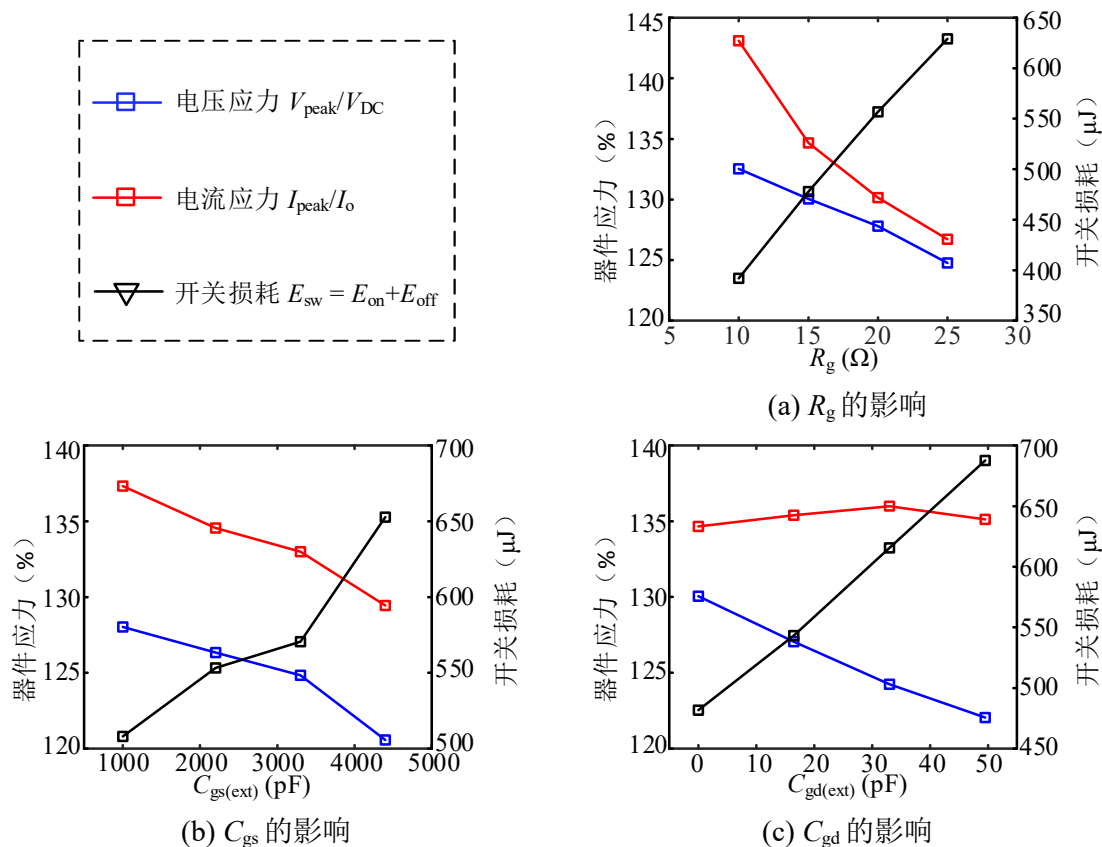


图3.17 驱动回路参数对器件应力及开关损耗的影响

通过分析驱动回路参数对开关过程 dv/dt 及 di/dt 的影响规律，反映出通过改变驱动参数对电磁能量脉冲的瞬态行为进行控制的有效性。然而，若在整个开关过程中保持驱动参数不变，即实现一种基于开关周期调节驱动参数的驱动回路控制方法，则仍然会面临器件应力与开关损耗的相互制约问题。而若根据开关过程的不同阶段来调节驱动回路参数，即主动驱动控制（Active gate control, AGC）方法，则有望实现降低器件应力和降低开关损耗的兼顾。

3.3.2 主动驱动控制的控制策略及其评估

主动驱动控制是一种在硬开关条件下，针对开关过程中的不同阶段，改变驱动回路参数，以对电磁能量脉冲轨迹进行控制，进而兼顾降低器件应力与降低开

关损耗的方法。

目前主动驱动控制方法主要针对绝缘栅型功率半导体器件，如 IGBT 及 MOSFET。硬开关条件下，IGBT 及 MOSFET 的开关过程一般可分为延迟阶段、 di/dt 阶段、 dv/dt 阶段及振荡/拖尾阶段，如图 3.18 所示。

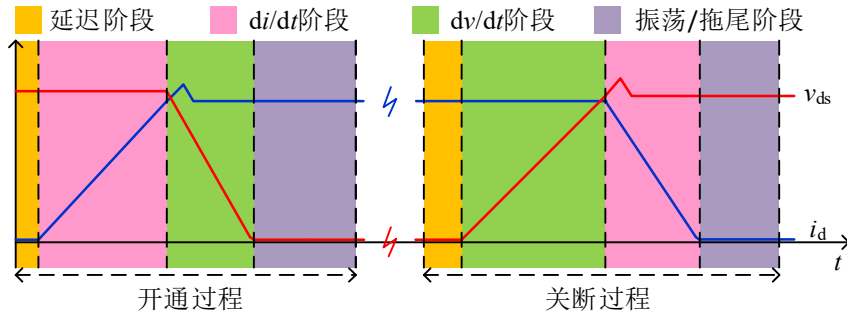


图3.18 硬开关条件下MOSFET/IGBT的开关过程阶段划分

通过表 3.2 可知，开关损耗主要与 dv/dt 及 di/dt 呈负相关，而器件应力（电压、电流尖峰）主要与 di/dt 呈正相关。因此为了兼顾开关损耗与器件应力，主动驱动控制的一般性策略为对开关过程中的 di/dt 阶段进行检测（一般通过共源极电感 L_s 两端电压的反馈进行检测），在开关过程进入 di/dt 阶段时，通过改变驱动回路参数，以抑制栅极电容充放电过程，而在其他阶段，调节驱动回路参数以加快栅极电容充放电过程。

目前主动驱动控制的研究主要通过变驱动电阻、变驱动电压及变驱动电流等方式实现对开关过程的开环或闭环控制^[25]。目前对主动驱动控制方法的评估主要是直接通过实验或复杂的电路仿真进行分析，但缺少理论评估，导致对其他器件或者不同工况的适应性分析不足。对于设计者而言，在仿真或实验研究之前，有必要通过较为简便的建模方法对典型主动驱动控制方法的控制效果进行评估。

考虑到主动驱动控制的本质是在开关过程的不同阶段采用不同的驱动参数进行控制的方法，可利用第二章所提分阶段的开关瞬态分析模型对主动驱动控制方法进行理论评估。该方法无需通过仿真或实验搭建具体的主动驱动控制电路，即可从理论上估计主动驱动控制方法的控制效果，进而指导主动驱动控制方法的筛选和设计，以及后续的仿真及硬件实现。

接下来以两个主动驱动控制案例为例，通过所提开关瞬态分析模型对其在降低开关损耗和器件应力方面进行理论评估。

3.3.2.1 基于改变驱动电阻的主动驱动控制方法

案例 1 为基于改变 R_g 的主动驱动控制方法，与之对比的是采用固定驱动电阻

的驱动策略，如图 3.19 所示。分析这三种方法得到的开关损耗和器件应力，如图 3.20 所示。对比图 3.20 (a)及图 3.20 (b)可以看到，当采用固定驱动电阻时，开关损耗和器件应力的制约关系仍然存在。而采用基于改变 R_g 的主动驱动控制方法后，如图 3.20 所示，与 $R_g = 15\ \Omega$ 对比，可以实现在器件应力基本不变的情况下，总开关损耗降低约 30%。

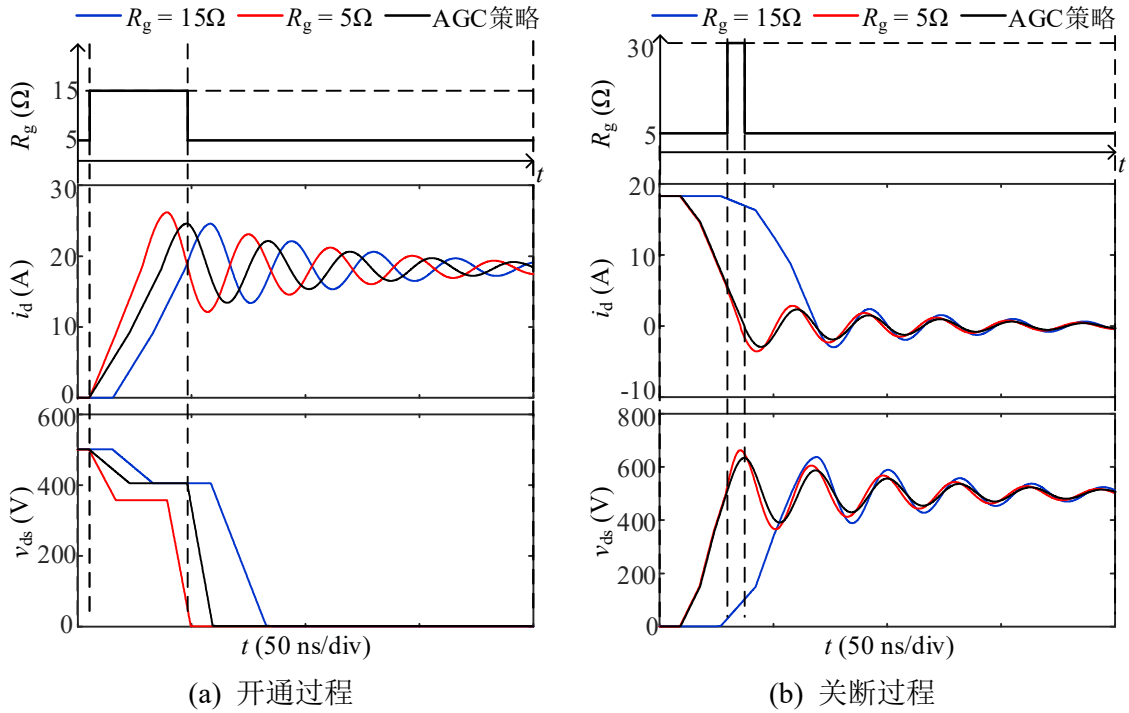


图3.19 基于改变驱动电阻的主动控制方法与固定驱动电阻的电磁能量脉冲波形对比

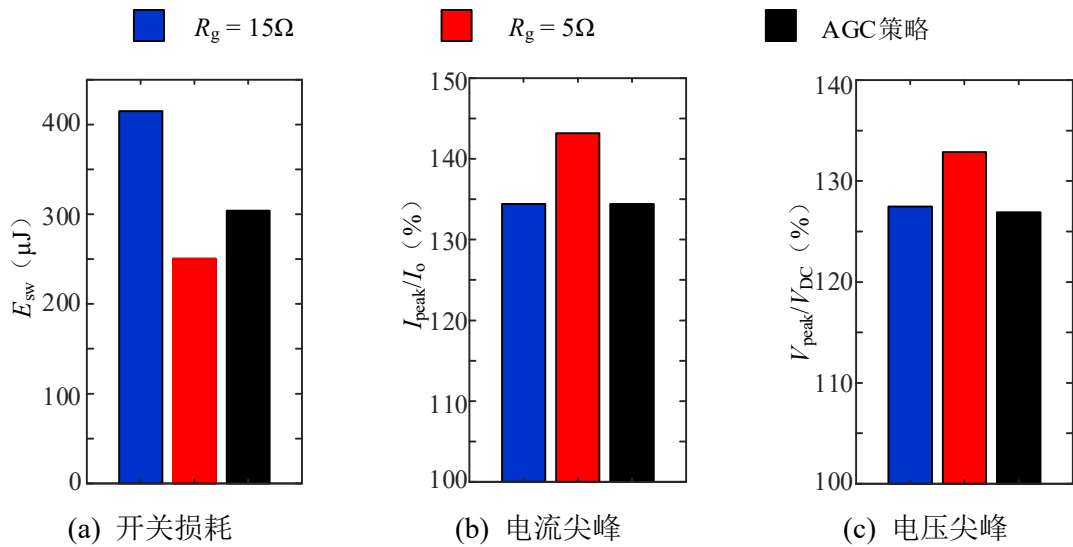


图3.20 不同驱动方法下的开关损耗与器件应力

3.3.2.2 基于改变驱动电平的主动驱动控制方法

案例 2 为基于改变驱动电平的主动驱动控制方法，与之对比的是整个开关过程中采用固定的驱动电平，如图 3.21 所示。分析不同驱动方法得到的开关损耗与器件应力，如图 3.22 所示。

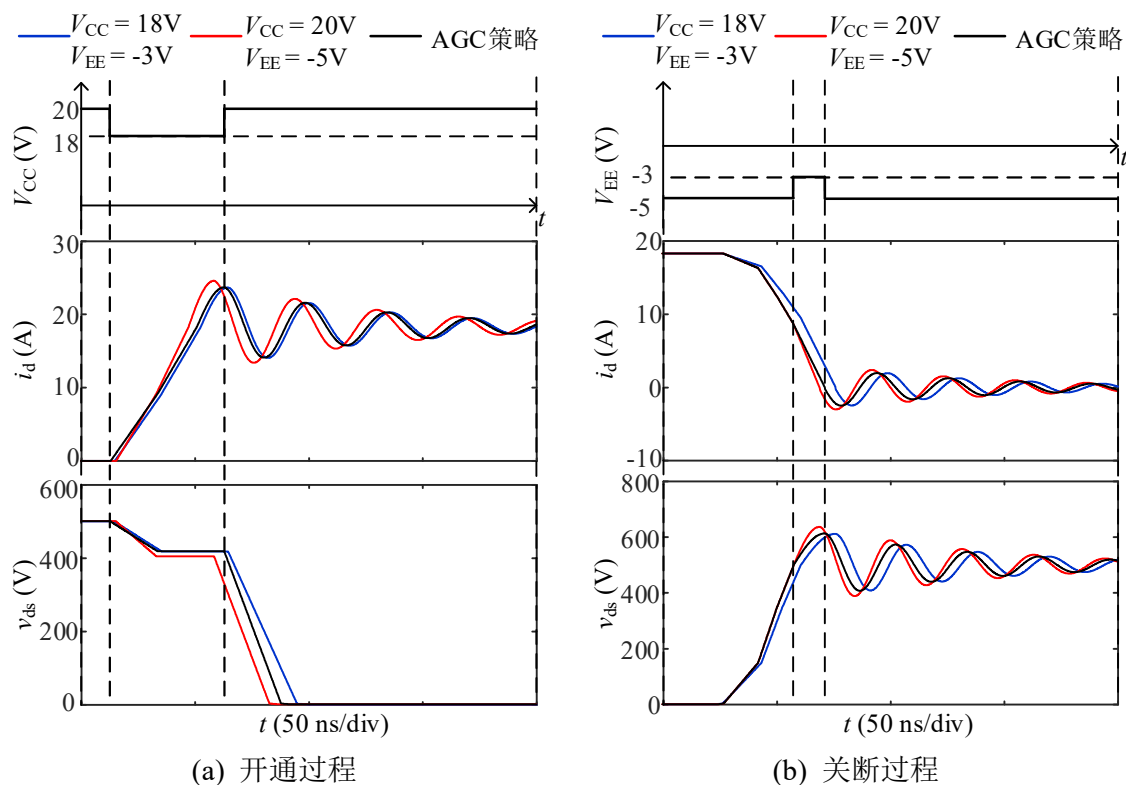


图3.21 基于改变驱动电平的主动控制方法与固定驱动电平的电磁能量脉冲波形对比

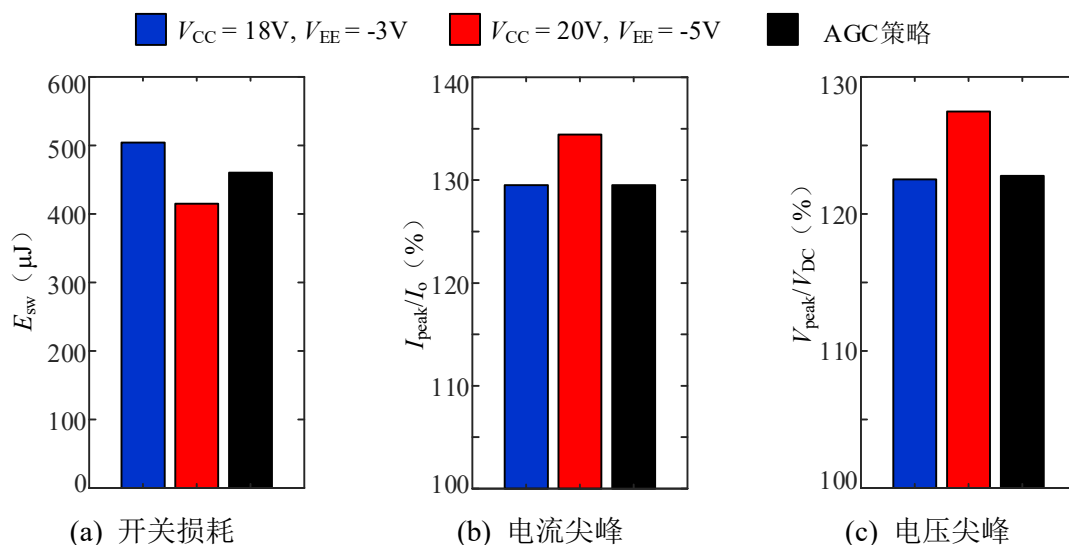


图3.22 不同驱动方法下的开关损耗与器件应力

通过对比图 3.22 (a)和(b), 可以发现采用固定驱动电平, 会存在开关损耗和器件应力的制约关系。而采用改变驱动电平的主动驱动控制方法, 则可实现器件应力与开关损耗的兼顾。如图 3.22 所示, 与 $V_{CC} = 18V$, $V_{EE} = -3V$ 相比, 基于改变驱动电平的主动控制方案在器件应力基本不变的情况下, 总开关损耗下降了约 10%。

3.3.3 输出THD的分析

在 3.2.6 节中提到, 在三组脉冲的延迟和畸变关系中, 影响输出 THD 的主要因素是死区及延迟。通过本章所提对电磁能量脉冲的频谱分析方法, 则可以定量分析不同死区及延迟时间对于系统输出 THD 的影响规律。

分析流程是首先根据给定系统参数, 通过 3.2 节所提频谱分析方法, 计算变换器每个桥臂输出电磁能量脉冲序列的频谱, 然后根据变换器系统输出滤波器的频率响应, 得到输出电压的频谱, 进而计算得到输出 THD。

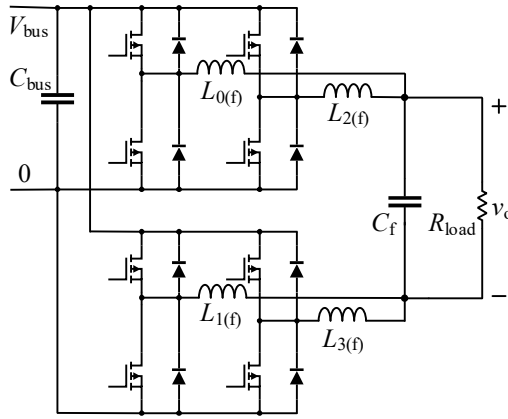


图3.23 四桥臂并联型功率放大器拓扑

以四桥臂并联型电力电子功率放大器为例, 其电路拓扑如图 3.23 所示, 调制方法为载波移相调制, 具体调制原则和工作原理在第 4 章有具体介绍。根据上述 THD 分析流程, 可以根据各桥臂输出电压的频谱表达式 $V_i(s)$, 得到输出电压的频谱表达式如(3-25)所示, 其中 $L_{eq1} = 1 / (1/L_{0(f)} + 1/L_{2(f)})$, $L_{eq2} = 1 / (1/L_{1(f)} + 1/L_{3(f)})$ 。

$$V_o(s) = \frac{R_{load}}{R_{load} + s(L_{eq1} + L_{eq2}) + s^2(L_{eq1} + L_{eq2})R_{load}C_f} \sum_{k=0}^2 \left[\frac{L_{eq1}V_{2k}(s)}{L_{2k(f)}} - \frac{L_{eq2}V_{2k+1}(s)}{L_{2k+1(f)}} \right] \quad (3-25)$$

于是, 可得输出电压 THD 的计算表达式, 如(3-26)所示, 其中 f_0 为基波频率。

$$THD = \sqrt{V_o^2(0) + \sum_{k=2}^{\infty} V_o^2(kf_0) / V_o^2(f_0)} \quad (3-26)$$

以基波频率 $f_0 = 1 \text{ kHz}$, 开关频率 $f_s = 100 \text{ kHz}$, 调制比 $M = 0.9$ 为例, 分别通过 Simulink 仿真和上文所提的分析方法计算输出电压 THD。其他系统参数为 $V_{\text{bus}} = 200 \text{ V}$, $R_{\text{load}} = 30 \Omega$, $C_f = 180 \text{ nF}$, 各桥臂电感均为 $162 \mu\text{H}$, Simulink 仿真步长 10 ns 。首先, 在不考虑脉冲传递延迟时, 分析不同死区时间对输出电压 THD 的影响, 分析计算结果和 Simulink 仿真结果的对比如图 3.24 所示。然后, 选择死区时间 $t_d = 100 \text{ ns}$, 开通延迟 $t'_{\text{don}} = 90 \text{ ns}$, 分析不同关断延迟时间对输出电压 THD 的影响, 对比结果如图 3.25 所示。其中计算 THD 的截止频率选择为 100 kHz 。可以看到, 通过所提频谱分析方法得到的 THD 计算结果同 Simulink 仿真结果吻合地很好。而在耗时方面, Simulink 在仿真步长选择为 10 ns , 仿真时间选为 1 个基波周期 1 ms 的情况下的仿真耗时约为 2 s , 而基于频谱分析方法的计算耗时约为 0.05 s , 是 Simulink 仿真耗时的 $1/40$, 进一步验证了所提电磁能量脉冲频谱分析方法可用于分析脉冲非线性因素对于系统输出 THD 的影响。

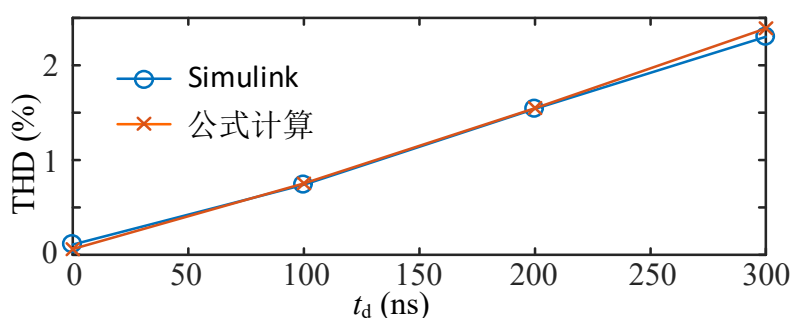


图3.24 死区时间对功率放大器输出THD的影响

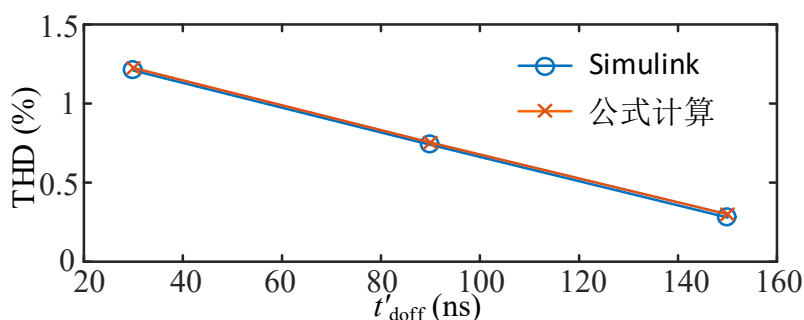


图3.25 关断延迟时间对功率放大器输出THD的影响

3.4 本章小结

本章分别从时域和频域对三组脉冲关系进行了表征。从电力电子基本电路出发, 三组脉冲的传递规律表现在三组脉冲之间的延迟与畸变关系上。首先通过时

域分析,对三组脉冲间的延迟与畸变关系进行了参数表征,重点分析了影响驱动稳定性的驱动脉冲振荡现象。结合等效电路分析及仿真与实验验证,分析并总结了系统参数对驱动脉冲振荡的影响规律,对于驱动回路参数的设计及器件选型具有指导意义。

在时域分析的基础上,为了研究脉冲间延迟与畸变关系在频域的表现特征,提出了一种定量分析电磁能量脉冲频谱的分析方法。以半桥电路输出的电磁能量脉冲序列为研究对象,定量地分析了死区、延迟、电压上升、下降时间及电压振荡对电磁能量脉冲频谱的影响规律。分析表明,死区和延迟主要影响电磁能量脉冲的基带谐波和边带谐波,而电压上升、下降时间及电压振荡主要影响电磁能量脉冲频谱的高频分量的衰减速度。因此,可根据研究问题所处频段,而在建模分析中选择相应的非理想因素进行考虑,避免过于简单或过于复杂的建模分析。

在对脉冲关系进行表征的基础上,总结了三组脉冲之间主要的延迟与畸变关系及其对系统性能的影响。结合典型案例,介绍了三组脉冲关系的表征方法在定量分析系统性能方面的应用研究。首先针对 SiC MOSFET,通过所提开关瞬态分析模型,定量分析了驱动回路参数对于电磁能量脉冲 dv/dt 及 di/dt 的影响规律。在此基础上,为解决开关损耗与器件应力之间的制约关系,总结提炼出主动驱动控制方法的一般性策略,并以两个主动驱动控制案例,利用所提分阶段开关瞬态分析模型,对其控制效果进行了理论评估,验证了主动驱动控制策略的有效性,也可辅助设计者对主动驱动控制方法进行筛选和设计。最后,以功率放大器为案例,利用本章所提电磁能量脉冲频谱分析方法,定量分析了不同死区时间和延迟时间对输出 THD 的影响,分析结果与 Simulink 仿真结果吻合地很好,但计算耗时缩减为 Simulink 仿真时间的 1/40,验证了所提频谱分析方法可用于定量分析脉冲延迟和畸变对于系统输出 THD 的影响。

第4章 电力电子功率放大器中脉冲组合规律研究

随着电力电子系统向高压、大功率、高频率的方向发展，多开关单元组合成为电力电子系统的主要发展方向。从脉冲视角，本文第2章和第3章主要针对单一开关单元组合下的电磁能量脉冲分析与建模及三组脉冲规律的定量分析展开了研究，而针对多开关单元组合系统，还需研究多开关单元下的脉冲组合规律。目前，对于多开关单元组合系统，已有研究主要侧重于脉冲组合策略的实现，但脉冲组合规律本身的优势会受到系统中非理想因素（如有源、无源器件的偏差）的影响，已成为影响脉冲组合规律应用的关键问题。

本文选择基于 SiC MOSFET 的电力电子功率放大器为研究对象，是因为一方面，电力电子功放采用多开关单元组合，包含多种形式（单一脉冲和脉冲组合）的脉冲规律；另一方面，作为高频、大功率系统，电磁能量脉冲瞬态行为更为显著，对系统性能的影响更加突出。

相较于模拟功率放大器，电力电子功率放大器的优点在于效率高，适用于大功率场合，而缺点在于保真度低。提高电力电子功放保真度的方法是提高系统的开关频率，如采用宽禁带功率半导体器件，以及采用脉冲组合的方法提高系统等效开关频率。脉冲的逻辑组合是一种基于多个开关器件的脉冲空间叠加方法^[32]，可克服单一器件开关频率有限的不足，提升系统的等效开关频率，在电力电子功率放大器中具有明显的优势。

本章以桥臂并联型功率放大器为研究对象，分析脉冲组合规律在电力电子功率放大器中的应用。首先，介绍了桥臂并联型功放的工作原理，并分析了脉冲组合规律在电力电子功放中的优势。接着，分析了系统中非理想因素对脉冲组合规律的影响，重点分析了桥臂输出电感偏差对功放电感电流纹波的影响规律，最后，通过仿真和实验，对所提的功放电感电流纹波的分析方法，进行了验证。所提方法为功放设计阶段的电感选型提供了重要参考，也为后续的电力电子功放的优化运行，提供了有效的分析工具。

4.1 桥臂并联型功率放大器中的脉冲组合规律

4.1.1 单一器件的最高开关频率

提高系统的开关频率是提高电力电子功率放大器输出保真度的有效方法。从

器件角度上, 与传统的 Si 器件相比, 使用宽禁带器件 (如 SiC MOSFETs), 可以实现更高的开关速度。但其最大开关速度受两方面因素限制。一方面是器件的开通和关断时间, 在器件手册中通常用电压下降和上升时间来表征, 分别表示为 t_{fv} 和 t_{rv} 。由此可得受时间约束的器件最高开关频率 $f_{\max(1)}$ 为^[95]

$$f_{\max(1)} = \frac{1}{\pi(t_{fv} + t_{rv})} \quad (4-1)$$

另一方面, 器件的开关频率也受器件的最大耗散功率 P_{tot} 限制^[96]。器件最大耗散功率 P_{tot} 与受损耗约束的最高开关频率 $f_{\max(2)}$ 的关系如(4-2)所示。其中 E_{sw} 为开关损耗, $R_{\text{ds(on)}}$ 为器件导通电阻, D 为占空比, I_o 为负载电流。

$$P_{\text{tot}} = f_{\max(2)} E_{\text{sw}} + I_o^2 R_{\text{ds(on)}} D \quad (4-2)$$

于是, 器件的最高开关频率 f_{\max} 可取 $f_{\max(1)}$ 和 $f_{\max(2)}$ 的最小值。通常情况下, $f_{\max(1)} > f_{\max(2)}$, 即 $f_{\max} = f_{\max(2)}$ 。以本文所用 SiC MOSFET (CMF20120D) 为例, 根据数据手册^[84]可得其典型电压下降和上升时间分别为 $t_{fv} = 24 \text{ ns}$, $t_{rv} = 38 \text{ ns}$ 。根据公式(4-1)可得, $f_{\max(1)} = 5.13 \text{ MHz}$ 。数据手册中也提供了器件在 800 V, 20 A 下的开关损耗 $E_{\text{sw}} = 625 \text{ } \mu\text{J}$ 。另外, 器件的导通电阻 $R_{\text{ds(on)}}$ 典型值为 $80 \text{ m}\Omega$, 占空比 D 设为平均值 50%。根据数据手册中提供的器件耗散功率与器件壳温 T_c 的关系 (如图 4.1(a) 所示), 可得 $f_{\max(2)}$ 与 T_c 的关系, 如图 4.1(b) 所示。

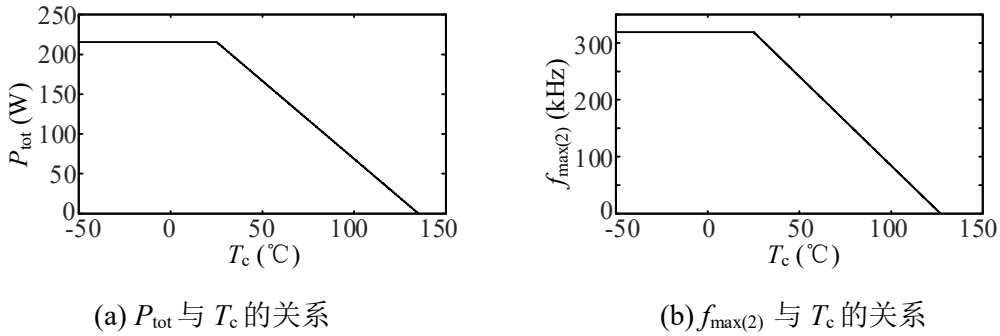


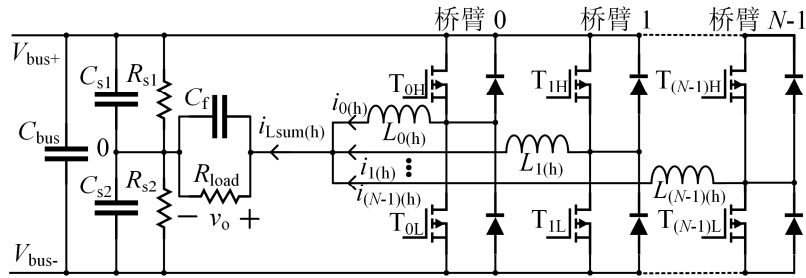
图4.1 SiC MOSFET (CMF20120D) 中 P_{tot} 及 $f_{\max(2)}$ 与 T_c 的关系曲线

可见 SiC MOSFET 的最高工作频率与系统工况及器件壳温有关。以系统运行在 800V, 20A 的工况下为例, 当器件壳温控制在 25°C 以下时, SiC MOSFET (CMF20120D) 的最高开关频率为 320 kHz, 但这在实际中难以做到。当壳温高于 25°C 时, 器件最高开关频率随壳温的增加而降低。因此需考虑实际装置的散热情况, 来确定器件的最高开关频率。

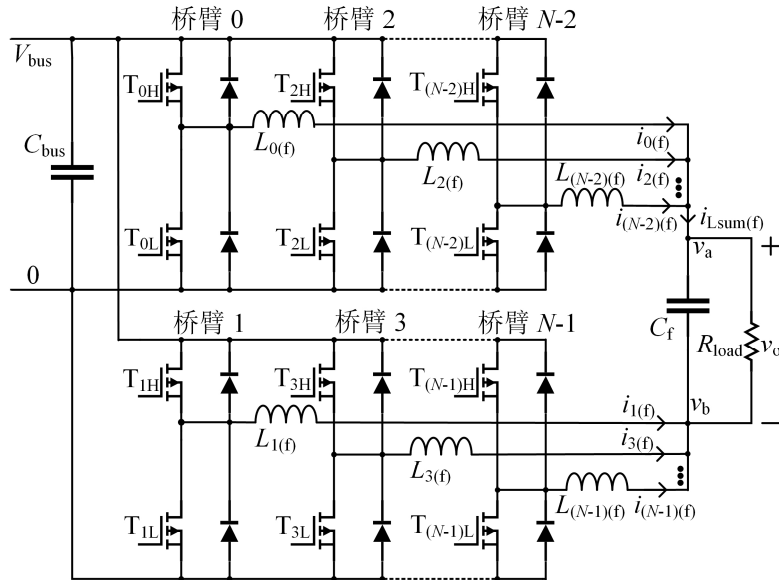
4.1.2 桥臂并联型功率放大器的工作原理

考虑到单一器件的开关频率受系统散热条件限制，为了进一步提高系统的等效开关频率，以满足宽频带范围内的高保真输出，可通过脉冲组合的方法提高系统等效开关频率。本节将针对桥臂并联型功率放大器，介绍脉冲组合规律在其中的应用及所发挥的优势。

交错并联技术被广泛用于 DC-DC 变换器中，以提高系统的等效开关频率，降低输出电流纹波^[97]。该思路同样可应用于电力电子功率放大器中，即桥臂并联型功率放大器，其半桥形式的一般性拓扑如图 4.2(a) 所示，当桥臂数 N 为偶数时，可采用全桥形式拓扑，如图 4.2(b) 所示。与半桥形式相比，全桥形式无需中性点电位，电路结构更加简单。且在同样输出负载电压下，全桥形式的母线电压是半桥形式的一半，对器件的耐压要求更低。因此，本文主要对全桥形式拓扑进行研究。



(a) 桥臂并联型功放半桥形式的一般拓扑



(b) 桥臂并联型功放全桥形式的一般拓扑

图4.2 桥臂并联型功放的一般拓扑

桥臂并联型功放的调制方法为载波移相调制，具体的调制波和载波的相位关系如图 4.3 所示^[98]。其中 $V_{r(h)}$ 和 $V_{r(f)}$ 分别为半桥和全桥形式功放的参考波， $V_{tri(x)(h)}$ 和 $V_{tri(x)(f)}$ 分别为半桥和全桥形式功放中桥臂 x 的三角波载波。这里下标 h 和 f 分别表示半桥形式和全桥形式。对于半桥形式拓扑，调制波相位与参考波同相，各桥臂载波相位差为 $2\pi/N$ 。对于全桥形式拓扑，其调制策略分上桥臂组和下桥臂组两种情况。这里上桥臂组指图 4.2(b) 中的桥臂 $0, 2, \dots, N-2$ ，下桥臂组指图 4.2(b) 中的桥臂 $1, 3, \dots, N-1$ 。为了实现同半桥形式相一致的调制效果，上桥臂组的调制波相位与参考波相位一致，而下桥臂组的调制波相位则与参考波反相。在载波分配方面，上桥臂组中桥臂 k ($k = 0, 2, \dots, N-2$) 的载波相位与半桥形式拓扑中对应的桥臂 k 的载波相位一致。而下桥臂组中桥臂 l ($l = 1, 3, \dots, N-1$) 的载波相位则与半桥形式拓扑中对应的桥臂 l 的载波相位相差 π 。这样，在同样的参考信号和开关频率下，即可满足全桥形式拓扑和半桥形式拓扑对应桥臂的开关动作时刻保持一致。

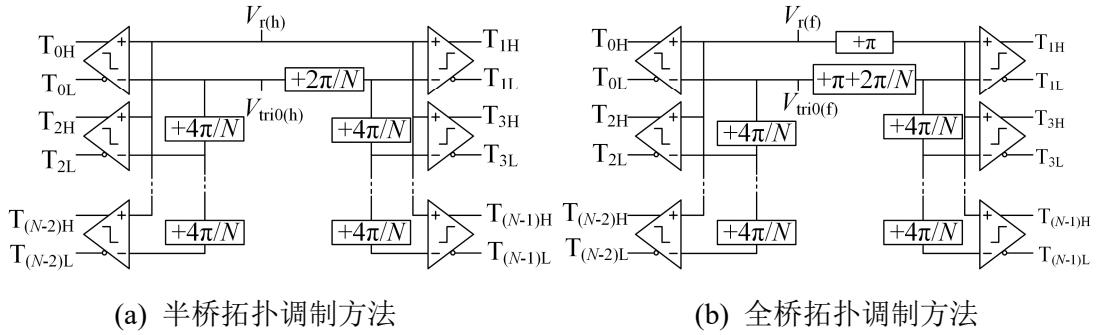
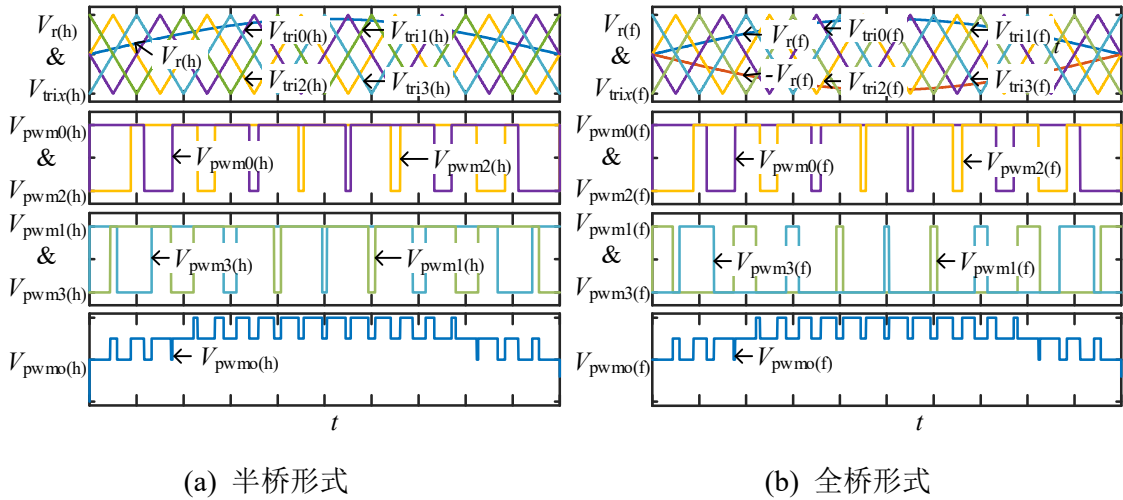

 图4.3 桥臂并联型功放的调制方法示意图^[98]


图4.4 4桥臂并联型功放的调制波形示意图

为了更好地说明两种拓扑的调制方法,图4.4比较了四桥臂半桥形式和全桥形式功放的调制波形示意图。图中 $V_{\text{pwm}(h)}$ 和 $V_{\text{pwm}(f)}$ 分别为半桥形式和全桥形式拓扑下桥臂 x 的 PWM 信号。而 $V_{\text{pwm}(h)}$ 和 $V_{\text{pwm}(f)}$ 则分别表示半桥形式和全桥形式拓扑的等效输出 PWM 信号。对比图4.4中的 $V_{\text{pwm}(h)}$ 和 $V_{\text{pwm}(f)}$ 可知,在同一参考波下,两种拓扑对应桥臂的开关动作时刻保持一致。同时,图4.3所示的调制方法也保证了两种拓扑具有相同的等效输出 PWM 信号。

载波移相调制的一个主要优点是可以提高等效开关频率。通过双边傅里叶级数分析^[99]可以得到载波移相调制后的等效开关频率为 Nf_s ^[100],其中 N 为并联桥臂数, f_s 为单个器件的开关频率。

载波移相调制的另一个优点是可以抑制输出电流纹波。以 N 桥臂半桥形式功率放大器为例进行分析。假设各桥臂电感感值均为 L , $V_{\text{bus}+} = V_{\text{DC}}/2$, $V_{\text{bus}-} = -V_{\text{DC}}/2$,可推导得到此条件下电感电流纹波的表达式如(4-3)所示。其中 D 为桥臂输出 PWM 的占空比, f_s 为单个器件的开关频率。而总的电流纹波,即各桥臂电感电流纹波叠加后的表达式如(4-4)所示,可见总的电流纹波为每个桥臂电感电流纹波的 $1/N$ 。

$$\Delta i_L = \frac{V_{\text{DC}} D(1-D)}{L f_s} \quad (4-3)$$

$$\Delta i_{L\text{sum}} = \frac{V_{\text{DC}} D(1-D)}{N L f_s} \quad (4-4)$$

4.2 无源器件非理想因素的影响和分析方法

基于载波移相调制的脉冲组合应用于桥臂并联型功率放大器中,可以提高系统等效开关频率,并降低输出电流纹波。然而,这些优点会受到系统非理想因素的影响。研究系统非理想因素对于脉冲组合规律的影响,对于设计者在电力电子功率放大器的实际应用中,对脉冲组合规律进行分析和研究,具有重要的指导意义。

系统中非理想因素主要包括有源和无源器件的偏差和非线性特性。其中,有源器件的非理想因素,主要体现为功率半导体器件的开关过渡过程,主要影响桥臂间移相角的偏差,进而导致各桥臂电感电流平均值不平衡。对该问题的解决方法主要是从控制策略上进行补偿,相应的研究已较为充分^[74]。

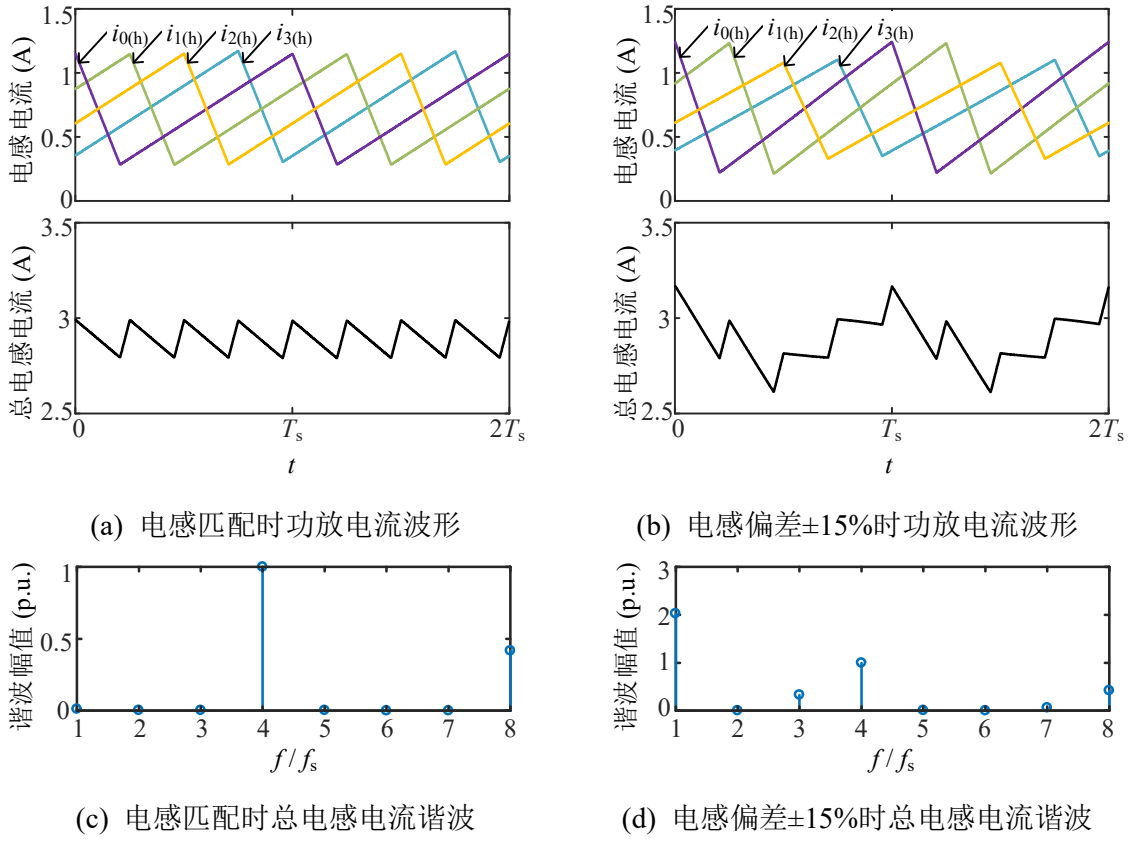


图4.5 电感偏差对桥臂并联型功放电感电流的影响

对于桥臂并联型功率放大器，无源器件的非理想因素主要体现为桥臂滤波电感的偏差。电感的偏差主要由制造工艺和磁材料的偏差所引起，其偏差值最大可达 $\pm 15\%$ ^[83]。对于无气隙电感，其偏差主要来源于磁芯材料的磁导率的偏差以及绕线过程中的偏差（如机械压力和绕线分布等）；对于气隙电感，其偏差受气隙尺寸偏差影响较大^[74]。当桥臂电感存在偏差时，桥臂电感电流纹波的幅值也会出现偏差，进而导致总电感电流纹波的抑制效果变差。这里总电感电流是指各并联的桥臂电感电流之和。

图 4.5 通过仿真比较了桥臂电感匹配时和电感存在 $\pm 15\%$ 偏差时，4 桥臂半桥形式功放总电感电流的波形及谐波分量。可以看出，与电感匹配时的结果相比，当桥臂电感存在偏差时，不仅总电感电流的纹波幅值增加，而且也出现了 f_s 和 $3f_s$ 次谐波分量。进一步，也会影响系统输出的保真度。目前，针对电感偏差对电感电流纹波的影响这一问题，已有研究主要关注的是交错并联型 DC-DC 变换器^[74, 82, 83, 101]，没有考虑桥臂并联型功放及逆变器等应用场合，特别是全桥形式拓扑。因此，本文主要针对电感偏差对桥臂并联型功放电感电流纹波的影响规律进行了研究。

4.2.1 半桥形式功放的电感电流纹波表征

对于桥臂并联型半桥形式功率放大器，其电感电流纹波的表征可参照交错并联型 DC-DC 变换器的分析方法。文献[74]考虑了电感偏差对交错并联型 DC-DC 变换器总电流纹波的影响，这里简要介绍其分析方法，其分析的结论将作为后续对全桥形式功放电感电流纹波表征的分析基础。文献中推导总电感电流纹波的假设条件为：

- (1) 变换器运行在稳态及电流连续模式下；
- (2) 各桥臂的占空比保持一致；
- (3) 各桥臂的电感电流可以分段线性近似；
- (4) 桥臂间移相角为 $2\pi/N$ 。

在以上假设条件下，对于交错并联型 DC-DC 变换器（或半桥形式下桥臂并联型功放），每个桥臂电感电流纹波可以用三角波来表征：

$$r_x(t) = A_x f(t) = \frac{L_{\text{nom}(h)}}{L_{x(h)}} f(t) \quad (4-5)$$

其中 $A_x = L_{\text{nom}(h)} / L_{x(h)}$ 反映了桥臂电感偏差对电感电流纹波幅值的影响。 $L_{\text{nom}(h)}$ 是桥臂电感的额定值， $L_{x(h)}$ 是桥臂 x 的实际电感值。而 $f(t)$ 是一个周期为 T_s ，幅值为 ± 1 的归一化三角波。总电感电流纹波是各桥臂电感电流纹波之和，同样可以分段线性表达。因此，总电感电流纹波可通过其峰值和谷值及对应的时刻来表征。根据叠加关系，可以推导得到归一化后总电感电流纹波的峰值 $P_{x(D)}^+$ 和谷值 $P_{x(D)}^-$ ，分别为

$$P_{x(D)}^+ = \sum_{k=0}^{N-1} A_{x-k} f_k^+ = \sum_{k=0}^{N-1} A_{x-k} \left[1 - \frac{2k}{N(1-D)} \right] + \sum_{k>N(1-D)}^{N-1} A_{x-k} \left[\frac{2k}{ND(1-D)} - \frac{2}{D} \right] \quad (4-6)$$

$$P_{x(D)}^- = \sum_{k=0}^{N-1} A_{x-k} f_k^- = - \sum_{k=0}^{N-1} A_{x-k} \left[1 - \frac{2k}{ND} \right] - \sum_{k>ND}^{N-1} A_{x-k} \left[\frac{2k}{ND(1-D)} - \frac{2}{1-D} \right] \quad (4-7)$$

其中 $P_{x(D)}^+$ 和 $P_{x(D)}^-$ 下标中的 x 表示该峰值（或谷值）发生的时刻对应于桥臂 x 的电感电流达到峰值（或谷值）的时刻， D 表示占空比。其中 f_k^+ 和 f_k^- 为三角波 $f(t)$ 的采样值，采样时刻分别对应于桥臂 k 的电感电流纹波出现峰值和谷值的时刻。而和 $P_{x(D)}^+$ 和 $P_{x(D)}^-$ 对应的时刻，可根据载波移相关系和占空比计算得到，表示为

$$t_x^+ = xT / N \quad (4-8)$$

$$t_x^- = xT / N - DT \quad (4-9)$$

于是，即可根据 $P_{x(D)}^+$ ， $P_{x(D)}^-$ 及对应的时刻 t_x^+ ， t_x^- 对半桥形式下桥臂并联功放的

总电感电流纹波进行表征。注意此时 $P_{x(D)}^+$, $P_{x(D)}^-$ 均为标么值, 要得到纹波电流实际值, 需乘以电感电流纹波的标称值 I_{nom} , 其表达式如(4-10)所示, 其中 V_{DC} 是半桥形式下的母线电压值 (即 $V_{\text{bus}+} = V_{\text{DC}}/2$, $V_{\text{bus}-} = -V_{\text{DC}}/2$)。

$$I_{\text{nom}} = \frac{V_{\text{DC}}(1-D)DT_s}{2L_{\text{nom(h)}}} \quad (4-10)$$

4.2.2 全桥形式功放的电感电流纹波表征

全桥形式下桥臂并联型功放的电感电流纹波无法直接通过已有的分析方法进行表征。其原因是不同于半桥形式拓扑, 全桥形式下, 负载两端电压会随桥臂开关顺序的改变而改变, 进而导致全桥形式下桥臂电感电流无法通过统一的三角波来表征。

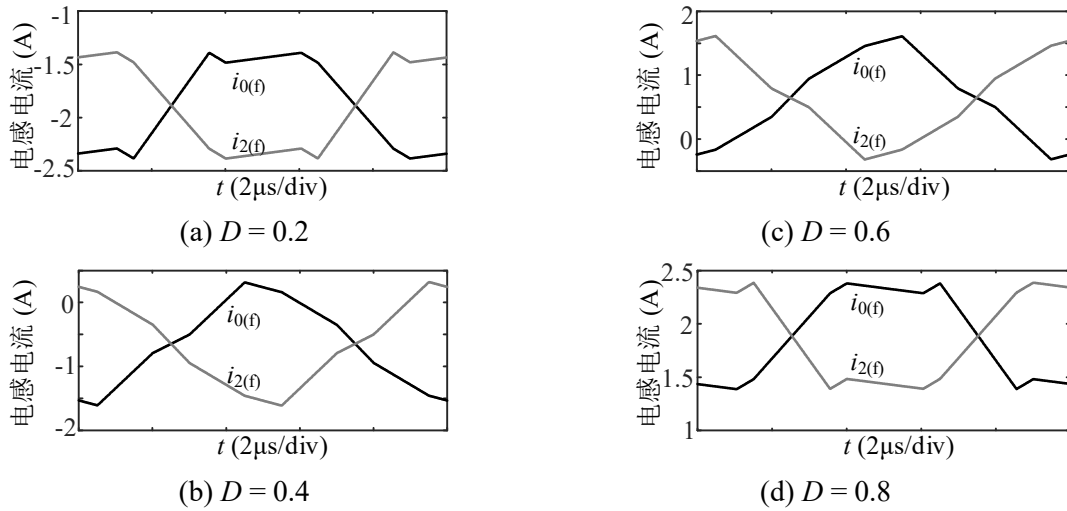


图4.6 4桥臂全桥形式桥臂并联型功放电感电流的仿真波形
($V_{\text{bus}} = 200 \text{ V}$, $R_{\text{load}} = 30 \Omega$, $T_s = 10 \mu\text{s}$)

图 4.6 以 4 桥臂全桥形式桥臂并联型功放为例, 仿真比较了不同占空比下的电感电流波形, 验证了上述分析, 即无法通过简单且统一的波形对全桥形式下的电感电流纹波进行表征。

4.2.2.1 全桥与半桥电感电流纹波关系推导

解决该问题的思路在于将全桥形式下的电感电流与半桥形式下的电感电流联系起来。根据 4.1.2 节中介绍的桥臂并联型功放的调制策略得知, 在同一参考信号下, 全桥形式拓扑和半桥形式拓扑的对应桥臂的开关动作时刻保持一致。因此考虑所有桥臂的开关动作, 在两个相邻的开关动作时刻之间, 全桥形式的电感电流纹波 $i_{x(f)\text{rip}}$ 和半桥形式的电感电流纹波 $i_{k(h)\text{rip}}$ 均线性变化, 即 $di_{x(f)\text{rip}}/dt$ 和 $di_{k(h)\text{rip}}/dt$

均为常量。其中下标 x 和 k 分别表示全桥形式和半桥形式下的桥臂号，取值范围均为 $0 \sim N-1$ ，如图 4.2 所示。因此在两个相邻的开关动作时刻之间， $i_{x(f)rip}$ 可表示为 $i_{k(h)rip}$ 的线性组合，即

$$i_{x(f)rip} = \sum_{k=0}^{N-1} \alpha_{xk} i_{k(h)rip} \quad (4-11)$$

于是，只要找到参数 α_{xk} 使得公式(4-11)在整个开关周期内均成立，即可将全桥形式下电感电流纹波转换为半桥形式下的电感电流纹波进行求解。接下来，对 α_{xk} 的主要推导过程进行介绍。

推导过程的假设条件与 4.2.1 节中的假设条件一致。另外，为了将全桥形式拓扑与半桥形式拓扑建立起联系，还需定义相关参数的对应关系，如下

- (1) 半桥形式的母线电压是全桥形式的两倍，即半桥形式下 $V_{bus+} = V_{DC}/2$ ， $V_{bus-} = -V_{DC}/2$ ，全桥形式下 $V_{bus} = V_{DC}/2$ ；
- (2) 半桥形式与全桥形式的对应桥臂的电感感值成比例，即 $L_{k(h)}/L_{k(f)} = m$ ， $k = 0, 1, \dots, N-1$ 。进一步，如果半桥形式拓扑下所有桥臂电感感值等于标称值 $L_{nom(h)}$ ，其等效输出电感的标称值为 $L_{nom(h)}/N$ 。对于全桥形式拓扑，等效输出电感标称值为 $4L_{nom(f)}/N$ 。因此，为了使二者相等，取 m 为 4。

接下来，求解满足公式(4-11)的 α_{xk} 的解。分别用 $S_{k(h)}(t)$ 和 $S_{k(f)}(t)$ 来表示半桥和全桥形式功放中桥臂 k 的开关函数。对于半桥形式功放， $S_{k(h)}(t) = 1$ 表示桥臂 k 的输出对地电压为 $V_{bus+} (V_{DC}/2)$ ，反之 $S_{k(h)}(t) = 0$ 表示桥臂 k 的输出对地电压为 $V_{bus-} (-V_{DC}/2)$ 。对于全桥形式功放， $S_{k(f)}(t) = 1$ 表示桥臂 k 的输出对地电压为 $V_{bus} (V_{DC}/2)$ ，而 $S_{k(f)}(t) = 0$ 表示桥臂 k 的输出对地电压为 0。

设 t_m 为开关函数 $S_{k(h)}(t)$ 从 0 变为 1 的时刻， t_{m-1} 和 t_{m+1} 分别是所有桥臂中在 t_m 之前和之后最近的一次开关动作时刻。根据两种拓扑的调制策略，在同一参考信号下，时间区间为 $t_{m-1} < t < t_{m+1}$ ，半桥和全桥形式拓扑均只有桥臂 k 在 t_m 时刻发生了开关动作。换言之，在 $t_{m-1} < t < t_{m+1}$ 时，除桥臂 k 外，其余桥臂的开关函数保持不变。于是，在 $t_{m-1} < t < t_{m+1}$ 时，设 p 和 $N-1-p$ (q 和 $N-1-q$) 分别为半桥（全桥）形式下开关函数保持为 0 和 1 的桥臂数。

1) 当 $k = 2j$ ($j = 0, 1, \dots, N/2-1$) 时。

对于全桥拓扑而言，桥臂 k 位于上桥臂组。根据调制策略可知，在 t_m 时刻， $S_{k(f)}$ 与 $S_{k(h)}$ 的改变方向一致，即均从 0 变为 1。这里，我们定义 S_{LH} 和 S_{RH} 分别为公式(4-11)等号左边和右边的部分。则在 $t_{m-1} < t < t_m$ 时，有 $S_{k(f)} = 0$ ， $S_{k(h)} = 0$ 。因此，

在该时间区间内, S_{LH} 的导数为

$$\frac{dS_{LH}}{dt} = \frac{\frac{V_{DC}}{2} \lambda_1(x, t) + (v_b - v_a) \lambda_2(x) - v_b}{L_{x(f)}} \quad (4-12)$$

其中 v_a 和 v_b 分别为全桥形式拓扑中负载两侧的电位, 参数 λ_1 和 λ_2 分别为

$$\lambda_1(x, t) = \begin{cases} 1, & \text{当 } S_{x(f)}(t) = 1 \\ 0, & \text{当 } S_{x(f)}(t) = 0 \end{cases} \quad (4-13)$$

$$\lambda_2(x) = \begin{cases} 1, & \text{当 } x = 2j (j = 0, 1, \dots, N/2 - 1) \\ 0, & \text{当 } x = 2j + 1 (j = 0, 1, \dots, N/2 - 1) \end{cases} \quad (4-14)$$

对于全桥形式功放, 根据图 4.2 定义的正方向, 各桥臂电感电流之和为 0, 即

$$\sum_{j=0}^{N-1} i_{j(f)} = 0 \quad (4-15)$$

对(4-15)求导, 得到

$$\sum_{j=0}^{N/2-1} \left(\frac{1}{L_{(2j)(f)}} \right) v_a + \sum_{j=0}^{N/2-1} \left(\frac{1}{L_{(2j+1)(f)}} \right) v_b = \sum_{j=1}^{N-q-1} \left(\frac{1}{Lq_{j(f)}} \right) \frac{V_{DC}}{2} \quad (4-16)$$

其中 $Lq_{j(f)}$ 是 $t_{m-1} < t < t_m$ 时全桥形式拓扑下开关函数为 1 的桥臂的桥臂电感值。同时电压 v_a 和 v_b 满足

$$v_a - v_b = v_o \quad (4-17)$$

则根据公式(4-12), (4-16)和(4-17), 可得

$$\frac{dS_{LH}}{dt} = \frac{\lambda_1(x, t) V_{DC}}{2L_{x(f)}} + \frac{L_{eq}}{L_{x(f)}} \left[\frac{(1 - \lambda_2(x)) v_o}{L_{eq1}} - \frac{\lambda_2(x) v_o}{L_{eq2}} - \frac{V_{DC}}{2L_{eq3}} \right] \quad (4-18)$$

其中 L_{eq} , L_{eq1} , L_{eq2} 和 L_{eq3} 分别为

$$\begin{cases} L_{eq} = 1 / \sum_{j=0}^{N-1} 1 / L_{j(f)} \\ L_{eq1} = 1 / \sum_{j=0}^{N/2-1} 1 / L_{(2j)(f)} \\ L_{eq2} = 1 / \sum_{j=0}^{N/2-1} 1 / L_{(2j+1)(f)} \\ L_{eq3} = 1 / \sum_{j=1}^{N-q-1} 1 / Lq_{j(f)} \end{cases} \quad (4-19)$$

在 $t_{m-1} < t < t_m$ 时, 对 S_{RH} 求导, 得到

$$\frac{dS_{RH}}{dt} = \left(-\frac{V_{DC}}{2} - v_o \right) \left[\sum_{j=1}^p \left(\frac{\alpha_{xa_j}}{L_{a_j(h)}} \right) + \frac{\alpha_{xk}}{L_{k(h)}} \right] + \left(\frac{V_{DC}}{2} - v_o \right) \sum_{j=p+2}^N \left(\frac{\alpha_{xa_j}}{L_{a_j(h)}} \right) \quad (4-20)$$

其中 a_j ($j = 1, 2, \dots, p$) 表示半桥形式中开关函数保持为 0 的桥臂, a_j ($j = p+2, p+3, \dots, N$) 表示半桥形式中开关函数保持为 1 的桥臂。

在 $t_m < t < t_{m+1}$ 时, 有 $S_{k(f)} = 1, S_{k(h)} = 1$ 。因此, 类似上述的推导过程, 可得到在该时间区间内

$$\frac{dS_{LH}}{dt} = \frac{\lambda_1(x,t)V_{DC}}{2L_{x(f)}} + \frac{L_{eq}}{L_{x(f)}} \left[\frac{(1-\lambda_2(x))v_o}{L_{eq1}} - \frac{\lambda_2(x)v_o}{L_{eq2}} - \left(\frac{1}{L_{eq3}} + \frac{1}{L_{k(f)}} \right) \frac{V_{DC}}{2} \right] \quad (4-21)$$

$$\frac{dS_{RH}}{dt} = \left(-\frac{V_{DC}}{2} - v_o \right) \sum_{j=1}^p \left(\frac{\alpha_{xa_j}}{L_{a_j(h)}} \right) + \left(\frac{V_{DC}}{2} - v_o \right) \left[\sum_{j=p+2}^N \left(\frac{\alpha_{xa_j}}{L_{a_j(h)}} \right) + \frac{\alpha_{xk}}{L_{k(h)}} \right] \quad (4-22)$$

根据 $dS_{LH}/dt = dS_{RH}/dt$ 可得,

$$\frac{dS_{LH}}{dt} \Big|_{t_{m-1} < t < t_m} - \frac{dS_{LH}}{dt} \Big|_{t_m < t < t_{m+1}} = \frac{dS_{RH}}{dt} \Big|_{t_{m-1} < t < t_m} - \frac{dS_{RH}}{dt} \Big|_{t_m < t < t_{m+1}} \quad (4-23)$$

将公式(4-18), (4-20)-(4-22)代入公式(4-23), 得到

$$\alpha_{xk} = \begin{cases} -2L_{eq} / L_{x(f)}, x \neq k \\ 2(1 - L_{eq} / L_{x(f)}), x = k \end{cases} \quad (4-24)$$

2) 当 $k = 2j + 1$ ($j = 0, 1, \dots, N/2 - 1$) 时。

根据调制策略可知, 在 t_m 时刻 $S_{k(f)}(t)$ 与 $S_{k(h)}(t)$ 的变化方向相反。即在 $t_{m-1} < t < t_m$ 时, 有 $S_{k(f)} = 1, S_{k(h)} = 0$, 而在 $t_m < t < t_{m+1}$ 时, 有 $S_{k(f)} = 0, S_{k(h)} = 1$ 。与 1) 的推导过程类似, 通过分别推导在 $t_{m-1} < t < t_m$ 及 $t_m < t < t_{m+1}$ 时 dS_{LH}/dt 和 dS_{RH}/dt 的表达式, 再代入公式(4-23)求解, 可得

$$\alpha_{xk} = \begin{cases} 2L_{eq} / L_{x(f)}, x \neq k \\ -2(1 - L_{eq} / L_{x(f)}), x = k \end{cases} \quad (4-25)$$

因此, 联立公式(4-24)和(4-25), 可得参数 α_{xk} 使得公式(4-11)在时间区间 $t_{m-1} < t_m < t_{m+1}$ 内成立, 其中 t_m 为桥臂 k 开关动作的时刻。则当 k 从 0 取值到 $N-1$ 时, 即可得到使(4-11)在整个开关周期 T 内均成立的参数 α_{xk} , 表示为

$$\alpha_{xk} = \begin{cases} -2L_{eq} / L_{x(f)}, k=0, 2, \dots, N-2 \text{ 且 } x \neq k \\ 2(1 - L_{eq} / L_{x(f)}), k=0, 2, \dots, N-2 \text{ 且 } x = k \\ 2L_{eq} / L_{x(f)}, k=1, 3, \dots, N-1 \text{ 且 } x \neq k \\ -2(1 - L_{eq} / L_{x(f)}), k=1, 3, \dots, N-1 \text{ 且 } x = k \end{cases} \quad (4-26)$$

4.2.2.2 全桥形式下总电感电流纹波表征

根据公式(4-11)可得全桥形式下总电感电流纹波为

$$i_{\text{tot}(f)\text{rip}} = \sum_{j=0}^{N/2-1} i_{(2j)(f)\text{rip}} = \sum_{k=0}^{N-1} \left(\sum_{j=0}^{N/2-1} \alpha_{(2j)k} \right) i_{k(h)\text{rip}} \quad (4-27)$$

将公式(4-5)代入到(4-27)中的 $i_{k(h)\text{rip}}$, 可得

$$i_{\text{tot}(f)\text{rip}} = \sum_{k=0}^{N-1} A'_k f(t) \quad (4-28)$$

其中 A'_k 为

$$A'_k = A_k \sum_{j=0}^{N/2-1} \alpha_{(2j)k} = \frac{L_{\text{nom}(f)}}{L_{k(f)}} \sum_{j=0}^{N/2-1} \alpha_{(2j)k} \quad (4-29)$$

其中 $L_{\text{nom}(f)}$ 和 $L_{k(f)}$ 分别为全桥形式下桥臂 k 的电感标称值和实际值。将公式(4-6), (4-7)中的 A_k 用 A'_k 代替, 可得全桥形式下总电感电流纹波峰值和谷值的标么值为

$$P_{\text{xf}(D)}^+ = \sum_{k=0}^{N-1} A'_{x-k} f_k^+ = \sum_{k=0}^{N-1} A'_{x-k} \left[1 - \frac{2k}{N(1-D)} \right] + \sum_{k>N(1-D)}^{N-1} A'_{x-k} \left[\frac{2k}{ND(1-D)} - \frac{2}{D} \right] \quad (4-30)$$

$$P_{\text{xf}(D)}^- = \sum_{k=0}^{N-1} A'_{x-k} f_k^- = -\sum_{k=0}^{N-1} A'_{x-k} \left[1 - \frac{2k}{ND} \right] - \sum_{k>ND}^{N-1} A'_{x-k} \left[\frac{2k}{ND(1-D)} - \frac{2}{1-D} \right] \quad (4-31)$$

与 $P_{\text{xf}(D)}^+$ 和 $P_{\text{xf}(D)}^-$ 对应的时刻与公式(4-8)和(4-9)一致, 纹波电流标称值 I_{nom} 可改写为

$$I_{\text{nom}} = \frac{V_{\text{DC}}(1-D)DT_s}{8L_{\text{nom}(f)}} \quad (4-32)$$

4.2.2.3 总电感电流纹波的谐波分析

桥臂电感的偏差对总电感电流纹波的谐波分量影响较大, 通过对总电感电流纹波进行表征, 可以定量的分析电流纹波的谐波分量。以全桥形式功放为例进行分析, 将总电感电流纹波表示为傅里叶级数形式(4-33), 其中 $h_m = \sqrt{a_m^2 + b_m^2}$, a_m 和 b_m 的表达式如(4-34)所示。

$$i_{\text{tot(f)rip}}(t) = \sum_{m=1}^{\infty} [h_m \cos(m\omega t + \varphi_m)] \quad (4-33)$$

$$\begin{cases} a_m = \frac{2}{T} \int_0^T i_{\text{tot(f)rip}}(t) \cos(m\omega t) dt \\ b_m = \frac{2}{T} \int_0^T i_{\text{tot(f)rip}}(t) \sin(m\omega t) dt \end{cases} \quad (4-34)$$

总电感电流纹波 $i_{\text{tot(f)rip}}$ 可以分段线性表示,

$$r_j(t) = \frac{P_{j+1} - P_j}{t_{j+1} - t_j} (t - t_j) + P_j, t_j < t < t_{j+1} \quad (4-35)$$

其中在 t_j 时刻, $i_{\text{tot(f)rip}}$ 达到峰值(或谷值) P_j , 而在 t_{j+1} 时刻, $i_{\text{tot(f)rip}}$ 达到与 P_j 相邻的谷值(或峰值) P_{j+1} , 如图 4.7 所示。

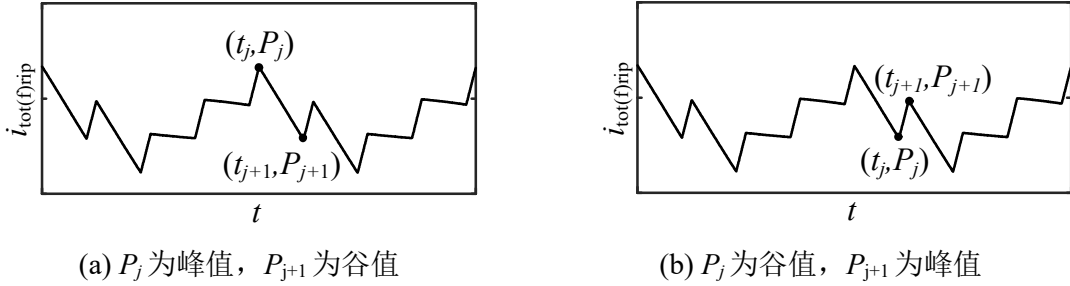


图4.7 总电感电流纹波的分段线性表示

于是可对公式(4-34)分段进行计算, 每段电流的表达式用(4-35)代入, 最终求和得到 a_m 和 b_m 表达式如(4-36)所示, 其中 $K_j = (P_{j+1} - P_j)/(t_{j+1} - t_j)/m/\omega$ 。

$$\begin{cases} a_m = \frac{1}{m\pi} \sum_{j=0}^{2N-1} [P_{j+1} \sin(m\omega t_{j+1}) - P_j \sin(m\omega t_j) + K_j \cos(m\omega t_{j+1}) - K_j \cos(m\omega t_j)] \\ b_m = \frac{1}{m\pi} \sum_{j=0}^{2N-1} [P_j \cos(m\omega t_j) - P_{j+1} \cos(m\omega t_{j+1}) + K_j \sin(m\omega t_{j+1}) - K_j \sin(m\omega t_j)] \end{cases} \quad (4-36)$$

4.2.3 最坏情况分析

桥臂电感的偏差会影响总电感电流纹波的谐波分量, 进而影响功率放大器输出的波形质量。最坏情况分析有助于设计者评估桥臂电感偏差对系统性能可能造成的最坏影响, 进而为设计者对电感进行设计和选型提供参考。蒙特卡罗仿真可以用于分析不同桥臂电感的分布情况对全桥形式功放总电感电流纹波的谐波分量的影响。考虑的谐波分量为开关次及其倍数次谐波分量。由上一节对全桥形式总电感电流纹波的表征分析可知, 要计算总电感电流纹波的标么值, 只需要桥臂电

感的标么值。因此选择桥臂电感标么值作为变量进行蒙特卡罗仿真分析。其中桥臂电感标么值的变化范围在 $\pm e_{tol}$ 之内， e_{tol} 是设定的电感最大偏差。调制信号设为正弦信号，调制频率 $f_0 = 1\text{ kHz}$ ，开关频率 $f_s = 100\text{ kHz}$ 。

要进行蒙特卡罗仿真，需要先给定电感偏差值 e_{tol} ，桥臂数 N ，调制比 M 。另外母线电压 V_{bus} 及电感标称值也需给定，以计算纹波电流标称值 I_{nom} 。接下来根据给定的 e_{tol} 生成随机的 N_{sam} 组桥臂电感值。占空比 D 可根据参考波采样计算得到，即 $D = 2V_{ref} - 1$ ，其中参考波的幅值在 $\pm M$ 之间，载波为幅值为 ± 1 ，周期 $T_s = 1/f_s$ 的三角波。于是，根据随机生成的桥臂电感组合及占空比 D 即可根据公式(4-30)，(4-31)及公式(4-8)，(4-9)计算得到总电感电流纹波的幅值和时间。其谐波分量可根据公式(4-36)计算得到。图4.8显示了蒙特卡罗仿真得到的全桥形式功放总电感电流纹波谐波分量的箱形图（Boxplot）表示。其中 e_{tol} 设定为15%，样本数 $N_{sam} = 2000$ ，其他参数为 $M = 0.9$ ， $V_{bus} = 200\text{ V}$ ， $L_{nom(f)} = 190\text{ }\mu\text{H}$ 。

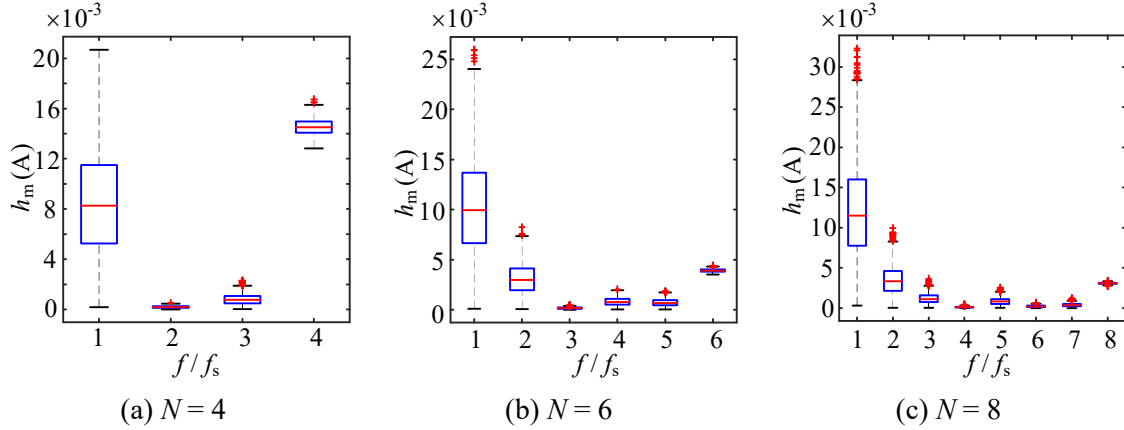


图4.8 总电感电流纹波谐波分量的箱形图（蒙特卡罗仿真结果）

箱形图是用于展示数据分布情况的有效工具^[102]。箱形图中中心的矩形范围是从下四分位数到上四分位数，反映了数据大概率的变化区域。从图4.8中可以看出，桥臂电感的偏差主要影响开关频率次的谐波分量。因此，为简化分析，将最坏情况定义为总电感电流纹波中开关频率次谐波分量最大的情况。从随机生成的样本中提取出最坏情况下的桥臂电感感值分布情况，如表4.1所示。

表4.1 最坏情况下桥臂电感感值分布（蒙特卡罗仿真结果）

	$L_{0(f)nom}$	$L_{2(f)nom}$	$L_{4(f)nom}$	$L_{6(f)nom}$	$L_{1(f)nom}$	$L_{3(f)nom}$	$L_{5(f)nom}$	$L_{7(f)nom}$
$N = 4$	1.15	0.86	—	—	0.86	1.09	—	—
$N = 6$	1.11	1.03	0.86	—	1.13	0.85	1.04	—
$N = 8$	1.13	0.91	0.85	1.11	1.05	0.90	0.90	1.12

从表 4.1 中结果可以推测最坏情况发生时桥臂电感的分布规律。当桥臂数 $N=4k$, ($k=1, 2, \dots$) 时, 最坏情况发生在上(下)桥臂组的桥臂电感一半位于标称值以上, 一半位于标称值以下。当桥臂数 $N=4k+2$, ($k=1, 2, \dots$) 时, 最坏情况发生时, 上(下)桥臂组的桥臂电感位于标称值以上和以下的桥臂数相差 1。进一步考虑桥臂电感的取值范围, 可知上(下)桥臂组中桥臂电感感值分布不平衡程度最大时, 发生在上(下)桥臂组中一半 ($N=4k$) 或接近一半 ($N=4k+2$) 的电感感值达到取值范围的最大值, 剩余电感感值取到取值范围的最小值, 如图 4.9 所示。

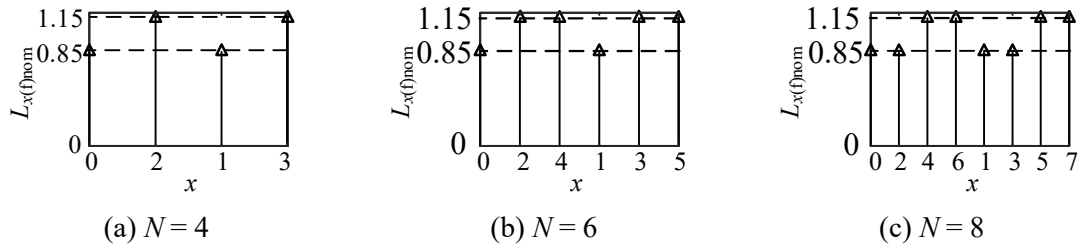


图4.9 最坏情况发生时对应的桥臂电感感值分布

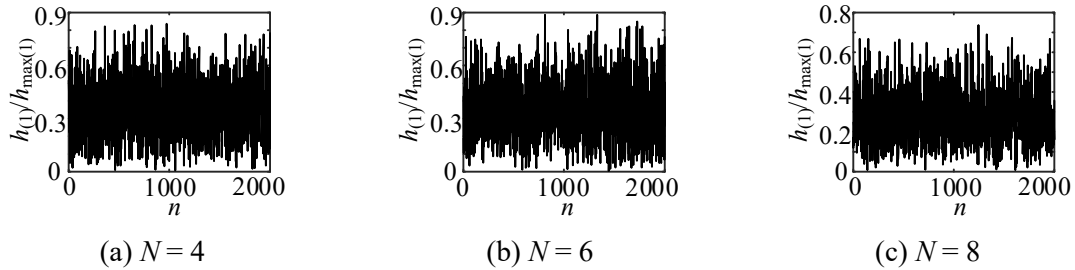


图4.10 蒙特卡罗仿真结果与最坏情况时开关频率次谐波分量的对比

为了进一步的验证, 图 4.10 比较了蒙特卡罗仿真得到的开关频率次的电流谐波分量与图 4.9 所示的电感分布下开关频率次电流谐波分量之比。该比值在所有情况下均小于 1, 进而验证了图 4.9 所示的电感分布对应于最坏情况下的电感分布。

表4.2 最坏情况下不同电感组合时的总电感电流谐波分量

	桥臂电感组合 $[L_{0(f)nom}, L_{2(f)nom}, L_{1(f)nom}, L_{3(f)nom}]$	开关频率次谐波分量 $h_{max(1)} (A)$
案例 1	$[0.85, 1.15, 0.85, 1.15]$	0.02378
案例 2	$[1.15, 0.85, 0.85, 1.15]$	0.02329
案例 3	$[0.85, 1.15, 1.15, 0.85]$	0.02292
案例 4	$[1.15, 0.85, 1.15, 0.85]$	0.02371

同时,表 4.2 比较了在满足最坏情况分布规律时,桥臂电感不同组合下计算得到的总电流纹波中开关次谐波分量 $h_{\max(1)}$ 的幅值。可以看出,在四种组合下, $h_{\max(1)}$ 的最大偏差为 3.62%。因此,只要上、下桥臂组均满足最坏情况下的电感取值,各桥臂组之间的电感分布对于总电流纹波中开关次谐波分量的影响可以忽略。

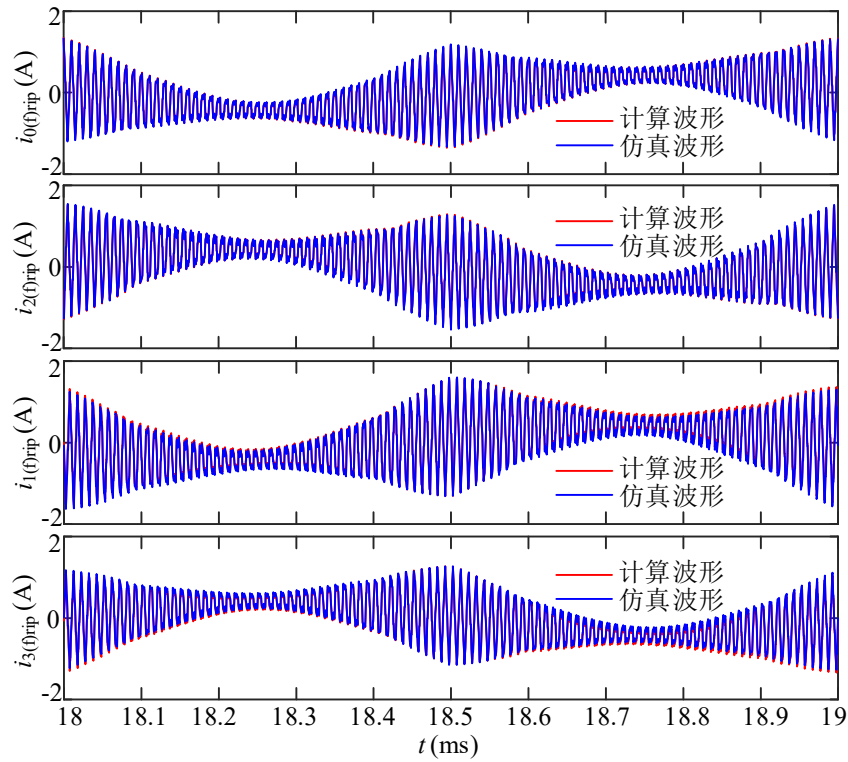
4.3 仿真与实验验证

本节通过仿真和实验对全桥形式桥臂并联型功放电感电流纹波的表征分析方法进行了验证。在 Simulink 仿真环境下,对四桥臂并联功放的半桥形式和全桥形式进行了仿真。其中全桥形式拓扑的仿真参数根据实验平台的参数确定,而半桥形式拓扑的仿真参数则根据 4.2.2 的参数关系给定。具体仿真参数如表 4.3 所示。

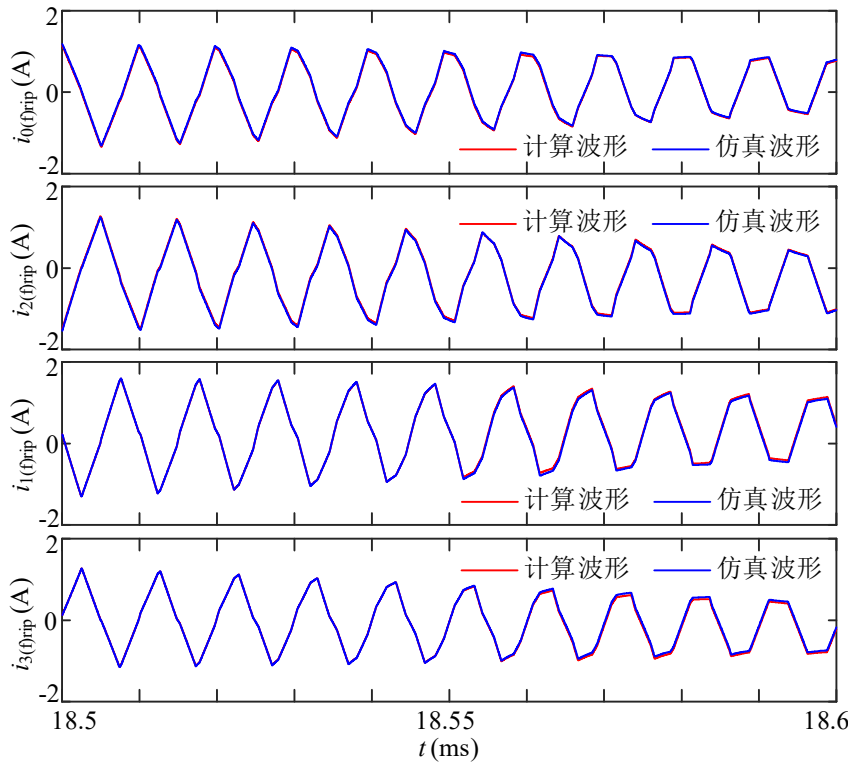
表4.3 4桥臂全桥形式及半桥形式功放的仿真参数

仿真拓扑	4 桥臂全桥形式		4 桥臂半桥形式	
描述	变量	取值	变量	取值
直流母线电压	V_{bus} (V)	200	$V_{\text{bus}+}$ (V)	200
			$V_{\text{bus}-}$ (V)	-200
开关周期	T (μs)	10	T (μs)	10
调制周期	T_0 (ms)	1	T_0 (ms)	1
调制比	M	0.9	M	0.9
输出电容	C_f (nF)	180	C_f (nF)	180
负载电阻	R_{load} (Ω)	30	R_{load} (Ω)	30
桥臂电感额定值	$L_{\text{n(f)}}$ (μH)	190	$L_{\text{n(f)}}$ (μH)	760
	$L_{0(\text{f})}$ (μH)	219.4	$L_{0(\text{h})}$ (μH)	877.6
桥臂电感实际值	$L_{2(\text{f})}$ (μH)	163.4	$L_{2(\text{h})}$ (μH)	653.6
	$L_{1(\text{f})}$ (μH)	163.1	$L_{1(\text{h})}$ (μH)	652.4
	$L_{3(\text{f})}$ (μH)	217.9	$L_{3(\text{h})}$ (μH)	871.6

图 4.11 展示了电感电流纹波的仿真和计算波形。其中计算波形是根据公式 (4-11) 计算得到,公式中的 $i_{k(\text{h})\text{rip}}$ 是半桥形式功放仿真得到的电感电流纹波。可以看到,全桥形式功放电感电流的仿真波形和根据半桥形式功放电感电流计算得到的波形吻合地非常好,验证了所提分析方法的正确性。



(a) 一个调制周期 T_0 内的对比结果



(b) 局部 ($T_0/10$) 对比结果的放大图

图4.11 全桥形式电感电流纹波计算波形与仿真波形的对比

4 桥臂并联型功放的全桥形式主电路如图 4.12 所示。功率半导体器件为 Wolfspeed 公司的碳化硅 MOSFET (型号为 CMF20120D^[84]) 和碳化硅 SBD (型号为 C4D30120D^[85])。实验测试参数与表 4.3 所示一致。关于实验平台的具体设计和参数将在第五章进行介绍。

实验分别对两个电感分布案例进行了研究。案例 1 的电感分布如表 4.3 所示，对应于桥臂数 $N=4$ ，电感偏差 $\pm 15\%$ 的最坏情况。案例 2 对桥臂电感进行了重排，即上桥臂组电感 $L_{0(f)} = 219.4 \mu\text{H}$, $L_{2(f)} = 217.9 \mu\text{H}$ ，下桥臂组电感 $L_{1(f)} = 163.1 \mu\text{H}$, $L_{2(f)} = 163.4 \mu\text{H}$ 。公式(4-28)中的 A'_k 反映了各桥臂电感电流幅值的不均衡度。对于案例一，有 $A'_0 = 0.868$, $A'_1 = 1.163$, $A'_2 = 1.165$, $A'_3 = 0.870$ 。对于案例二，有 $A'_0 = 0.992$, $A'_1 = 0.996$, $A'_2 = 0.998$, $A'_3 = 0.994$ 。这表明桥臂间电感电流纹波幅值的偏差主要是由同一桥臂组内电感偏差所引起。对于案例 2，尽管所有电感偏差仍为 $\pm 15\%$ ，但同一桥臂组内电感感值相近，导致桥臂间电流纹波偏差很小，可以视为理想情况进行对比分析。

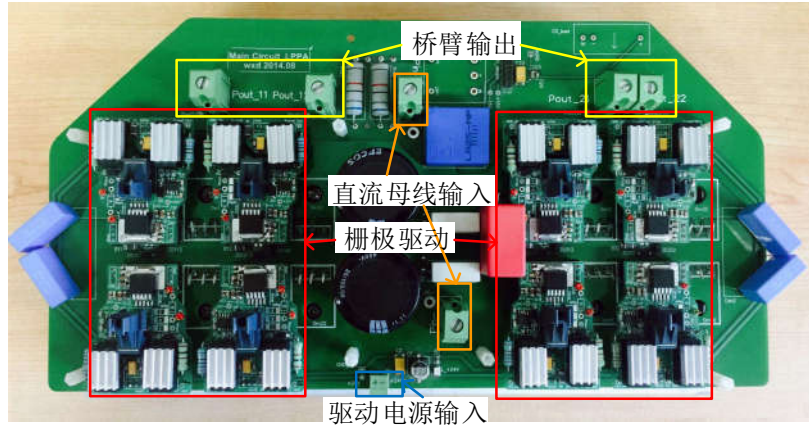
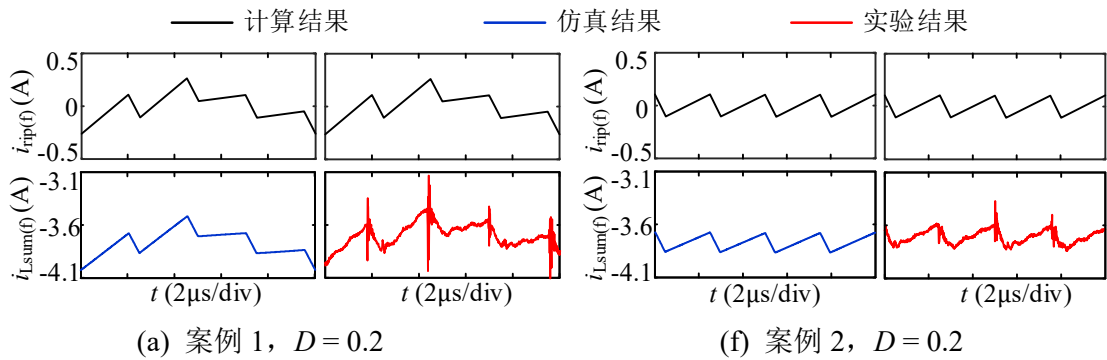


图4.12 4桥臂并联型功放全桥形式主电路



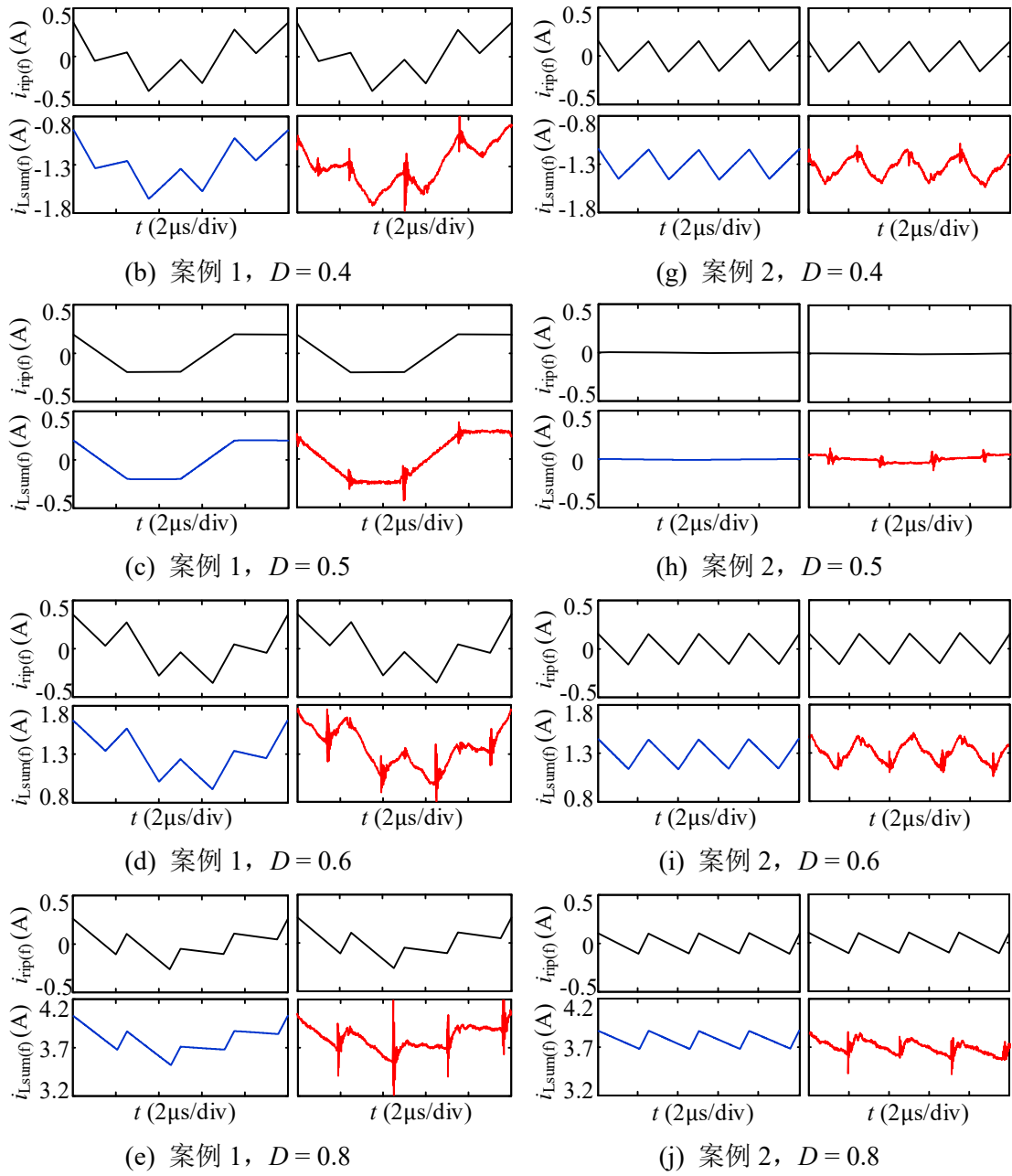


图4.13 4桥臂并联型功放全桥形式总电流纹波的计算，仿真和实验结果对比

对两种案例下的总电感电流进行了测量，并与仿真得到的总电感电流及分析方法计算得到的总电感电流纹波进行了对比，如图 4.13 所示。可以看到计算结果与仿真及实验结果吻合地很好。实验波形中的高频毛刺主要是由开关器件及变换器的寄生参数所引起^[103]。

图 4.14 对比了案例 1 和案例 2 总电流纹波谐波分量的实验值和根据公式(4-36)得到的计算值。谐波次数为开关次及其倍数次谐波 ($f_s \sim Nf_s$)。从图中可以看出，计算结果与实验值相吻合。两者的幅值偏差主要由实验及测量噪声引起。另外，

对比案例1和案例2，在等效开关频率 $4f_s$ 处，两者的谐波分量在同一占空比 D 下几乎一致。而在开关频率 f_s 处，同一占空比 D 下，案例1的谐波分量远高于案例2的谐波分量。这也进一步影响了输出电压的波形质量。图4.15对比了案例1和案例2的输出电压 v_o 以及总电感电流 $i_{Lsum(f)}$ 在1 kHz正弦波调制下的实验波形。根据实验波形，计算各自的THD。以电流为例，计算公式如(4-37)所示。其中 I_1 和 I_n 分别是基波分量和 n 次谐波分量的有效值。这里，最高谐波频率选为 $4f_s$ ，即400 kHz。

$$THD = \sqrt{I_2^2 + I_3^2 + \dots + I_n^2} / I_1 \quad (4-37)$$

由于桥臂电感偏差使上（下）桥臂组电感电流纹波的抑制效果变差，案例1的 $i_{Lsum(f)}$ 的THD为7.28%，是案例2的1.6倍。对于输出电压，案例1的THD为3.85%，稍高于案例2（ v_o 的THD为3.55%）。

值得说明的是，根据表4.3所列的系统参数，输出滤波器的截止频率为27.2 kHz。因此 $i_{Lsum(f)}$ 的开关次及其倍数次谐波分量经滤波器后有-10dB以下的衰减，进而在输出电压的THD上，案例1和案例2相差不明显。然而，如果滤波器按照等效开关频率为 Nf_s 来设计时，其截止频率可以设为接近开关频率 f_s 处以降低输出滤波器的体积。在这种情况下， $i_{Lsum(f)}$ 的开关次及其低倍数次谐波分量经滤波器后的衰减效果有限，进而会对输出电压THD产生较大影响。换言之，桥臂间电感的偏差加剧了桥臂并联型功放在降低输出电压THD和减小输出滤波器体积之间的矛盾。

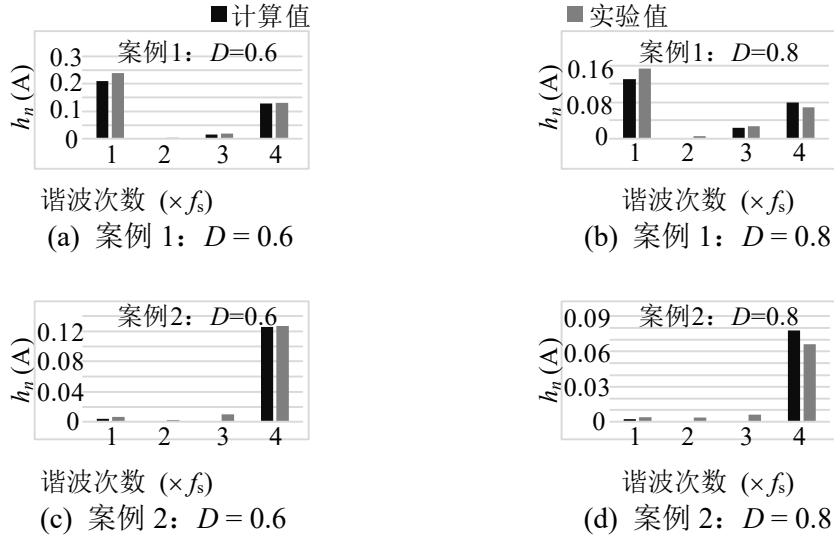
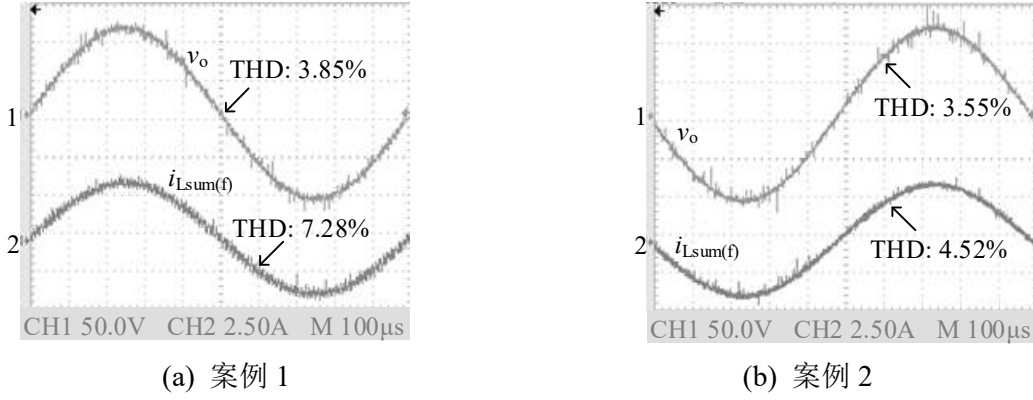


图4.14 案例1和案例2总电流纹波的谐波分量


 图4.15 输出电压 v_o 和总电感电流 $i_{Lsum(f)}$ 的实验波形

4.4 滤波器设计指导

对桥臂并联型功放总电感电流纹波的定量分析，有利于从理论上指导对输出滤波器的设计和选型。对输出滤波器参数的设计遵循一般的设计流程，即首先根据电感纹波电流大小确定滤波电感的额定值，如(4-38)所示。其中 σ_i 为最大允许的电感电流纹波， I_o 为稳态负载电流有效值。

$$L_{nom(f)} \geq \frac{V_{bus}}{16Nf_s\sigma_i I_o} \quad (4-38)$$

然后，根据滤波器的截止频率 f_c 来选择滤波电容的大小。滤波电容 C_f 的计算公式为

$$C_f = \frac{N}{16\pi^2 f_c^2 L_{nom(f)}} \quad (4-39)$$

对于 N 桥臂并联型功放， f_c 选择在最高调制频率 f_0 和等效开关频率 Nf_s 之间。而其具体取值可根据输出电压 v_o 高频分量（开关频率及以上的谐波分量）的衰减量来确定。输出电压在 kf_s 处的谐波分量为 $h_k R_{load} \alpha_v(kf_s)$ ，其中 h_k 是总电流纹波在 kf_s 处的谐波分量， $\alpha_v(f)$ 可根据输出滤波器的幅频响应计算，

$$\alpha_v(f) = 1 / \sqrt{1 + \frac{N^2 f^2 R_{load}^2}{64\pi^2 f_c^4 L_{nom(f)}^2}} \quad (4-40)$$

因此，截止频率 f_c 的取值应满足 $h_k R_{load} \alpha_v(kf_s) \leq h_{vlim}$ ，其中 h_{vlim} 为给定的输出电压高频分量最大值。当忽略桥臂电感偏差时，总电流纹波的高频分量集中在 Nf_s 附近，表示为 h_N 。则根据 $h_N R_{load} \alpha_v(kf_s) \leq h_{vlim}$ ，最大允许的截止频率为

$$f_{c1} = Nf_s \sqrt{\frac{\alpha_{vlim}(Nf_s) R_{load}}{8\pi f_s L_{nom(f)} \sqrt{1 - \alpha_{vlim}^2(Nf_s)}}} \quad (4-41)$$

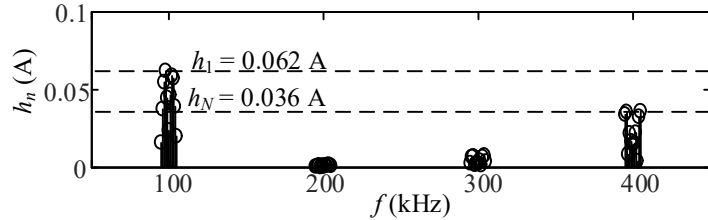
其中 $\alpha_{vlim}(Nf_s) = h_{vlim}/(h_N R_{load})$, 是 Nf_s 处的输出电压的最大衰减系数。

然而当考虑电感偏差时, 总电流纹波在开关频率 f_s 处的谐波分量更为显著。因此公式(4-41)需修正为公式(4-42), 以保证功放输出电压的所有高频分量在 h_{vlim} 以下。需要说明的是, $\alpha_{vlim}(Nf_s)$ 和 $\alpha_{vlim}(f_s)$ 需要在满足最坏情况电感分布时进行计算。

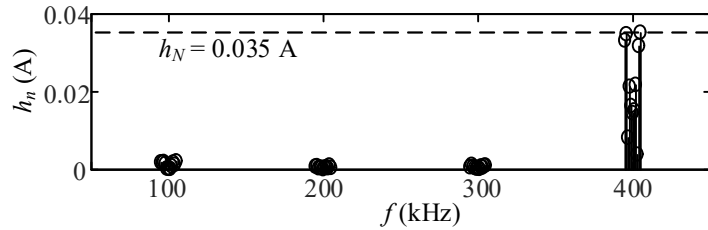
$$f_{c2} = \min \left(Nf_s \sqrt{\frac{\alpha_{vlim}(Nf_s) R_{load}}{8\pi f_s L_{nom(f)} \sqrt{1 - \alpha_{vlim}^2(Nf_s)}}}, Nf_s \sqrt{\frac{\alpha_{vlim}(f_s) R_{load}}{8\pi Nf_s L_{nom(f)} \sqrt{1 - \alpha_{vlim}^2(f_s)}}} \right) \quad (4-42)$$

接下来通过仿真验证桥臂电感偏差对输出滤波器截止频率及输出滤波电容取值的影响。同样以4桥臂全桥形式功放为例, 仿真参数与表4.3所示一致。图4.16比较了理想情况(电感取值一致)和最坏情况(电感偏差 $\pm 15\%$)时的总电感电流纹波的谐波分量计算值。因此, 在给定输出电压高频分量幅值的最大值 h_{vlim} 时, 有

$$\alpha_{vlim}(f_s)/\alpha_{vlim}(Nf_s) = h_N/h_1 = 0.5645 \quad (4-43)$$



(a) 最坏情况(电感偏差 $\pm 15\%$)下的总电感电流谐波分布



(b) 理想情况下的总电感电流谐波分布

图4.16 总电流纹波的高频谐波分量(计算值)

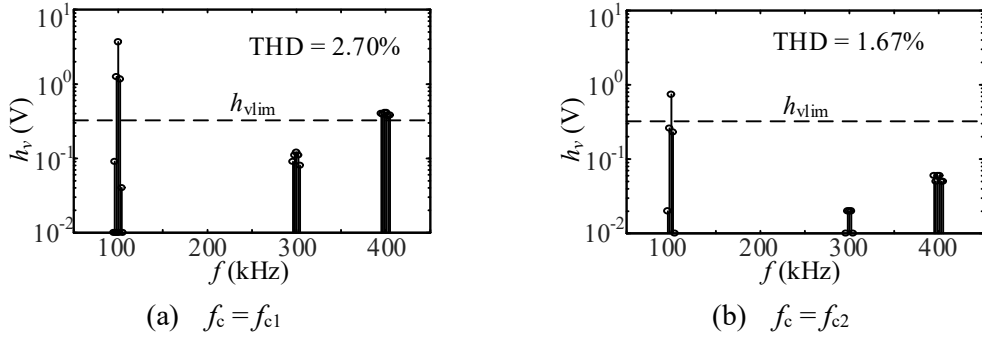


图4.17 输出电压的高频谐波分量及THD对比（仿真结果）

以 $\alpha_{vlim}(Nf_s) = 0.3$ 为例，可根据公式(4-41)和(4-42)分别计算出不考虑电感偏差时的截止频率 $f_{c1} = 56.2$ kHz，而考虑电感偏差且电感分布处于最坏情况时的截止频率 $f_{c2} = 20.8$ kHz。图 4.17 比较了输出滤波器的截止频率 $f_c = f_{c1}$ 及 $f_c = f_{c2}$ 时功放输出电压的高频谐波分量。从图中可以看出，未考虑电感偏差计算得到的截止频率 f_{c1} 并不能保证所有高频分量在 h_{vlim} 以下，其中开关频率处的谐波分量甚至比 h_{vlim} 高出一个数量级。而考虑电感偏差后，按截止频率 f_{c2} 设计的滤波器，则可保证输出电压所有高频分量在设定值 h_{vlim} 以下或附近。而且修正后的输出电压 THD 也较修正前降低了 1%。这验证了所提分析方法可有效地指导输出滤波器的设计。同样，公式(4-42)也可用于在截止频率 f_c 给定时，选择最大可允许的电感偏差，从而帮助设计者对桥臂电感的设计或选型。

4.5 本章小结

针对单一功率半导体器件开关频率受限的问题，本章将脉冲组合规律应用于电力电子功率放大器中，通过桥臂并联及载波移相调制策略，提高了系统的等效开关频率，同时降低了输出电流纹波。

而桥臂并联型功放的这些优点会受系统非理想因素的影响。本章重点对其中桥臂电感的偏差这一非理想环节进行了分析。分析表明，桥臂电感偏差会引起各桥臂电感电流纹波幅值的不平衡，进而使总电流纹波的抑制效果变差，且开关次及其低倍数谐波分量增加。已有工作主要针对交错并联型 DC-DC 变换器进行分析，本章在此基础上，针对桥臂并联型功放，提出了一种适用于 N 个桥臂并联且考虑了电感偏差的电感电流纹波的通用表征方法。该分析方法可进一步用于分析功放总电流纹波的谐波分布。利用此分析方法及蒙特卡罗仿真，揭示了功放总电流纹波的高频谐波分量最大时的电感分布规律。另外需要说明的是，该表征方法主要基于载波移相调制下的多桥臂电感并联系统，因此，所提方法也适用于基于

载波移相调制的多输入或多输出并联系统。

最后，通过搭建 Simulink 仿真和实验平台，对所提分析方法进行了验证。实验分析进一步表明了，为了降低桥臂电感偏差对功放输出电压 THD 的影响，需对输出滤波器的截止频率进行限制。因此，本章在最后提出了一种考虑了桥臂电感偏差后的输出滤波器的设计方法，可有效地抑制桥臂电感偏差对输出电压 THD 的影响，也可反过来根据滤波器的体积要求，给出最大允许的电感偏差，对于输出滤波器的设计和选型具有指导意义。

第5章 实验平台设计

为了研究电磁能量脉冲的形态属性及三组脉冲间的传递规律，设计了针对 SiC MOSFET 及 SiC SBD 的双脉冲测试平台。另外，本文也对脉冲组合规律在电力电子功率放大器中的应用进行了研究，并设计了电力电子功率放大器的实验平台进行分析验证。接下来，对两个实验平台的设计细节进行介绍。

5.1 双脉冲测试电路的实验平台设计

双脉冲测试电路的原理框图和实验平台照片分别如图 5.1 和图 5.2 所示。其中双脉冲测试主电路的原理图及实物图已在 2.2.1 节中进行了介绍。接下来，本节主要对双脉冲测试电路实验平台的设计细节进行介绍。

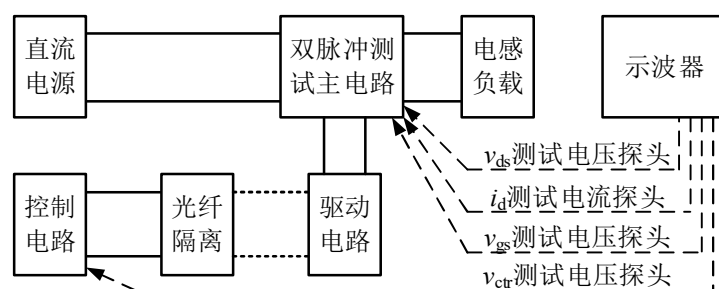


图5.1 双脉冲测试电路的原理框图

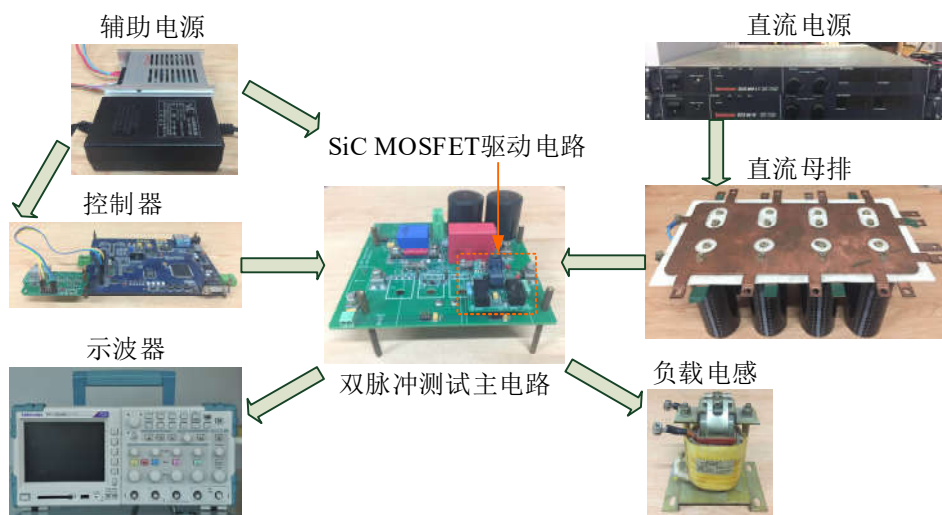


图5.2 双脉冲测试电路实验平台

5.1.1 主电路设计

图 5.3 是双脉冲测试的主电路设计示意图，其中 S_1 为 SiC MOSFET CMF20120D, D_1 为 SiC SBD C4D30120D. 为了研究系统中不同参数对三组脉冲传递规律的影响关系，在所设计的主电路中，预留了改变系统参数的接口。其中可变参数有母排杂散电感 $L_{p(\text{ext})}$ ，共源极杂散电感 $L_{s(\text{ext})}$ ，驱动回路杂散电感 $L_{g(\text{ext})}$ ， D_1 和 S_1 的外部结电容，以及驱动电阻 R_g 。杂散电感通过外接空芯绕线电感来改变。其中外接电感的大小可按公式(5-1)进行估计^[104]。其中 d 为线圈直径， N 为线圈匝数， l 为线圈长度。

$$L = \frac{d^2 N^2}{l + 0.45d} \quad (5-1)$$

D_1 和 S_1 的外部结电容通过并入陶瓷电容来实现。在设计中需要注意的是预留的外部结电容的接口要尽可能地接近开关器件，同时焊接时要保证外接电容的引线尽量短，以减小 PCB 走线和电容两端引线电感的影响。

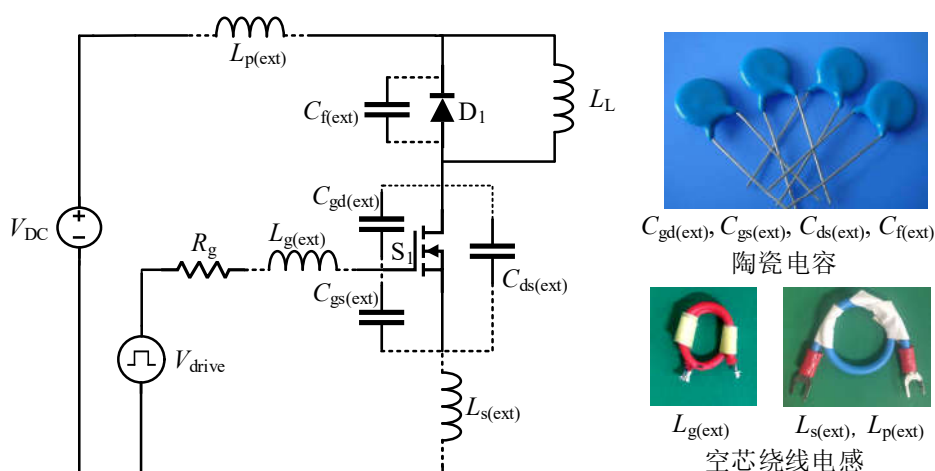


图5.3 双脉冲测试主电路设计示意图

实验平台所用 SiC MOSFET 为 1200V 的 SiC 器件，在直流电源方面，选择 Sorensen 的直流电源 DCS 600-1.7，其输出电压范围为 0~600V，输出电流范围为 0~1.7A。由于该电源的最大输出电流不能满足实验测试的电流需求，故在直流电源后接入直流母排，直流母排的耐压为 800V，容量为 4400 μ F。测试电感的感值为 1 mH，额定电流 25A。其中测试电感 L_L 的选择不宜太小，以使得在开关过程中电流纹波较小。因此，其选择依据为^[37]

$$L_L \geq \frac{V_{DC}}{k_t I_o} t_{sw} \quad (5-2)$$

其中 t_{sw} 为开关过程的时间, 可从数据手册估计。 k_i 为电流纹波系数, 一般选择为 1%~5%。以本文所用 CMF20120D 为例, 根据数据手册估计 $t_{sw} \approx 100 \text{ ns}$ 。取 $V_{DC} = 600 \text{ V}$, $I_o = 20 \text{ A}$, k_i 取 1%, 则得到负载电感的最小值为 $300 \mu\text{H}$ 。故实验所用 1mH 电感可满足测试需求。

5.1.2 驱动电路设计

驱动电路设计的好坏会直接影响功率半导体器件的开关特性, 进而影响系统性能。对于 SiC MOSFET, 其开关速度更快, 结电容更小, 所以和 Si MOSFET 相比, 在驱动设计方面有其特别需要注意的地方。接下来将从驱动电平、驱动芯片、驱动电阻、驱动电源及 PCB 设计几个方面对驱动电路的设计细节进行介绍。

1) 驱动电平。

在 SiC MOSFET 的数据手册中会给出栅源极电压允许的最大值和最小值, 以本文所用的 CMF20120D 为例, 其数据手册给出的 $V_{gs(max)} = 25\text{V}$, $V_{gs(min)} = -5\text{V}$ 。由于 SiC MOSFET 的跨导较小, 为了加快其开通速度, 开通电平 V_{CC} 一般选为 20V 。而 SiC MOSFET 的阈值电压较低, 对于 CMF20120D, 其开通阈值电压在 $2\sim 3\text{V}$, 因此为了保证可靠关断, 关断驱动电平 V_{EE} 一般选择接近所允许的最小值, 即 $V_{EE} = -5\text{V}$ 。

2) 驱动芯片。对驱动芯片的选择, 主要看其输出电压范围、最大输出电流、脉冲传递延迟和电平转换时间及芯片封装。对于 SiC MOSFET, 其栅极电压范围较大, 同时要实现高开关速度, 要求最大输出电流较高, 脉冲延迟和转换时间较低, 芯片封装要利于散热。从这些角度出发, 选择 IXYS 公司的 IXDD614YI 驱动芯片, 其输出电压范围可达 35 V , 最大输出电流为 $\pm 14 \text{ A}$, 电压的上升、下降时间低于 30 ns , 同时芯片封装为 TO-263 封装, 有较大的散热面积。

3) 驱动电阻。驱动电阻是驱动电路设计中的关键参数。一方面, 由于受驱动芯片的最大输出电流限制, 其阻值不能过低, 即

$$R_{g(ext)} \geq \frac{V_{CC} - V_{EE}}{|I_{g(max)}|} \quad (5-3)$$

这里 $R_{g(ext)}$ 是为了和器件内部的驱动电阻 (用 $R_{g(int)}$ 表示) 进行区分, $I_{g(max)}$ 为驱动芯片的最大输出电流。另外, R_g 阻值设得过低, 会使得 dv/dt 和 di/dt 较大, 进而导致器件开关过程中的电压、电流尖峰过高, 振荡更明显, 同时电磁能量脉冲的高频部分衰减更慢, 不利于系统的 EMC 设计。但同时, R_g 阻值增加会限制开关速度, 带来更多的开关损耗。因此, 驱动电阻的选择要根据系统设计指标, 在开关

损耗、器件应力及 EMI 等方面实现折中。而在双脉冲测试平台中，则可以通过改变 $R_{g(\text{ext})}$ 来直观地分析驱动电阻对于 SiC MOSFET 开关特性的影响规律，同时结合所提开关瞬态分析模型的定量分析，为实际系统中的驱动电阻设计提供指导。

4) 驱动电源。对驱动电源的选择，除了要保证其输出电压满足驱动电平需要，还要注意其隔离电压在母线电压以上，且电源功率可保证器件在最高开关频率下运行。驱动电路所消耗的功率可按下式进行计算^[12]

$$P_{\text{drive}} = f_s (V_{\text{CC}} - V_{\text{EE}}) Q_g \quad (5-4)$$

其中 f_s 为开关频率， Q_g 为栅极电荷，可从数据手册中得到。对于本文所用的 CMF20120D，其 Q_g 为 90.8 nC，根据 $V_{\text{CC}}/V_{\text{EE}} = 20\text{V}/-5\text{V}$ ，及取 $f_s = 100 \text{ kHz}$ ，则有 $P_{\text{drive}} = 0.23\text{W}$ 。因此可选择功率在 0.5W 以上的隔离 DC-DC 电源模块作为驱动电源。

5) PCB 设计。在驱动电路的 PCB 设计上，要注意合理的元器件布局，控制走线长度，避免驱动回路走线过长导致 L_g 增加，加剧驱动回路的振荡，进而引起开关器件误动作。另外，在栅源极之间可加入稳压管，以防止 v_{gs} 电压超过所允许的最大值和最小值，进而影响开关器件寿命。最终，所设计的 SiC MOSFET 驱动板实物图如图 5.4 所示。

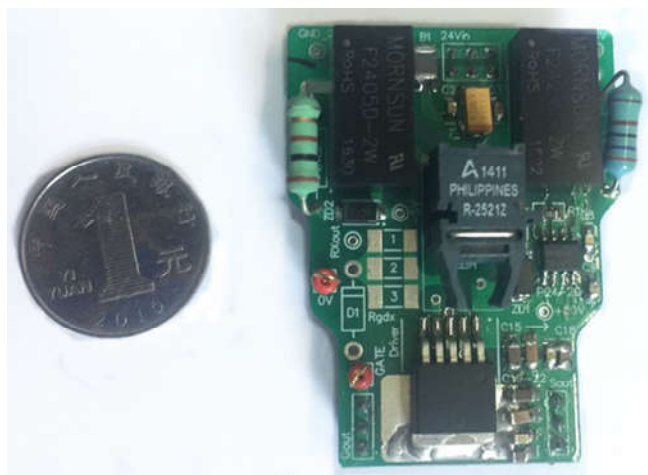


图5.4 SiC MOSFET驱动板实物图

5.1.3 测量系统设计

对于 SiC MOSFET，其高开关速度要求要有足够高的测量带宽。根据信号原理，一个斜坡信号的有效带宽与其上升时间 t_r 或下降时间 t_f 的关系为^[105]

$$f_{\text{eff}} = \frac{0.35}{\min(t_r, t_f)} \quad (5-5)$$

对于本文所用的 CMF20120D, 其数据手册^[84]提供的 t_{fv} 和 t_{rv} 的典型值分别为 24 ns 和 38 ns, 对于电流的上升和下降时间可按同样时间近似估计。由此, 得到其有效带宽为 14.6 MHz。在实际中, 考虑到 t_r 和 t_f 随工况和参数的波动, 一般选择测量带宽在 $3f_{eff}$ 以上, 及 43.8 MHz 以上, 故可选择最低测量带宽为 50 MHz。表 5.1 列出了实验所用的示波器及电压、电流探头的主要参数, 测量带宽满足测试要求。

表5.1 测量系统的参数

模块	型号	带宽
数字示波器	Tektronix TPS 2024B	200 MHz
无源电压探头	Tektronix TPP 0201	200 MHz
无源电压探头	Yokogawa 700929	100 MHz
电流探头	Tektronix TCP 305A	50 MHz

另外, 为了准确反映不同脉冲之间的相互关系, 需要对不同探头之间进行延迟校正。对于不同的电压探头, 可同时测量示波器上的方波测试信号, 测量两个探头上方波信号上升沿和下降沿之间的延迟, 即为延迟校正值。

对于电压和电流探头之间的延迟校正, 本文选择日本横河电机公司(Yokogawa Electric Corporation)所提供的去延迟校正信号源(701936)进行校正。该信号源会产生具有特定延迟的电压脉冲和电流脉冲信号, 通过比较示波器上电压脉冲、电流脉冲下降沿的延迟, 与信号源本身固有的延迟进行对比, 即可得到电压探头和电流探头之间的延迟校正值。

5.2 电力电子功率放大器平台设计

本文设计了 10 kW 级, 输出频带在 0~20 kHz 范围内的电力电子功率放大器实验平台, 分析脉冲组合及其受系统非理想因素影响规律。所设计的实验平台的原理框图如图 5.5 所示。接下来, 分别对各部分电路的设计细节进行介绍, 并在最后给出实验平台的性能参数和部分实验结果。

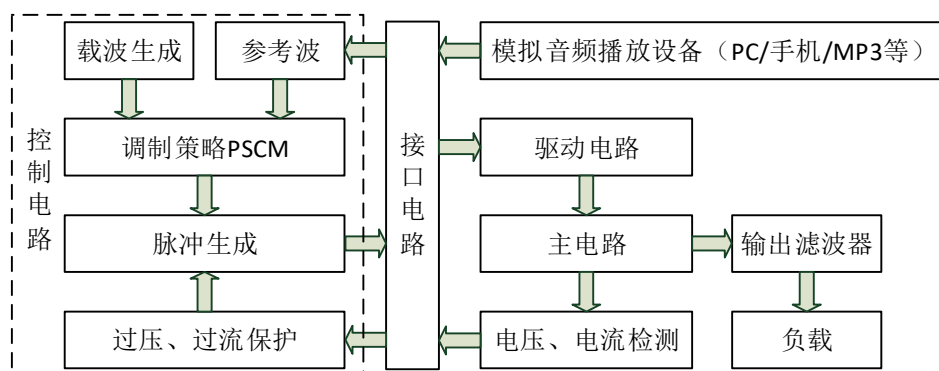


图5.5 电力电子功率放大器原理框图

5.2.1 控制系统设计

电力电子功率放大器的控制系统架构如图 5.6 所示，由控制电路及相应的接口电路构成。控制电路是在现场可编程门阵列（Field Programmable Gate Array, FPGA）中实现的，主要负责与外部 AD 芯片的通信与数据处理，载波移相调制算法的实现和脉冲生成。本文所用的是来自赛灵思（Xilinx）公司的 Spartan-6 系列中的型号为 XC6SLX16 的 FPGA，共包含 14579 个逻辑单元及最多可达 232 个用户 I/O 接口^[106]。FPGA 通过接口电路与外部设备通信。其中模拟音频播放设备输出的模拟参考波信号经信号调理后，通过高速 AD 模块与 FPGA 实现通信，所用的高速 AD 模块为亚德诺半导体（Analog Devices）公司的 AD7357 模块，为双通道 14 位逐次逼近型 ADC，采样率最高可达 4.2 MHz，满足音频信号（最高频率 20 kHz）的采样需求。外部的过压、过流检测信号通过光纤接口进入 FPGA，另外，FPGA 生成的 PWM 脉冲信号同样经光纤接口进入驱动电路。

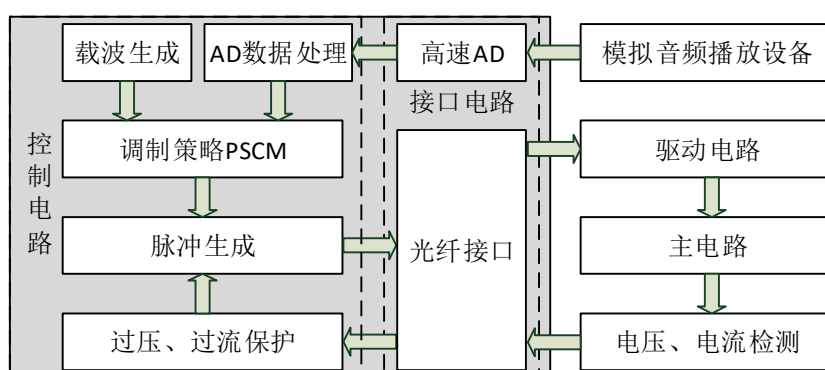


图5.6 电力电子功率放大器控制系统架构

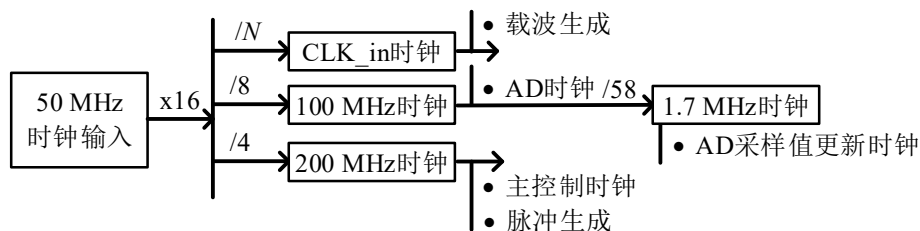


图5.7 FPGA内部时钟分配

FPGA 的时钟输入为外部晶振提供的 50 MHz 时钟，经锁相环（Phase-locked loops, PLL）倍频，得到不同频率的时钟供 FPGA 内部不同程序模块使用，FPGA 内部时钟分配资源如图 5.7 所示。

5.2.2 主电路设计

本文所设计的电力电子功率放大器的主电路的整体结构示意图如图 5.8 所示。通过三相交流电源，经三相空气开关，隔离调压器及二极管不控整流桥，到直流母线排，得到电压可调的直流母线电压。主电路拓扑为桥臂并联拓扑，其原理已在 4.1.2 节中进行了介绍，实物图如图 4.12 所示。在主电路设计过程中，为了减小主电路换流回路中的杂散电感，一般需在靠近开关器件的位置，并联吸收电容。另外，在散热器设计方面，为了抑制开关器件与散热器之间的寄生电容对开关过程的影响，选择为所有桥臂组的上管和下管采用独立的散热器。文献[6]对此进行了分析，这里不再具体进行介绍。

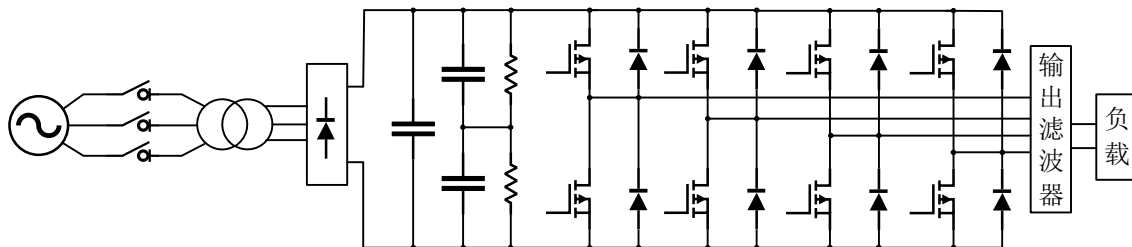


图5.8 功率放大器主电路整体结构示意图

本课题组曾设计了基于器件并联拓扑的电力电子功率放大器^[32]，其原理是通过使并联的器件实现交替运行，以达到提升等效开关频率的效果。与本文所用的桥臂并联拓扑相比，器件并联拓扑的优点是无源器件数量更少，可节省变换器体积。但器件并联会带来器件输出结电容的增加，进而导致关断过程中电压、电流振荡频率降低，开关损耗增加。利用所提 SiC MOSFET 开关瞬态分析模型，分析得到不同器件并联数下的开关过程，对其关断波形及开关损耗进行分析，如图 5.9 所示。可以看出，关断过程中电压电流振荡频率随并联开关数的增加而降低，进

而更靠近调制频率，滤波器的衰减效果也随频率的降低而减弱，进而会影响功放输出 THD 的波形质量。另一方面，输出结电容的增加也会带来开关损耗的增加。图 5.9(b)所示的是单个开关器件的开关损耗与器件并联数 n 的关系，而随着器件并联数的增加，总的开关损耗会进一步增加。

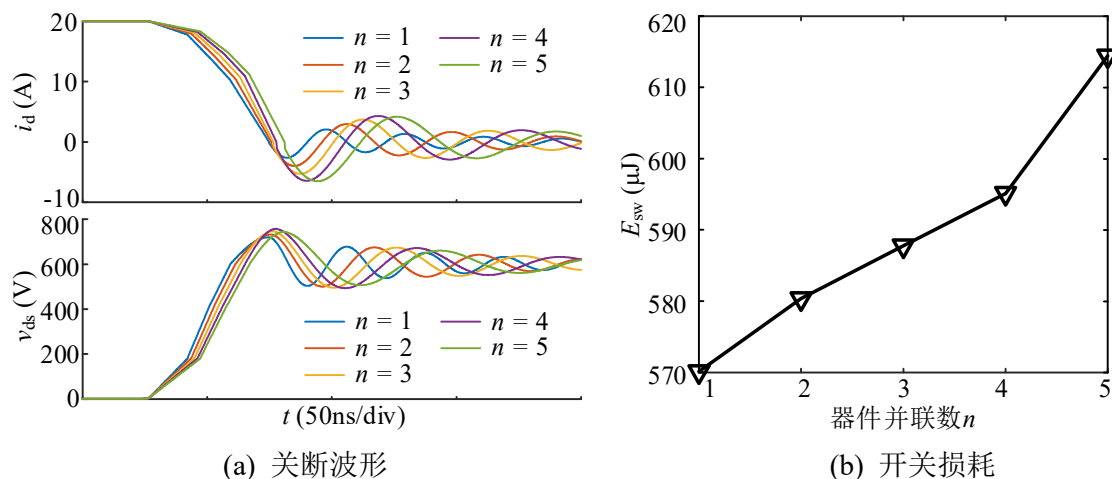
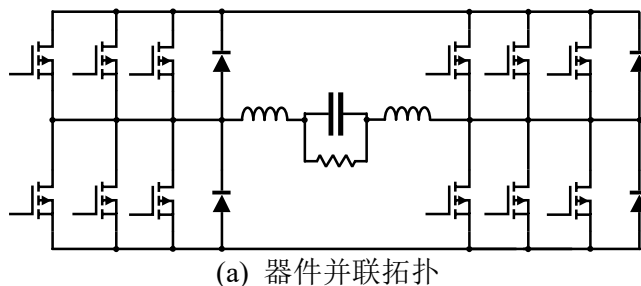


图5.9 器件并联数对开关过程的影响（测试条件 $V_{DC} = 600V$, $I_o = 20A$ ）

与器件并联相比，桥臂并联需要更多的无源器件，导致变换器的体积增加。但其优点是没有器件并联所引起的开关损耗增加问题，且单个器件通过的电流幅值为输出电流幅值的 $2I_o/N$ （全桥形式）， N 为桥臂并联数。接下来通过案例对比器件并联和桥臂并联拓扑下单个器件的开关损耗。测试条件仍然选择为 $V_{DC} = 600V$, $I_o = 20A$ ，器件并联数 n 与桥臂并联数 N 的关系在全桥形式下，满足 $n = N/2$ 。以 $n = 3$, $N = 6$ 为例的两种拓扑示意图如图 5.10 所示，这样可保证等效开关频率均为 Nf_s , f_s 为单个器件开关频率。根据所提开关瞬态分析模型，得到两种拓扑下的单个开关器件的开关损耗与器件并联数 n 或桥臂并联数 N 的关系，如图 5.11 所示。



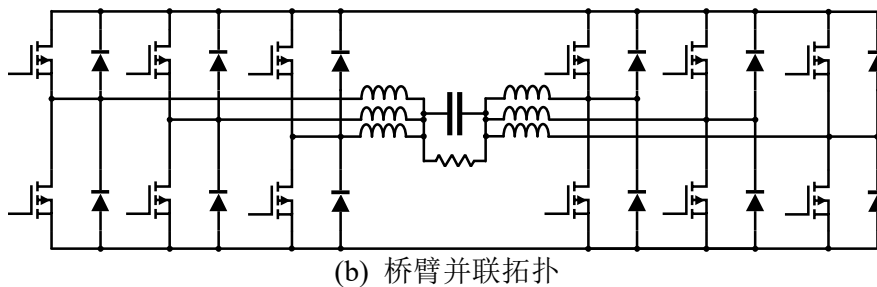


图5.10 器件并联与桥臂并联拓扑对比

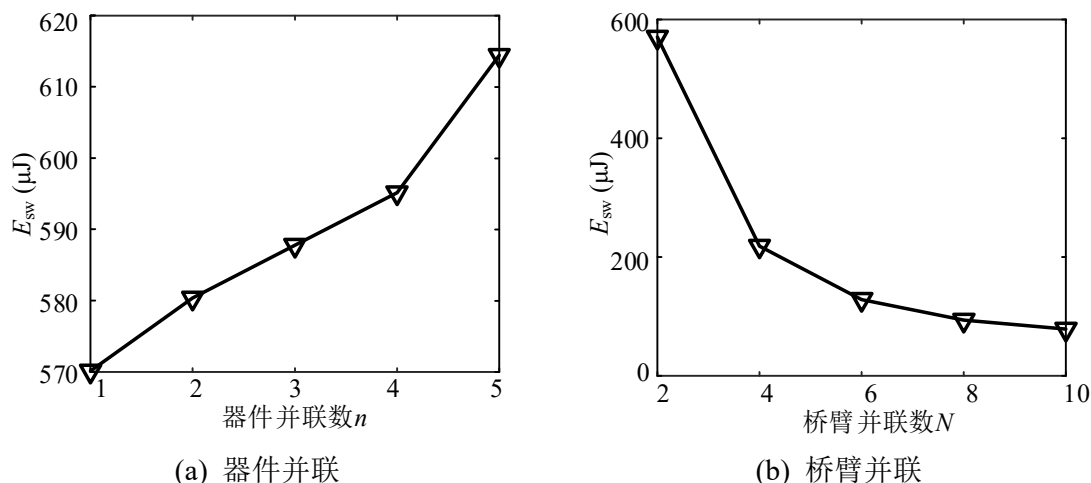


图5.11 器件并联与桥臂并联拓扑的单个器件开关损耗对比

根据图 5.11 可知，在同样输出功率下，采用桥臂并联拓扑，单个器件的开关损耗会随并联数 N 的增加而降低，而器件并联拓扑的趋势与之相反。以 $N=4$ 为例，此时桥臂并联拓扑下的单个器件开关损耗已降为器件并联拓扑（ $n=2$ ）下单个器件开关损耗的一半左右。根据 4.1.1 节中描述的开关损耗与器件最大允许工作频率的关系（即公式(4-2)）可知，在同等输出功率，采用同样数量的主动开关器件下，及同等壳温下，桥臂并联拓扑中的单个器件可以实现更高的开关频率，进而实现更高的等效开关频率，进而提高系统输出频带。换言之，在同样的等效开关频率下，桥臂并联型拓扑可实现更高的输出功率。因此，虽然桥臂并联型拓扑需要使用更多的无源器件，使得变换器的体积增加，但却可以实现输出频带宽度及功率等级上的提升，是一种更适合于宽频带、大功率场合应用下的组合方式。另外，根据实际应用需求，也可选择更加灵活的混合式组合方式^[32]。

5.2.3 输出滤波器设计

输出滤波器为 LC 滤波器，其设计原则已在 4.4 节中给出。这里主要介绍其实现方式。电感选择佩顿（Payton）公司的平板电感，额定感值为 $162 \mu H$ ，利用阻

抗分析仪测量其阻抗特性曲线如图 5.12 所示。可以看到, 不同桥臂电感的阻抗一致性很好, 在 100 kHz 以下的频率范围内, 电感的感值与额定值的最大偏差为 0.66%, 等效串联电阻阻值最大值为 0.6 Ω 。随着频率的增加, 电感感值和等效串联电阻都会增加, 比如在 400 kHz 以下的频率范围内时, 电感感值与额定值的最大偏差已变为 8.33%, 等效串联电阻阻值最大值已增加为 3.2 Ω 。但对于最大输出频率为 20 kHz 的情况, 所选桥臂电感的感值一致性较好, 等效串联电阻较低, 适合于作为输出滤波电感使用。

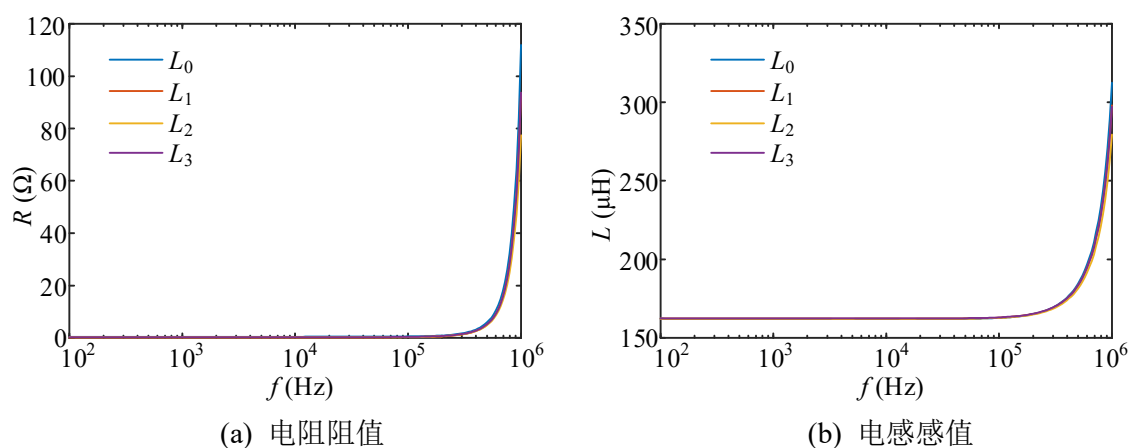


图5.12 输出滤波器电感的阻抗特性

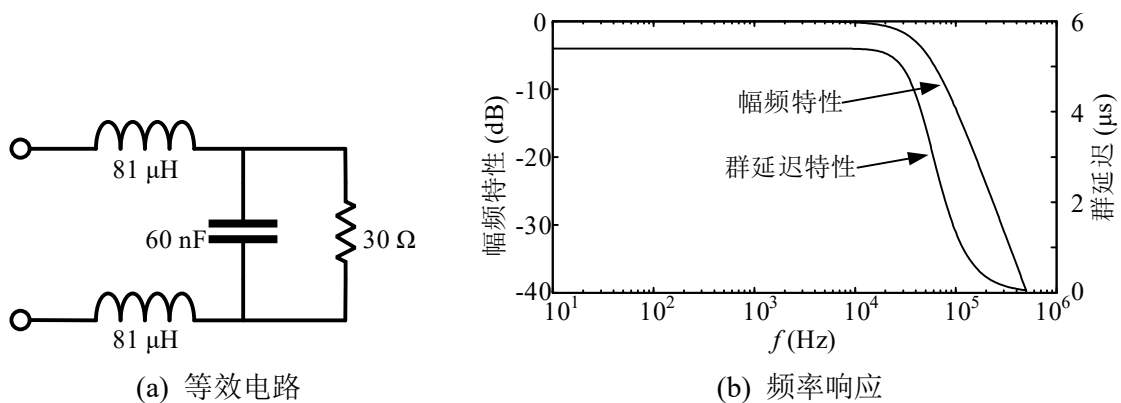


图5.13 输出滤波器等效电路及频率响应

滤波电容的选择主要是要求电容容值在宽频率范围内的容值一致性较好, 且等效串联电阻阻值较低。本文选择高频特性很好的薄膜电容, 同时为了降低等效串联电阻阻值, 采用多个薄膜电容并联的方式作为最终的输出滤波电容。最终得到的滤波器的等效电路图和频率响应曲线如图 5.13 所示。可以看到, 所设计的滤波器的幅频特性在 10 kHz 处开始有所衰减, 在 20 kHz 处为 -0.7 dB, 而群延迟在

10 kHz 以内均为 $5.4 \mu\text{s}$, 在 20 kHz 时, 群延迟有较小衰减, 约为 $5.3 \mu\text{s}$. 总体而言, 所设计的滤波器可满足 0~20 kHz 的宽频带输出滤波, 要进一步提高其对高频分量的抑制效果, 可采用更高阶的滤波器, 但相应地, 需要增加额外的无源器件, 影响变换器体积和成本。

5.2.4 波形及性能测试

5.2.4.1 波形测试

图 5.14 展示了电力电子功率放大器输出的波形, 分别为 1 kHz 正弦波, 1 kHz 方波, 1 kHz 三角波及 1 kHz 孤立波, 负载为 30Ω 功率电阻。其中图 5.14 (d) 所示的波形在严格意义上是一种重复频率为 1 kHz 的孤立波序列, 即每个波峰满足孤立波解^[107]:

$$u(t) = -\frac{a^2}{2} \operatorname{sech}^2 \left[\frac{a}{2} (x_0 - a^2 t) \right] \quad (5-6)$$

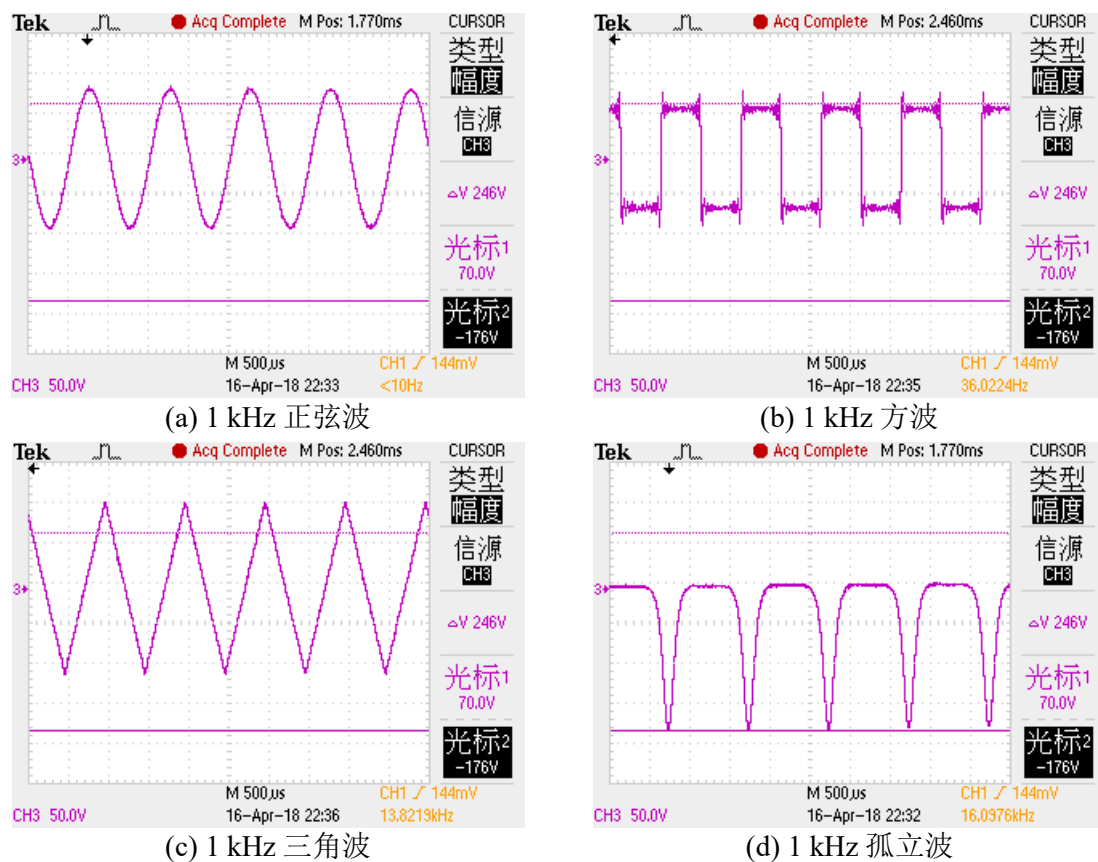


图5.14 功率放大器输出实验波形

孤立波的传播具有定向性，且传播过程中形状保持不变，这些特性使其有潜力应用于大功率、远距离的电能传输。利用所设计的电力电子功率放大器可以产生大功率的孤立波脉冲，可以用于大功率孤立波传输的探索性研究。图 5.15 对比了实验波形与理论分析及 Simulink 仿真得到的孤立波解的傅里叶分量对基波分量归一化后的结果，可以看到实验得到的波形所包含的各次谐波分量与理论分析和仿真分析的结果吻合地很好，验证了所设计的功率放大器可实现宽频带、任意波形的输出。

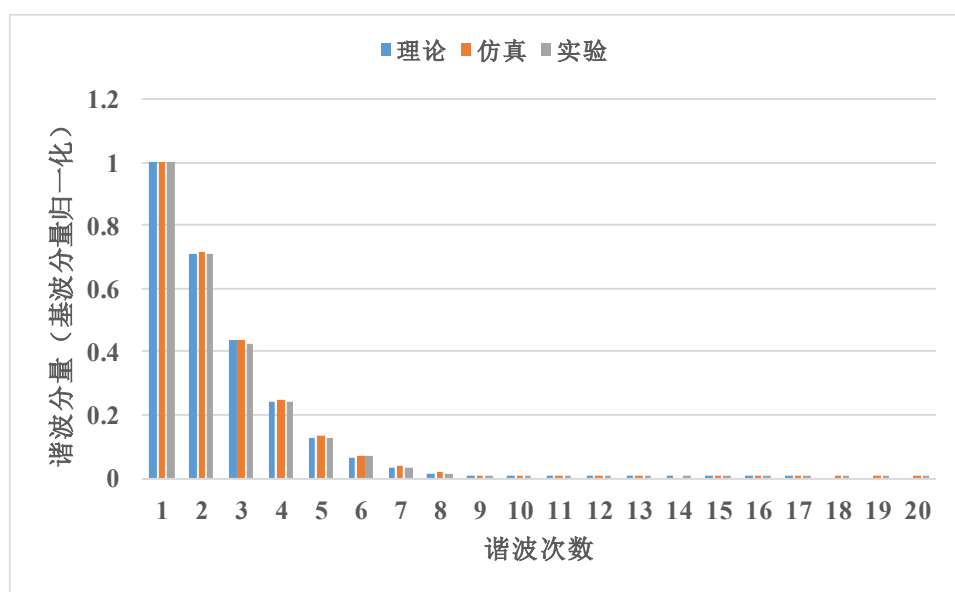


图5.15 孤立波的归一化傅里叶分解

5.2.4.2 性能测试

对功率放大器输出在不同频率下的 THD 进行了测试，如图 5.16 所示。其中截止频率选择为 100 kHz。可以看到在输出频率范围内，功率放大器输出的 THD 保持在 2% 以下。图 5.17 展示了功率放大器在不同输出功率下的系统效率，这里输入端定义为直流母线的输入功率，即未考虑前端调压器及二极管不控整流端的效率。测试信号选择为 1 kHz 的正弦波信号。由于所用功率负载的额定功率为 3 kW，所以所测功率范围在 3 kW 以内。可以看到，随着输出功率的增加，系统效率开始增加，并逐渐趋于稳定在 96%~97% 之间。综合 THD 测试及效率测试结果，可以看到所设计的功率放大器实现了宽频带、高效率运行。

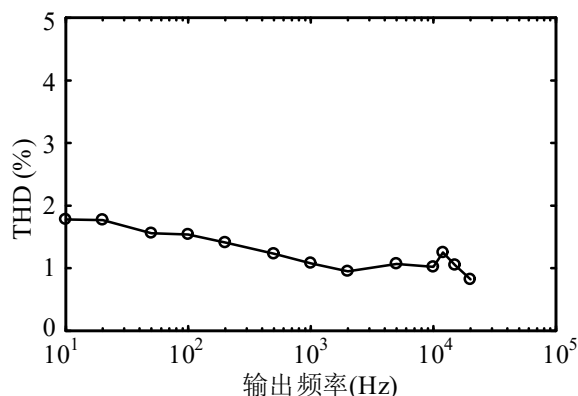


图5.16 功率放大器在不同频率下的THD

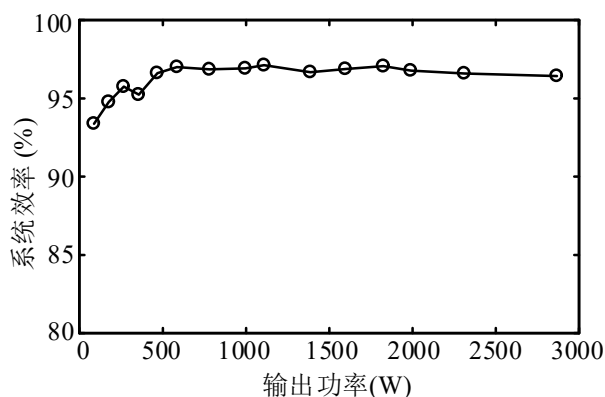


图5.17 功率放大器在不同输出功率下的系统效率

5.3 本章小结

本章对所设计的实验平台的设计思路和主要参数进行了介绍。本文所设计的基于 SiC MOSFET 和 SiC SBD 的双脉冲测试平台,可实现多参数可变的双脉冲测试,为研究不同参数对 SiC MOSFET 瞬态开关行为的影响规律,提供直观的实验结果。进一步地,为了研究脉冲组合规律,设计了桥臂并联型电力电子功率放大器实验平台,在实现宽频带任意波形的功率放大基本功能的基础上,验证了本文所提的桥臂电感偏差对功率放大器输出特性的影响规律。最后,对功率放大器实验平台的控制系统、主电路及输出滤波器的设计思路进行了介绍,并给出了典型实验波形及性能测试结果。

第6章 结论

本文以电力电子系统中的脉冲规律作为研究的出发点, 选择典型的宽禁带半导体器件 SiC MOSFET, 定量研究了电磁能量脉冲的形态属性, 控制脉冲、驱动脉冲及电磁能量脉冲之间的相互关系, 以及脉冲组合规律在电力电子功率放大器中的应用。本文主要研究成果如下:

1. 通过实验和建模分析, 对 SiC MOSFET 开关瞬态行为进行定量分析。提出一种针对 SiC MOSFET 的开关瞬态分析模型, 基于线性化假设对开关过程分阶段解析建模, 使模型求解得到简化。进一步, 给出了详细的模型参数提取策略并考虑了系统工况对模型参数的影响, 提高了模型的适用性。为定量研究系统参数对电磁能量脉冲形态属性的影响规律, 提供了一种适用性强、可解析求解的分析工具。在此基础上, 结合能量守恒定律, 提炼出一种计算 SiC MOSFET 开关损耗的分析模型。与已有模型相比, 在保证模型精度的同时, 可大大提高模型计算速度, 特别适用于高开关速度、多开关单元组合系统的损耗估计。

2. 分别从时域和频域的角度对控制脉冲、驱动脉冲及电磁能量脉冲的传递规律进行定量表征。在时域表征上, 结合所提 SiC MOSFET 开关瞬态分析模型, 对脉冲关系进行了参数表征, 揭示了影响脉冲延迟和畸变的主要参数。在频域表征上, 提出一种对电磁能量脉冲频谱的定量分析方法, 揭示了三组脉冲间延迟和畸变关系对输出电磁能量脉冲频谱的影响规律, 为系统的频域研究如 THD 及 EMI 分析, 提供了理论依据。最后, 结合典型案例的应用研究, 验证了三组脉冲关系的时域和频域表征方法, 对于主动驱动控制方法设计和系统输出 THD 定量分析的有效性。

3. 针对基于 SiC MOSFET 的电力电子功率放大器, 研究了脉冲组合规律在提高系统等效开关频率方面的应用。以桥臂并联型功率放大器为研究对象, 分析了桥臂电感偏差对脉冲组合规律的影响, 提出了一种考虑了桥臂电感偏差的电感电流纹波的定量表征方法。分析表明, 桥臂电感偏差会影响桥臂并联型功放的输出电流纹波, 增加开关频率次谐波分量。利用所提分析方法, 提出一种功率放大器输出滤波器的设计方法, 以降低桥臂电感偏差对功放输出波形质量的影响。

4. 设计了针对 SiC MOSFET 及 SiC SBD 的多参数可变的双脉冲测试实验平台, 以及基于 SiC MOSFET 的电力电子功率放大器实验平台, 对上述脉冲规律研究进行了分析和验证。

参考文献

- [1] 赵争鸣, 白华, 袁立强. 电力电子学中的脉冲功率瞬态过程及其序列. 中国科学 E 辑, 2007, 37(1): 60-69.
- [2] Liu Tianjiao, Ning Runtao, Wong T. T. Y., et al. Modeling and Analysis of SiC MOSFET Switching Oscillations. IEEE Journal of Emerging & Selected Topics in Power Electronics, 2017, 4(3): 747-756.
- [3] Walder S., Yuan Xibo. Effect of load parasitics on the losses and ringing in high switching speed SiC MOSFET based power converters. Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE), 2015: 6161-6168.
- [4] Lemmon A., Mazzola M., Gafford J., et al. Instability in Half-Bridge Circuits Switched with Wide Band-Gap Transistors. IEEE Transactions on Power Electronics, 2014, 29(5): 2380-2392.
- [5] Shahverdi M., Mazzola M., Schrader R., et al. Active Gate Drive Solutions for Improving SiC JFET Switching Dynamics. Proceedings of IEEE Applied Power Electronics Conference and Exposition (APEC), 2013:2739-2743.
- [6] Josifovic I., Popovic-Gerber J., Ferreira J. A. Improving SiC JFET Switching Behavior Under Influence of Circuit Parasitics. IEEE Transactions on Power Electronics, 2012, 27(8): 3843-3854.
- [7] Nagel A., Doncker R. W. D. Analytical approximations of interference spectra generated by power converters. Proceedings of IEEE Industry Application Conference (IAC), 1997, 2:1564-1570.
- [8] Kagerbauer J. D., Jahns T. M. Development of an active dv/dt control algorithm for reducing inverter conducted EMI with minimal impact on switching losses. Proceedings of IEEE Power Electronics Specialists Conference (PESC), 2007: 894-900.
- [9] Xiong Yali, Sun Shan, Jia Hongwei, et al. New Physical Insights on Power MOSFET Switching Losses. IEEE Transactions on Power Electronics, 2009, 24(2): 525-531.
- [10] Ando M., Wada K. Design of DC-side stray inductance for high speed switching inverter based on normalization procedure. Proceedings of IEEE Applied Power Electronics Conference and Exposition (APEC), 2015:2432-2437.
- [11] Yin Shan, Tseng K. J., Tong C. F., et al. Gate driver optimization to mitigate shoot-through in high-speed switching SiC half bridge module. Proceedings of IEEE International Conference on Power Electronics and Drive Systems (PEDS), 2015:484-491.
- [12] Jiao Yang, Lu Sizhao, Lee F. C. Switching Performance Optimization of a High Power High Frequency Three-Level Active Neutral Point Clamped Phase Leg. IEEE Transactions on Power Electronics, 2014, 29(7): 3255-3266.
- [13] Stewart C., Escobar-Mejia A., Balda J. C. Guidelines for developing power stage layouts using normally-off SiC JFETs based on parasitic analysis. Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE), 2013:948-955.
- [14] Chen Zhiyang, Amaro I. Optimizing low side gate resistance for damping phase node ringing of

- synchronous buck converter. Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE), 2012:1827-1832.
- [15] 景巍, 谭国俊, 叶宗彬. 大功率三电平变频器损耗计算及散热分析. 电工技术学报, 2011, 26(2): 134-140.
- [16] Ahmed M. R., Todd R., Forsyth A. J. Predicting SiC MOSFET Behaviour Under Hard-Switching, Soft-Switching and False Turn-On Conditions. IEEE Transactions on Industrial Electronics, 2017, 64(11): 9001-9011.
- [17] Liang Mei, Zheng T. Q., Li Yan. An Improved Analytical Model for Predicting the Switching Performance of SiC MOSFETs. Journal of Power Electronics, 2016, 16(1): 374-387.
- [18] Wang Jianjing, Chung H. S., Li R. T. Characterization and Experimental Assessment of the Effects of Parasitic Elements on the MOSFET Switching Performance. IEEE Transactions on Power Electronics, 2013, 28(1): 573-590.
- [19] Yeon C., Lee J., Lee I., et al. Wide ZVS Range Asymmetric Half-Bridge Converter With Clamp Switch and Diode for High Conversion Efficiency. IEEE Transactions on Industrial Electronics, 2016, 63(5): 2862-2870.
- [20] 胡红林, 李春华, 邵波. 移相全桥零电压 PWM 软开关电路的研究. 电力电子技术, 2009, 43(1): 12-14.
- [21] 故障。 , 严仰光. 软开关 PWM DC/DC 全桥变换器的实现策略. 电工技术学报, 1999, 14(6): 27-30.
- [22] Shu Lu, Zhang Junming, Peng Fangzheng, et al. Active Current Source IGBT Gate Drive with Closed-Loop di/dt and dv/dt Control. IEEE Transactions on Power Electronics, 2017, 32(5): 3787-3796.
- [23] Dymond H., Wang Jianjing, Liu Dawei, et al. A 6.7-GHz Active Gate Driver for GaN FETs to Combat Overshoot, Ringing, and EMI. IEEE Transactions on Power Electronics, 2018, 33(1): 581-594.
- [24] Huang Haokai, Yang Xin, Wen Yanhui, et al. A switching ringing suppression scheme of SiC MOSFET by Active Gate Drive. Proceedings of IEEE International Power Electronics and Motion Control Conference (IPEMC-ECCE Asia), 2016:285-291.
- [25] Lobsiger Y., Kolar J. W. Closed-Loop di/dt and dv/dt IGBT Gate Driver. IEEE Transactions on Power Electronics, 2015, 30(6): 3402-3417.
- [26] Wang Zhiqiang, Shi Xiaojie, Tolbert L. M., et al. A di/dt Feedback-Based Active Gate Driver for Smart Switching and Fast Overcurrent Protection of IGBT Modules. IEEE Transactions on Power Electronics, 2014, 29(7): 3720-3732.
- [27] Grbovic P. J. An IGBT Gate Driver for Feed-Forward Control of Turn-on Losses and Reverse Recovery Current. IEEE Transactions on Power Electronics, 2008, 23(2): 643-652.
- [28] 赵争鸣, 施博辰, 朱义诚. 对电力电子学的再认识——历史、现状及发展. 电工技术学报, 2017, 32(12): 5-15.
- [29] 姬世奇. 高压 IGBT 串联特性建模及主动均压控制: [博士学位论文]. 北京: 清华大学电机工

- 程及应用电子技术系, 2015.
- [30] 鲁思兆. 模块化多电平变换器组合特性及控制方法研究: [博士学位论文]. 北京: 清华大学电机工程及应用电子技术系, 2016.
- [31] 葛俊杰. 基于能量平衡的固态变压器控制研究: [博士学位论文]. 北京: 清华大学电机工程及应用电子技术系, 2015.
- [32] 陈凯楠. 高性能宽频带电力电子功率放大器关键技术研究: [博士学位论文]. 北京: 清华大学电机工程与应用电子技术系, 2014.
- [33] 白华. 电力电子变换器中电磁脉冲功率瞬态过程研究: [博士学位论文]. 北京: 清华大学电机工程与应用电子技术系, 2007.
- [34] 赵争鸣, 贺凡波, 袁立强, 等. 大容量电力电子系统电磁瞬态分析技术及应用. 中国电机工程学报, 2014, 34(18): 3013-3019.
- [35] Safari S., Castellazzi A., Wheeler P. Experimental study of parasitic inductance influence on SiC MOSFET switching performance in Matrix converter. European Conference on Power Electronics and Applications (EPE), 2013:1-9.
- [36] Chen Zheng, Boroyevich D., Burgos R. Experimental parametric study of the parasitic inductance influence on MOSFET switching characteristics. International IEEE Power Electronics Conference (IPEC-ECCE-Asia), 2010:164-169.
- [37] Zhang Zheyu, Guo Ben, Wang F., et al. Methodology for Wide Band-gap Device Dynamic Characterization. IEEE Transactions on Power Electronics, 2017, 32(12): 9307-9318.
- [38] Li Ke, Videt A., Idir N. Using Current Surface Probe to Measure the Current of the Fast Power Semiconductors. IEEE Transactions on Power Electronics, 2015, 30(6): 2911-2917.
- [39] Zhang Zheyu, Guo Ben, Wang F., et al. Methodology for Switching Characterization Evaluation of Wide Band-gap Devices in a Phase-leg Configuration. Proceedings of IEEE Applied Power Electronics Conference and Exposition (APEC), 2014:2534-2541.
- [40] Mantooth H. A., Peng Kang, Santi E., et al. Modeling of Wide Bandgap Power Semiconductor Devices—Part I. IEEE Transactions on Electron Devices, 2015, 62(2): 423-433.
- [41] Hasanuzzaman M., Islam S. K., Tolbert L. M., et al. Design, Modeling, Testing, and Spice Parameter Extraction of Dimos Transistor in 4H-Silicon Carbide. International Journal of High Speed Electronics and Systems, 2006, 16(2): 733-746.
- [42] McNutt T. R., Hefner A. R., Mantooth H. A., et al. Silicon Carbide Power MOSFET Model and Parameter Extraction Sequence. IEEE Transactions on Power Electronics, 2007, 22(2): 353-363.
- [43] Mudholkar M., Ahmed S., Ericson M. N., et al. Datasheet Driven Silicon Carbide Power MOSFET Model. IEEE Transactions on Power Electronics, 2014, 29(5): 2220-2228.
- [44] Alexakis P., Alatise O., Ran Li., et al. Modeling power converters using hard switched silicon carbide MOSFETs and Schottky barrier diodes. European Conference on Power Electronics and Applications (EPE), 2013:1-9.
- [45] Merkert A., Krone T., Mertens A. Characterization and Scalable Modeling of Power Semiconductors for Optimized Design of Traction Inverters with Si- and SiC-Devices. IEEE

- Transactions on Power Electronics, 2014, 29(5): 2238-2245.
- [46] Ren Yuancheng, Xu Ming, Zhou Jinghai, et al. Analytical loss model of power MOSFET. IEEE Transactions on Power Electronics, 2006, 21(2): 310-319.
- [47] Ji Shiqi, Lu Ting, Zhao Zhengming, et al. Series-Connected HV-IGBTs Using Active Voltage Balancing Control with Status Feedback Circuit. IEEE Transactions on Power Electronics, 2015, 30(8): 4165-4174.
- [48] Jayant Baliga 著. 功率半导体器件基础 (英文版). 北京: 科学出版社, 2012.
- [49] 袁立强等编著. 电力半导体器件原理与应用. 北京: 机械工业出版社, 2011.
- [50] Wittig B., Fuchs F. W. Analysis and Comparison of Turn-off Active Gate Control Methods for Low-Voltage Power MOSFETs with High Current Ratings. IEEE Transactions on Power Electronics, 2012, 27(3): 1632-1640.
- [51] Makaran J. E. Gate Charge Control for MOSFET Turn-Off in PWM Motor Drives Through Empirical Means. IEEE Transactions on Power Electronics, 2010, 25(5): 1339-1350.
- [52] Idir N., Bausiere R, Franchaud J. J. Active gate voltage control of turn-on di/dt and turn-off dv/dt in insulated gate transistors. IEEE Transactions on Power Electronics, 2006, 21(4): 849-855.
- [53] Yang Xin, Yuan Ye, Zhang Xueqiang, et al. Shaping High-Power IGBT Switching Transitions by Active Voltage Control for Reduced EMI Generation. IEEE Transactions on Industry Applications, 2015, 51(2): 1669-1677.
- [54] Palmer P. R., Rajamani H. S. Active Voltage control of IGBTs for high power applications. IEEE Transactions on Power Electronics, 2004, 19(4): 894-901.
- [55] Wang Y., Palmer P. R., Lim T. C., et al. Real-time Optimization of IGBT/Diode Cell Switching under Active Voltage Control. Conference Record of IEEE Industry Application Conference (IAS), 2006, 5(1): 2262-2268.
- [56] Palmer P. R., Githiari A. N. The series connection of IGBTs with active voltage sharing. IEEE Transactions on Power Electronics, 1997, 12(4): 637-644.
- [57] Zhang Xueqiang, Zhang Jin, Palmer P. R. Direct voltage balancing for series connected IGBTs. Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE), 2017:1-6.
- [58] Palmer P. R., Zhang Jin, Zhang Xueqiang. SiC MOSFETs connected in series with active voltage control. IEEE 3rd Workshop on Wide Bandgap Power Devices and Applications (WiPDA), 2016:60-65.
- [59] Zhang Zheyu, Wang F., Tolbert L. M., et al. Active Gate Driver for Crosstalk Suppression of SiC Devices in a Phase-Leg Configuration. IEEE Transactions on Power Electronics, 2014, 29(4): 1986-1997.
- [60] Musumeci S., Raciti A., Testa A., et al. Switching-behavior improvement of insulated gate-controlled devices. IEEE Transactions on Power Electronics, 1997, 12(4): 645-653.
- [61] Zhang Zheyu, Wang F., Costinett D. J., et al. Dead-time optimization of SiC devices for voltage source converter. Proceedings of IEEE Applied Power Electronics Conference and Exposition (APEC), 2015:1145-1152.

- [62] 黄招彬, 游林儒, 汪兆栋, 等. 一种考虑死区与最小脉宽限制的 IPWM 算法. 电工技术学报, 2014, 29(12): 11-18.
- [63] 任仁, 张方华, 刘硕. 基于 LLC 直流变压器(LLC-DCT)效率优化的死区时间与励磁电感设计. 电工技术学报, 2014, 29(10): 141-146.
- [64] 白华, 赵争鸣, 张永昌, 等. 最小脉宽特性对高压三电平变频器的影响. 电工技术学报, 2006, 21(12): 60-65.
- [65] Lewicki A. Dead-Time Effect Compensation Based on Additional Phase Current Measurements. IEEE Transactions on Industrial Electronics, 2015, 62(7): 4078-4085.
- [66] Büyükkelleş Ü, Ersak A. Analysis and compensation of nonlinear effects in an inverter with power MOSFETs. International Power Electronics and Motion Control Conference (EPE/PEMC), 2012:1-6.
- [67] Tschirhart D. J., Jain P. K. A Dual-Channel Current Source Driver for Complementary Switches. IEEE Transactions on Power Electronics, 2014, 29(12): 6494-6505.
- [68] Zhang Zhiliang, Li Feifei, Liu Yanfei. A High-Frequency Dual-Channel Isolated Resonant Gate Driver with Low Gate Drive Loss for ZVS Full-Bridge Converters. IEEE Transactions on Power Electronics, 2014, 29(6): 3077-3090.
- [69] 张之梁, 胥鹏程, 蔡卫. 应用于 1-MHz Boost PFC 变换器的自适应连续电流源驱动. 中国电机工程学报, 2012, 32(27): 111-118.
- [70] 张之梁, 徐东升, 胥鹏程. 一种适用于高频 Buck 变换器的新型电流源驱动. 中国电机工程学报, 2011, 31(9): 36-42.
- [71] Zhang Xuan, Li He, Brothers J. A., et al. A Gate Drive with Power Over Fiber-Based Isolated Power Supply and Comprehensive Protection Functions for 15-kV SiC MOSFET. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2016, 4(3): 946-955.
- [72] 李永东编著. 现代电力电子学 原理及应用. 北京: 电子工业出版社, 2011.
- [73] 李凯. 面向可靠性的模块化多电平变换器控制策略研究: [博士学位论文]. 北京: 清华大学电机工程及应用电子技术系, 2017.
- [74] Antoszczuk P. D., Garcia Retegui R., Wassinger N., et al. Characterization of Steady-State Current Ripple in Interleaved Power Converters Under Inductance Mismatches. IEEE Transactions on Power Electronics, 2014, 29(4): 1840-1849.
- [75] Gordillo J., Aguilar C. A Simple Sensorless Current Sharing Technique for Multiphase DC - DC Buck Converters. IEEE Transactions on Power Electronics, 2017, 32(5): 3480-3489.
- [76] Roy J., Ayyanar R. Sensor-less Current Sharing Over Wide Operating Range for Extended-Duty-Ratio Boost Converter. IEEE Transactions on Power Electronics, 2017, 32(11): 8763 - 8777.
- [77] Han J., Song J. H. Phase Current-Balance Control Using DC-Link Current Sensor for Multiphase Converters with Discontinuous Current Mode Considered. IEEE Transactions on Industrial Electronics, 2016, 63(7): 4020-4030.
- [78] Chae S., Song Y., Park S., et al. Digital Current Sharing Method for Parallel Interleaved DC - DC

- Converters Using Input Ripple Voltage. IEEE Transactions on Industrial Informatics, 2012, 8(3): 536-544.
- [79] Ho K., Yeh C., Lai Y. Novel Digital-Controlled Transition Current-Mode Control and Duty Compensation Techniques for Interleaved Power Factor Corrector. IEEE Transactions on Power Electronics, 2010, 25(12): 3085-3094.
- [80] Choi H., Balogh L. A Cross-Coupled Master - Slave Interleaving Method for Boundary Conduction Mode (BCM) PFC Converters. IEEE Transactions on Power Electronics, 2012, 27(10): 4202-4211.
- [81] Oliver J. A., Zumel P., Garcia O., et al. Passive component analysis in interleaved buck converters. Proceedings of IEEE Applied Power Electronics Conference and Exposition (APEC), 2014: 623-628.
- [82] Antoszczuk P., Cervellini P., Retegui R. G., et al. Optimized Switching Sequence for Multiphase Power Converters Under Inductance Mismatch. IEEE Transactions on Power Electronics, 2017, 32(3): 1697-1702.
- [83] Liu He, Zhang Donglai, Wang Di. Design Considerations for Output Capacitance Under Inductance Mismatches in Multiphase Buck Converters. IEEE Transactions on Power Electronics, 2017, 32(7): 5004-5015.
- [84] Wolfspeed. CMF20120D 数据手册 [EB/OL]. <https://www.wolfspeed.com/power/products>.
- [85] Wolfspeed. C4D30120D 数据手册 [EB/OL]. <https://www.wolfspeed.com/power/products>.
- [86] Rodríguez M., Rodríguez A., Miaja P. F., et al. An Insight into the Switching Process of Power MOSFETs: An Improved Analytical Losses Model. IEEE Transactions on Power Electronics, 2010, 25(6): 1626-1640.
- [87] Castro I., Roig J., Gelagaev R., et al. Analytical Switching Loss Model for Superjunction MOSFET with Capacitive Nonlinearities and Displacement Currents for DC-DC Power Converters. IEEE Transactions on Power Electronics, 2016, 31(3): 2485-2495.
- [88] Peng Kang, Eskandari S., Santi E. Analytical loss model for power converters with SiC MOSFET and SiC schottky diode pair. Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE), 2015 :6153-6160.
- [89] Sun Kai, Wu Hongfei, Lu Juejing, et al. Improved Modeling of Medium Voltage SiC MOSFET within Wide Temperature Range. IEEE Transactions on Power Electronics, 2014, 29(5): 2229-2237.
- [90] Wolfspeed. C2M0080120D 数据手册 [EB/OL]. <https://www.wolfspeed.com/power/products>.
- [91] Wolfspeed. C4D10120D 数据手册 [EB/OL]. <https://www.wolfspeed.com/power/products>.
- [92] Chierchie F., Stefanazzi L., Paolini E. E., et al. Frequency Analysis of PWM Inverters with Dead-Time for Arbitrary Modulating Signals. IEEE Transactions on Power Electronics, 2014, 29(6): 2850-2860.
- [93] 刘卫东著. 信号与系统分析基础. 北京: 清华大学出版社, 2008.
- [94] Song Zukui, Sarwate D. V. The frequency spectrum of pulse width modulated signals. Elsevier

- North-Holland, Inc., 2003, 83(10): 2227-2258.
- [95] Benda V., Gowar J., Grant D. A.著; 吴郁, 张万荣, 刘兴明译. 功率半导体器件 理论及应用. 北京: 化学工业出版社, 2005.
- [96] Wu Junke, Zhou Luowei, Sun Pengju, et al. Control of IGBT junction temperature in small-scale wind power converter. International Power Electronics and Application Conference and Exposition (PEAC), 2014:41-48.
- [97] 陆治国, 祝万平, 刘捷丰, 等. 一种新型交错并联双向 DC/DC 变换器. 中国电机工程学报, 2013, 33(12): 39-46.
- [98] Nielsen K. Parallel Phase-Shifted Carrier Pulse-Width Modulation (PSCPWM)-A Novel Approach to Switching Power Amplifier Design. Audio Engineering Society Convention (AES), 1997:1-27.
- [99] Holmes D. G., Lipo T. A.著. 电力电子变换器 PWM 技术原理与实践. 北京: 人民邮电出版社, 2010.
- [100] Yang S., Yang Y., Chen K., et al. A Low-THD Class-D Audio Amplifier with Dual-Level Dual-Phase Carrier Pulsewidth Modulation. IEEE Transactions on Industrial Electronics, 2015, 62(11): 7181-7190.
- [101] Garcia O., Castro A. D., Zumelis P., et al. Digital-Control-Based Solution to the Effect of Nonidealities of the Inductors in Multiphase Converters. IEEE Transactions on Power Electronics, 2007, 22(6): 2155-2163.
- [102] Frigge M., Hoaglin D. C., Iglewicz B. Some Implementations of the Boxplot. American Statistician, 1989, 43(1): 50-54.
- [103] Cervellini P., Antoszczuk P., Retegui R. G., et al. Current Ripple Amplitude Measurement in Multiphase Power Converters. IEEE Transactions on Power Electronics, 2017, 32(9): 6684-6688.
- [104] 微波射频网. 空芯电感计算公式 [EB/OL]. <http://www.mwrf.net/T/circuit/kongxindiangan.html>.
- [105] Chen Zheng. Characterization and Modeling of High-Switching Speed behavior of SiC Active Devices: [Master Thesis]. Blacksburg: Virginia Polytechnic Institute and State University, Department of Electrical Engineering, 2009.
- [106] Xilinx. DS160 Spartan-6 Family Overview [EB/OL]. 2011. https://www.xilinx.com/support/documentation/data_sheets/ds160.pdf.
- [107] 牛实为著. 冲击波, 孤立波与人. 北京: 中国医药科技出版社, 1999.

致 谢

衷心感谢我的导师赵争鸣教授在我就读博士期间对我在科研上的悉心教诲和生活上的亲切关怀！赵老师一直以来以其严谨的治学态度、非凡的敬业精神、广阔的国际视野，指导着我开展博士课题的相关工作。赵老师一直教导我要保持对科研的兴趣，加强团队合作意识，让我在电力电子专业方向上有了更加广泛的认识，开展了更加深入的研究。在此，谨向我的恩师赵争鸣教授，致以诚挚的敬意和衷心的感谢！

感谢袁立强老师、陈凯楠老师、孙晓瑛老师和张月月老师对我生活和科研工作中的关心和帮助。袁老师在电力电子领域具有渊博的理论知识和丰富的实践经验，为我的科研工作提供了很多帮助和指导；陈老师在实验研究方面给了我很多具体的建议，帮助我解决了很多实际问题；孙老师和张老师在生活上给予了我无私的关怀和帮助，让我可以更加踏实、专注地投入到科研工作中去。

感谢英国巴斯大学电子与电机工程系的 Simon Le Blond 博士，于东民博士，张会明博士和李建威博士，在我赴英交流访问期间提供的指导和帮助，和你们的合作交流让我受益匪浅。

感谢课题组的鲁挺博士，贺凡波博士，葛俊杰博士，姬世奇博士，张艺明博士，李凯博士，冯高辉博士，杨祎博士和刘方博士以及实验室的魏树生、谷庆、翁幸、蒋烨、凌亚涛、叶秀曦、石冰清、孙建宁、聂金铜、文武松、檀添、顾小程、易淑娴、施博辰、朱义诚和段任之等全体同学对我科研工作的指导和帮助！

论文工作承蒙清华与富士电机的国际科研合作项目“新型沟槽栅碳化硅功率模块在功率放大器中的应用”及国家自然科学基金重大项目“大容量电力电子混杂系统多时间尺度动力学表征与运行机制”（51490683）的资助，特此致谢！

最后衷心感谢我的父母和家人一直以来对我的关心和帮助！感谢我的女朋友在我就读博士期间对我的理解和支持！你们的支持和帮助，是我前进路上最大的动力！

声 明

本人郑重声明：所呈交的学位论文，是本人在导师指导下，独立进行研究工作所取得的成果。尽我所知，除文中已经注明引用的内容外，本学位论文的研究成果不包含任何他人享有著作权的内容。对本论文所涉及的研究工作做出贡献的其他个人和集体，均已在文中以明确方式标明。

签 名：_____日 期：_____

个人简历、在学期间发表的学术论文与研究成果

个人简历

1990 年 11 月出生于河北省张家口市。

2009 年 9 月考入清华大学电机工程及应用电子技术系电气工程及其自动化专业，2013 年 7 月本科毕业并获得工学学士学位。

2013 年 9 月免试进入清华大学电机工程及应用电子技术系攻读电气工程博士学位至今，师从赵争鸣教授。

2015 年 6 月-2015 年 12 月获英国巴斯大学国际合作研究奖学金项目资助，赴英国巴斯大学电子与电气工程系，合作导师为 Dr. Simon Le Blond。

发表的学术论文

- [1] Xudong Wang, Zhengming Zhao, Kai Li, Yicheng Zhu, Kainan Chen. Analytical Methodology for Loss Calculation of SiC MOSFETs. (已被《IEEE Journal of Emerging and Selected Topics in Power Electronics》期刊录用, SCI源刊)
- [2] Xudong Wang, Zhengming Zhao, Kai Li, Kainan Chen, Fang Liu. Analysis of the Steady-State Current Ripple in Multileg Class-D Power Amplifiers Under Inductance Mismatches. (已被《IEEE Transactions on Power Electronics》期刊录用, SCI源刊)
- [3] Xudong Wang, Zhengming Zhao, Kainan Chen, Kai Li, Liqiang Yuan. An Analytical Methodology to Evaluate the THD of High Power Class D Amplifiers. (已被2018年ICEMS会议录用, EI收录)
- [4] Xudong Wang, Zhengming Zhao, Yicheng Zhu, Kainan Chen, Liqiang Yuan. A Comprehensive Study on the Gate-Loop Stability of the SiC MOSFET. Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE), 2017:3012-3018. (EI收录, 检索号: 20180604762900)
- [5] 王旭东, 朱义诚, 赵争鸣, 陈凯楠. 驱动回路参数对碳化硅MOSFET开关瞬态过程的影响. 电工技术学报, 2017, 32(13): 23-30. (EI收录, 检索号: 20173104014310)

- [6] Xudong Wang, Dongmin Yu, Simon Le Blond, Zhengming Zhao, Peter Wilson. A Novel Controller of a Battery-Supercapacitor Hybrid Energy Storage System for Domestic Applications. *Energy & Buildings*, 2017, 141: 167-174. (SCI收录, 检索号: 000400212400014)
- [7] Xudong Wang, Zhengming Zhao, Kainan Chen, Fanbo He. Numerical Studies on Dual-Band Electromagnetic Energy Harvesting with Double-Ring Split-Ring Resonators. *Proceedings of IEEE International Universities Power Engineering (UPEC)*, 2016:1-5. (EI收录, 检索号: 20160801961615)
- [8] 赵争鸣, 王旭东. 电磁能量收集技术现状及发展趋势. *电工技术学报*, 2015, 30(13): 1-11. (EI收录, 检索号: 20153401187878)
- [9] Xudong Wang, Zhengming Zhao, Guanhua Chen, Fanbo He. RF Energy Harvesting with Broadband Antenna. *Proceedings of IEEE Transportation Electrification Conference and Expo (ITEC) Asia-Pacific*, Beijing, 2014:1-5. (EI收录, 检索号: 20145000324586)
- [10] 朱义诚, 赵争鸣, 王旭东, 施博辰. SiC MOSFET与SiC SBD换流单元瞬态模型. *电工技术学报*, 2017, 32(12): 58-69. (EI收录, 检索号: 20173104011268)
- [11] Jianwei Li, Xudong Wang, Zhengyu Zhang, Simon Le Blond, Qingqing Yang, Min Zhang, Weijia Yuan. Analysis of a New Design of the Hybrid Energy Storage System Used in the Residential m-CHP Systems. *Applied Energy*, 2017, 187: 169-179. (SCI收录, 检索号: 000392571200014)