



UNIVERSIDAD NACIONAL DE CÓRDOBA
FACULTAD DE CIENCIAS EXACTAS, FÍSICAS Y NATURALES
CÁTEDRA DE ELECTRÓNICA DIGITAL I

TRABAJO PRÁCTICO N° 4

“Sistema de adquisición, conversión y almacenamiento de datos”

Grupo N° 5

Alumnos:

NOTA:

Yori, Lourdes

Saad, Gonzalo

Segura, Gaston

Profesor:

Ing. Vrech, Ruben

Comisión: Viernes de 9:30 a 12:30

Junio del 2022

Consigna

Diseñar en protoboard un Sistema de Conversión Analógico a Digital (ADC), banco de memoria RAM y conversor Digital a Analógico (DAC). Que funcione de la siguiente manera:

- 1- Se tomará una señal analógica con una frecuencia mínima de 3 Khz. Esta señal será acondicionada para ser digitalizada por un conversor ADC. A la salida del ADC habrá un banco de 8 leds para testear el valor de conversión.
- 2- Los valores digitalizados se almacenarán en un banco de memoria de 8 bits, con la capacidad de al menos 3 segundos de información digitalizada. Por este motivo se colocará un pulsador para el inicio de conversión y cuando se haya completado de escribir todas las memorias, finalizará automáticamente dicha conversión.
- 3- Un circuito DAC tipo R-2R va a convertir los valores digitales a analógico nuevamente (0-5V). Cuando el ADC esté funcionando y también con la posibilidad de leer las memorias RAM en forma cíclicas, así recuperando la señal almacenada en ellas

Se pide cálculos y circuitos:

- diagrama circuital completo
- la organización del banco de memorias
- frecuencia de muestreo
- frecuencia del clock del conversor
- frecuencia del clock del contador de direcciones de memoria y módulo del

mismo

- cantidad de datos a almacenar
- frecuencia del circuito de selección de entradas del multiplexor
- frecuencia del pulso de Start of Conversion

Materiales

- Para hacer el DAC R2R:9 resistencias de 2k ohms y 7 resistencias de 1k ohms
- Una fuente de alimentación de 5V.
- 8 diodos leds rojos.
- 8 transistores npn bipolares(uno para led).
- 8 resistencias para la base del transistor y 8 resistencias para el colector del transistor.
- Un potenciómetro.
- Un LM555CN.
- Una memoria UT62256C.
- Un ADC 0808.
- Un chip NOT.
- Una llave.
- 2 contadores 74HC 4040.
- Cables.
- Capacitores: 1nF, 0.1 uF.
- 2 resistencias de 1k ohms para el 555.
- Generador de señales.
- Osciloscopio digital.

Desarrollo

FREC DE MUESTREO (Fm): será de 10 Khz, ya que usamos una señal de 5 khz y por lo tanto $2 \times 5 \text{ kHz}$ es igual a 10 khz

ADC de aproximaciones sucesivas: tiempo de conversión: $(n+2) \cdot F_m = (8+2) \cdot 10\text{k} = 100 \text{ kHz} \leftarrow f \text{ del conversor (osea el clock)}$

F de SOC(Fsoc): 10khz

F de EOC(Fsoc): 10khz

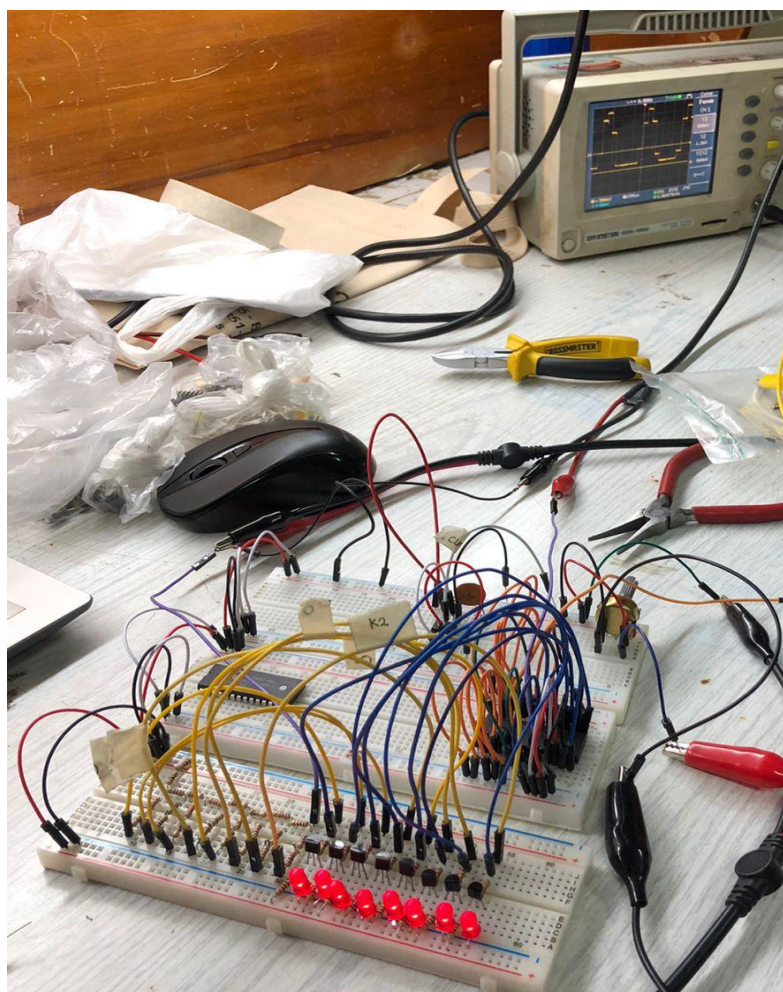
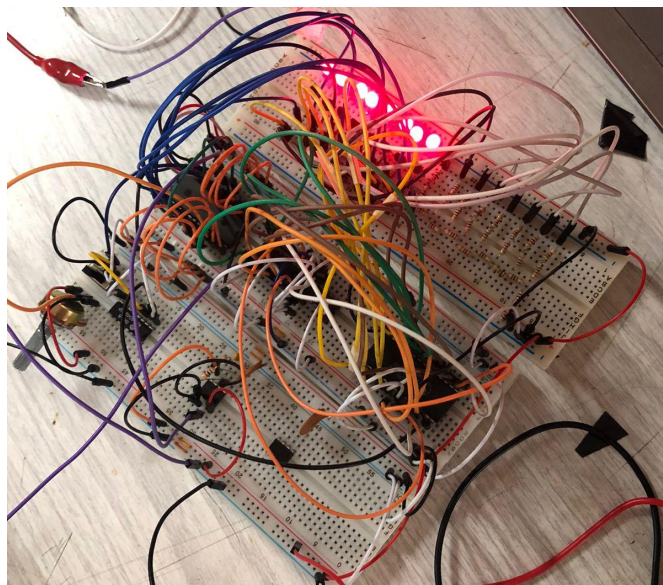
Cant de datos en la memoria: $\text{Tiempo} \cdot F_m = 3 \text{ seg} \cdot 10\text{kHz} = 30\text{k datos} \times \text{seg}$

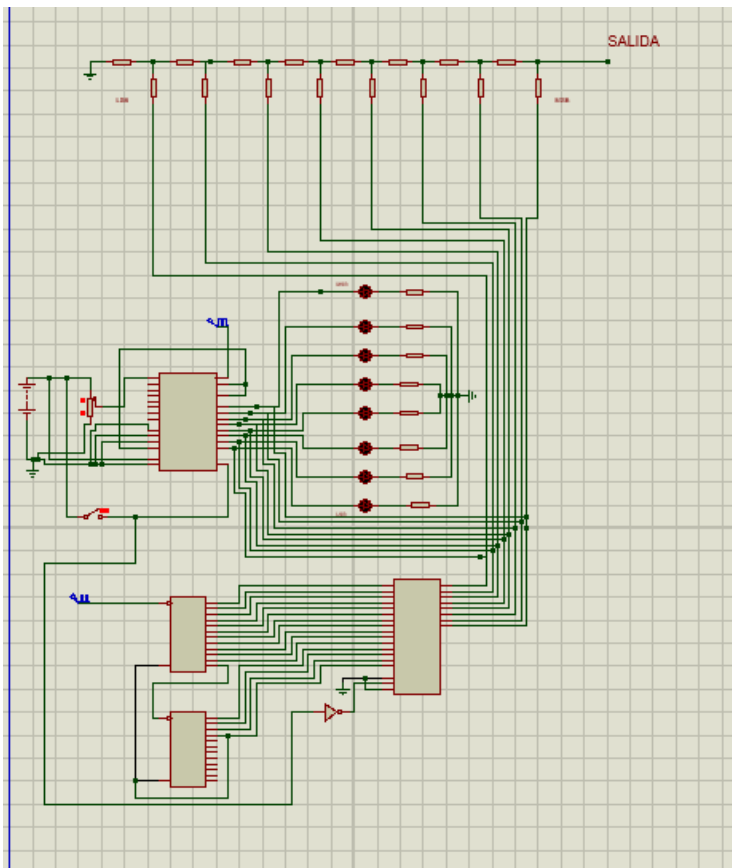
Modulo del contador: 30k

F del contador de la memoria: 10khz

Step: $\frac{5\text{V}}{2^8 - 1} = 19,6\text{mV} > \text{ruido}$

Acá podemos ver una imagen del circuito completo en proteus como así también del circuito físico.





ADC:

Utilizamos un potenciómetro como entrada de señal analógica.

Conectando las patas SOC,EOC y ALE, logramos el modo FREE RUNNING para tener la mayor velocidad de conversión posible.

El chip tiene un multiplexor integrado, pero para el trabajo solo se utiliza una entrada del mux y se deja seleccionada con las entradas de control. El mismo chip se encarga del muestreo. La entrada ALE es para habilitar la entrada de señales.

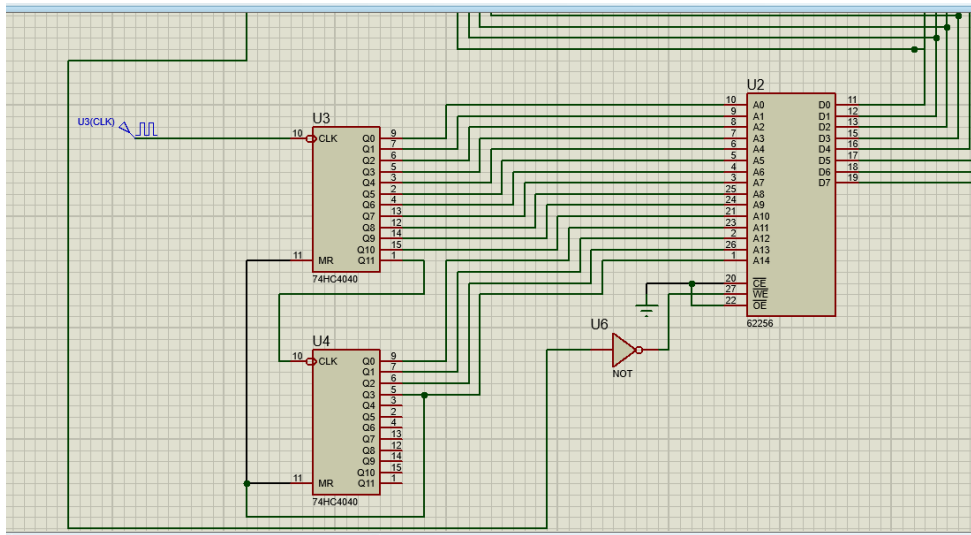
A la salida del ADC colocamos 8 LEDs con sus transistores y respectivas resistencias de base y colector logrando intensificar su brillo.

Contadores:

Utilizamos dos contadores ripple counter de 12 bits para poder obtener los 15 bits deseados en la memoria. Para ello, truncamos las patas MR.

Las salidas de estos contadores van hacia la memoria para actuar como buss de direcciones.

Además colocamos un chip not para que, al accionar o no la llave, la memoria se encuentre leyendo o escribiendo. Esto lo hacemos para que no exista conflicto al leer lo que está guardado en la memoria.



DAC:

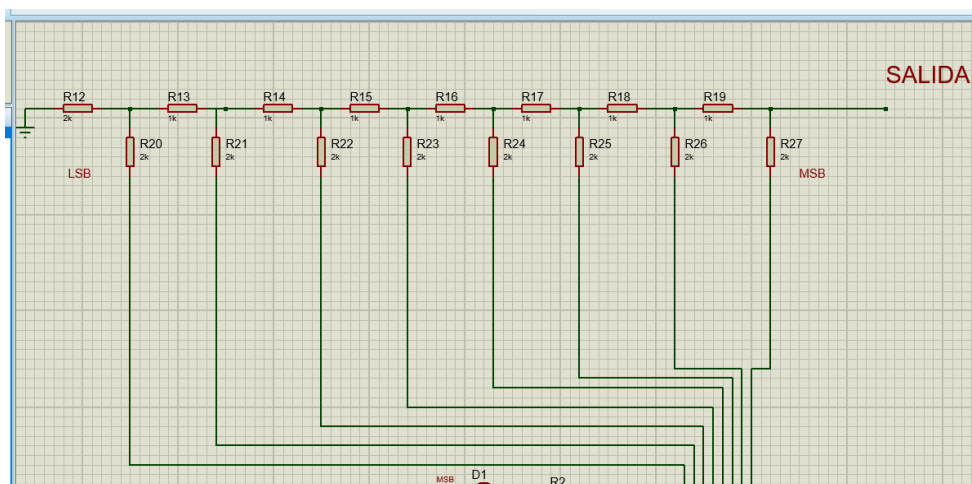
Convertidor digital analógico R2R.

Su función es transformar la señal de digital a analógica.

Conectando un osciloscopio a la salida del mismo es posible ver esta señal analógica cuantificada.

Colocando un amplificador en la salida del DAC obtenemos una señal amplificada.

$$V_o = \frac{V_R}{2^N} (S_{N-1} 2^{N-1} + S_{N-2} 2^{N-2} + S_{N-3} 2^{N-3} + \dots + S_0 2^0)$$



TRUTH TABLE

MODE	\overline{CE}	\overline{OE}	\overline{WE}	I/O OPERATION	SUPPLY CURRENT
Standby	H	X	X	High - Z	ISB, ISB1
Output Disable	L	H	H	High - Z	I_{CC}
Read	L	L	H	D_{OUT}	I_{CC}
Write	L	X	L	D_{IN}	I_{CC}

Note: H = V_{IH} , L = V_{IL} , X = Don't care.

555:

Vemos la manera en que lo conectamos con sus respectivos componentes que son los capacitores y las resistencias, todo esto en base a lo que podemos observar en su hoja de datos.

555 como Astable

Dados el valor de las resistencias y el capacitor, esta página calcula cuanto es el periodo, frecuencia y duty cycle, en un 555 configurado como astable.

R1:

1

Kilo

Ohms

R2:

1

Kilo

Ohms

C:

1

Nano

Faradios

T:

2.079 microseconds

F:

480.898 kilohertz

Los cálculos obtenidos de resistencias y del capacitor nos permitirá una frecuencia de aproximadamente 480 khz. Una de las desventajas de usar un 555 en vez de un generador de señales es la presencia de mayor ruido en el circuito.

Conclusiones

Al iniciar el proyecto se comenzó inspeccionando cada componente y parte del circuito lo que nos otorga un vistazo general del funcionamiento del circuito y sus componentes y propone las bases del procedimiento, con un planteo lógico sin saber cómo se llevaría a una implementación práctica. Luego de adquirir los elementos necesarios y usando los datos disponibles se dispuso cada parte individualmente en funcionamiento. Finalmente se consigue un circuito completo funcional al hacer la interconexión de las dichas partes. Nos topamos con una serie de inconvenientes como lo son el ruido y poder hacer que no haya un conflicto entre memoria y adc, como así también en conseguir poder ingresarle un clock correcto al adc. Podemos ver que la señal de salida que muestra el dac no tiene una forma sinusoidal como la de la entrada, por lo tanto claramente podemos ver que puede ser optimizado.

Bibliografía y referencias

Hojas de datos:

<https://pdf1.alldatasheet.com/datasheet-pdf/view/929604/TI1/ADC0809.html> (ADC)

<https://pdf1.alldatasheet.com/datasheet-pdf/view/1068528/ONSEMI/LM555.html> (555)

<https://pdf1.alldatasheet.es/datasheet-pdf/view/83995/ETC/UT62256C.html> (Memoria)

<https://pdf1.alldatasheet.com/datasheet-pdf/view/15607/PHILIPS/74HC4040.html>

(Contador)