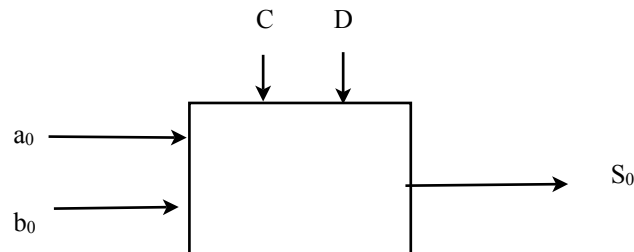


Examen Session Rattrapage : Architecture des ordinateurs

Document non autorisé, Durée 2h

Exercice 1 (5points)

On veut réaliser un circuit combinatoire qui possède deux entrées de données (a_0 , b_0), deux entrées de commande (C, D) et une sortie S_0 .



Le fonctionnement de ce circuit est tel que:

- Si $C=D=1$ alors $S_0 = a_0 + b_0$ (OU logique)
- Si $C=D=0$ alors $S_0 = a_0 \cdot b_0$ (ET logique)
- Si $C=0$ et $D=1$ alors $S_0 = b_0$
- Si $C=1$ et $D=0$ alors $S_0 = a_0$

1. Faire la table de vérité de ce circuit. (1point)
2. Donner l'équation logique simplifiée de S_0 . (2points)
3. Donner le schéma logique simplifié qu'avec des portes NAND. (2points)

Exercice 2 (5points)

Représenter le circuit électronique détaillée et simplifiée d'un transcodeur de 4 bits permettant le passage du code de Gray au code D'Aiken. On se limitera aux nombres allant de 5 à 9.

Exercice 3: Question de cours (10points)

1. Etablir la table de vérité et le(s) équation(s) booléenne(s) de sortie(s) d'un multiplexeur à 2 entrées d'adresses (A_0 , A_1). (2points)
2. Etablir la table de vérité et le(s) équation(s) booléenne(s) de sortie(s) d'un démultiplexeur à 2 entrées d'adresses (A_0 , A_1). (2points)
3. Etablir la table de vérité et le(s) équation(s) booléenne(s) de sortie(s) d'un comparateur d'inégalité de 2 bits. (2points)
4. Etablir la table de vérité et les équations booléennes de sorties (S_0 , S_1 , S_2 , S_3) d'un décodeur à 4 sorties et n entrées (E_0 , ..., E_n). (2points)
5. Etablir la table de vérité et les équations booléennes des n sorties (S_0 , ..., S_n) d'un codeur à 4 entrées (E_0 , E_1 , E_2 , E_3). (2points)