

Exercices de Révision sur les Circuits Combinatoires, Multiplexeur, Démultiplexeur et Circuit Séquentiel (Solution)

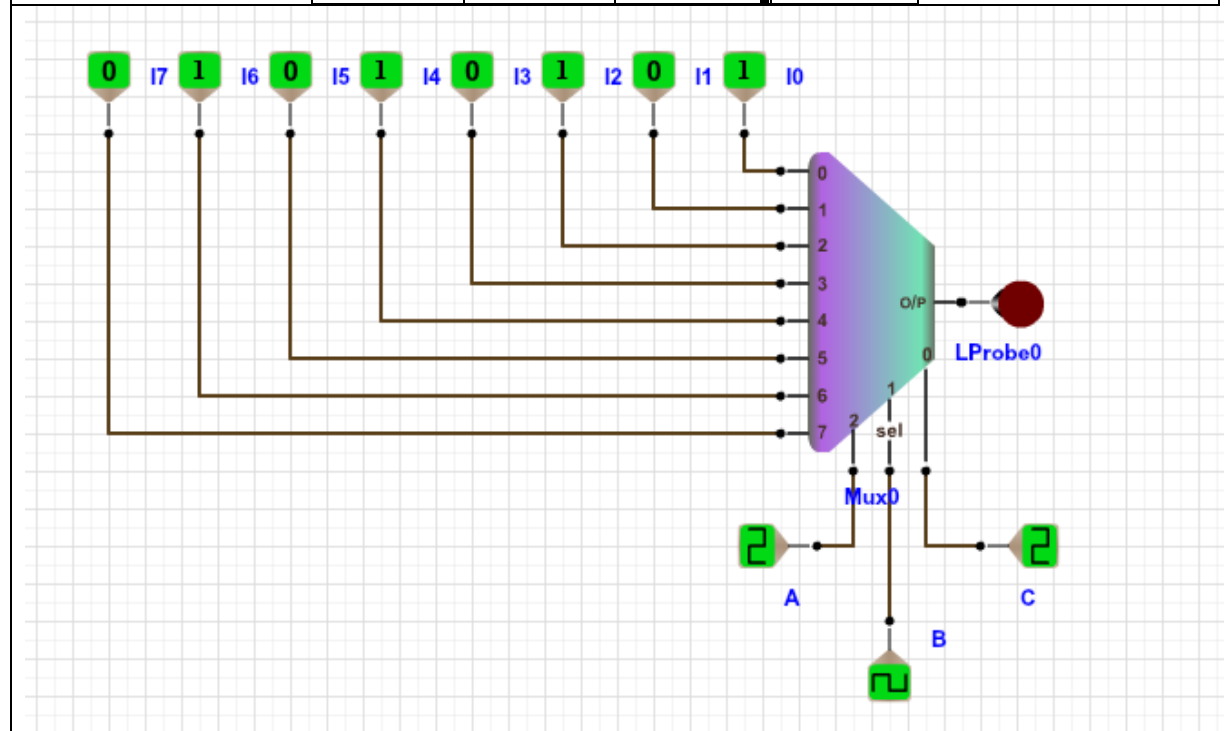
Exercice 1 : Parité d'un mot

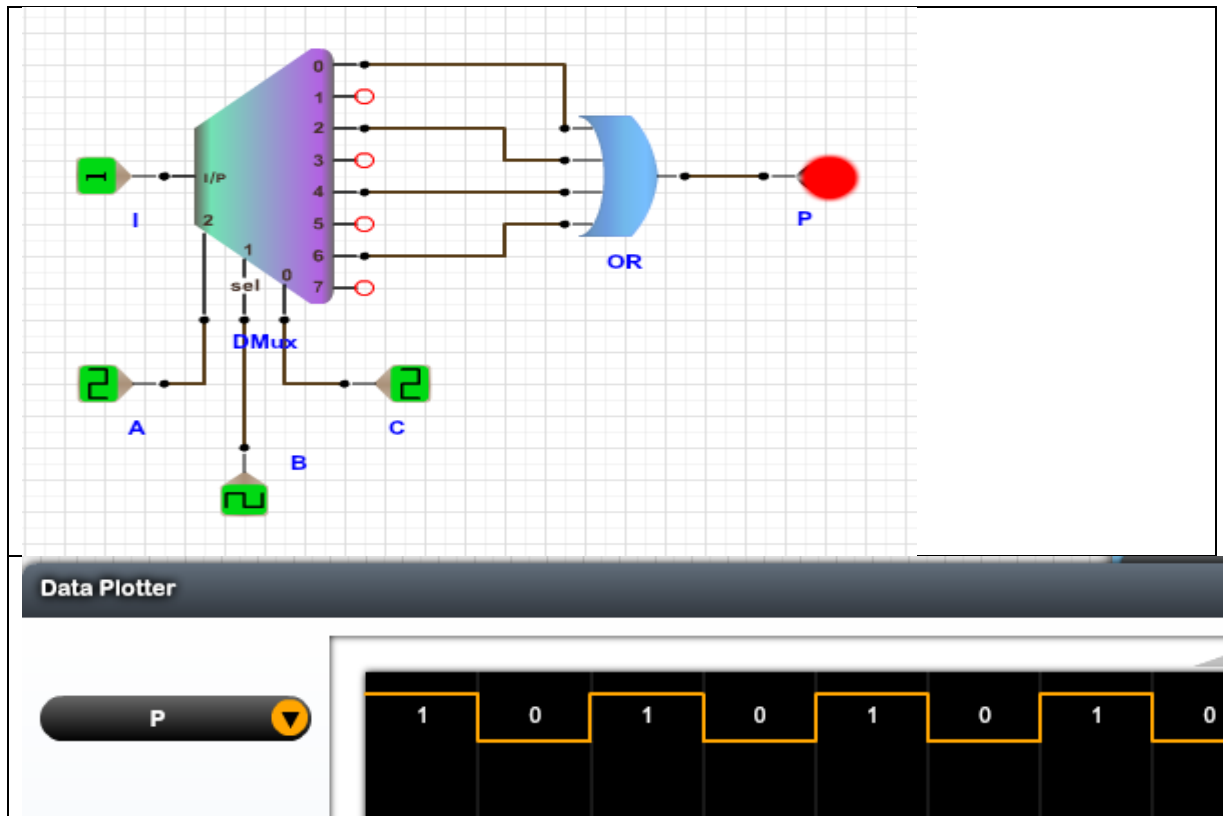
Le but de cet exercice est de concevoir un circuit permettant de détecter la parité d'un mot de 3 bits code sur les entrées **A**, **B** et **C**. La sortie vaudra **0** si le nombre de « 1 » en entrée est pair (ex : 0011) et **1** sinon (ex : 1000).

1. Ecrire la table de vérité correspondante.
2. Utiliser un multiplexeur 8 x 3 pour réaliser cette fonction.
3. Utiliser un démultiplexeur 3x 8 pour réaliser cette fonction.

Table de Vérité :

A	B	C	P
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0





Exercice 2 : Incrémenteur

Une (grande) partie des additions effectuées par un ordinateur consistent simplement à ajouter 1 à une autre valeur x (on incrémente la valeur x).

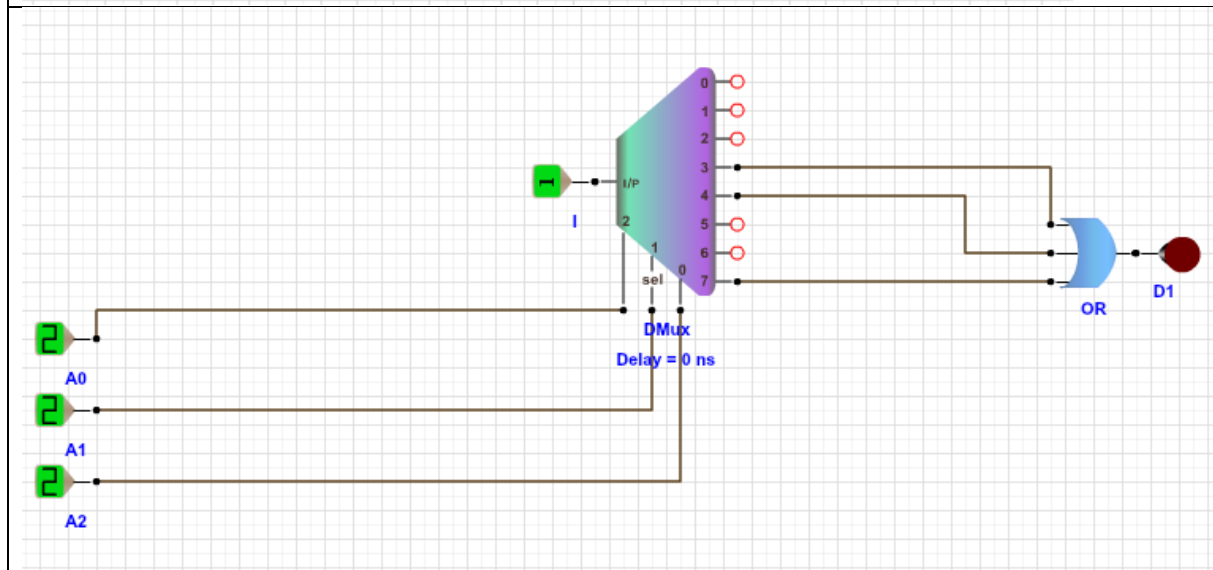
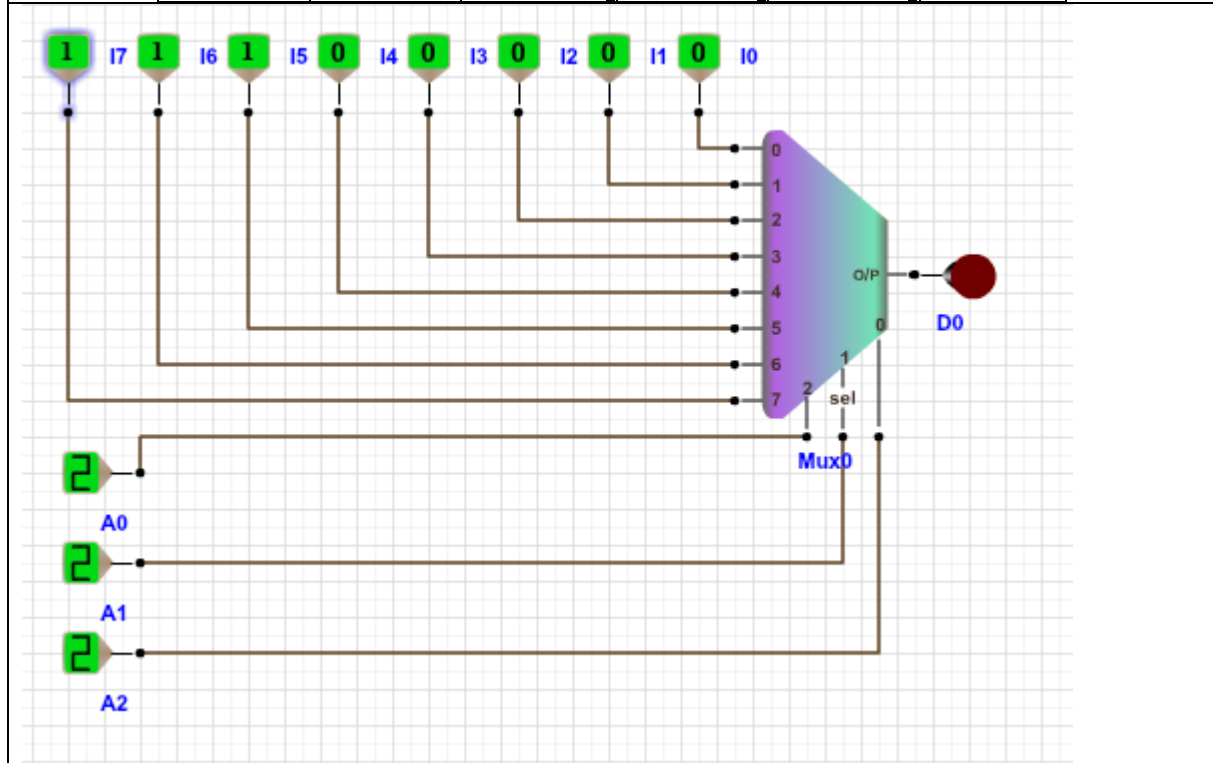
1. Réaliser un **incrémenter 3 bit** avec retenue de sortie (**Entrées A0A1A2 ; Sorties RI0I1I2**).
2. Réaliser aussi le circuit d'un **décrémenteur 3 bits**, avec « 000 » cas indéfinis (**Entrées A0A1A2 ; Sorties D0D1D2**).
3. Réaliser la fonction **D0** avec un **Mux de 3 entrées d'adresses**.
4. Réaliser la fonction **D1** avec un **DEMux de 3 entrées d'adresses**.
5. Réaliser la fonction **D2** avec un **DEMux de 1x4** et un **Mux 4x1**.

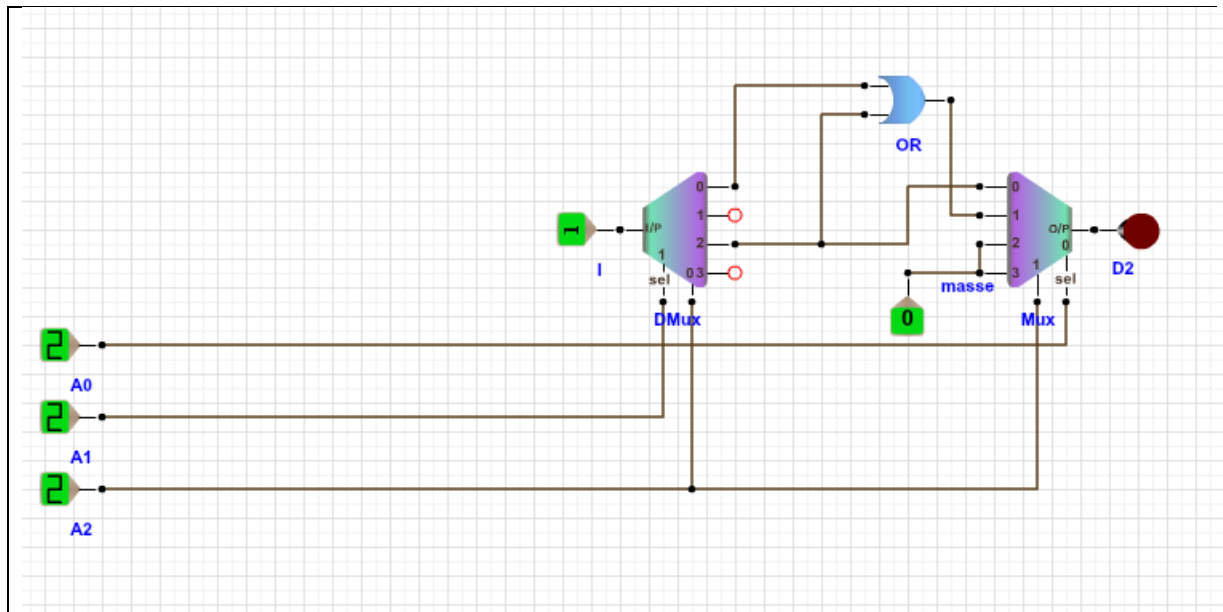
Table de Vérité :

A0	A1	A2	R	I0	I1	I2
0	0	0	0	0	0	1
0	0	1	0	0	1	0
0	1	0	0	0	1	1
0	1	1	0	1	0	0
1	0	0	0	1	0	1
1	0	1	0	1	1	0
1	1	0	0	1	1	1
1	1	1	1	0	0	0

Table de Vérité :

A0	A1	A2	D0	D1	D2
0	0	0	0	0	0
0	0	1	0	0	0
0	1	0	0	0	1
0	1	1	0	1	0
1	0	0	0	1	1
1	0	1	1	0	0
1	1	0	1	0	1
1	1	1	1	1	0





Exercice 3 : Rotation

On aime concevoir un circuit qui fait la rotation de 3 bit (CBA) à droite ou à gauche selon la valeur d'une variable en entrée D.

Ex : DCBA=0100 \Rightarrow D=0 (rotation à gauche) ; résultat (ROR1R2=001)

DCBA=1100 \Rightarrow D=1 (rotation à droite) ; résultat (ROR1R2=010)

1. Donner la table de vérité du circuit.
2. Donner les deux formes canoniques des sorties.
3. Réaliser les trois sorties avec des portes **Nand** ou **Nor** seulement.

D	C	B	A	R0	R1	R2
0	0	0	0	0	0	0
0	0	0	1	0	1	0
0	0	1	0	1	0	0
0	0	1	1	1	1	0
0	1	0	0	0	0	1
0	1	0	1	0	1	1
0	1	1	0	1	0	1
0	1	1	1	1	1	1
1	0	0	0	0	0	0
1	0	0	1	1	0	0
1	0	1	0	0	0	1
1	0	1	1	1	0	1
1	1	0	0	0	1	0
1	1	0	1	1	1	0
1	1	1	0	0	1	1
1	1	1	1	1	1	1

Output: R0

Format: Sum of products

		B, A			
		00	01	11	10
D, C	00	0	0	1	1
	01	0	0	1	1
	11	0	1	1	0
	10	0	1	1	0

$\bar{D}B + DA$

Output: R1

Format: Sum of products

		B, A			
		00	01	11	10
D, C	00	0	1	1	0
	01	0	1	1	0
	11	1	1	1	1
	10	0	0	0	0

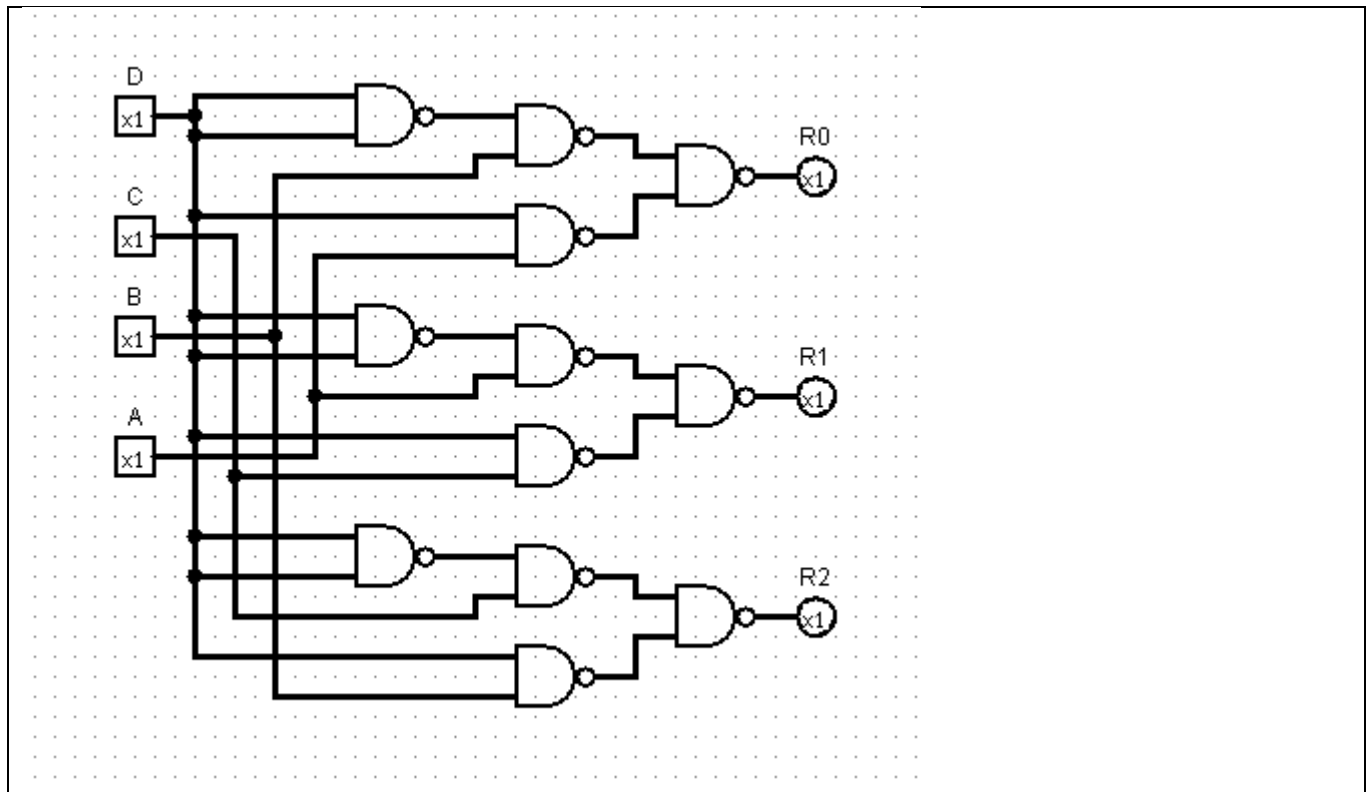
$\bar{D}A + DC$

Output: R2

Format: Sum of products

		B, A			
		00	01	11	10
D, C	00	0	0	0	0
	01	1	1	1	1
	11	0	0	1	1
	10	0	0	1	1

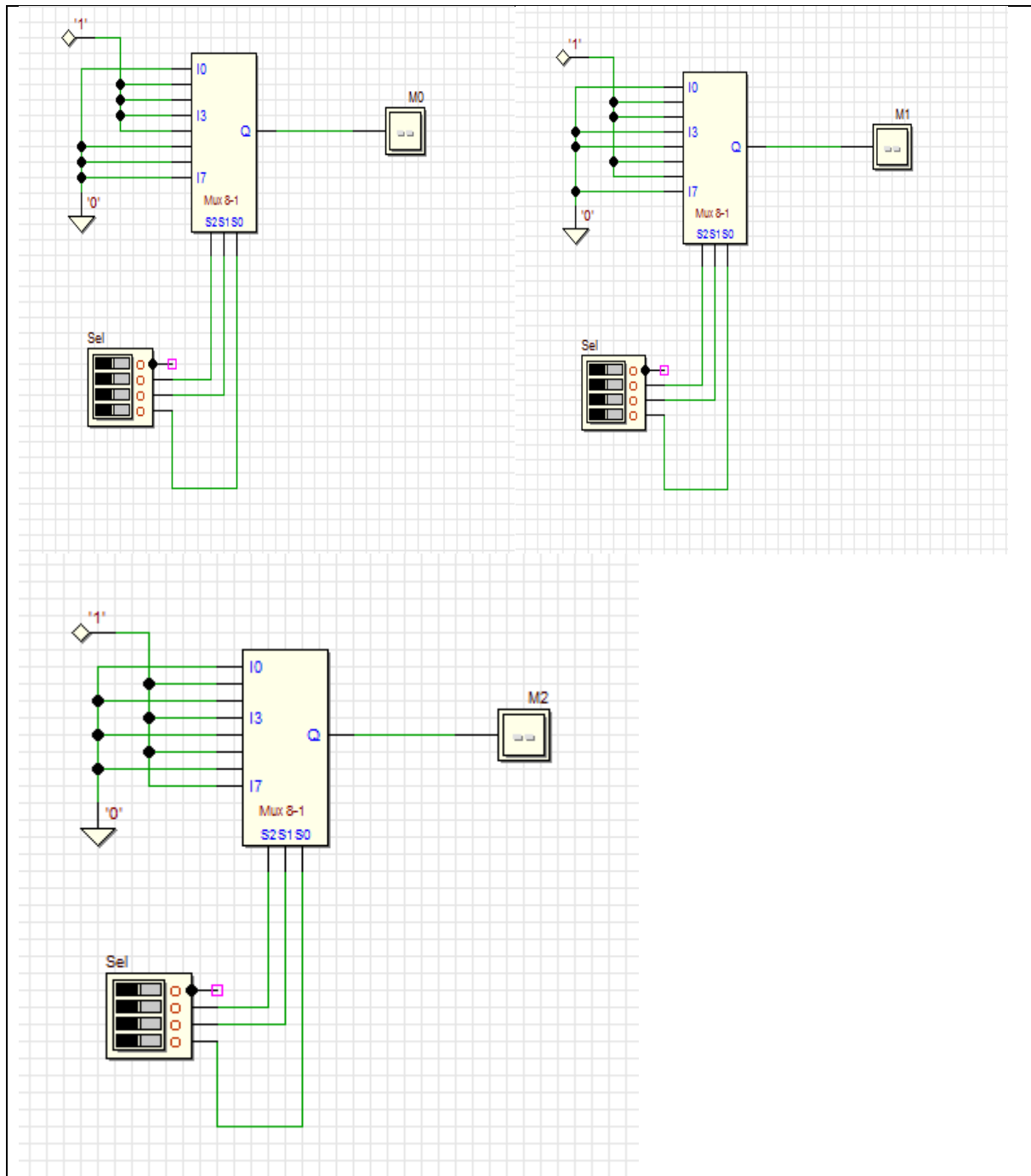
$\bar{D}C + DB$



Exercice 4 :

Réaliser le circuit qui permet d'effectuer le **complément à deux** d'un nombre binaire de **3 bits** à l'aide de **3 Mux 8x1**.

	A	B	C	M0	M1	M2	
	0	0	0	0	0	0	
	0	0	1	1	1	1	
	0	1	0	1	1	0	
	0	1	1	1	0	1	
	1	0	0	1	0	0	
	1	0	1	0	1	1	
	1	1	0	0	1	0	
	1	1	1	0	0	1	



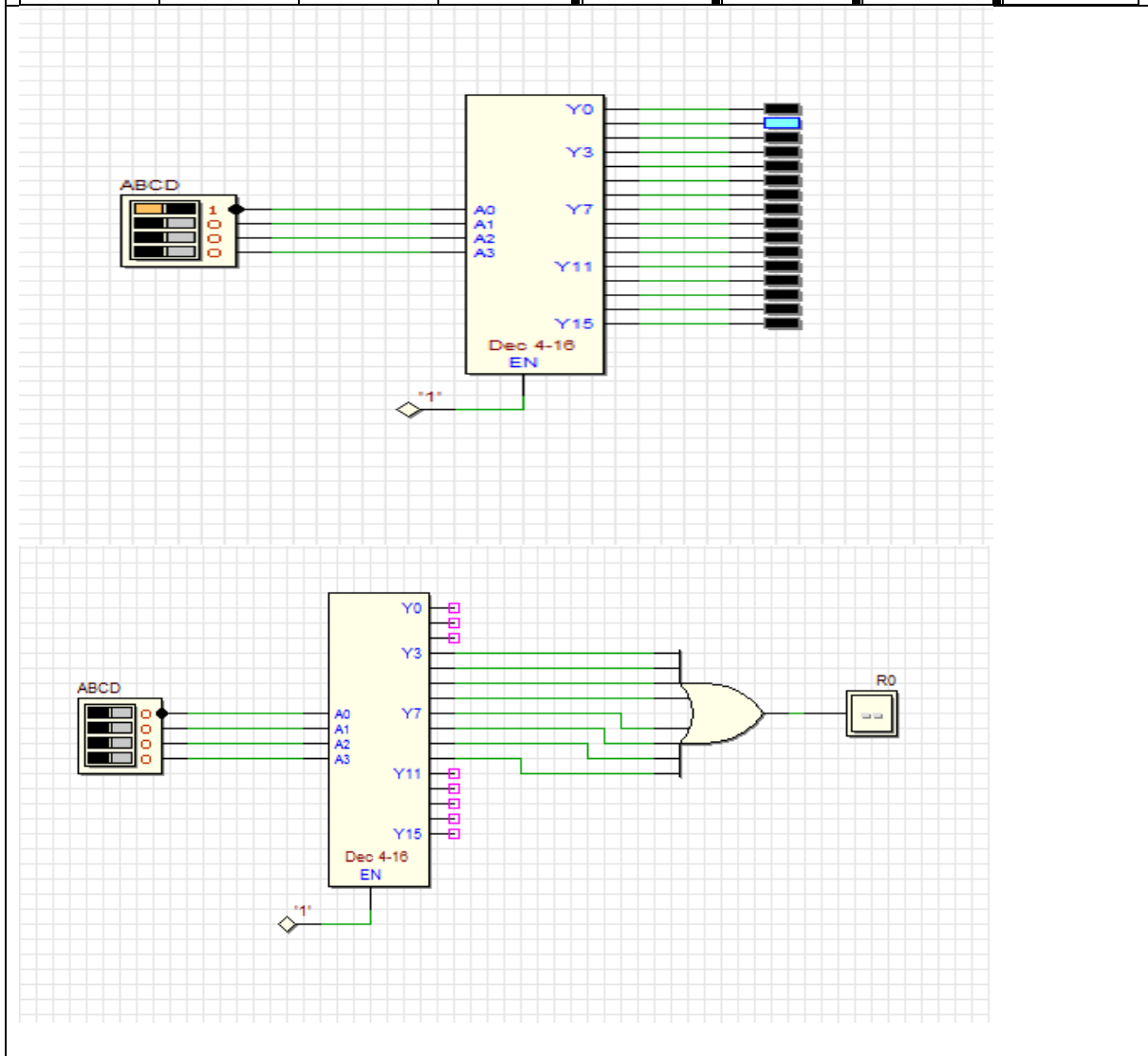
Exercice 5 : Incrément de 5

Le code **ROT5** permet de faire la rotation d'un nombre binaire en ajoutant 5 en binaire, sans retenue.

Ex : **ROT5(0000)=0101** ; **ROT5(1111)=0100**

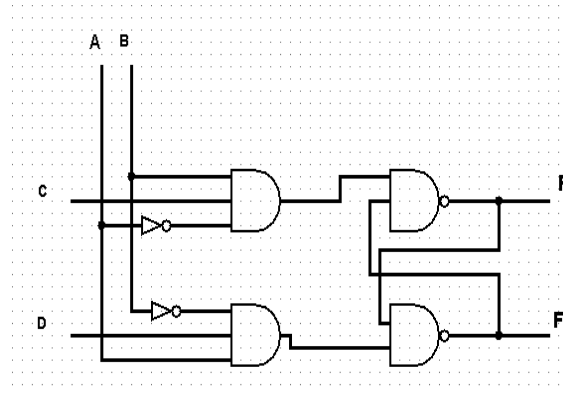
Réaliser le circuit de conversion de binaire au **ROT5** en utilisant un **décodeur de 4 à 16** et **4 portes Or**.

A	B	C	D	R0	R1	R2	R3
0	0	0	0	0	1	0	1
0	0	0	1	0	1	1	0
0	0	1	0	0	1	1	1
0	0	1	1	1	0	0	0
0	1	0	0	1	0	0	1
0	1	0	1	1	0	1	0
0	1	1	0	1	0	1	1
0	1	1	1	1	1	0	0
1	0	0	0	1	1	0	1
1	0	0	1	1	1	1	0
1	0	1	0	1	1	1	1
1	0	1	1	0	0	0	0
1	1	0	0	0	0	0	1
1	1	0	1	0	0	1	0
1	1	1	0	0	1	0	0
1	1	1	1	0	1	0	1



Exercice 6 : Circuit Séquentiel

1. Trouvez la fonction F_t en fonction de A , B , C et D et F_{t-1} à partir du circuit suivant.



2. Donnez la table de vérité réduite et éclatée de F pour $C=D=1$.

$F = (A'BC.F)'$
 $F' = (AB'D.F)'$
 $F_{t1} = (A'BC.(AB'D.F_{t0})')'$

$$F_t = \overline{\overline{A}BCA\overline{B}DF_{t-1}}$$

Si $C=D=1$:

$$F_t = \overline{\overline{A}BA\overline{B}F_{t-1}}$$

A	B	F
0	0	1
0	1	0
1	0	1
1	1	1

Exercice 7 :

En utilisant la table de transition de la bascule CD ; transformer la bascule CD en Bascule RS.

Q_n	Q_{n+1}	C	D
0	0	0	x
0	1	x	1
1	0	0	1
1	1	1	0

Q_n	R	S	Q_{n+1}	C	D
0	0	0	0	0	x
0	0	1	1	x	1
0	1	0	0	0	x
0	1	1	x	x	x
1	0	0	1	1	0
1	0	1	1	1	0
1	1	0	0	0	1
1	1	1	x	x	x

Output:

Format:

R, S

		00	01	11	10
Q	0	0	x	x	0
	1	1	1	x	0

$Q\bar{R}$

Output:

Format:

R, S

		00	01	11	10
Q	0	x	1	x	x
	1	0	0	x	1

$\bar{Q} + R$