

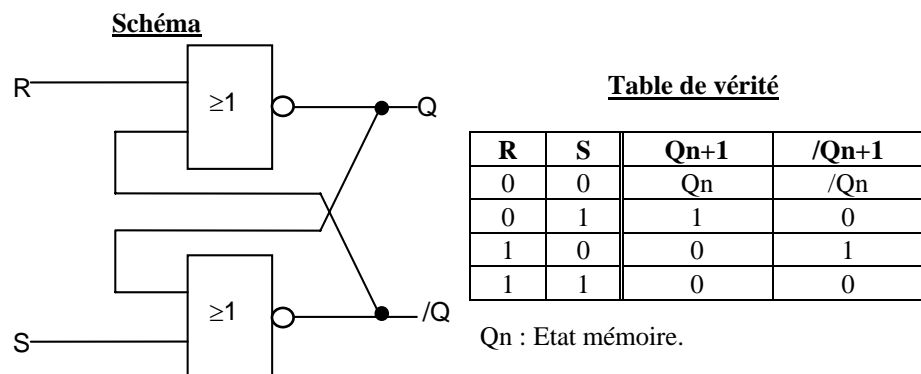
Les **bascules (flips-flops)** sont des circuits à **deux états stables** (ce qui les fait encore appeler **bistables**). Ce sont des circuits qui sont utilisés pour mémoriser l'état de signaux d'entrée, états qui sont alors disponibles en permanence à la sortie des bascules. C'est l'application d'un signal de commande qui permet de mémoriser l'état des signaux présents à l'entrée des bascules à un instant donné.

Il existe 4 types de bascules: les bascules **R-S, R-S-H, D, JK.**

## 1. Bascules asynchrones

• Les bascules qui sont décrites ci-dessus sont dites asynchrones (ou bascules non synchronisées). Pour ce type de bascules le changement d'état de la sortie se produit au moment où la combinaison des valeurs d'entrée est changée (en négligeant les temps de propagation).

### 1.1 Les bascules R-S avec des opérateurs NOR.

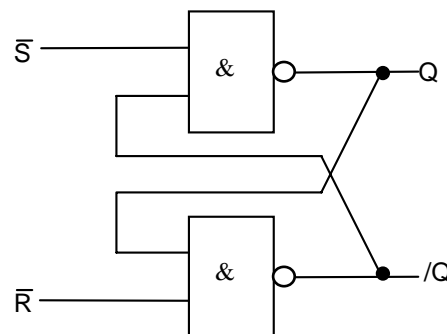


#### Conclusions

- R: Entrée de « remise à zéro » (reset)  $\Rightarrow Q=0, /Q=1$ .
- S: Entrée de « mise à un » (set)  $\Rightarrow Q=1, /Q=0$ .
- Si R=S=0 état mémoire les sorties conservent leur état antérieur.
- Si R=S=1, forçage des sorties à 0  $Q=/Q=0$ , combinaison inutilisée.

### 1.2 Les bascules R-S avec des opérateurs NAND.

#### Schéma



#### Table de vérité

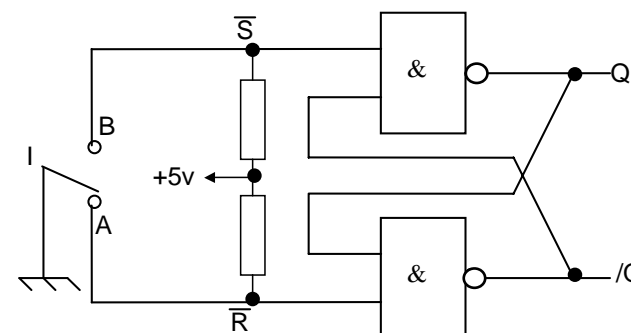
R	S	Qn+1	/Qn+1
0	0	1	1
0	1	0	1
1	0	1	0
1	1	Qn	/Qn

#### Conclusions

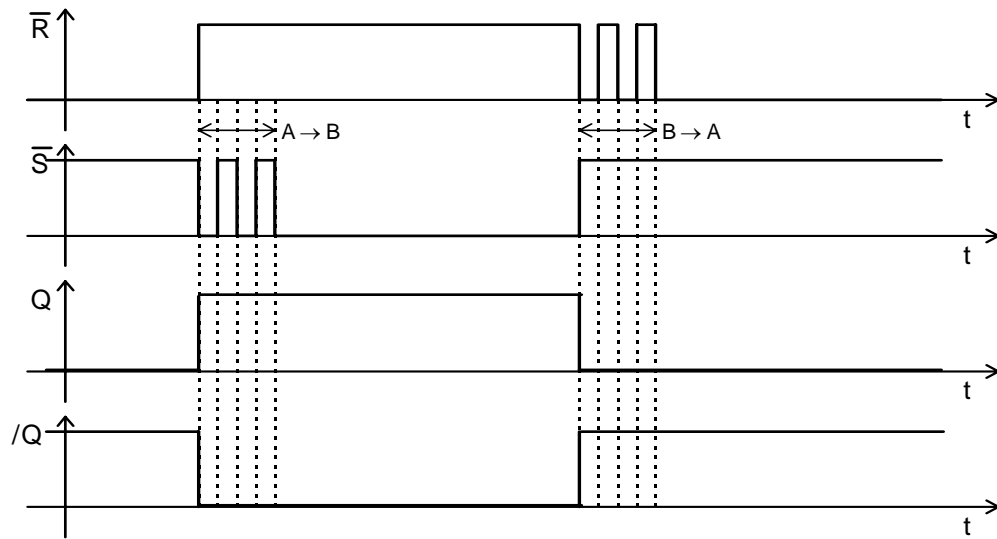
- R: Entrée de « remise à zéro » (reset)  $\Rightarrow Q=0, /Q=1$ .
- S: Entrée de « mise à un » (set)  $\Rightarrow Q=1, /Q=0$ .
- Si R=S=1 état mémoire les sorties conservent leur état antérieur.
- Si R=S=0, forçage des sorties à 1  $Q=/Q=1$ , combinaison inutilisée.

### 1.3 Exemple d'application « anti – rebond »

- Initialement I est sur la position A, au passage de A→B il se produit des rebonds et donc le contact se trouve un grand nombre de fois entre les 2 positions A et B.



- De la même manière lorsque l'inverseur I passe de B→A il se produit le même phénomène.



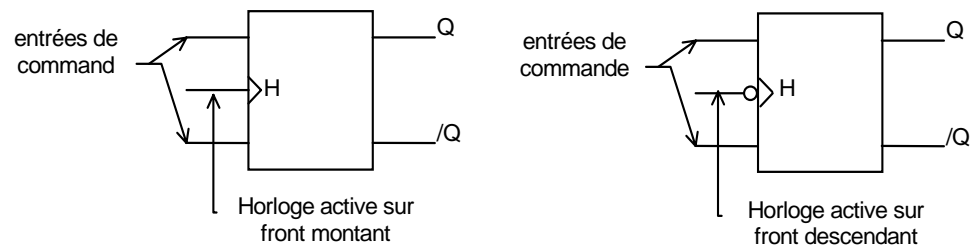
#### 1.4 Référence des circuits TTL et CMOS à bascules R-S.

- TTL: 74xx118, 74xx119, 74xx279.
- CMOS: 4043, 4044.

## 2. Bascules synchrones.

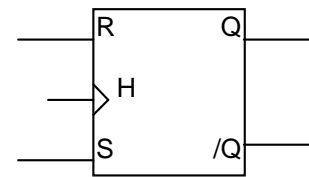
Sont des bascules pour lesquelles le changement d'état de la sortie, qui correspond à une nouvelle combinaison des valeurs d'entrées, ne peut s'effectuer que lorsqu'un signal de contrôle appelé signal d'horloge prend lui même une valeur donnée.

Toutes les bascules synchrones disposent d'une entrée d'horloge (H ou CLK).

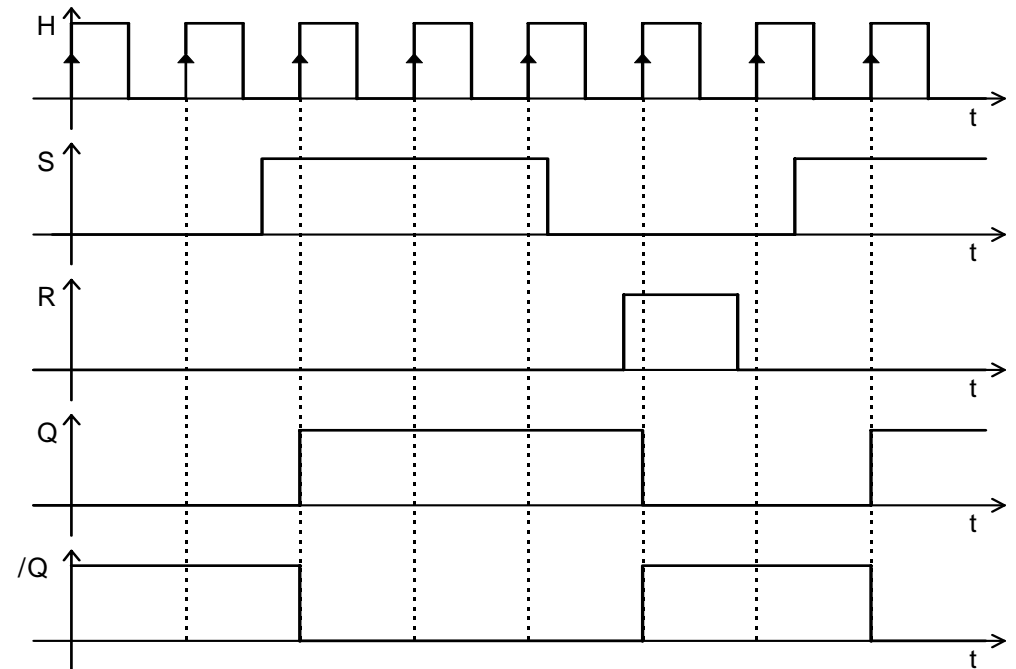


#### 2.1 Les bascules R-S-H.

##### Symbole

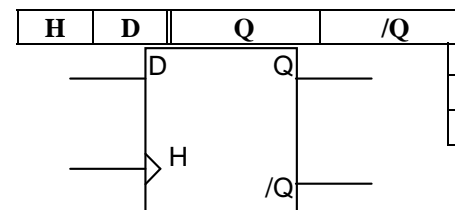


##### Chronogrammes



#### 2.2 Les bascules D.

##### Symbole



##### Table de vérité

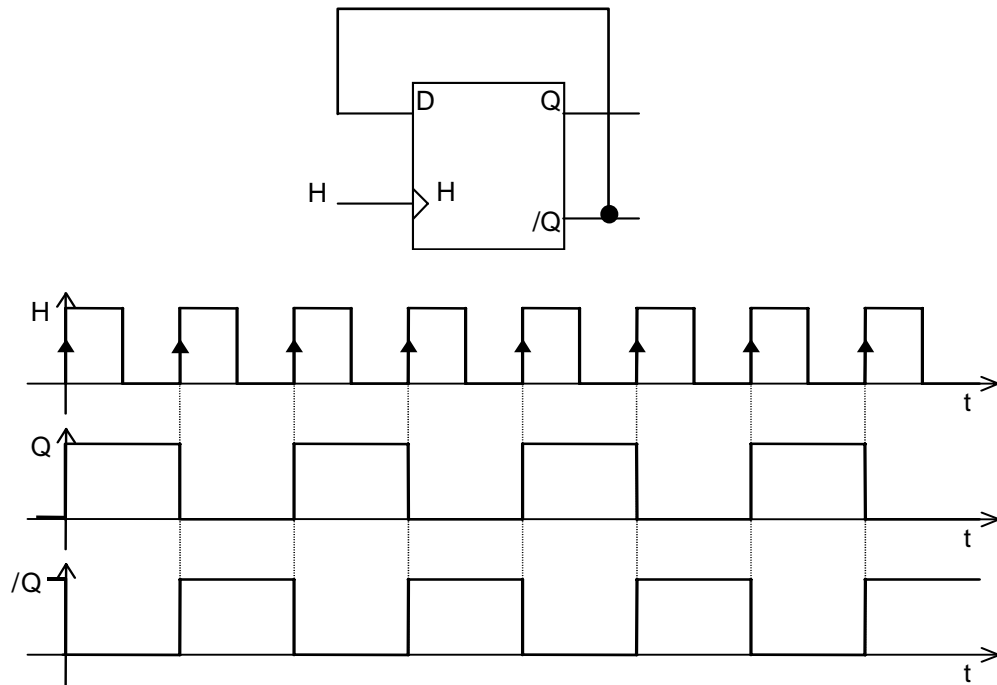
H	D	Q	/Q
X	X	Q0	/Q0
↑	0	0	1
↑	1	1	0

x: état indifférent

Q0: état mémoire.

##### Exemple d'utilisation d'une bascule D

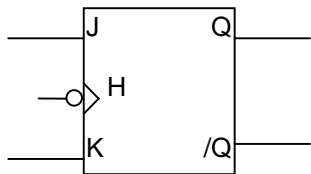
##### « diviseur de fréquence par 2 »



On a  $TQ=2.TH$  donc  $FQ=FH/2$ .

### 2.3 les bascules J-K.

#### Symbole

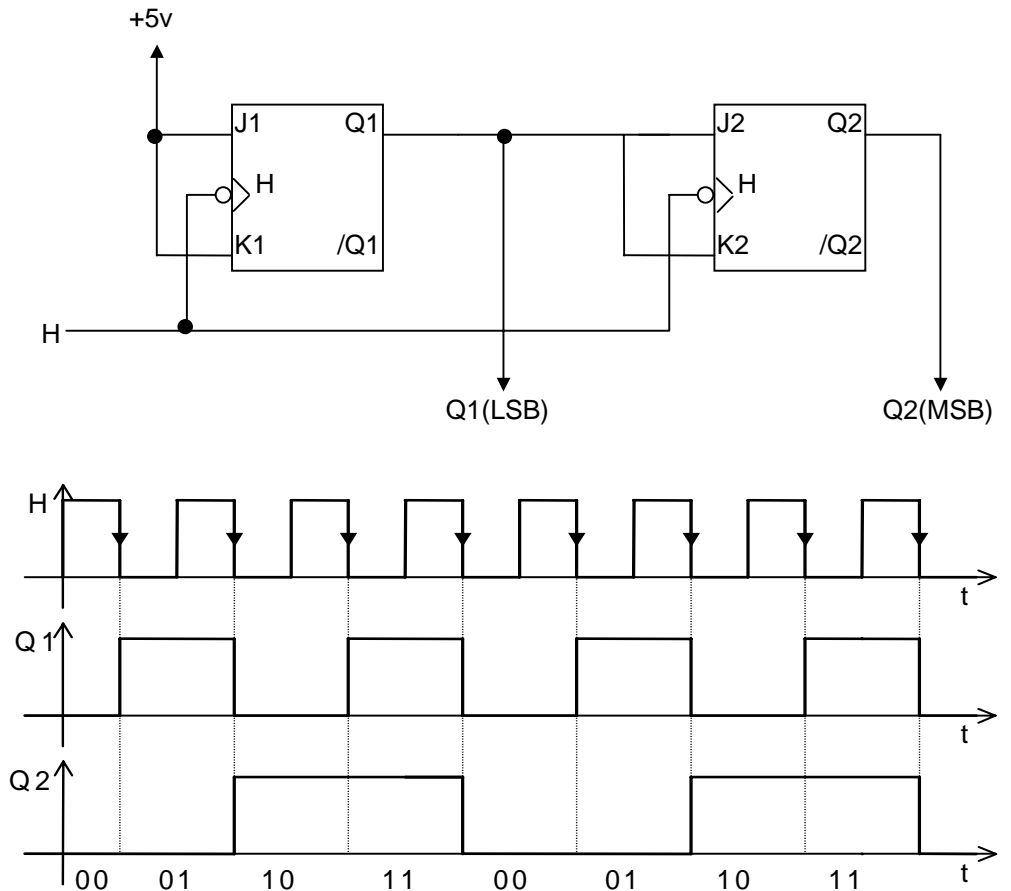


#### Table de vérité

H	J	K	Q	/Q
0	x	x	Q0	/Q0
↓	0	0	Q0	/Q0
↓	0	1	0	1
↓	1	0	1	0
↓	1	1	/Q	Q

x: état indifférent  
Q0: état mémoire.

#### Exemple d'utilisation d'une bascule JK « compteur synchrone modulo 4 »



On a bien un cycle de comptage qui commence à 00 jusqu'à 11; puis qui recommence à 00 jusqu'à 11 ect... Il y a 4 valeurs différentes d'où le nom de « compteur modulo 4 ».