

CIRCUITS LOGIQUES SEQUENTIELS

Bascules bistables

TRABELSI Hichem

Attention !

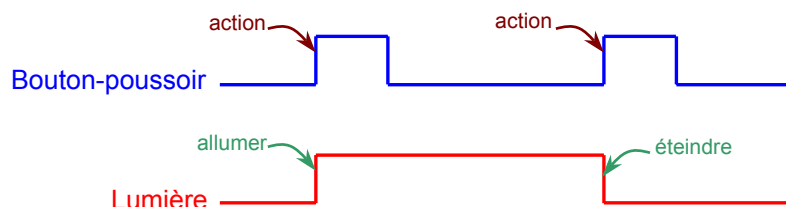
Ce produit pédagogique numérisé est la propriété exclusive de l'UVT. Il est strictement interdit de la reproduire à des fins commerciales. Seul le téléchargement ou impression pour un usage personnel (1 copie par utilisateur) est permis.

BASCULE BISTABLES

Introduction

La différence essentielle entre les systèmes combinatoires que nous avons étudié dans un cours précédent et les systèmes séquentiels que nous allons aborder dans ce module, réside dans le fait que la fonction de sortie de ces derniers systèmes dépend à la fois des variables d'entrée et de l'état antérieur des sorties. Or ce dernier dépendait de l'état des entrées précédentes, par conséquent de l'ordre dans lequel se succèdent les états d'entrée, d'où la terminologie « séquentielle » attribuée à ces circuits.

A titre d'illustration, prenons l'exemple très simple d'une lampe électrique commandée par un bouton poussoir de telle façon qu'une action sur le bouton allume la lampe, et qu'une action successive l'éteigne, selon l'exemple du chronogramme suivant :



On note bien que l'évolution du système dépend non seulement de la position du bouton poussoir à un instant donné, mais aussi du fait que la lampe soit allumée ou non. Le système dépend donc de l'état précédent car il conserve la mémoire de l'action précédente ; c'est la caractéristique essentielle d'un système séquentiel.

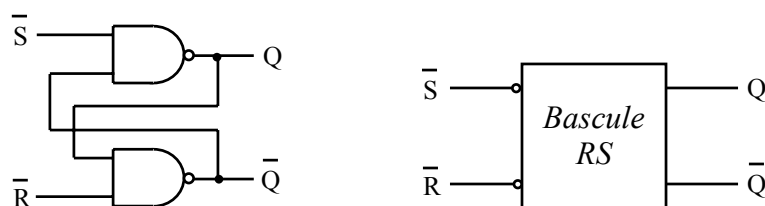
Pour obtenir de tels systèmes séquentiels, des boucles de rétroaction de la sortie sur l'entrée doivent y figurer. Dans ce qui suit, nous allons étudier l'élément de base de la logique séquentielle qui est la bascule (flip flop). Elle est l'élément séquentiel le plus important, qui est constitué de portes logiques. Ces bascules peuvent être asynchrones ou synchrones.

Bascules asynchrones

Bascule RS

Bascule RS à portes NAND

La bascule RS peut être réalisée avec deux portes NAND connectées comme l'indique la figure ci-dessous.



Bascule RS à portes NAND

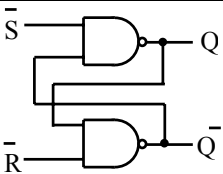
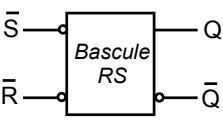
La valeur de la sortie Q_t au temps t dépend à la fois des valeurs de \bar{R} , \bar{S} et de l'état de sortie Q_{t-1} , état immédiatement avant l'application de la nouvelle séquence d'entrée.

La combinaison de ces trois variables donne normalement 2^3 combinaisons possibles de sortie résumées dans le tableau suivant que vous pouvez facilement vérifier sur le schéma de la bascule.

Entrées		Sorties		
\bar{S}	\bar{R}	Q_{t-1}	Q_t	\bar{Q}_t
0	0	0	1	1
		1		
0	1	0	1	0
		1		
1	0	0	0	1
		1		
1	1	0	0	1
		1		

Les différentes combinaisons de la bascule RS

Le tableau ci-dessus peut se ramener à la table de vérité suivante

Schéma interne et schéma bloc		Table de vérité		
Schéma interne	Schéma bloc	S	R	Q_t
		0	0	à interdire
		0	1	1 écriture d'un 1 (Set)
		1	0	0 écriture d'un 0 (Reset)
		1	1	Q_{t-1} mémorisation

Schémas et table de vérité de la bascule RS à portes NAND

Pour vérifier la table de vérité de la bascule RS, lancer [l'applet](#) suivant.

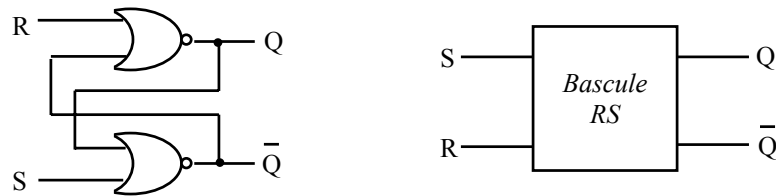
D'après cette table de vérité, on peut noter la remarque suivante :

La combinaison $\bar{S} = 0$ et $\bar{R} = 0$ met les sorties $Q = 1$ et $\bar{Q} = 1$. Cette situation n'est pas acceptable pour deux raisons:

- Les sorties Q et \bar{Q} ne sont pas complémentaires.
- Si on passe de l'état ($\bar{S} = 0$ et $\bar{R} = 0$) à l'état ($\bar{S} = 1$ et $\bar{R} = 1$) grâce à une variation simultanée de \bar{S} et \bar{R} , alors la bascule quitte l'état de sortie caractérisé par ($Q = 1$ et $\bar{Q} = 1$), pour basculer soit à l'état ($Q = 1$ et $\bar{Q} = 0$) ou ($Q = 0$ et $\bar{Q} = 1$) selon que \bar{S} ou \bar{R} qui change le premier. A cause de la variation simultanée de \bar{S} et \bar{R} , le résultat est donc imprévisible. Cette incertitude sur les valeurs de la sortie peut être éliminé si l'on interdit l'état d'entrée $\bar{S} = 1$ et $\bar{R} = 1$. Pour mieux comprendre cela lancer [l'applet](#).

Bascule RS à portes NOR

La bascule RS peut être réalisée à partir de deux portes NOR au lieu de deux portes NAND, comme le montre la figure ci-dessous.



Bascule RS à portes NOR

La bascule NOR fonctionne comme la bascule à portes NAND, à l'exception des entrées S et R qui, maintenant sont vraies au niveau Haut plutôt qu'au niveau Bas. On remarque, dans le symbole de la bascule RS à portes NOR, qu'il n'y a pas de rond associé aux entrées, ceci indique que ces entrées sont vraies au niveau Haut.

On résume dans le tableau ci-dessous la table de vérité, le schéma interne et le schéma bloc de la bascule RS à portes NOR.

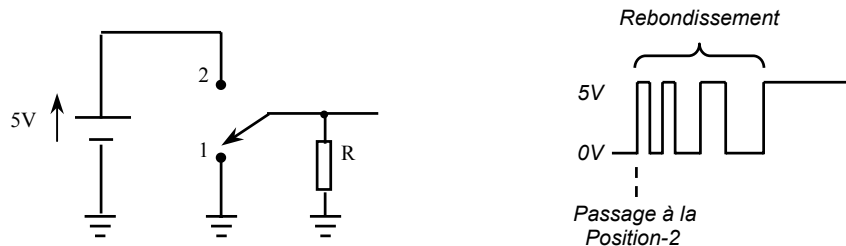
Schéma interne et schéma bloc		Table de vérité		
Schéma interne	Schéma bloc	S	R	Q_t
		0	0	Q_{t-1} mémorisation
		0	1	0 écriture d'un 0 (Reset)
		1	0	1 écriture d'un 1 (Set)
		1	1	à interdire

Schémas et table de vérité de la bascule RS à portes NOR

Voici un [applet](#) Java montrant la table de vérité de la bascule RS.

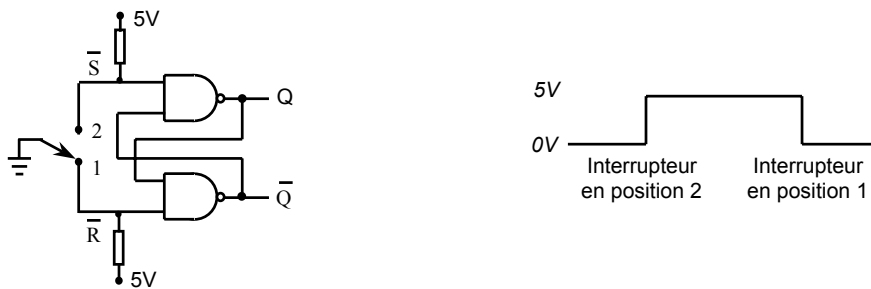
Application de la bascule RS: interrupteur anti-rebonds

Une application très utile de la bascule RS est l'interrupteur sans rebonds. Il est pratiquement impossible de réaliser un interrupteur mécanique dans lequel il n'y aurait qu'une seule transition entre deux tensions, à cause du phénomène de rebondissement des contacts. Ce phénomène est illustré par la figure suivante.



Interrupteur avec rebondissements

Les effets du rebondissement qui se produisent lors de la fermeture des contacts d'un interrupteur, ou d'un relais, peuvent être éliminés en utilisant une bascule RS, comme le montre le montage suivant :



Interrupteur sans rebondissements

Supposons que l'interrupteur soit au début en position 1, de sorte que $\bar{R}=0$, donc $Q = 0$. Quand l'interrupteur est amené en position 2, \bar{R} passe à 1 et \bar{S} à 0, cela a pour effet de placer la sortie Q à 1. Maintenant, si l'interrupteur rebondit, \bar{S} passe au niveau Haut, ce qui n'affecte en rien la valeur de Q (car $\bar{S} = \bar{R} = 1$). On voit bien que Q reste inchangé malgré les rebonds de la lame sur le contact 2. De même, quand l'interrupteur passe de la position 2 à la position 1, \bar{S} passe à 1 et \bar{R} à 0, donc Q passe à 0 et conserve cet état même si la lame rebondit.

Donc, l'insertion de cette bascule fait de sorte que Q effectue une seule transition quand l'interrupteur change de position.

Bascules synchrones

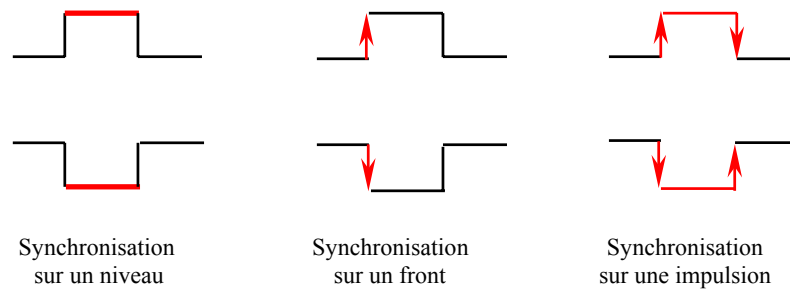
Dans le cas des bascules asynchrones décrites dans les paragraphes précédents, le changement d'état de la sortie se produit immédiatement quand les valeurs d'entrée sont changées (en négligeant le temps de transit). Il existe d'autres bascules, dites synchrones, pour lesquelles le changement d'état de la sortie est cadencé au rythme d'un signal appelé horloge "clock".

Différents types de synchronisation

Les bascules synchrones fonctionnent selon l'un des trois modes de synchronisation suivants:

- 1- Synchronisation sur un niveau d'horloge: la synchronisation sur un niveau du signal d'horloge est employée dans les bascules à verrouillage "**latch flip-flop**". Il suffit d'appliquer le niveau convenable (niveau haut ou bas), appelé niveau actif pour que la sortie de la bascule puisse changer d'état.
- 2- Synchronisation sur un front d'horloge: La durée de synchronisation est réduite à son minimum, c'est à dire au temps pour que le signal d'horloge passe d'un niveau à un autre (front montant ou descendant). Cette synchronisation est employée dans les bascules à déclenchement sur fronts "**edge triggered flip-flop**".
- 3- Synchronisation par impulsion d'horloge: La synchronisation par impulsion (composée de deux fronts) est utilisée dans les bascules où la transition entre l'entrée et la sortie nécessite le passage à travers deux bascules comme la structure maître esclave "**master slave flip-flop**".

Ces trois modes de synchronisation par un signal d'horloge sont résumés dans la figure ci-dessous.



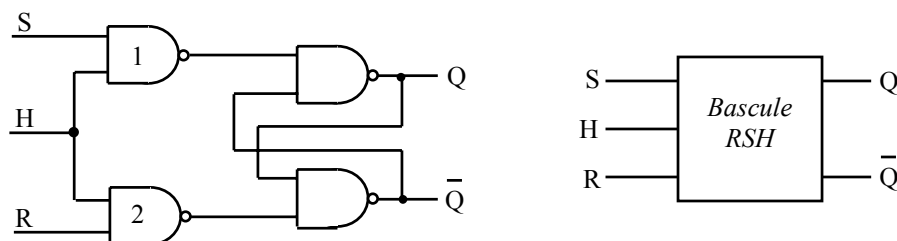
Les différents modes de synchronisation

Bascules à verrouillage "Latch flip-flop "

Bascule RSH

La bascule RSH est une bascule synchrone dont les entrées n'influencent pas sur l'état de sortie tant qu'une variable nommée horloge n'est pas activée.

En fait une bascule RSH est une bascule RS à laquelle on a ajouté deux portes NAND, pour former la borne de contrôle d'horloge H. La figure ci-dessous présente le schéma interne de la bascule RSH.



Structure interne et symbole logique de la bascule RSH

- Si $H = 0$.

Les sorties des deux portes 1 et 2 demeurent à l'état haut, et ce quelles que soient les valeurs de R et S, pour cela la sortie de la bascule demeure dans son état antérieur. Ainsi, l'état des variables S et R peut être modifié sans changer les sorties Q et \bar{Q} .

- Si $H = 1$.

Les entrées R et S deviennent opérationnelles. Elles sont complémentées par les portes 1 et 2, la modification de R ou S peut changer les valeurs des variables de sortie Q et \bar{Q} . La bascule RSH se comporte alors comme la bascule RS décrite précédemment.

Les entrées R et S n'étant actives qu'en présence du niveau haut d'un signal d'horloge H, il s'agit bien d'une bascule de type verrou (latch).

Pour illustrer le fonctionnement de la bascule RSH, on peut dresser sa table de vérité en écrivant l'état de sortie Q en fonction des états d'entrée RS et du niveau appliqué à l'entrée d'horloge.

On présente au tableau ci-dessous la table de vérité de la bascule RSH.

H	S	R	Q _t
0	x	x	Q _{t-1} inchangée
1	0	0	Q _{t-1} maintien de l'état précédent
1	0	1	0 mise à 0 (reset)
1	1	0	1 mise à 1 (set)
1	1	1	à interdire

x: état indifférent

Table de vérité de la bascule RSH

Pour vérifier la table de vérité de la bascule RSH, lancer [l'applet](#).

- Exploration-1: Chronogramme de la bascule RSH

Pour tracer le chronogramme de la bascule RSH, lancer [l'applet](#).

Entrées asynchrones

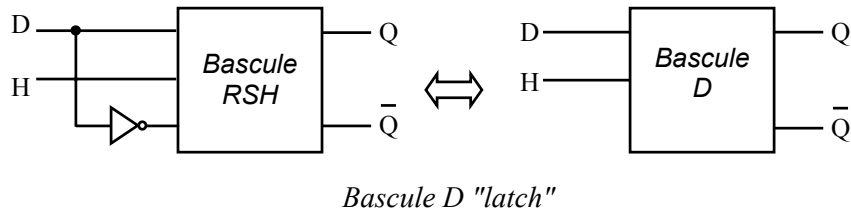
La bascule RSH peut avoir, en plus des entrées R, S et H, des entrées asynchrones, qui agissent indépendamment des entrées synchrones et du signal d'horloge. Ces entrées asynchrones désignées par RAU (remise à 1) et RAZ (remise à 0) forcent à tout instant la remise à 1 ou à 0 de la bascule, quels que soient les états des entrées. Ce sont des entrées prioritaires actives en général à l'état bas, qui imposent un état fixe à la bascule :

- $\overline{RAU} = \overline{RAZ} = 1$: Les deux entrées asynchrones sont inactives et la réponse de la bascule est la même que celle d'une bascule synchrone.
- $\overline{RAU} = 0$ et $\overline{RAZ} = 1$: la sortie Q est immédiatement mise à 1 quelles que soient les valeurs des entrées S, R et H.
- $\overline{RAU} = 1$ et $\overline{RAZ} = 0$: la sortie Q est immédiatement mise à 0 quelles que soient les valeurs des entrées S, R et H.
- $\overline{RAU} = \overline{RAZ} = 0$: Cette condition est interdite car elle donne lieu à une réponse ambiguë.

Remarque: De nombreuses bascules synchrones fabriquées en circuits intégrés possèdent les deux entrées asynchrones, d'autres n'ont que l'entrée RAZ. Certaines bascules ont des entrées asynchrones qui sont vraies au niveau Haut plutôt qu'au niveau Bas.

Bascule D "latch"

L'inconvénient de la bascule RSH est la présence, quand $H=1$, de l'état d'entrée $R=S=1$, qui est un état interdit. Etant donné que la bascule RSH met sa sortie Q à la même valeur que l'entrée S lorsque R est complémentaire à S , on peut réaliser une bascule D en ajoutant un inverseur à l'entrée R d'une bascule RSH, comme le montre la figure ci-dessous. La nouvelle entrée unique est appelée l'entrée de donnée D "Data". Dans ces conditions l'état $R=S=1$ qui donnait lieu à un fonctionnement ambigu ne peut plus exister.



Lorsque $H = 1$, la sortie Q est identique à D ($Q=D$) ; on dit que la bascule est transparente.
Lorsque $H = 0$, la sortie Q demeure à la dernière valeur de D qu'elle avait avant que H passe au niveau 0. En d'autres termes, la sortie est verrouillée "latched" sur D et ne change pas tant que CLK reste au niveau bas, même si D change de valeur.

Le fonctionnement de la bascule D "latch" est résumé dans la table de vérité suivante.

H	D	Q_t
0	x	Q_{t-1} bascule verrouillée
1	0	0 bascule transparente
1	1	1 bascule transparente

x: état indifférent

Table de vérité de la bascule D "latch"

Voici un [applet](#) Java montrant la table de vérité de la bascule D.

Exploration-2: Chronogramme de la bascule D latch

Pour tracer le chronogramme de la bascule D, lancer [l'applet](#).

Bascule D "latch" en circuits intégrés

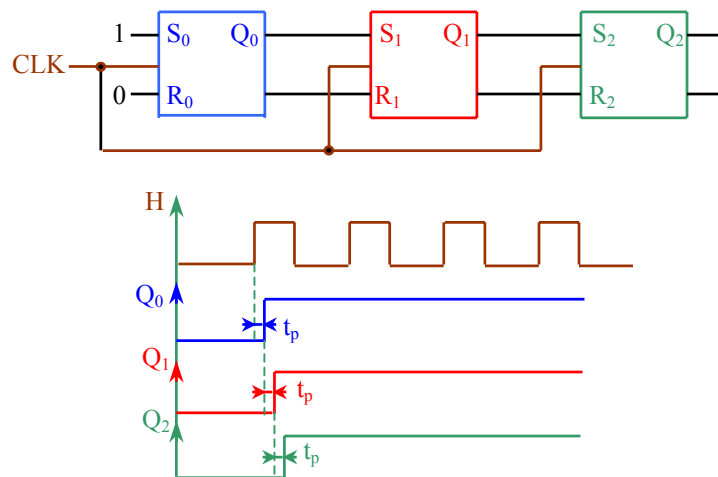
Parmi les différents types de bascules D "latch" disponibles dans le catalogue des circuits intégrés, on peut citer le circuit [74375](#).

Bascules de structure Maître-Esclave "Master-Slave flip-flop"

Utilité de la structure Maître-Esclave

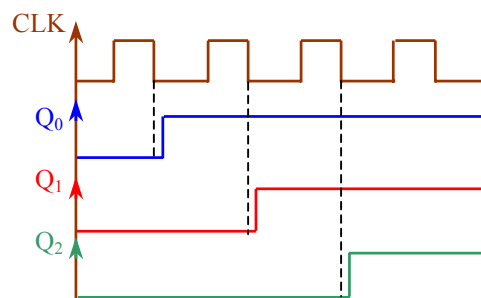
La mise en cascade de plusieurs bascules est très utilisée pour différentes applications comme la réalisation des registres à décalage, objet du chapitre suivant. Pour de telle application, il est nécessaire que les bascules ne changent pas d'état simultanément lors de l'application du signal d'horloge.

Le chronogramme de la figure ci-dessous est relatif à la mise en cascade de trois bascules RSH. On remarque que les sorties Q_0 , Q_1 , Q_2 changent simultanément d'état (après le temps de retard t_p), lors de l'application du signal d'horloge.



Chronogramme relatif à la mise en cascade de trois bascules RSH

Le fonctionnement souhaité des bascules pour l'application des registres à décalage, est donné par le chronogramme de la figure ci-dessous, où l'état de la bascule-1 change lors de la première impulsion d'horloge, celui de la bascule-2 lors de la deuxième impulsion, et celui de la bascule-3 lors de la troisième impulsion d'horloge. Pour obtenir un tel fonctionnement, il faut que les bascules soient sensibles à une transition négative du signal d'horloge et non à une transition positive, ce qui exclut l'utilisation de bascules de type verrou "latch" mais plutôt des bascules de structure Maître-Esclave.



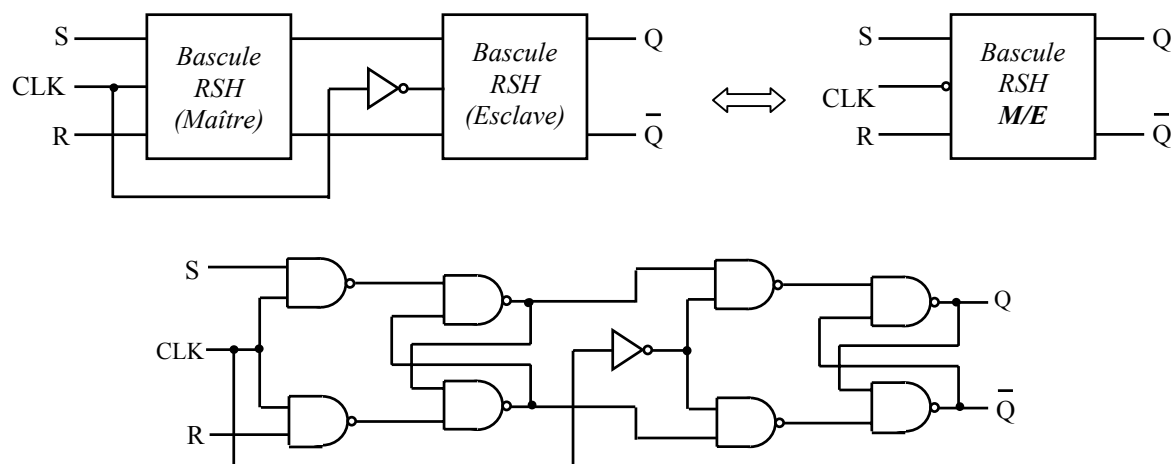
Chronogramme souhaité pour la mise en cascade de bascules

Bascule RSH Maître-Esclave

Une bascule de type Maître-Esclave est constituée de deux cellules élémentaires en cascade. Le chargement du signal d'entrée passe en premier dans la cellule Maître, puis est transféré dans la cellule Esclave.

Description de la bascule RSH maître-esclave

Une bascule RSH Maître-Esclave est constituée de deux bascules RS synchrones (la première appelée Maître, la seconde Esclave) reliées en cascade, et d'un inverseur ajouté à l'entrée de l'horloge de la bascule Esclave, comme le montre la figure ci-dessous.



Structure et schéma interne de la bascule RSH Maître-Esclave

Avec cette structure Maître-Esclave, les sorties de la bascule peuvent commuter seulement quand CLK passe de 1 à 0. De ce fait, la sortie Q de la bascule R-S M/E change au moment des fronts descendants de CLK selon la table de vérité ci-dessous. Pour comprendre le fonctionnement de la bascule RSH Maître-Esclave [cliquer ici](#).

CLK	S	R	Q_t
	0	0	Q_{t-1} maintien de l'état précédent
	0	1	0 mise à 0 (reset)
	1	0	1 mise à 1 (set)
X	1	1	à interdire

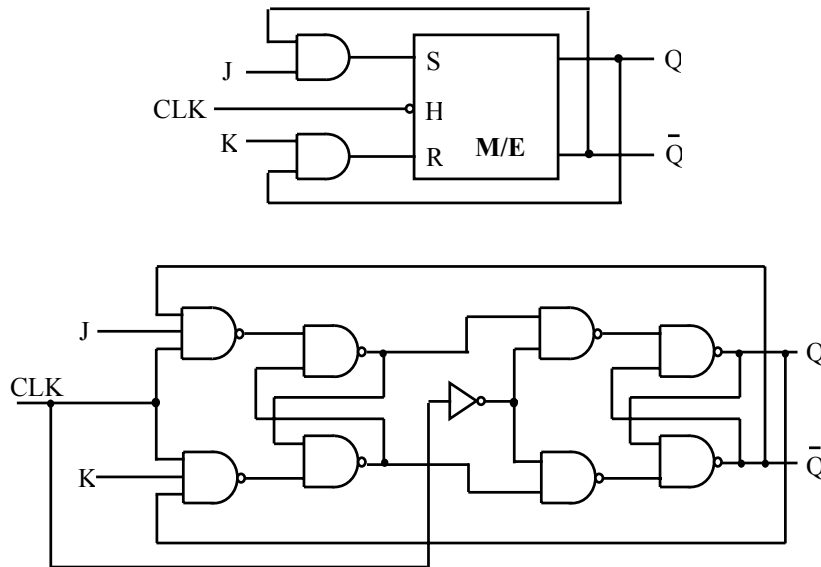
Table de vérité de la bascule RSH Maître-Esclave

Voici un [applet](#) Java permettant la vérification de la table de vérité de la bascule RSH/ME

Bascule JK Maître-Esclave

Les entrées R et S, dans le cas de la bascule RSH/ME ne doivent pas être simultanément à 1 pour ne pas donner lieu à un état ambigu. Cette ambiguïté est levée dans la bascule JK (Joker King) puisque l'état indéterminé est remplacé par un état complémenté, on dit qu'il y a basculement.

Comme le montre la figure ci-dessous, la bascule JK Maître-Esclave est obtenue à partir d'une bascule RSH Maître-Esclave en introduisant une rétroaction.



Structure de la bascule JK Maître-Esclave

Le fonctionnement de la bascule JK Maître-Esclave est le suivant :

- Si $J = K = 0$

Les entrées S et R sont à 0. Lors de l'impulsion d'horloge, la bascule RS maintient alors l'état précédent des sorties Q et \bar{Q} .

- Si $J = 0$ et $K = 1$

L'entrée S demeure à 0, tandis que R dépend de la valeur de Q.

- Si $Q = 0$, alors $R = 0$, et les sorties gardent les états précédents après impulsion d'horloge.
- Si $Q = 1$, alors $R = 1$, une opération de mise à zéro est commandée et par conséquent la sortie Q est ramenée à 0.

Donc quel que soit l'état initial de sortie Q, cette dernière se met à 0 quand $J = 0$ et $K = 1$.

- Si $J = 1$ et $K = 0$

Le point R demeure à 0, tandis que S dépend de la valeur de \bar{Q} .

- Si $\bar{Q} = 0$, alors $S = 0$, et les sorties gardent les états précédents après impulsion d'horloge ($Q = 1$).
- Si $\bar{Q} = 1$, alors $S = 1$, une opération de mise à 1 est commandée à la sortie Q.

Donc la sortie Q se met à 1 quand $J = 1$ et $K = 0$.

- Si $J = K = 1$

Dans cette condition les retours croisés des sorties Q et \bar{Q} commandent une opération de basculement.

En effet, si ($Q = 0$ donc $\bar{Q} = 1$), après impulsion d'horloge Q et \bar{Q} sont respectivement à l'état 1 et 0, tandis que si ($Q = 1$ donc $\bar{Q} = 0$), après impulsion d'horloge Q et \bar{Q} sont respectivement à l'état 0 et 1.

Les différents cas ci-dessus sont résumés dans la table de vérité de la bascule JK Maître-Esclave donnée par le tableau ci-dessous.




CLK	J	K	Q_t
	0	0	Q_{t-1} mémorisation
	0	1	0 mise à 0
	1	0	1 mise à 1
X	1	1	\overline{Q}_{t-1} basculement

Table de vérité de la bascule JK/ME

Remarque importante :

La bascule JK ne peut pas être obtenue à partir d'une simple bascule RSH, autrement dit la bascule JK de type "latch" n'existe pas. La structure Maître-Esclave est alors indispensable pour la réalisation de la bascule JK. En effet, si on utilisait une bascule RSH à verrouillage "latch", on obtiendrait une oscillation dans le cas où $J = K = 1$, durant la durée de mise à 1 du signal d'horloge, car la sortie est en permanence basculement, à cause de la rétroaction. Ce basculement est dû au changement de la sortie, qui provoque un autre changement de celle-ci après le même décalage temporel, qui est égal à la durée de propagation de l'information à l'intérieur de la bascule.

Par contre si la bascule RSH utilisée pour la synthèse de la bascule JK est de type Maître-Esclave, les sorties ne changent d'état que sur le front descendant du signal l'horloge. Il n'y a pas d'oscillation car les sorties de la bascule mémorisées dans l'Esclave sont déconnectées des entrées du Maître durant la mise à 1 du signal d'horloge.

Basculer à déclenchement sur front "edge-triggered flip-flop"

Les bascules à déclenchement sur front d'horloge "edge-triggered flip-flop" sont actives uniquement au moment du front d'horloge. Pour différencier ce type de bascules des autres, elles seront caractérisées par un petit triangle à l'entrée d'horloge. Par convention, un front descendant "Falling edge" actif est mis en évidence par un rond d'inversion devant le triangle. Un front montant "Rising edge" actif n'a pas de rond d'inversion CLK.



Convention pour les fronts d'horloge

Basculer D type edge- triggered

Fonctionnement

Le fonctionnement de cette bascule est différent de la bascule D à verrouillage "latch", car la sortie recopie l'entrée au moment du front montant (ou descendant) du signal d'horloge, et non pas pendant sa mise à 1. On réalise ainsi une bascule D qui recopie son entrée uniquement au moment de la transition positive du signal d'horloge CLK. Les variations de D n'ont aucun effet sur la sortie quand CLK = 1.

La table de vérité de la bascule D edge-triggered est donnée par le tableau suivant.

CLK	D	Q _t
0 ou 1	x	Q _{t-1} inchangée
↑	0	0 mise à 0
↑	1	1 mise à 1

Table de vérité de la bascule D edge-triggered

Voici un [applet](#) Java pour vérifier la table de vérité de la bascule D.

Exploration-3: Chronogramme de la bascule D "edge-triggered"

Pour tracer le chronogramme de la bascule D, lancer [l'applet](#).

Pour étudier le principe de fonctionnement de la bascule D de type "edge-triggered" à travers son schéma interne, [cliquer ici](#).

Basculer D "edge- triggered" en circuit intégré

Parmi les différentes bascules D existant en circuits intégrés, on peut citer la bascule D active sur un front montant : [7474](#).

Basculer JK de type " edge-triggered"

La bascule JK de type edge-triggered est une bascule qui se déclenche sur un front montant ou descendant d'horloge, mais elle n'est pas de structure Maître-Esclave.

Les entrées J et K commandent l'état de la bascule comme les entrées de la bascule R-S synchrone, à l'exception importante que J=K=1 ne donne pas lieu à une situation ambiguë, mais plutôt à un basculement de la sortie.

Le tableau ci-dessous montre la table de vérité de la bascule JK active sur un front descendant du signal d'horloge CLK.

CLK	J	K	Q_t
0 ou 1	x	x	Q_{t-1} inchangée
↓	0	0	Q_{t-1} maintien de l'état précédent
↓	0	1	0 mise à 0
↓	1	0	1 mise à 1
↓	1	1	$\overline{Q_{t-1}}$ basculement

Table de vérité de la bascule JK edge-triggered

Voici un [applet](#) Java pour vérifier la table de vérité de la bascule JK.

Exploration-4: Chronogramme de la bascule D "edge-triggered"

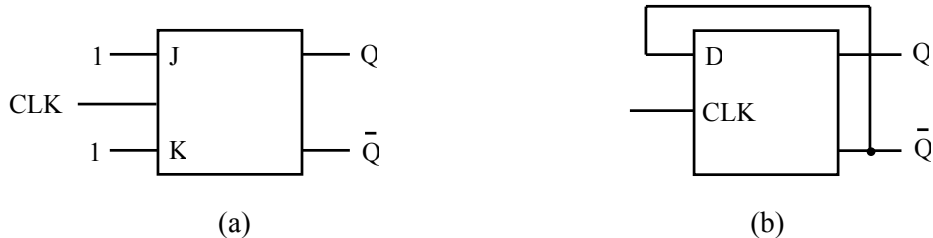
Pour tracer le chronogramme de la bascule D, lancer [l'applet](#).

Pour étudier la structure interne de la bascule JK cliquer [ici](#)

Bascule T "Toggle"

La bascule T est une bascule qui a une seule entrée T et deux sorties complémentaires Q et \overline{Q} . Les sorties de la bascule changent d'état à chaque front appliqué à son entrée T.

La bascule T peut être réalisée à partir d'une bascule JK ou d'une bascule D, comme le montre la figure ci-dessous.



Réalisation d'une bascule T à partir d'une bascule JK (a), d'une bascule D (b)

La table de vérité de la bascule T est la suivante

Schéma bloc	Table de vérité	
	T	Q_t
	0 ou 1	Q_{t-1} inchangée
	↑	$\overline{Q_{t-1}}$ basculement

Schéma bloc et table de vérité de la bascule T

Voici un [applet](#) Java pour vérifier la table de vérité de la bascule T.

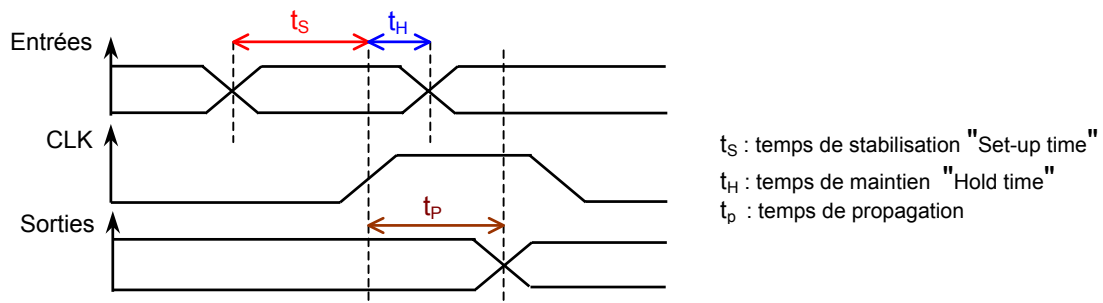
Exploration-5: Chronogramme de la bascule D "edge-triggered"

Pour tracer le chronogramme de la bascule T, lancer [l'applet](#).

Condition de bon fonctionnement

Pour assurer un fonctionnement correct des bascules déclenchables sur front d'horloge, il ne faut pas modifier leurs entrées synchrones juste au moment de l'apparition du signal de l'horloge CLK. C'est pour cette raison qu'on définit de part et d'autre de ce front actif deux intervalles de temps pendant lesquels il ne faut pas changer les signaux de commande d'entrée synchrones.

Deux exigences alors de synchronisation doivent être respectées pour qu'une bascule réponde correctement à ses entrées de commande lorsqu'arrive le front déclencheur CLK. Ces exigences sont représentées sous forme graphique dans la figure ci-dessous.



Définition des temps de stabilisation et de maintien

Temps de stabilisation "Set-up time" t_s : C'est le temps qui précède immédiatement le front déclencheur du signal d'horloge, pendant lequel l'entrée synchrone doit être gardée au niveau approprié. Les fabricants de CI spécifient généralement la durée de stabilisation minimale admissible. Si on ne respecte pas ce temps, il n'est pas garanti que la bascule réponde correctement à l'arrivée du front d'horloge.

Temps de maintien "Hold time" t_H : C'est le temps qui suit immédiatement le front déclencheur du signal d'horloge pendant lequel l'entrée synchrone doit être gardée au niveau approprié. Les fabricants de CI spécifient généralement le temps minimal acceptable. Si on ne respecte pas ce temps, la bascule ne sera pas déclenchée correctement.

Retard de propagation t_p : C'est le temps qui sépare le front actif (montant ou descendant) de l'horloge et le basculement de l'état de sortie. En général, on distingue le basculement de 0 à 1 caractérisé par le temps de retard t_{PLH} et celui de 1 à 0 par le retard t_{PHL} .

Remarque: Le fabricant de circuit intégré garantit en général que le temps de maintien t_H est inférieur au temps de propagation t_p . Cette condition est nécessaire si l'on veut mettre en cascade des bascules ayant une horloge commune, comme dans le cas par exemple d'un registre à décalage, objet du chapitre suivant.