Lezione 1 - CU cablata

Architettura degli elaboratori

Modulo 4 - Struttura della CPU

Unità didattica 2 - Struttura della Control Unit (CU)

Nello Scarabottolo

Università degli Studi di Milano - Ssri - CDL ONLINE

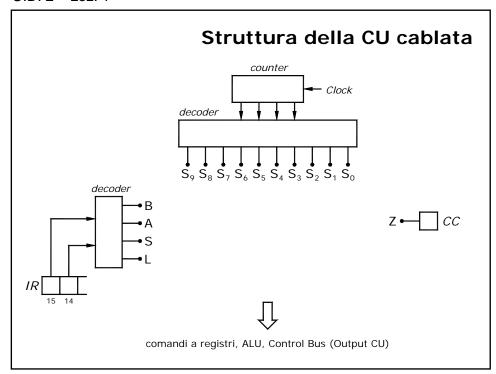
I/O della CU

Input

- opcode dell'istruzione acquisita durante il fetch (L, S, A, B);
- situazione del registro CC (Z on/off);
- stato di avanzamento (n° dello step da eseguire).

Output

- comandi ai registri;
- comandi all'ALU;
- comandi al Control Bus.



Approccio hardware

Ogni Output è attivo in determinati step di esecuzione.

Costruiamo una espressione logica (combinatoria) degli Output come funzione degli Input elencati in precedenza.

Realizziamo il circuito come *Logic Array* (un circuito in grado di sintetizzare un certo numero di espressioni booleane).

Alcune espressioni logiche

$$\begin{split} & \text{PC}_{\text{OUT1}} = \text{SO} + \text{S4} + (\text{S5} + \text{S8}) \cdot \text{A} \\ & \text{MAR}_{\text{OE}} = \text{S1} + \text{S2} + \text{S6} \cdot (\text{L} + \text{A}) + \text{S7} \cdot (\text{L} + \text{S} + \text{A}) + \\ & \text{S8} \cdot \text{S} \\ & \text{IR}_{\text{OUT1}} = \text{S5} \cdot (\text{L} + \text{S} + \text{B} \cdot \text{Z}) \\ & \dots \\ & \text{ALU}_{\text{MSB}} = \text{S4} + (\text{S8} + \text{S9}) \cdot \text{A} \\ & \text{ALU}_{\text{LSB}} = \text{S0} + \text{S3} + \text{S5} \cdot (\text{L} + \text{S} + \text{A} + \text{B} \cdot \text{Z}) + \text{S6} \cdot \text{S} + \\ & \text{S8} \cdot \text{L} + \text{S9} \cdot \text{A} \\ & \text{MEMR} = \text{S1} + \text{S2} + (\text{S6} + \text{S7}) \cdot (\text{L} + \text{A}) \\ & \dots \end{split}$$

Caratteristiche della CU cablata

- © Una struttura particolarmente efficiente.
- ② Assicura la massima velocità di esecuzione.
- Particolarmente adatta a CPU RISC:
 motivo del successo iniziale dell'approccio RISC.
- Di difficile modifica.
- Di difficile utilizzabilità per macchine CISC, per l'esplosione della complessità del Logic Array.
- Solo recentemente, grazie all'evoluzione tecnologica, è applicabile a CU complesse.

In sintesi...

- Abbiamo visto un approccio hardware alla realizzazione della CU: la CU cablata.
- L'approccio si rivela ottimo per CPU RISC, dove il ridotto set di istruzioni implica una CU semplice, meno per CPU CISC, per le quali la CU cablata diventa molto più complessa.
- Con una tecnologia elettronica non particolarmente sofisticata - come quella degli anni 1980 - si richiede dunque un approccio alternativo alla realizzazione di CU complesse.

