

Lezione 2 – Banchi di memoria

Architettura degli elaboratori

Modulo 3 – Architettura del calcolatore

Unità didattica 2 – Memoria di lavoro

Nello Scarabottolo

Università degli Studi di Milano - Ssri - CDL ONLINE

Banco di memoria

- Un insieme di chip di memoria, che "riempie" una porzione dello spazio di indirizzamento della CPU considerata.
- Ogni "cella di memoria" del banco deve avere un numero di bit pari al numero di linee del Data Bus della CPU.
- Il numero di celle di memoria del banco è tipicamente una potenza di 2.
- Il banco deve "apparire" come una sequenza di celle adiacenti in una determinata posizione dello spazio di indirizzamento della CPU.

Esempio di banco di memoria

Partiamo dalla CPU LC-2:

- Address Bus a 16 linee;
- Data Bus a 16 linee.

Partiamo da chip di RAM da 1K×8:

- 1024 celle;
- da 8 bit ciascuna.

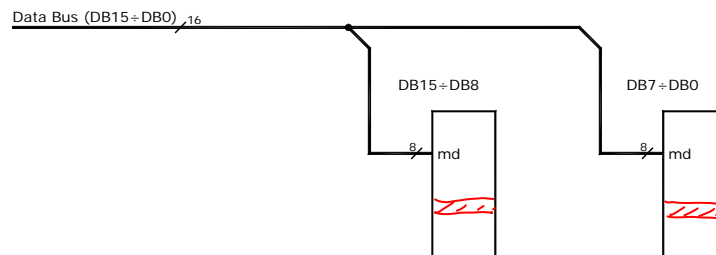
Vogliamo realizzare un banco di memoria RAM:

- da 4K celle da 16 bit;
- a partire dall'indirizzo 0000 0000 0000 0000.

Come realizzare celle da 16 bit

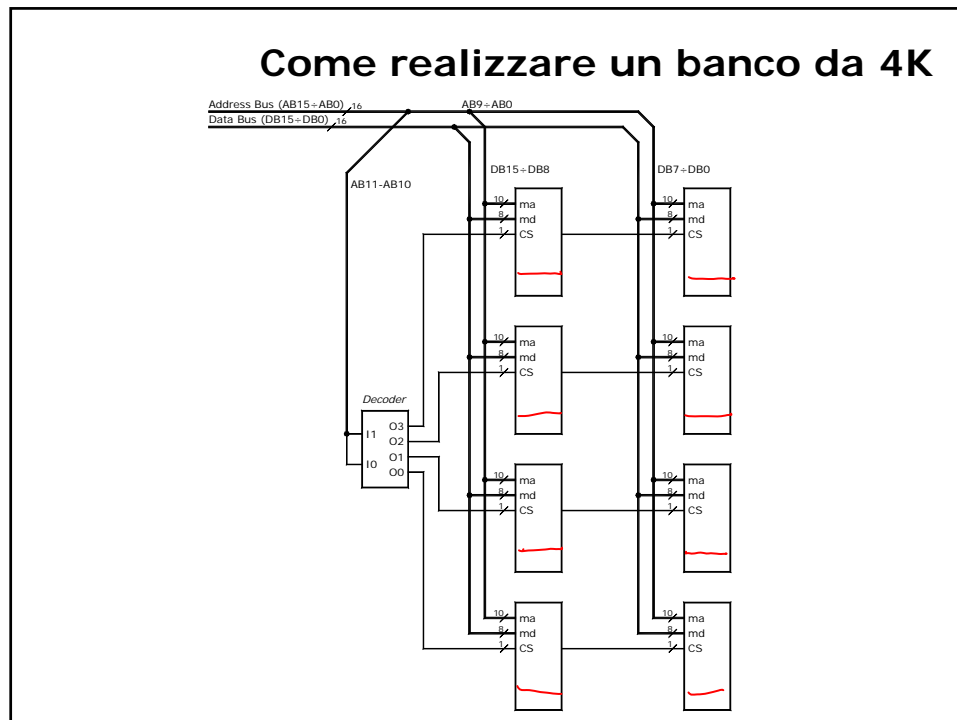
- Ogni componente di RAM ha celle da 8 bit.
- La CPU LC-2 pretende di "vedere" celle da 16 bit.
- Servono 2 componenti accoppiati "per riga":
 - il componente di sinistra contiene gli 8 bit più significativi della cella di memoria LC-2;
 - il componente di destra contiene gli 8 bit meno significativi della cella di memoria LC-2;
 - il Data Bus LC-2 viene diviso in due parti: gli 8 bit più significativi vengono collegati al componente di sinistra, gli 8 bit meno significativi al componente di destra.

Come realizzare celle da 16 bit



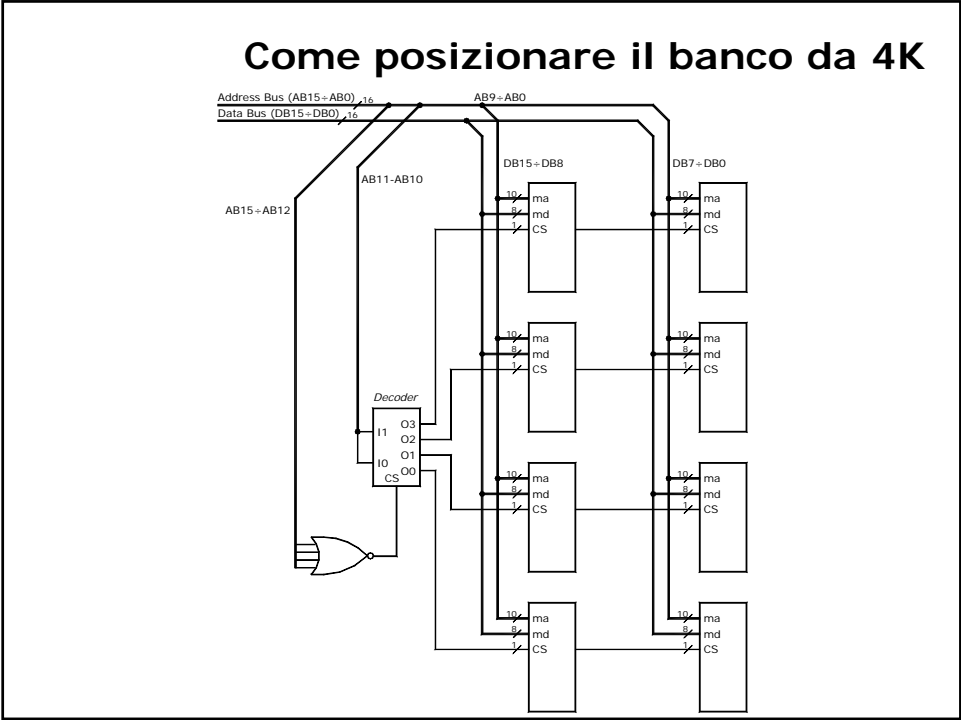
Come realizzare un banco da 4K

- Ogni coppia di componenti contiene 1K (1024) celle, individuate da una configurazione di 10 bit dell'Address Bus.
- Servono 4 coppie di componenti, per realizzare 4K (4096) celle, individuate da una configurazione di 12 bit dell'Address Bus:
 - i 10 bit meno significativi dell'Address Bus (AB0÷AB9) vengono collegati a tutte le coppie di componenti;
 - i 2 bit successivi (AB10,AB11) devono selezionare una coppia;
 - serve un decoder collegato ai Chip Select dei componenti.



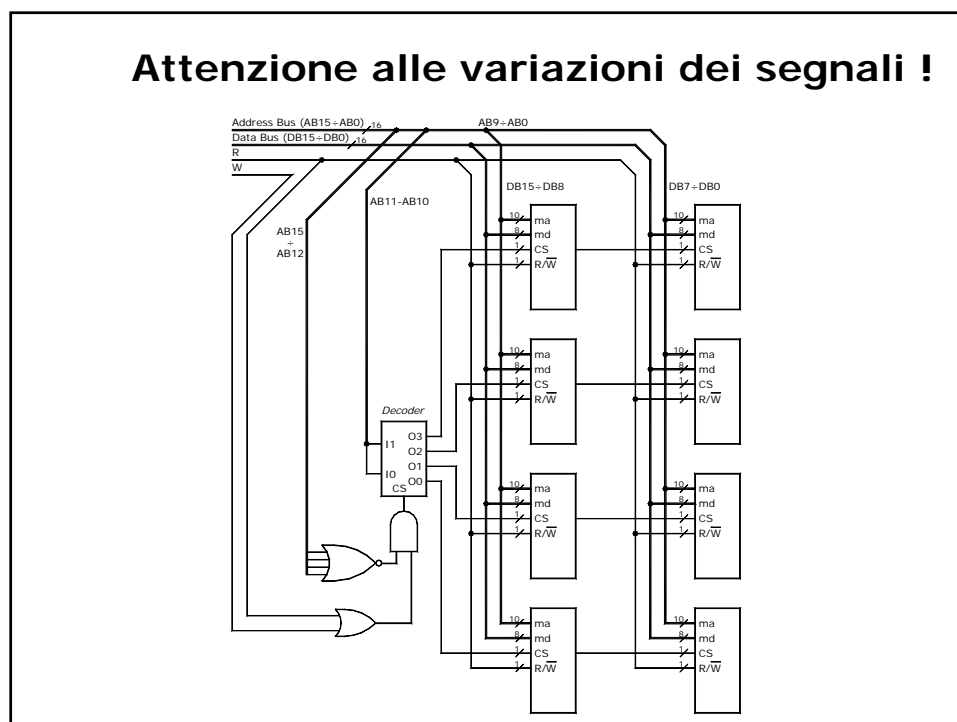
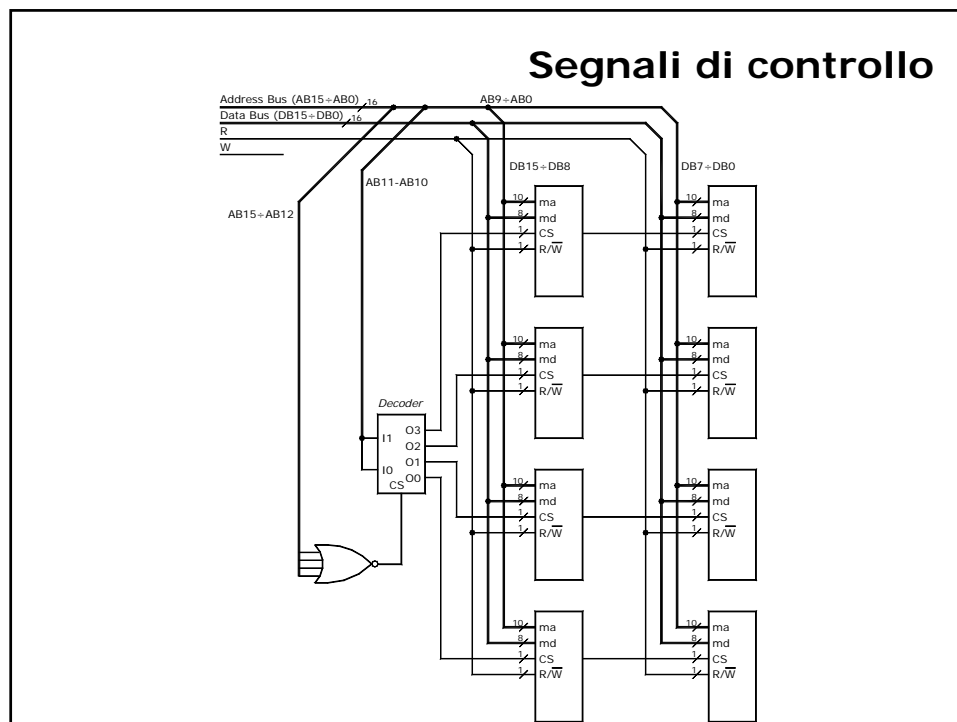
Come posizionare il banco da 4K

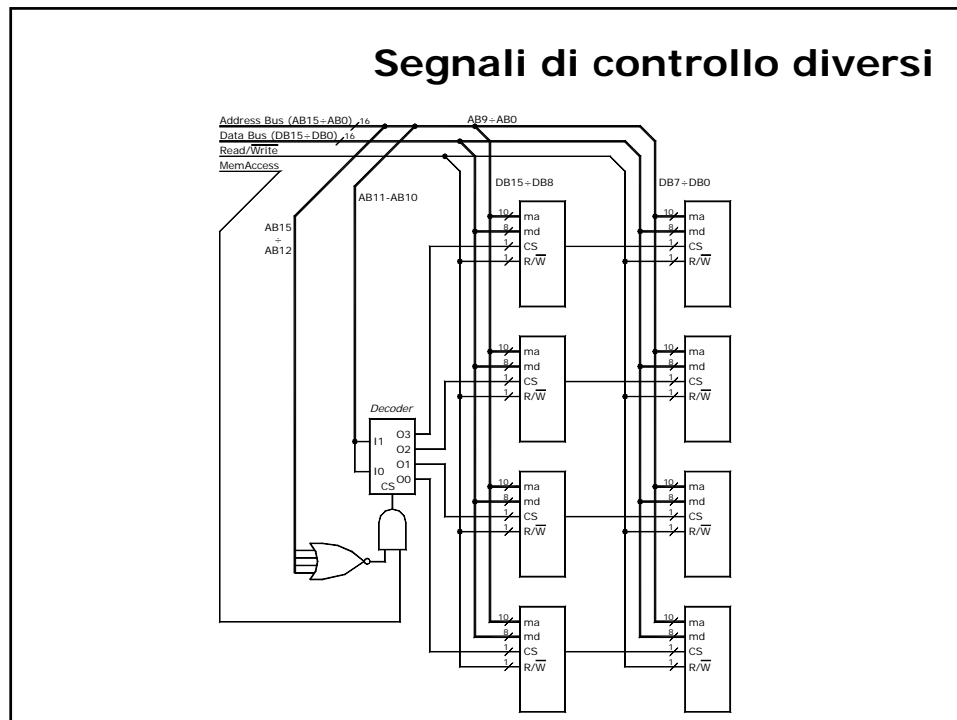
- Abbiamo usato solo 12 dei 16 bit dell'Address Bus.
- I 4 bit più significativi ci dicono a quale delle $2^4=16$ "pagine" da 4K celle ci stiamo riferendo, nello spazio di indirizzamento da 64K celle della CPU LC-2.
- Serve inserire una selezione di banco:
 - se i 4 bit AB15÷AB12 assumono la configurazione associata al banco, viene abilitato il Chip Select del decoder;
 - solo in questo caso, una riga del banco di memoria viene abilitata a interagire con la CPU.



Segnali di controllo

- Il segnale di lettura/scrittura va distribuito a tutti i componenti di memoria, per indicare il senso del trasferimento.
- Il segnale *ready* va propagato alla CPU, per consentirle di sapere quando la memoria è pronta per trasferire il dato.
- In casi si realizzi un banco di memoria ROM, l'unica differenza è l'assenza del segnale di lettura/scrittura (dalla ROM si può solo leggere...).





In sintesi...

- Un banco di memoria si realizza:
 - con un numero di chip per riga sufficienti a realizzare una parola di memoria della CPU;
 - con un numero di righe sufficienti a fornire tutte le parole di memoria richieste.
- Il Data Bus va ripartito fra le diverse "colonne" di chip di memoria, i bit meno significativi dell'Address Bus vanno forniti a tutti i chip.
- La selezione della singola riga richiede un decoder cui collegare i bit dell'Address Bus immediatamente più significativi di quelli collegati ai chip di memoria.
- La selezione del banco richiede una rete di abilitazione del decoder, pilotata dai rimanenti bit più significativi dell'Address Bus.

