

#### UNIVERSIDADE ESTADUAL DE FEIRA DE SANTANA DEPARTAMENTO DE TECNOLOGIA ÁREA DE ELETRÔNICA

# Problema #2 - Interfaces de E/S

#### 1. Tema

Projeto de Sensor Digital em FPGA utilizando Comunicação Serial

### 2. Objetivos de Aprendizagem

Ao final da realização deste problema, o/a discente deverá ser capaz de:

- Entender como integrar código assembly e códigos C para produzir um programa executável:
- Compreender e executar a programação de dispositivos lógicos programáveis;
- Assimilar conceitos básicos sobre protocolos de comunicação serial.

#### 3. Contexto

Inteligência artificial, robótica, nuvem e internet das coisas. Termos que há alguns anos não eram nada conhecidos, hoje já fazem parte do cotidiano de todos nós. São tecnologias que fazem parte de um conceito bem familiar no setor industrial: a Indústria 4.0.

Batizada também de 4ª Revolução Industrial, esse fenômeno está mudando, em grande escala, a automação e troca de dados, bem como as etapas de produção e os modelos de negócios, por meio do uso de máquinas e computadores. Inovação, eficiência e customização são as palavras-chave para definir o conceito de Indústria 4.0.

A Indústria 4.0 tem impacto significativo na produtividade, pois aumenta a eficiência do uso de recursos e no desenvolvimento de produtos em larga escala, além de propiciar a integração do Brasil em cadeias globais de valor.

(Extraído de https://www.portaldaindustria.com.br/industria-de-a-z/industria-4-0/)

#### 4. Problema

Dando prosseguimento ao desenvolvimento do protótipo de um sistema digital baseado em um processador ARM, o próximo passo compreende a implementação de um protótipo de sensor para medição de temperatura e umidade. Na fase de protótipo do projeto será utilizada uma plataforma baseada em FPGAs para confecção dos sensores. Elas permitem o teste de diversas arquiteturas antes da definição do hardware a ser utilizado. Para simplificar a prova de conceito será utilizado o sensor DHT11, mas o sistema deve ser modular, permitindo a substituição na versão de produção.

O sistema será comandado por um Single Board Computer (SBC), e deve ser capaz de controlar o acionamento de um conjunto variável de sensores, assim como monitorar o seu funcionamento, de forma automatizada. Cada operação de leitura ou monitoramento deve ser representada por um código. Dessa forma, o sistema embarcado em FPGA deve ser capaz de

interpretá-los e realizá-los de maneira adequada, por meio do *driver* da UART implementado anteriormente.

### 5. Requisitos

- 5.1. Além do descrito na seção anterior, o sistema a ser implementado no SBC deverá atender aos seguintes requisitos:
  - 5.1.1. O código deverá ser escrito em linguagem C;
  - 5.1.2. Utilizar o *driver* da UART implementado anteriormente;
  - 5.1.3. Capacidade de interligação com até 32 sensores;
  - 5.1.4. Mecanismo de controle de status de funcionamento dos sensores;
  - 5.1.5. Apenas o SBC será capaz de iniciar uma comunicação.
- 5.2. Além do descrito na seção anterior, o protótipo a ser implementado na FPGA deverá atender às seguintes restrições:
  - 5.2.1. O código deverá ser escrito em Verilog;
  - 5.2.2. Deverá ser capaz de ler e interpretar comandos oriundos do SBC.
- 5.3. Os comandos serão compostos por palavras de 8 bits (ver tabelas a seguir);
- 5.4. As requisições do SBC são compostas de 2 bytes (Comando + Endereço);

Tabela 1 – Comandos de requisição.

Código	Descrição do comando
0x03	Solicita a situação atual do sensor.
0x04	Solicita a medida de temperatura.
0x05	Solicita a medida de umidade.

Tabela 2 – Comandos de resposta.

Código	Descrição
0x1F	Sensor com problema.
0x00	Sensor funcionando normalmente.
0x01	Medida de umidade.
0x02	Medida de temperatura.

Observação: As tabelas não contém todo protocolo a ser implementado. A definição do protocolo completo deve ser descrita no relatório do projeto.

#### 6. Produto

No prazo indicado no cronograma a seguir, cada equipe deverá apresentar:

- 6.1. Códigos no GitHub
  - 6.1.1. Código em linguagem C;
  - 6.1.2. Código em Verilog;
  - 6.1.3. Todos os códigos deverão estar detalhadamente comentados;
- 6.2. Script de compilação tipo Makefile para geração do código executável;
- 6.3. Relatório técnico contendo na página do projeto no GitHub contendo, no mínimo:
  - 6.3.1. Introdução devidamente contextualizada, contendo ainda uma apresentação do problema qual deseja-se resolver;

- 6.3.2. Metodologias e técnicas aplicadas para o projeto e desenvolvimento da solução do problema, fundamentadas utilizando fontes confiáveis e diversificadas;
- 6.3.3. Descrição em alto nível do sistema proposto, preferencialmente incluindo um diagrama de blocos apresentando a arquitetura da solução;
- 6.3.4. Descrição do protocolo de comunicação desenvolvido;
- 6.3.5. Discussão dos resultados de síntese, no que se refere ao uso de elementos lógicos (LEs), LABs e pinos do dispositivo FPGA;
- 6.3.6. Descrição e análise dos testes e simulações realizadas.

## 7. Avaliação

Para avaliar o envolvimento do grupo nas discussões e na apresentação, o tutor poderá fazer perguntas variadas a qualquer membro, tanto nas sessões tutoriais quanto na apresentação. A nota será a composição de 3 (três) notas parciais:

Critério	Critérios para a nota	
Desempenho Individual	Participação individual nas sessões, assim como assiduidade, pontualidade e contribuição nas discussões.	
Documentação	Relatório técnico de cada grupo, considerando qualidade da redação, organização dos tópicos, definição do problema, descrição da solução, explicação dos experimentos, análise dos resultados e conclusões.	
Códigos	ódigos  Qualidade do código fonte (organização e comentários), e execução correta dos códigos binários de acordo com testes de validação que explorem as situações de uso.	

### 8. Cronograma

Semana	Data	Descrição
6	Qua - 13/Apr	Problema 2 – Apresentação
	Sex - 15/Apr	Feriado - Páscoa
7	Qua - 20/Apr	Problema 1 – Entrega/Avaliação
	Sex - 22/Apr	Problema 2 – Sessão Desenvolvimento
8	Qua - 27/Apr	Problema 2 – Sessão Desenvolvimento
	Sex - 29/Apr	Problema 2 – Sessão Tutorial
9	Qua - 04/Mai	Problema 2 – Sessão Desenvolvimento
	Sex - 06/Mai	Problema 2 – Sessão Tutorial
10	Qua - 11/Mai	Problema 2 – Sessão Desenvolvimento
	Sex - 13/Mai	Problema 2 – Entrega/Avaliação