

Avaliação de Microcontroladores

Gabriel Gian Fonseca Lemos, 7º período

A EVOLUÇÃO DOS MICROCONTROLADORES

Microcontroladores são, em termos gerais, computadores pequenos em apenas um único chip de silício semicondutor, ou seja, um circuito integrado. Um microcontrolador possui um ou mais núcleos processadores, módulos de memória e periféricos externos. Microcontroladores são amplamente utilizados para aplicações embarcadas, em contraste com os microprocessadores usados em computadores pessoais ou outros sistemas constituídos por diversos chips discretos.

GÊNESE

Os primeiros circuitos integrados comercializados normalmente datam de 1959, inventados pela Fairchild Semiconductor, que levaram ao desenvolvimento dos primeiros microprocessadores: os de mais de um chip – como o AL1 da Four-Phase Systems, de 1969, e o MP944 da Garrett AiResearch, de 1970 – foram desenvolvidos com múltiplos chips MOS LSI. O primeiro microprocessador de um único chip foi o Intel 4004, de 1971.

Um microcontrolador basicamente contém um ou mais dos seguintes componentes: uma unidade central de processamento (CPU), uma memória de acesso aleatório (RAM), portas de entrada e saída, temporizadores ou contadores, controladores de interrupção, conversores analógico-digitais, portas seriais, circuitos oscilatórios, entre outros.

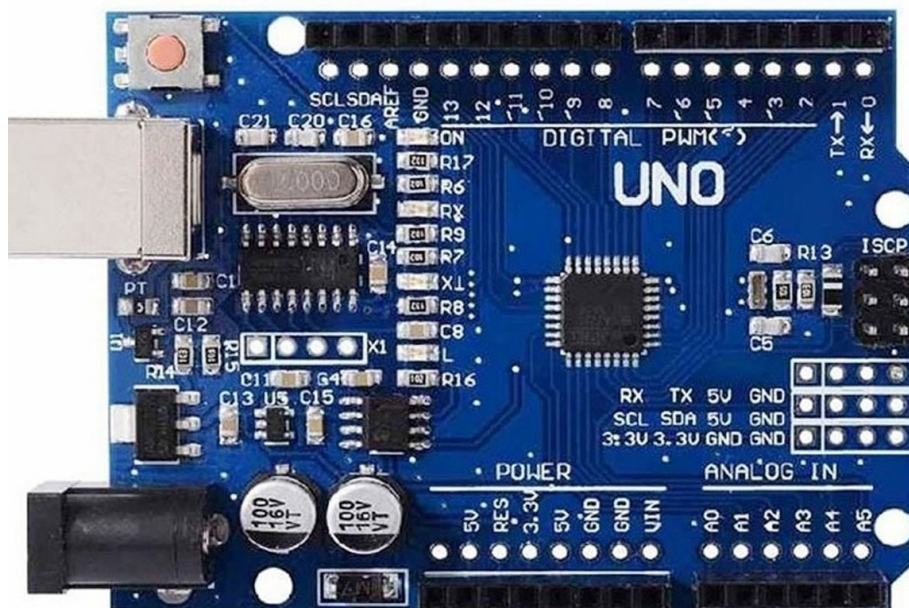


Figura 1: Um Arduino Uno.

O PRIMEIRO MICROPROCESSADOR DE UM CHIP

Em 1969, a Nippon Calculating Machine Corporation requisitou que a Intel projetasse doze novos chips customizados para sua nova Basicom 141-PF, uma calculadora impressora.

Os engenheiros da Intel, então, sugeriram uma família de apenas quatro chips, incluindo um que poderia ser programado para uso em diversos tipos de produtos – o que engendrou o feito de engenharia que levaria à uma mudança drástica no curso da eletrônica. Os quatro chips ficariam conhecidos como MCS-4.

Estes chips incluíam uma unidade central de processamento (CPU), a 4004, assim como memória somente-leitura (ROM) para aplicações customizadas, uma memória de acesso aleatório (RAM) e portas para entrada e saída.



Figura 2: Uma Basicom 141-PF.

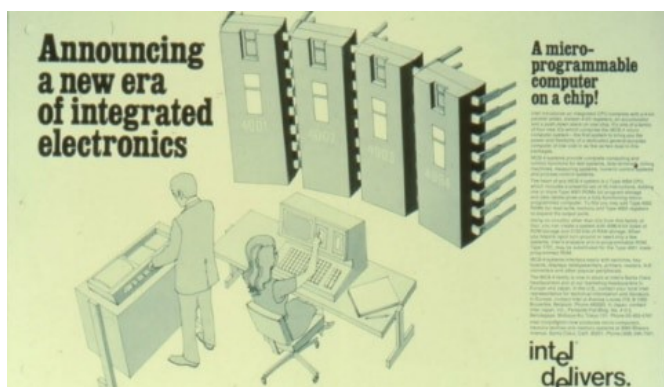


Figura 3: "Anunciando uma nova era de eletrônicos integrados."

Em 1971, a Intel comprou os direitos da Nippon Calculating Machine Corporation e lançou o processador Intel 4004 e seu chipset com um anúncio na Electronic News de 15 de novembro de 1971: "Announcing a new era of integrated electronics." Desta forma, o Intel 4004 tornou-se o primeiro processador (programável) de propósito geral à venda no mercado, algo que possibilitou que engenheiros comprassem e customizassem – com software – o microprocessador para realizar diferentes funções em uma vasta gama de dispositivos.

O chip fazia jus ao prefixo "micro": era menor que uma unha do dedo e tinha o poder de processamento do primeiro computador eletrônico, construído em 1946, que possuía o tamanho de uma sala inteira.

O primeiro Intel 4004 era produzido em dois *wafers* de duas polegadas, comparado com as doze polegadas dos *wafers* utilizados comumente nos produtos contemporâneos. Ele possuía 2300 transistores – em comparação, um processador Intel Core, de 2010, possuía 560 milhões de transistores.

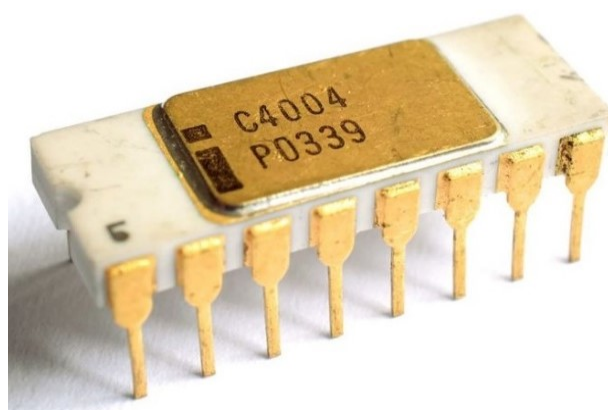


Figura 4: Um Intel 4004.

AS GERAÇÕES DE MICROPROCESSADORES

1ª geração: Compreende o período de 1971 a 1973, com a criação do Intel 4004, com velocidade de *clock* de 740 kHz. Durante este período, outros microprocessadores eram também utilizados, como o PPS-4 da Rockwell International, o 8008 da Intel, e o IMP-16 da National Semiconductor. Todos estes eram incompatíveis com *transistor-transistor logic* (TTL).



Figura 5: Rockwell PPS-4.



Figura 6: Zilog Z80.

2ª geração: Compreende o período de 1973 a 1978, com a implementação de multiprocessadores 8-bit como o Motorola 6800 e o 6801, o Intel 8085 e o Z80 da Zilog. Devido à sua performance elevada, eram de fabricação custosa pois eram baseados na tecnologia *nFET Metal Oxide Silicon* (NMOS).

3ª geração: Compreende o período de 1978 a 1981, com a predominância de processadores 16-bit, como o Intel 8086, o Motorola 68000 e o Zilog Z800. Estes processadores eram projetados utilizando a tecnologia *high-density MOS* (HMOS) e eram até quatro vezes mais performáticos que os processadores da 2ª geração.



Figura 8: Um Intel 80386.

4ª geração: Compreende o período de 1981 a 1995, com o desenvolvimento dos processadores 32-bit que utilizam a modernizada tecnologia *high-density CMOS* (HCMOS) e a arquitetura i386. Os processadores mais populares desta geração eram o Intel 80386 e o Motorola 68020/68030.

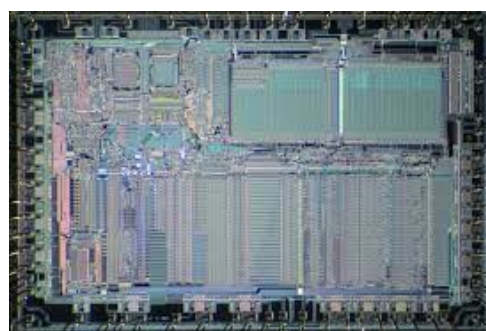


Figura 7: Interior de um Motorola 68000.

5ª geração: Compreende o período de 1995 até a atualidade, com a consolidação dos processadores 32-bit e a transição aos 64-bit, as linhas Pentium, Celeron e Core da Intel, a ascensão das linhas de processadores de outros fabricantes de arquiteturas x86 e AMD64 como os Ryzen da AMD, e os processadores RISC com arquitetura ARM voltados a dispositivos móveis como os Snapdragon da Qualcomm e os M1 da Apple, até os processadores de arquitetura aberta como os RISC-V.

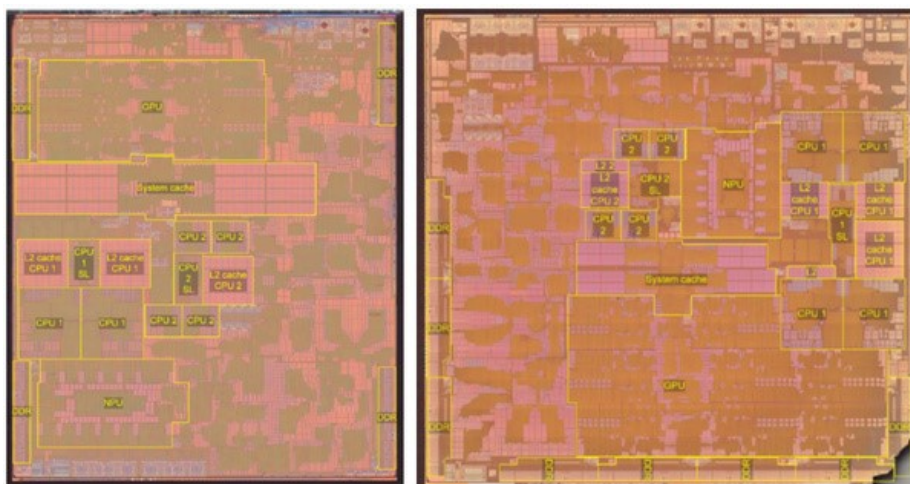
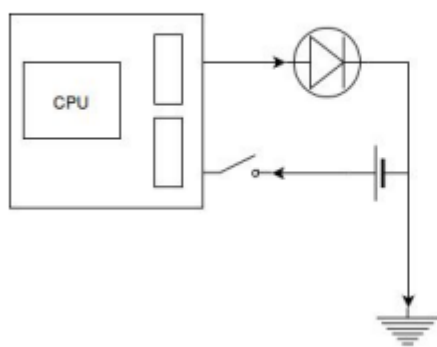


Figura 9: Comparação entre um A14 (à esquerda) e um M1 (à direita), da Apple.

FPGAS: ARRANJOS DE PORTA PROGRAMÁVEIS EM CAMPO

Os primeiros chips FPGA surgiram em 1985, desenvolvidos por Ross Freeman e Bernard Vonderschmitt, co-fundadores da Xilinx. Consiste em uma fusão entre uma programmable read-only memory (PROM) e programmable logic chips (PLDs).

Microcontrolador



FPGA

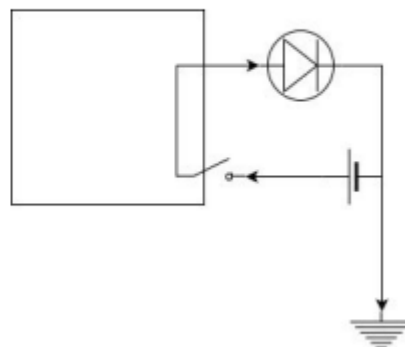


Figura 10: Comparação entre um microcontrolador comum e um FPGA.

Um FPGA consiste em um arranjo de blocos lógicos em matriz, interligados de modo inteligente de forma a definir rotinas lógicas a nível de hardware, e não software. Assim, podemos criar diversos circuitos lógicos em um único chip, possibilitando a computação paralela massiva a nível de hardware.

Para isto, divide-se um chip entre três componentes principais: blocos lógicos configuráveis com funções fixas, blocos de entrada e saída e blocos de comutação. Os blocos lógicos, por sua vez, dividem-se em grãos grandes (microprocessadores, ALUs), grãos médios (duas ou mais *lookup tables* (LUTs) ou *flip-flops*), e grãos pequenos (funções lógicas de duas entradas e multiplexadores).

Existem diversas pesquisas no que concerne a algoritmos de posicionamento e roteamento de blocos em circuitos FPGA, de modo a otimizar o uso da pastilha e a eficiência do circuito, minimizando espaço e melhorando a performance do circuito em si.

Os FPGAs vêm se mostrando concorrentes viáveis aos application-specific integrated circuits (ASICs), uma vez que circuitos dedicados levam a custos de projeto elevados, além de um maior tempo de produção, uma vez que FPGAs levam semanas para serem produzidos, e ASICs meses. Ferramentas de desenvolvimento de FPGAs também costumam ser mais baratas, já as de ASICs são mais custosas, dependendo do grau de escalabilidade desejado.

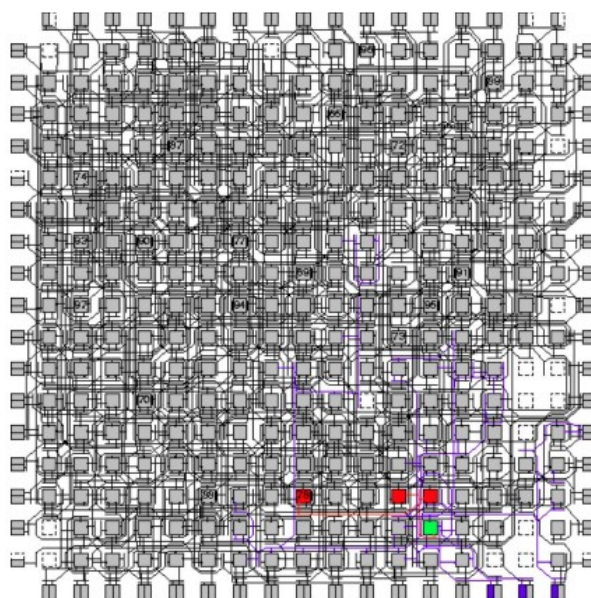


Figura 11: Um circuito FPGA complexo.

Os FPGAs podem ser programados na HDL (hardware description language), uma linguagem desenvolvida a partir da VHSIC Hardware Description Language (VHDL), criada em meados de 1980 pela Defense Advanced Research Projects Agency (DARPA) para documentar ASICs. A HDL é independente da tecnologia e preserva o *data flow* e o *timing*. Tem uma sintaxe baseada em Ada e foi padronizada pela IEEE em 1987. Há também outras linguagens de descrição de hardware como Verilog, SystemC, Lola, Lava, MyHDL, entre outras.

```
library IEEE;
use IEEE.STD_LOGIC_1164.ALL;

entity nand_nor_top is
    Port ( A1 : in  STD_LOGIC;      -- NAND gate input 1
           A2 : in  STD_LOGIC;      -- NAND gate input 2
           X1 : out STD_LOGIC;      -- NAND gate output
           B1 : in  STD_LOGIC;      -- NOR gate input 1
           B2 : in  STD_LOGIC;      -- NOR gate input 2
           Y1 : out STD_LOGIC);     -- NOR gate output
end nand_nor_top;

architecture Behavioral of nand_nor_top is
begin
    X1 <= A1 nand A2;    -- 2 input NAND gate
    Y1 <= B1 nor B2;    -- 2 input NOR gate
end Behavioral;
```

Figura 12: Exemplo de implementação dos portões NAND e NOR em um mesmo código VHDL.