

Preguntas orientadoras

Describa brevemente los diferentes perfiles de familias de microprocesadores/microcontroladores de ARM. Explique alguna de sus diferencias características.

Cortex A:

Son procesadores de alto rendimiento optimizados para aplicaciones que emplean un sistema operativo de propósito general en sistemas embebidos de alta performance.

Su denominación “A” proviene de *Application*, se pueden encontrar en dispositivos como celulares o tables.

Se destaca la optimización para ejecutar diversas aplicaciones al mismo tiempo a costa de una disminución del tiempo de respuesta de las mismas, aspecto secundario en dispositivo de usuario.

Cortex R:

Son procesadores orientados a sistemas de tiempo real donde prima la necesidad de implementar soluciones con requerimientos temporales estrictos.

En los sistemas de tiempo real la respuesta a eventos o estímulos debe ser en un tiempo acotado y preestablecido comportándose de forma determinística.

Su denominación “R” proviene de *Real Time*, se pueden encontrar en sistemas críticos, como dispositivos médicos o sistemas de operación automovilísticos.

Cortex M:

Son procesadores orientados a dispositivos de consumo masivo y sistemas embebidos compactos. Son procesadores de uso general diseñados para alta densidad de código y con gran cantidad de periféricos. Su denominación “M” proviene de *Microcontrollers*, se pueden encontrar en dispositivos como celulares o tables.

Cortex M

2. ¿Por qué se dice que el set de instrucciones Thumb permite mayor densidad de código? Explique

3. ¿Qué entiende por arquitectura load-store? ¿Qué tipo de instrucciones no posee este tipo de arquitectura?

Una arquitectura *load-store* significa que para realizar una modificación de un dato almacenado debe cargarse previamente en un registro, procesarse y luego volver a escribirse en memoria utilizando una serie de operaciones separadas.

Por ejemplo, para incrementar un valor almacenado en una memoria SRAM, el procesador necesita usar una instrucción para leer el dato desde la SRAM y colocarlo en un registro interno, una segunda instrucción para incrementar el valor del registro y finalmente, una tercera instrucción para escribir el valor modificado en la posición de memoria donde se encontraba.

Dentro del set de instrucciones del dispositivo no existen instrucciones que permitan directamente modificar un valor de la memoria.

4. ¿Cómo es el mapa de memoria de la familia?

En la familia de procesadores Cortex-M el mapa de memoria está compuesto por un ancho de palabra de 32 bits y puede contener hasta 4 Gbytes de espacio, límite impuesto por la cantidad de direcciones posibles que se pueden acceder con un 32 bits de direccionamiento ($2^{32} = 4.29\text{Gbits}$).

El mapa de memoria se encuentra particionado en diferentes secciones donde se alojan (“*mapean*”) los diversos componentes del sistema, como memoria flash, memoria SRAM, periféricos, etc. Exceptuando restricciones específicas sobre algunas zonas de memoria es posible acceder a todos los registros mediante un mismo bus de datos y set de instrucciones.