

Estructura del computador (66.70)**2do examen parcial, 2ª Oportunidad**

Apellido y Nombre:

Fecha: 29/07/2021

Documento:

Padrón:

Páginas:

NOTA: La aprobación del examen requiere un mínimo de 6 y ningún ejercicio debajo del 40%.

- 1) Un microprocesador puede direccionar 1 Mbyte de RAM, ancho de palabra, 8 bits. Es decir: bus de address, 20 bits y bus de direcciones 8 bits. Si se cuenta con una cantidad ilimitada de chips de RAM de 256 kilobytes y de decodificadores, diseñar el mayor mapa de memoria posible para ese microprocesador. Indicar la primera y la última dirección de la RAM que mapea las direcciones más altas.

- 2) En un procesador ARC el registro Program Counter apunta a la siguiente instrucción guardada en RAM:

ld %r10, %r1, %r7

Detallar los pasos de microprograma que la decodifican y para cada uno de ellos indicar los valores presentes en las entradas y en las salidas de cada uno de los siguientes bloques funcionales:

- * multiplexor de direcciones de la memoria de control
- * incrementador de direcciones de la memoria de control
- * decodificadores de los buses A B y C
- * multiplexores que intervienen en la decodificación de los buses A B y C
- * multiplexor de datos del bus C
- * bus de datos A B y C
- * entrada de direcciones del módulo de memoria RAM

Considere que antes de la ejecución de esta instrucción:

%r10=3000 , %r1=8, %r7=1

(Nota: es idéntico al ejercicio 8 del TP7)

- 3) Escribir código que recibe a través de %r10 un número en punto flotante y devuelve su valor absoluto (también en punto flotante).

(Nota: es idéntico al ejercicio 15 del TP5)