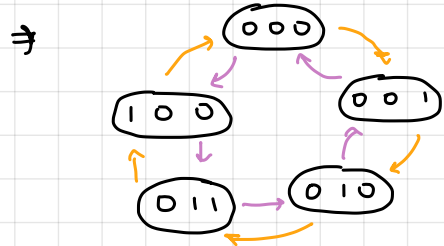


• Diseñar un contador síncrono binario que permita contar a elección de forma ascendente o descendente. Debe ser de módulo 5 (rango 0,1,2,3,4) y estar implementado con un ff-Jk.

Como el módulo del contador es 5 necesitamos 3 bits para almacenar los datos, luego, diseñó la secuencia:

- 0) 0 0 0
 - 1) 0 0 1
 - 2) 0 1 0
 - 3) 0 1 1
 - 4) 1 0 0
 - 5) 1 0 1
 - 6) 1 1 0
 - 7) 1 1 1
- Redundancia
pues es encubierto
no me pide nada
sobre estos estados



ascendente $\Rightarrow X = 1$
descendente $\Rightarrow X = 0$

Construyo la tabla de verdad:

X	D ₀	D ₁	D ₂	D ₀ ⁺	D ₁ ⁺	D ₂ ⁺	J ₀	K ₀	J ₁	K ₁	J ₂	K ₂	D ₀ ⁺	D ₁ ⁺	J	K	
1	0	0	0	0	0	1	0	x	0	x	1	x	0	0	0	x	blue
1	0	0	1	0	1	0	0	x	1	x	x	1	0	1	1	x	green
1	0	1	0	0	1	1	0	x	x	0	1	x	1	0	x	1	purple
1	0	1	1	1	0	0	1	x	x	1	x	1	1	1	x	0	red
1	1	0	0	0	0	0	x	1	0	x	0	x					
1	1	0	1	x	x	x	x	x	x	x	x	x					
1	1	1	0	x	x	x	x	x	x	x	x	x					
1	1	1	1	x	x	x	x	x	x	x	x	x					
0	0	0	0	1	0	0	1	x	0	x	0	x					
0	0	0	1	0	0	0	0	x	0	x	x	1					
0	0	1	0	0	0	1	0	x	x	1	1	x					
0	0	1	1	0	1	0	0	x	x	0	x	1					
0	1	0	0	0	1	1	x	1	1	x	1	x					
0	1	0	1	x	x	x	x	x	x	x	x	x					
0	1	1	0	x	x	x	x	x	x	x	x	x					
0	1	1	1	x	x	x	x	x	x	x	x	x					

Simplifico con mapas de Karnaugh:

J_0 $x \backslash D_1 D_0$	D_0	00	01	11	10
00	1	0	0	0	
01	R	R	R	R	
11	R	R	R	R	
10	0	0	1	0	

$J_0 = \bar{x} \bar{D}_1 \bar{D}_0 + x D_1 D_0$

J_1 $x \backslash D_1 D_0$	00	01	11	10
00	0	0	R	R
01	1	R	R	R
11	0	R	R	R
10	0	1	R	R

$J_1 = \bar{x} D_0 + x D_1$

K_1 $x \backslash D_1 D_0$	00	01	11	10
00	R	R	0	1
01	R	R	R	R
11	R	R	R	R
10	R	R	1	0

$K_1 = \bar{x} \bar{D}_2 + x D_2$

J_2 $x \backslash D_1 D_0$	00	01	11	10
00	0	R	R	1
01	1	R	R	R
11	0	R	R	R
10	1	R	R	1

$J_2 = \bar{x} D_0 + x \bar{D}_0 + D_1 \bar{D}_1$

Finalmente, grafico el circuito:

