

66.70 Estructura del Computador					8-mayo-2018
Apellido y Nombre: _____			Turno de TPs: <i>viernes</i>		
Padrón: _____					
Ej. 1 <i>B-</i>	Ej. 2 <i>B-</i>	Ej. 3 <i>B</i>	Ej. 4 <i>B</i>	Ej. 5 <i>B-</i>	Ej. 6 <i>—</i>

*RECUPERA EJ. 6*

1) Dados los siguientes números de 8 bits

$A = 10101100$     $B = 11010111$     $C = 56h$     $D = 65h$

- obtener  $A+B$   $C+D$  considerando que son enteros sin signo
- obtener  $A+B$   $C+D$  considerando que son enteros en complemento a 2
- obtener  $A+B$   $C+D$  considerándolos números en punto fijo con igual cantidad de dígitos para la parte entera y la parte fraccionaria.
- obtener  $A+(-B)$   $C+(-D)$  *RECTOR*

En todos los casos indicar todos los flags resultantes y en base a estos determinar si el resultado es representable o no.

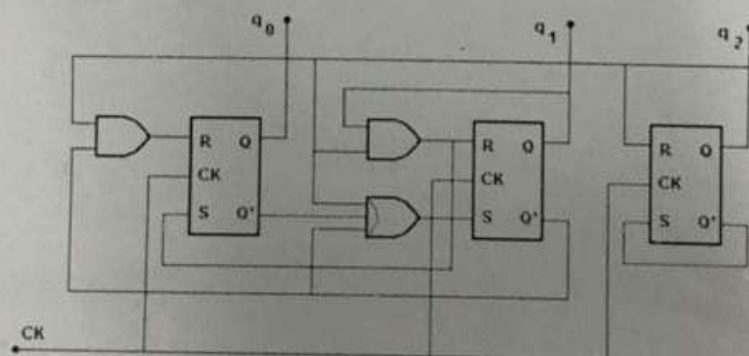
2) Dado el número real

$X = 6.75$

- indicar su representación en notación de punto flotante precisión simple normalizado (bit a bit y en hexadecimal)
- indicar las representaciones normalizadas de  $(4 \cdot X)$  y de  $(-1 \cdot X/8)$
- representar  $X$  en punto fijo de 32 bits dedicando 16 bits a la parte fraccionaria
- Explicar ventajas y desventajas comparativas entre punto fijo y punto flotante

3) Diseñar un circuito que a su entrada recibe números enteros en el rango de 0 a 12 y presenta a su salida la parte entera de su raíz cuadrada. El diseño debe ser con mínima cantidad de compuertas y con todas las compuertas del mismo tipo.

4) Analizar el siguiente circuito:



describir su funcionamiento sobre la base de determinar su tabla de estados y su diagrama de estados

5) Diseñar un contador sincrónico con capacidad de contar hasta 6 pulsos con un código de cuenta seleccionable entre binario descendente y binario ascendente a través de una entrada de control en 0 o 1 respectivamente.

6) Por una línea de transmisión llegan números enteros de 8 bits (uno nuevo número con cada pulso de reloj). Diseñar un circuito que enciende un led cuando la cantidad de números pares recibidos sea igual a la cantidad de números impares recibidos. La cantidad total de números a recibir será de 10 o menos.

# Parcial de Estructura del computador

1)  $A = 10101100$   
 $B = 11010111$  } considero a estos números representados en binario

$C = 56h$

$D = 65h$

a)  $A + B =$

$$\begin{array}{r} 10101100 \\ + 11010111 \\ \hline 1/10000011 \end{array}$$

$N=1$   
 $C=1$   
 $V=0$   
 $Z=0$   
 $B=0$

$\Rightarrow$  El resultado no es representable con 8 bits por desbordamiento del carry ✓

$C + D \Rightarrow$  realiza la suma en binario

$C = 01010110$

$D = 01100101$

$C + D =$

$$\begin{array}{r} 01010110 \\ + 01100101 \\ \hline 10111011 \end{array}$$

$N=1$   
 $C=0$   
 $V=1$   
 $Z=0$   
 $B=1$

$\Rightarrow$  El resultado es representable con 8 bits  
 $\Rightarrow$  no importa al análisis porque es una suma de números sin signo ✓

$A = 172_{10}$   
 $B = 215_{10}$   
 $C = 86_{10}$   
 $D = 101_{10}$

b) considerando que son enteros en complemento a 2:

$A =$  un número negativo. Halla el complemento a 2 para hallar su equivalente en decimal.

$A =$

$$\begin{array}{r} 01010011 \\ + 01010100 \\ \hline \end{array}$$

$A = -84_{10}$

$A + B = -125$

$B =$  igual procedimiento

$B =$

$$\begin{array}{r} 00101000 \\ + 00101001 \\ \hline \end{array}$$

$B = -41_{10}$

$A + B = 10000011$  (de la parte a))

Halla complemento a 2:

$10000011$

$$\begin{array}{r} 01111100 \\ + 01111101 \\ \hline \end{array} = 125_{10}$$

*aut.*  
 Los cuentas no cambian. Cambia la interpretación del resultado

$V=1$  OVERFLOW

Los flags observados son:

$N=1$   $Z=0$   
 $C=1$   $B=0$   
 $V=0$

Como es una suma de dos números en complemento a 2 observo el flag V (overflow) y al ser 0 determino que es representable en 8 bits.



C y D representan los mismos números que en la parte a) porque el bit de signo (el bit más significativo) es 0.

$$C+D = 10111011$$

observa los flags:

$$\begin{aligned} N &= 1 \\ C &= 0 \\ V &= 1 \\ Z &= 0 \\ B &= 1 \end{aligned}$$

$\Rightarrow$  como el overflow me indica un 1 puedo determinar que no es representable en 8 bits. La suma de dos números positivos no puede ser un número negativo (el bit más significativo del resultado es un 1).

El Máximo número positivo representable en 8 bits con complemento a 2 es 127.

$C+D = 127_{10}$  por lo tanto no es representable.

c) Considera los números en punto fijo con 4 bits para la parte entera y 4 bits para la parte fraccionaria.

$$A = 1010,1100 = 10,75_{10}$$

$$B = 1101,0111 = 13,4375_{10}$$

$$A+B = 24,1875$$

$$\begin{array}{r} A+B = + \quad 1010,1100 \\ \quad 1101,0111 \\ \hline 1/1000,0011 \end{array}$$

$$\begin{aligned} C &= 1 \\ V &= 0 \\ B &= 0 \\ N &= 1 \\ Z &= 0 \end{aligned}$$

$\Rightarrow$  como el carry es 1 determino que el número no es representable en las condiciones establecidas.

$$C = 0101,0110 = 5,375_{10}$$

$$D = 0110,0101 = 6,3125_{10}$$

$$C+D = 11,6875$$

$$\begin{array}{r} C+D = \quad 0101,0110 \\ + \quad 0110,0101 \\ \hline 1011,1011 \end{array}$$

$$= 11,6875_{10}$$

$\Rightarrow$  como el carry es 0 el número es representable.

d)  $A+(C-B)$  B en complemento a 2 es  $-41 \Rightarrow A+(C-B) = 213_{10}$

$$-B = 00101001 \text{ (complemento a 2)}$$

$$\begin{array}{r} A+(C-B) = \quad 10101100 \\ + \quad 00101001 \\ \hline 11010101 \end{array}$$

$$\begin{aligned} C &= 0 \\ V &= 0 \\ B &= 1 \\ Z &= 0 \\ N &= 1 \end{aligned}$$

ansel.

A partir de la observación de  $B=1$ , puedo afirmar que no es representable. El máximo número

positivo en un sistema de 8 bits en complemento a 2 es 128.



$$\begin{array}{r} D = 01100101 \\ -D = 10011010 \\ + \quad \quad \quad 1 \\ \hline 10011011 \end{array}$$

$$\begin{array}{r} C+(-D) = 01010110 \\ 10011011 \\ \hline 11110001 \\ C+(-D) = -15 \end{array}$$

C=0  
V=0  
Z=0  
B=1  
N=1

El número es representable pues el menor número en complemento a 2 representable es el -128.

2)  $X = 6,75$

$X = 110,11$  en punto fijo bit de signo: 0

$X = 1,1011 \times 2^2$

Exponente: en exceso 127 por ser simple precisión.

$$\begin{array}{r} 2 + 127 = 1 + 128 = 10000000 \\ + \quad \quad \quad 1 \\ \hline 10000001 \end{array}$$

Mantisa: lo marcado en rojo es de 23 bits por ser simple precisión.

10110000000000000000000000000000

a) Representación: 0 | 10000001 | 10110000000000000000000000000000

b)  $4 * X = 6,75 \cdot 2^2 \Rightarrow 1,1011 \times 2^2 \times 2^2 = 1,1011 \times 2^4$   
en binario

La mantisa es la misma. Cambia el exponente  $\Rightarrow 127 + 4 = 131 = 10000011_2$

b) Representación: 0 | 10000011 | 10110000000000000000000000000000

$-1 \frac{X}{8} = -6,75 \cdot 2^{-3} \Rightarrow 1,1011 \times 2^2 \times 2^{-3} = 1,1011 \times 2^{-1}$   
en binario

La mantisa y es la misma. Se modifica el bit de signo (ahora es 1) y el exponente.

$127 - 1 = 126 = 01111110_2$

b) Representación: 1 | 01111110 | 10110000000000000000000000000000



c) X en punto fijo de 32 bits dedicando 16 bits a la parte fraccionaria.

→ 00000000000000000110,110000000000000000

d) El punto flotante tiene la ventaja de poder expresar un número con mayor precisión con los 23 bits de la mantisa el error cometido es menor que en el sistema de punto fijo con igual cantidad de bits.

En el ejemplo expuesto previamente ambos números pudieran representarse con total precisión pero es un ejemplo aislado que no aporta al análisis.

Asimismo se pueden representar una mayor cantidad de números en un sistema de punto flotante. por ejemplo:

- Simple precisión: 32 bits — 1 bit de signo  
— 8 bits de exponente  $\Rightarrow$  en exceso 127  
— 23 bits mantisa

Mínimo exponente = -126

Máximo exponente = 127

Mínima mantisa = 1

Máxima mantisa = 2

Rango de números a representar

$$2^{-126} \leq x \leq 2 \cdot 2^{127}$$

$$2^{-126} \leq x \leq 2^{128}$$

El rango de representación de números en punto fijo depende del caso considerado, pero siempre es menor.

3) Máximo número  $\rightarrow$  parte entera de  $\sqrt{12} = 3$

Como recibe números de 0 a 12 debe tener 4 entradas.

Como el máximo número que presenta a su salida es 3 debe tener 2 salidas

Los números que no son considerados dentro del rango (13-14-15) como sus salidas como redundancias en la tabla y diagrama de Karnaugh.

E3 es la entrada que representa al bit más significativo de la entrada.

E0 ✓ ✓ ✓      ✓ /      ✓ / menos /      /      ✓ /

S1 es la salida que representa al bit más significativo de la salida y S0 el menos significativo.



	E3	E2	E1	E0	S1	S0
1	0	0	0	0	0	0
2	0	0	0	1	0	1
3	0	0	1	0	0	1
4	0	0	1	1	0	1
5	0	1	0	0	1	0
6	0	1	0	1	1	0
7	0	1	1	0	1	0
8	0	1	1	1	1	0
9	1	0	0	0	1	1
10	1	0	0	1	1	1
11	1	0	1	0	1	1
12	1	0	1	1	1	1
13	1	1	0	0	X	X
14	1	1	0	1	X	X
15	1	1	1	0	X	X
16	1	1	1	1	X	X

Karnaugh para S1

S1 como SP =

$$E3 + E2$$

S2 como PS =

$$\frac{E3 + E2}{E3 + E2} \text{ igual simplicidad}$$

E3 E2   E1 E0	00	01	11	10
00	0	0	0	0
01	1	1	1	1
11	X	X	X	X
10	1	1	1	1

Karnaugh para S0

S0 como SP =

$$E3 + \bar{E2}E0 + \bar{E2}E1$$

S0 como PS

$$\bar{E2} \cdot (E3 + E1 + E0) \text{ menor simplicidad}$$

E3 E2   E1 E0	00	01	11	10
00	0	1	1	1
01	0	0	0	0
11	X	X	X	X
10	1	1	1	1

$$= \bar{E2} + E3 + E1 + E0$$

$$= E2 + \bar{E3} + \bar{E1} + \bar{E0}$$



$$J_2 = xq_1 + \bar{x}q_1$$

$xq_3 / q_2q_1$	00	01	11	10
00	1	0	X	X
01	1	0	X	X
11	0	1	X	X
10	0	1	X	X

$$K_2 = \bar{x}q_1 + q_3q_1$$

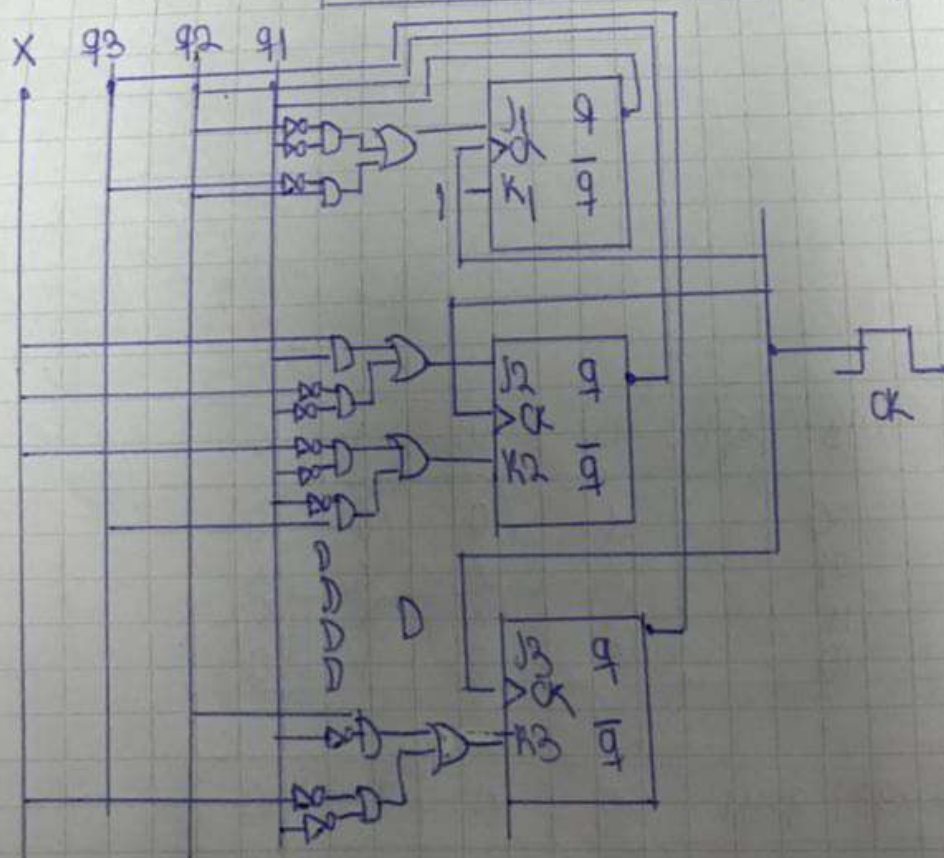
$xq_3 / q_2q_1$	00	01	11	10
00	X	X	0	1
01	X	X	X	1
11	X	X	X	0
10	X	X	1	0

$$J_3 = \bar{q}_2\bar{q}_1 + q_3q_2$$

$xq_3 / q_2q_1$	00	01	11	10
00	1	X	X	1
01	1	X	X	0
11	1	X	X	0
10	1	X	X	1

$$K_3 = 1$$

$xq_3 / q_2q_1$	00	01	11	10
00	X	1	1	X
01	X	1	X	X
11	X	1	X	X
10	X	1	1	X



No terminé el diagrama por falta de tiempo.



5) Diseño contador síncrono

Entrada de control X  $\rightarrow$  3FF (modulo 7)

binario descendente

binario descendente

X	Estado actual			Estado siguiente			Entrada					
	q3	q2	q1	q3*	q2*	q1*	J3	K3	J2	K2	J1	K1
0	0	0	0	1	1	1	1	X	1	X	1	X
0	0	0	1	0	0	0	0	X	0	X	1	X
0	0	1	0	0	0	1	0	X	X	0	X	1
0	0	1	1	0	1	0	0	X	1	X	1	X
0	1	0	0	0	1	1	X	0	0	X	1	X
0	1	0	1	0	0	0	X	1	0	X	0	X
0	1	1	0	1	0	0	X	0	X	X	1	X
0	1	1	1	X	X	X	X	X	X	X	X	X
1	0	0	0	0	0	0	0	X	1	X	1	X
1	0	0	1	0	0	1	0	X	0	X	1	X
1	0	1	0	0	1	0	0	X	X	0	1	X
1	0	1	1	1	0	0	1	X	0	X	1	X
1	1	0	0	1	1	0	X	0	1	X	0	X
1	1	0	1	0	1	1	X	1	X	1	0	X
1	1	1	0	0	0	0	X	X	X	X	X	X
1	1	1	1	X	X	X	X	X	X	X	X	X

Pongo como reanuncia el estado siguiente a 7 porque se supone que no fue alcanzado.

Tabla de transición del FF JK

q <sub>n</sub>	q <sub>n+1</sub>	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

Karnaugh para cada entrada J3

$$J3 = (X + \bar{q}_1) \cdot (\bar{X} + \bar{q}_2) \cdot (\bar{X} + q_2) \cdot (\bar{q}_2 + q_1)$$

no va

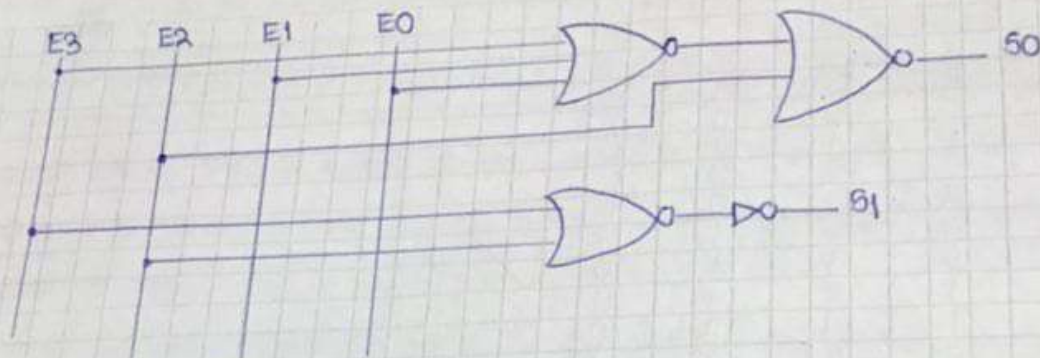
$$K3 = \bar{X}q_1 + q_2q_1$$

K3

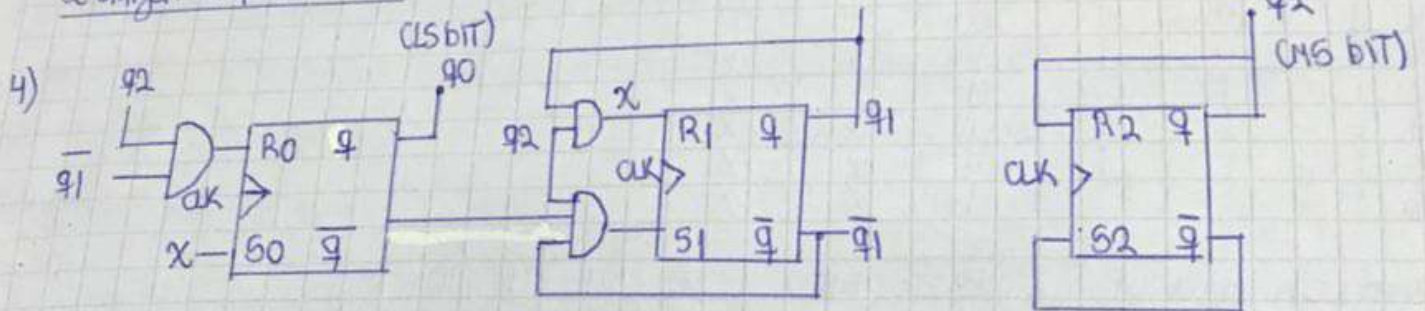
Xq3 / q2q1	00	01	11	10
00	1	0	0	0
01	X	X	X	X
11	X	X	X	X
10	0	0	1	0

Xq3 / q2q1	00	01	11	10
00	X	X	X	X
01	1	0	X	1
11	0	0	X	1
10	X	X	X	X





se utilizan compuertas NOR



$$\begin{aligned}
 R0 &= q2 \cdot \bar{q1} \quad \checkmark & R1 &= x = q2 \cdot q1 \quad \checkmark & R2 &= q2 \quad \checkmark & \text{Supongo un estado inicial } q2=q1=q0= & \\
 50 &= x = q2q1 \quad \checkmark & 51 &= q2 \cdot \bar{q0} \cdot \bar{q1} \quad \checkmark & 52 &= \bar{q2} \quad \checkmark
 \end{aligned}$$

Estado inicial			Estado siguiente			Entradas de los FF						
q2	q1	q0	q2*	q1*	q0*	R2	52	R1	51	R0	50	
0	0	0	1	0	0	0	1	0	0	0	0	
0	0	1	1	0	1	0	1	0	0	0	0	
0	1	0	1	1	0	0	1	0	0	0	0	
0	1	1	1	1	1	0	1	0	0	0	0	
1	0	0	0	1	0	1	0	0	1	1	0	
1	0	1	0	0	0	1	0	0	0	1	0	
1	1	0	0	0	1	1	0	1	0	0	1	
1	1	1	0	0	1	1	0	1	0	0	1	

(cambia de estado con cada pulso de reloj)

Diagrama de estados

