

计算机组成原理

PRINCIPLES OF COMPUTER ORGANIZATION

第12次课：随机存储器

杜国栋

信息科学与工程学院计算机科学与工程系

gddu@ysu.edu.cn



燕山大学
YANSHAN UNIVERSITY



存储系统	内部存储器 (内存, internal memory)	寄存器 (register)	在CPU内部
		高速缓冲存储器 (cache)	现在一般集成在CPU内部
		主存储器 (主存, main memory) (其最大可利用空间由地址总线宽度决定)	内存条 显卡中的RAM芯片 接口卡中ROM芯片 等等
			硬盘 U盘 光盘 等等
	外部存储器, 辅助存储器 (外存, 辅存, external memory, secondary memory)		





课程目标

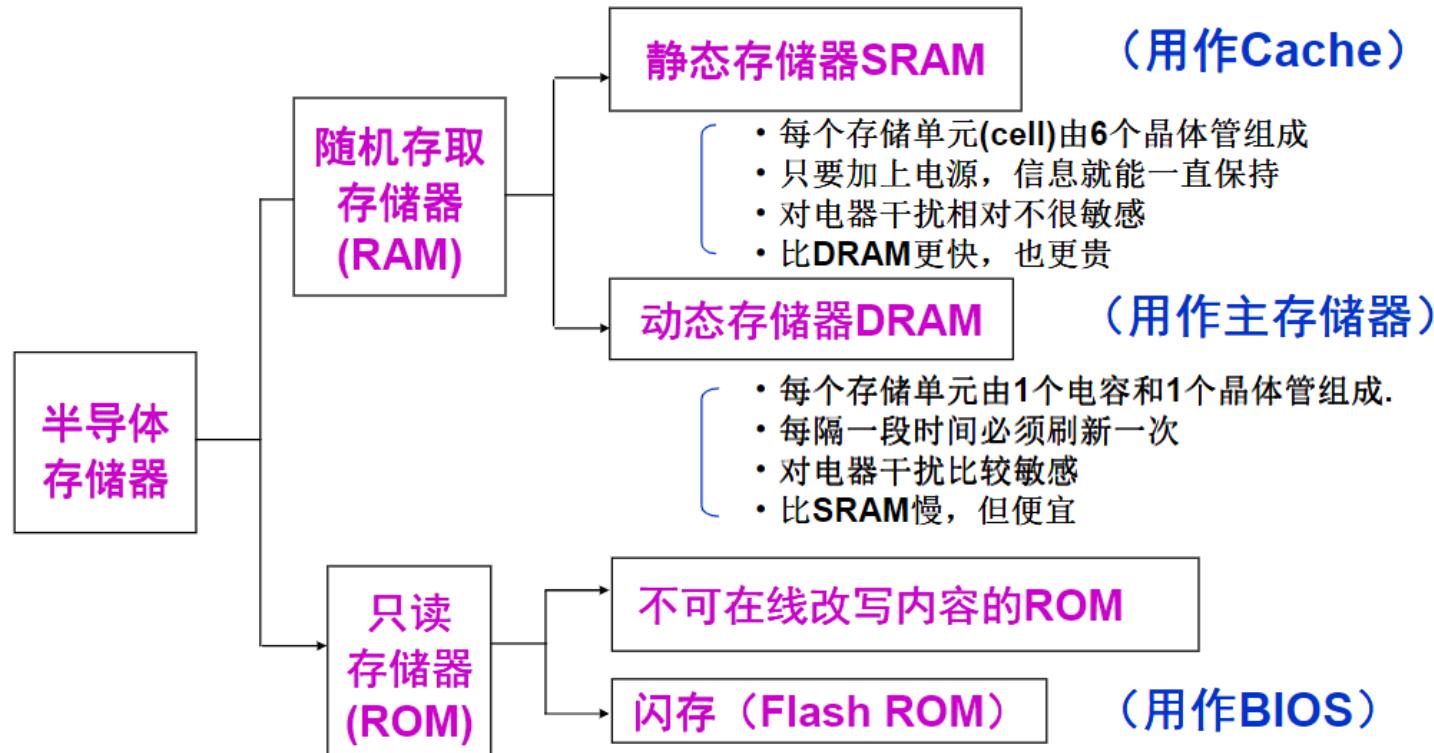
- 掌握静态存储器和动态存储器的工作原理；
- 熟悉静态存储器和动态存储器的区别；
- 了解DRAM的研制与开发。





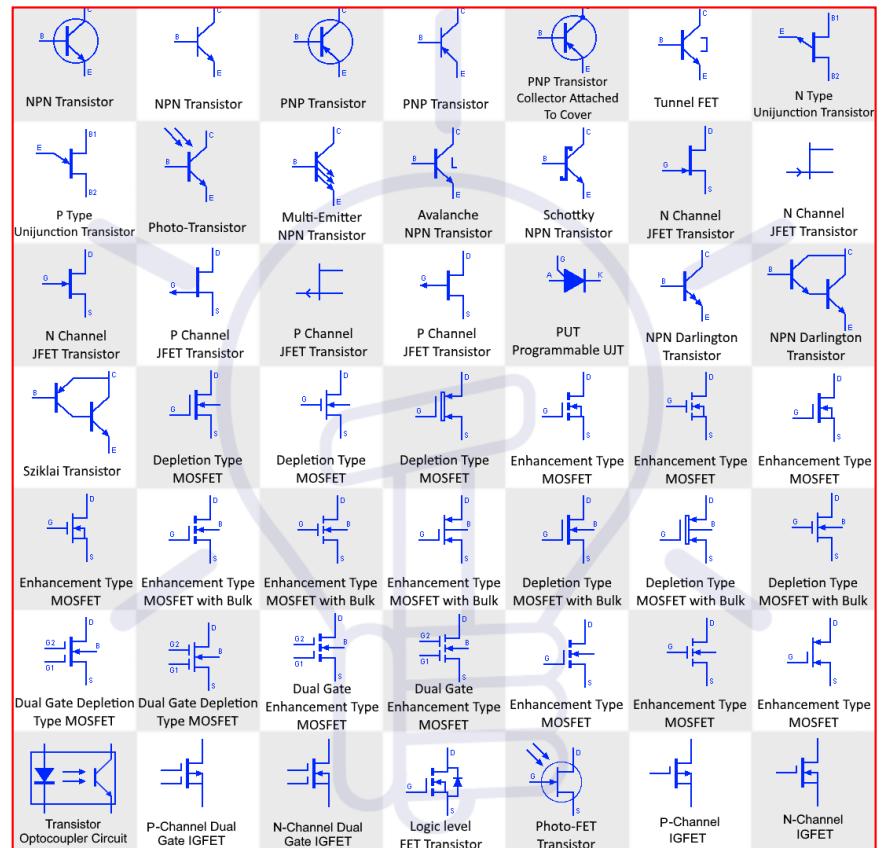
主存储器的分类

- ◆ 内存由半导体存储器芯片组成，芯片有多种类型：





晶体管发展史



晶体管各种符号



快手极速版

作者: 隐世科学

晶体管





晶体管发展史

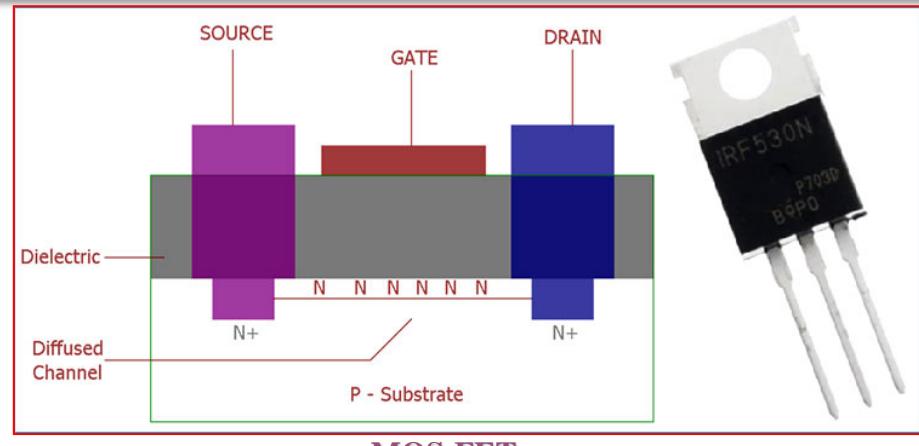
MOS管如何工作



MOS管的三个管脚为源极 (S)



厚德·博学·求是



MOS-FET

基材	代表产品	面世时间	技术特点	系统应用特性
硅基半导 体	功率二极管	20世纪50年代	不可控型	结构简单，但只能整流使用，不可控制导通、关断
	晶闸管	20世纪60年代	半控型器件	开关使用，不易驱动，损耗大，难以实现高频化变流
	功率三极管	20世纪50年代		开关使用或功率放大使用，不易于驱动控制，频率较低
	平面型功率 MOSFET	20世纪70年代		易于驱动，工作频率高，但芯片面积相对较大，损耗较高
	沟槽型功率 MOSFET	20世纪80年代		易于驱动，工作频率高，热稳定性好，损耗低，但耐压低
	IGBT	20世纪80年代	全控型器件	开关速度高，易于驱动，频率高，损耗很低，具有耐脉冲电流冲击的能力
	超结功率 MOSFET	20世纪90年代		易于驱动、频率超高、损耗极低，最新一代功率器件
	屏蔽栅功率 MOSFET (SGT)	21世纪		打破了硅限，大幅降低了器件的导通电阻和开关损耗



SRAM工作原理

➤ 六管单元存储电路

T_1 、 T_3 : MOS反相器

T_2 、 T_4 : MOS反相器

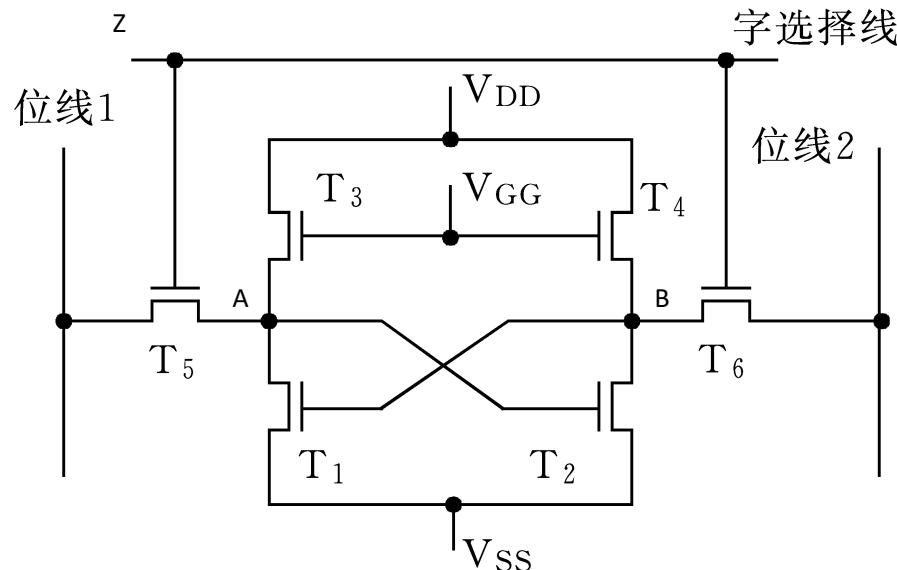
触发器

T_5 、 T_6 : 控制门管

Z : 字线, 选择存储单元(高电平)

\overline{W} 、 W : 位线, 完成读/写操作

T_1 导通, T_2 截止—0; T_1 截止, T_2 导通—1





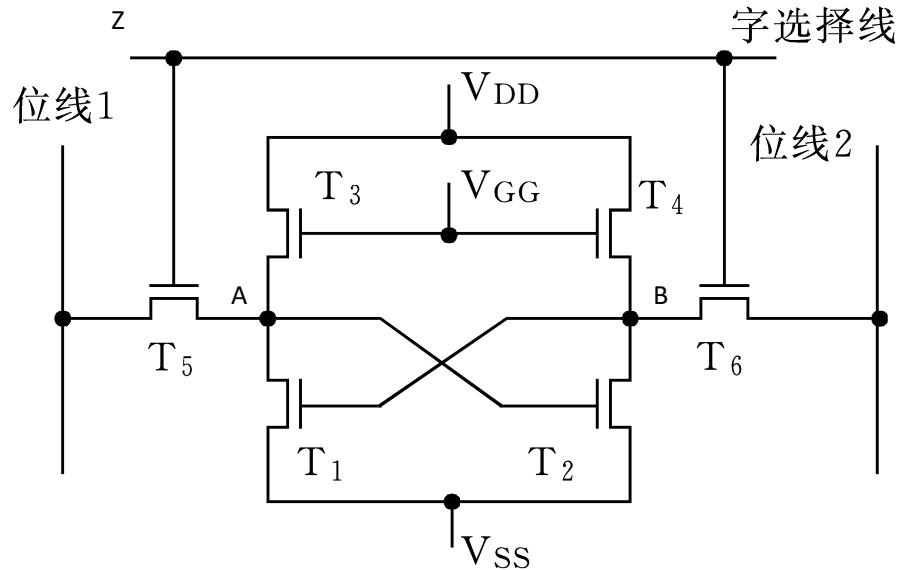
SRAM工作原理

➤ 工作

Z: 加高电平, T_5 、 T_6 导通, 选中该单元。

写入: 在 \bar{W}/W 上分别加高/低电平, 写1/0。

读出: 充电后根据 \bar{W}/W 上有/无电流, 读出0/1.





SRAM工作原理

➤ 数据保持

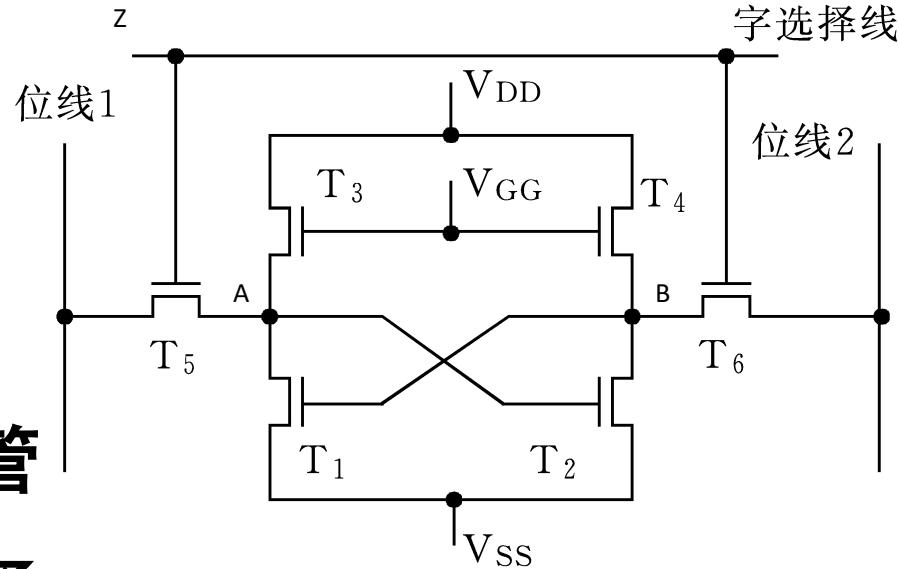
Z: 加低电平, T_5/T_6 截止,
该单元未选中, 保持原状态

只要电源正常, 保证向导通管

提供电流, 便能维持一管导通、

另一管截止的状态不变, 故称静态。

静态单元是非破坏性读出, 读出后不需重写。





DRAM工作原理

➤ 单管单元电路

(1) 组成

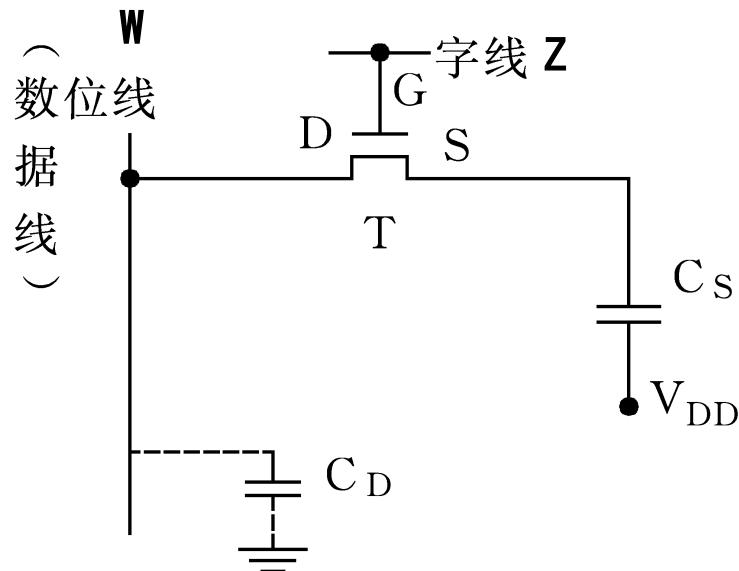
C_S : 存储单元 T: 控制门管

Z: 字线 W: 位线

(2) 定义

0: C_S 无电荷, 电平 (低)

1: C_S 有电荷, 电平 (高)





DRAM工作原理

➤ 单管单元电路

(3) 保持

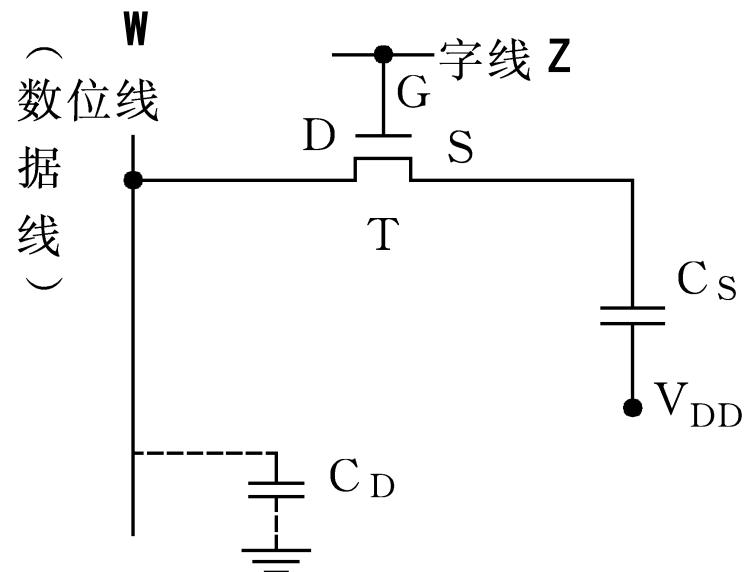
Z加低电平, 使T截止,

该单元未选中, 保持原状态。

(4) 写入

Z加高电平, 使T导通,

在W上加高/低电平, 写1/0





DRAM工作原理

➤ 单管单元电路

(5) 读出数据

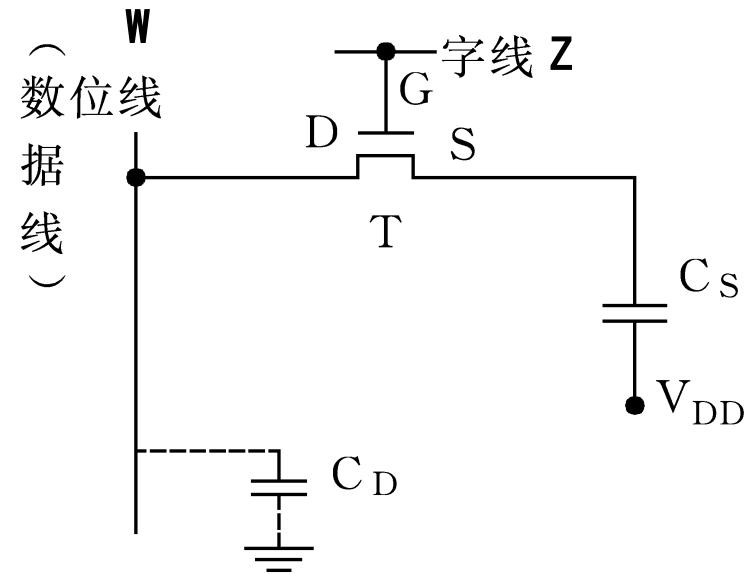
W预充至高电平后，

断开充电回路，

Z加高电平，使T导通

根据W线电位是否降低，判断读到数据 0/1

※单管单元是破坏性读出，读出后需重写。

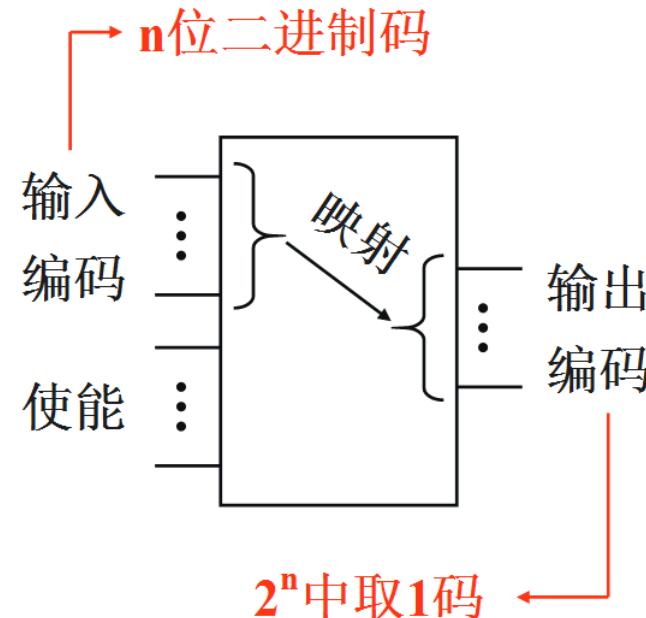




地址译码驱动方式

➤ 译码器：地址 \rightarrow 存储单元之间的变换。

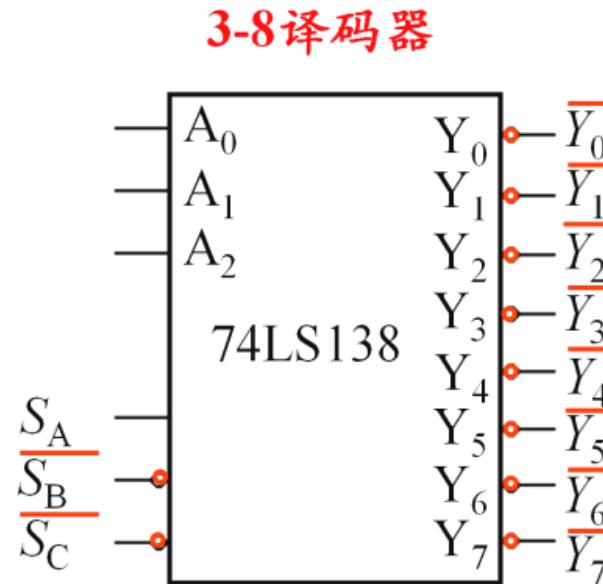
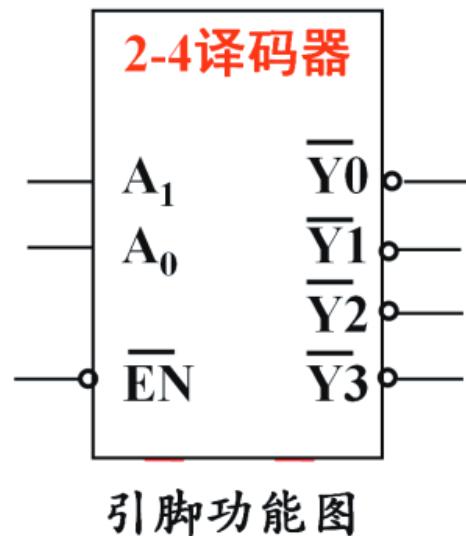
将每个输入的二进制代码译成对应的输出高、低电平信号





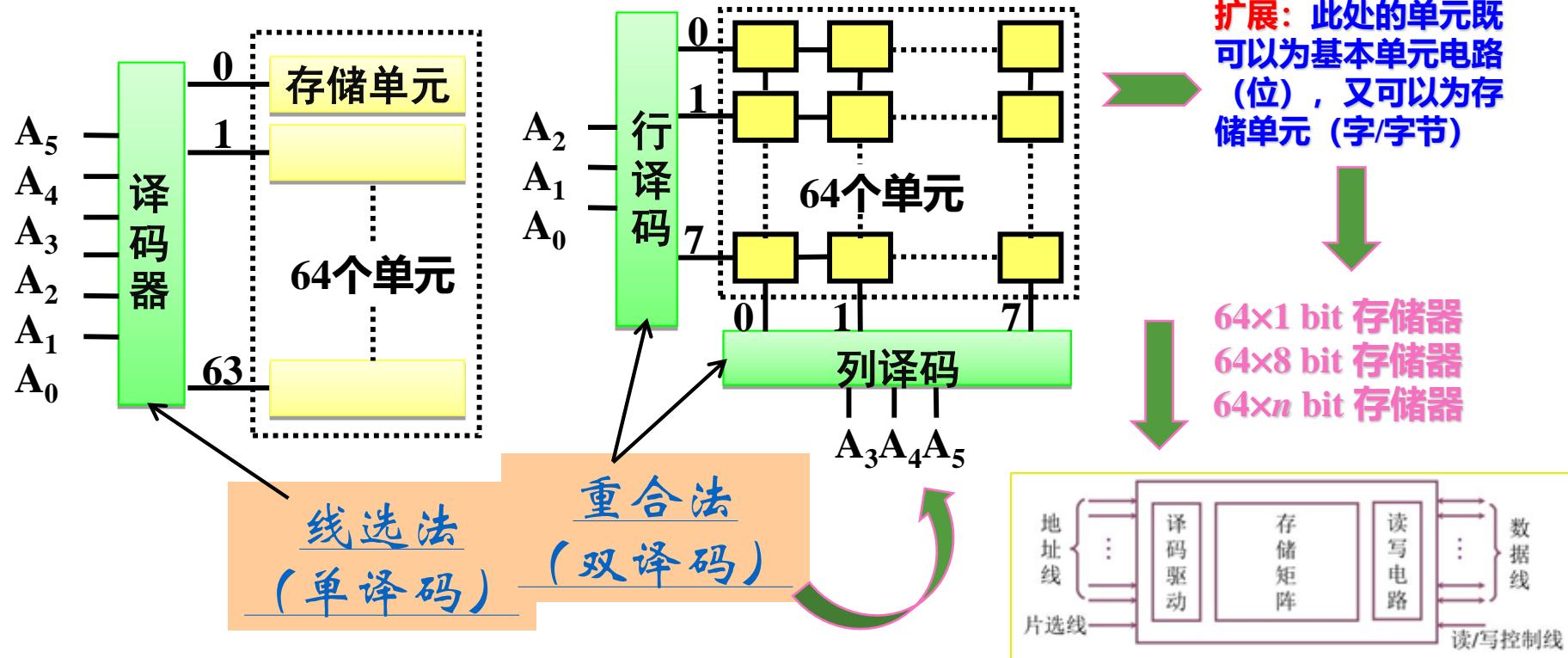
地址译码驱动方式

- 一个存储周期只能有一个有效地址，即只能有一个字节或字存储单元被选中。





地址译码驱动方式



某SRAM芯片，其容量为 $64K \times 16$ 位，该芯片的地址线和数据线分别为（ ）。

- A 64,16
- B 16, 64
- C 64, 8
- D 16, 16

 提交

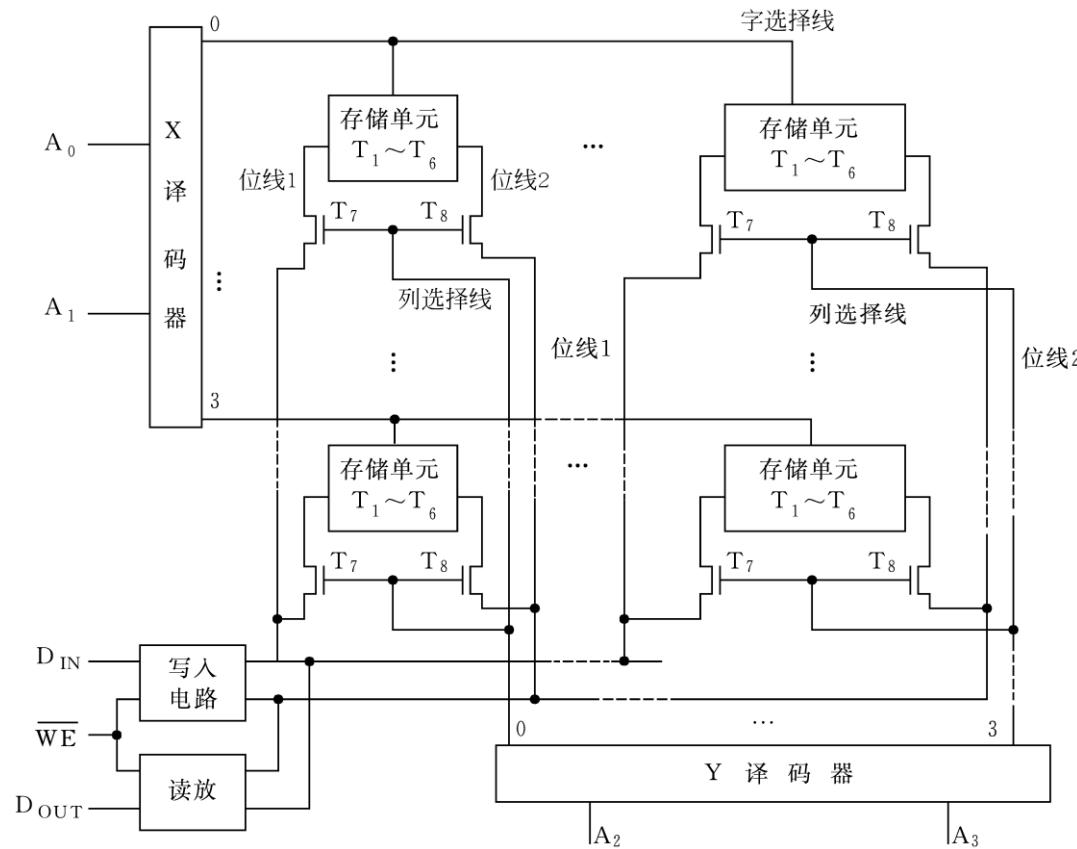
某DRAM芯片，其容量为 $512K \times 8$ 位，该芯片的地址线和数据线分别为（ ）。

- A 8, 512
- B 512, 8
- C 18, 8
- D 19, 8

 提交

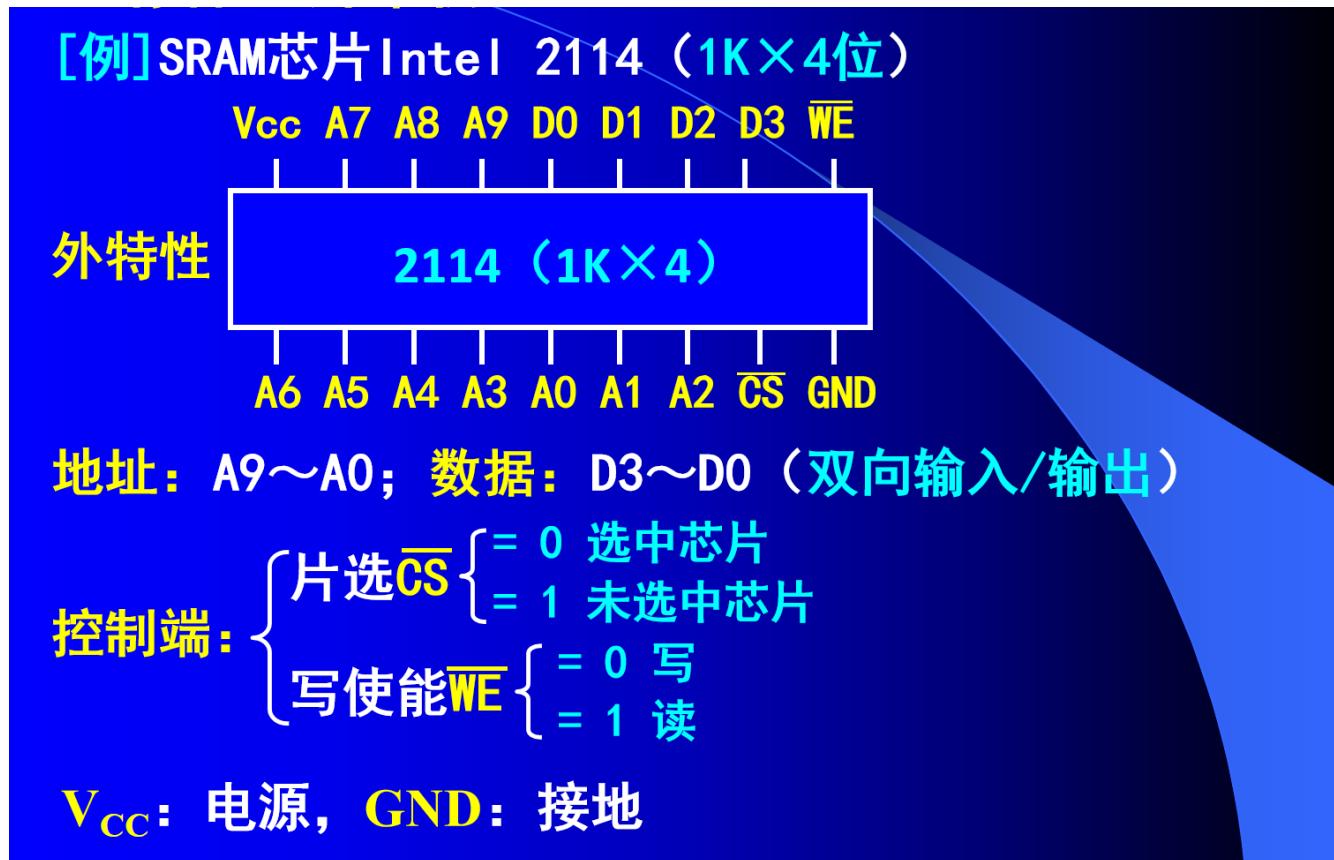


SRAM存储芯片结构



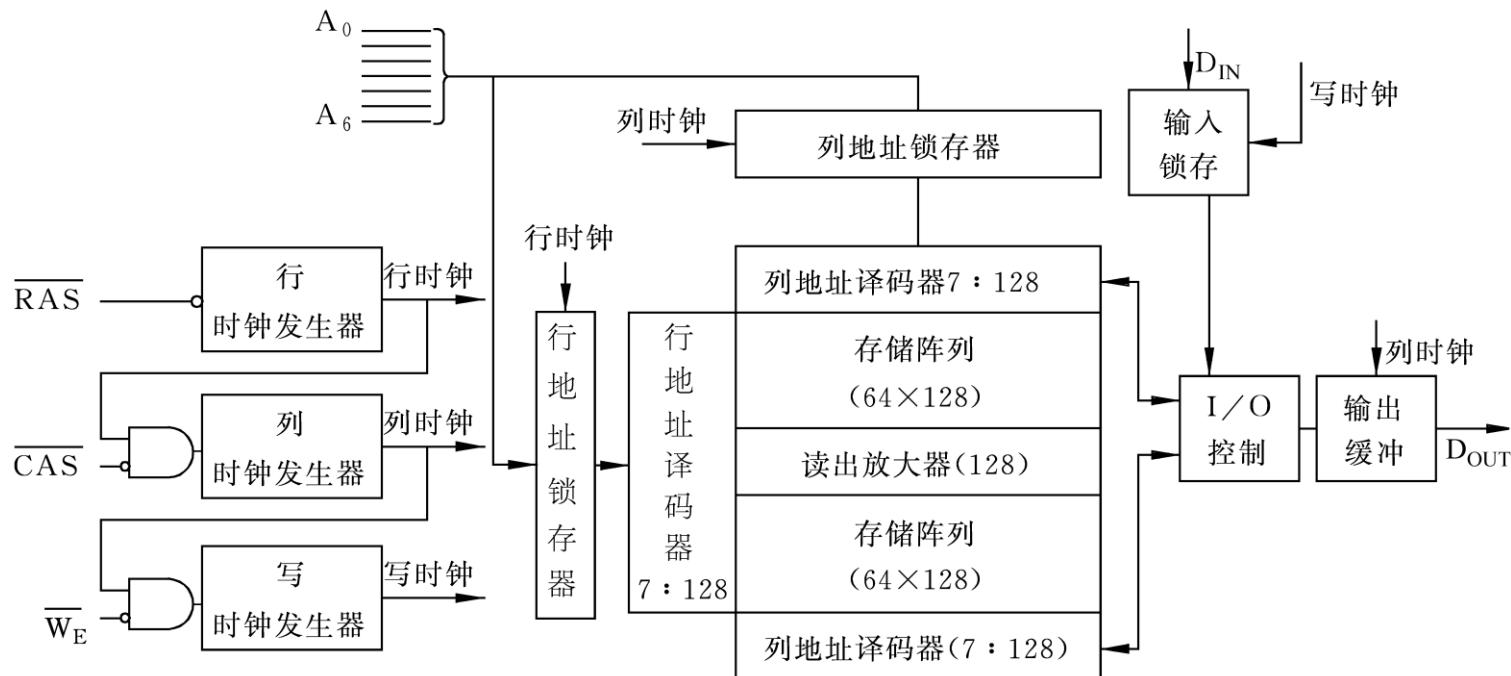


SRAM存储芯片结构





DRAM存储芯片结构





DRAM存储芯片结构





动态存储器的刷新/再生

1. 刷新含义和原因

含义：定期向电容补充电荷——刷新。

[原因]

动态存储器依靠电容电荷存储信息，没有电源(V_{CC})持续供电，电荷会泄漏，故需定期向电容补充电荷，才能维持存储的信息不变。



动态存储器的刷新

注意**刷新**与**重写**的区别



破坏性读出后的自动操作，以恢复原来信息。

与读写操作无关，定期自动补充电荷以保持信息。

2. 最大刷新间隔 DDR: 64ms

以封装后的一个存储芯片为单位，64ms内必须对所有片内存储单元刷新一遍。

3. 刷新方法：逐行刷新

刷新1行所用的时间：刷新周期 T_{ref} （小于存取周期）

刷新1块芯片所需的刷新周期数由芯片的刷新矩阵的行数和最大刷新间隔决定。



厚德·博学·求是

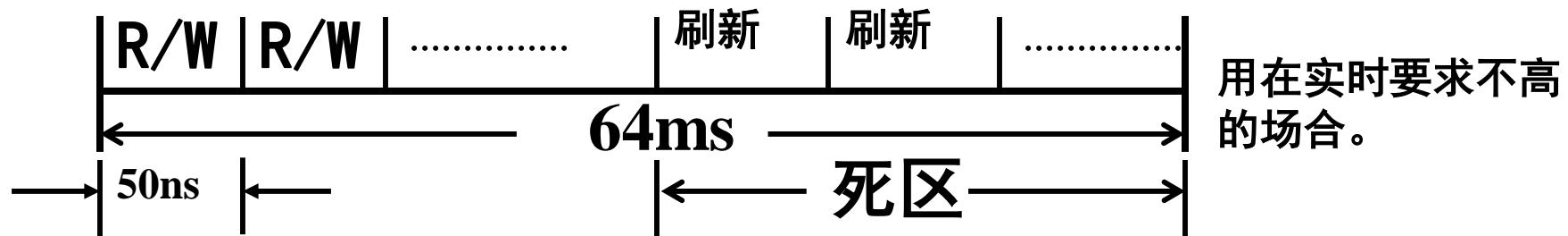


动态存储器的刷新

◆ 动态存储单元以电荷的形式将信息存储在电容上，由于电路中存在电容漏电阻，因此需要不断地进行刷新。

(1) 集中刷新

64ms内集中安排所有刷新周期。

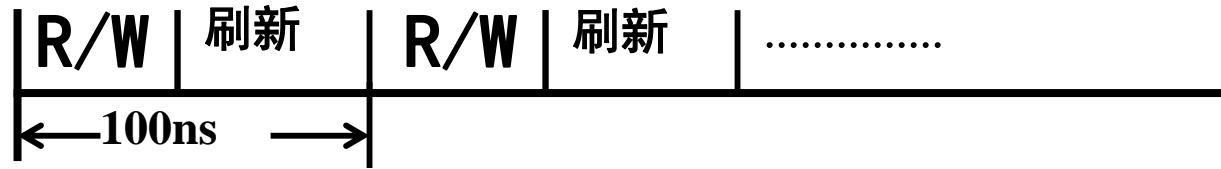




动态存储器的刷新

(2) 分散刷新

各刷新周期分散安排在存取周期中。



用在低速系统中。





动态存储器的刷新

(3) 异步刷新

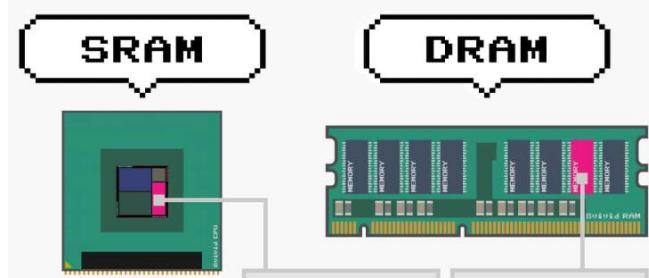
各刷新周期分散安排在64ms内，每隔一段时间刷新1行。





SRAM和DRAM区别

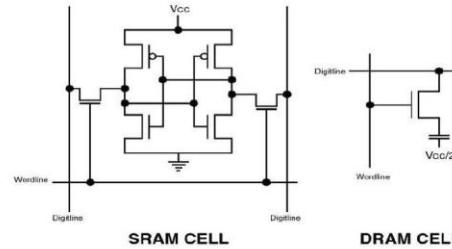
	DRAM	SRAM
存储原理	电容	触发器
集成度	高	低
芯片引脚	少	多
功耗	小	大
价格	低	高
速度	慢	快
刷新	有	无



DRAM vs. SRAM

Die Size

- DRAM is approximately 10x smaller in comparison to SRAM on a per bit basis.
SRAM: 6 transistor cell
DRAM: 1 transistor 1 capacitor



DRAM 和 SRAM 的区别:

DRAM 存储元采用栅极电容存储信息，SRAM 存储元利用双稳态触发器存储信息。
DRAM 集成度高，功耗小（MOS 管少），但存取速度慢（电容充放电没有触发器翻转快），一般用来组成大容量主存系统；SRAM 的存取速度快，但集成度低，功耗也较大，所以一般用来组成高速缓冲存储器和小容量主存系统。

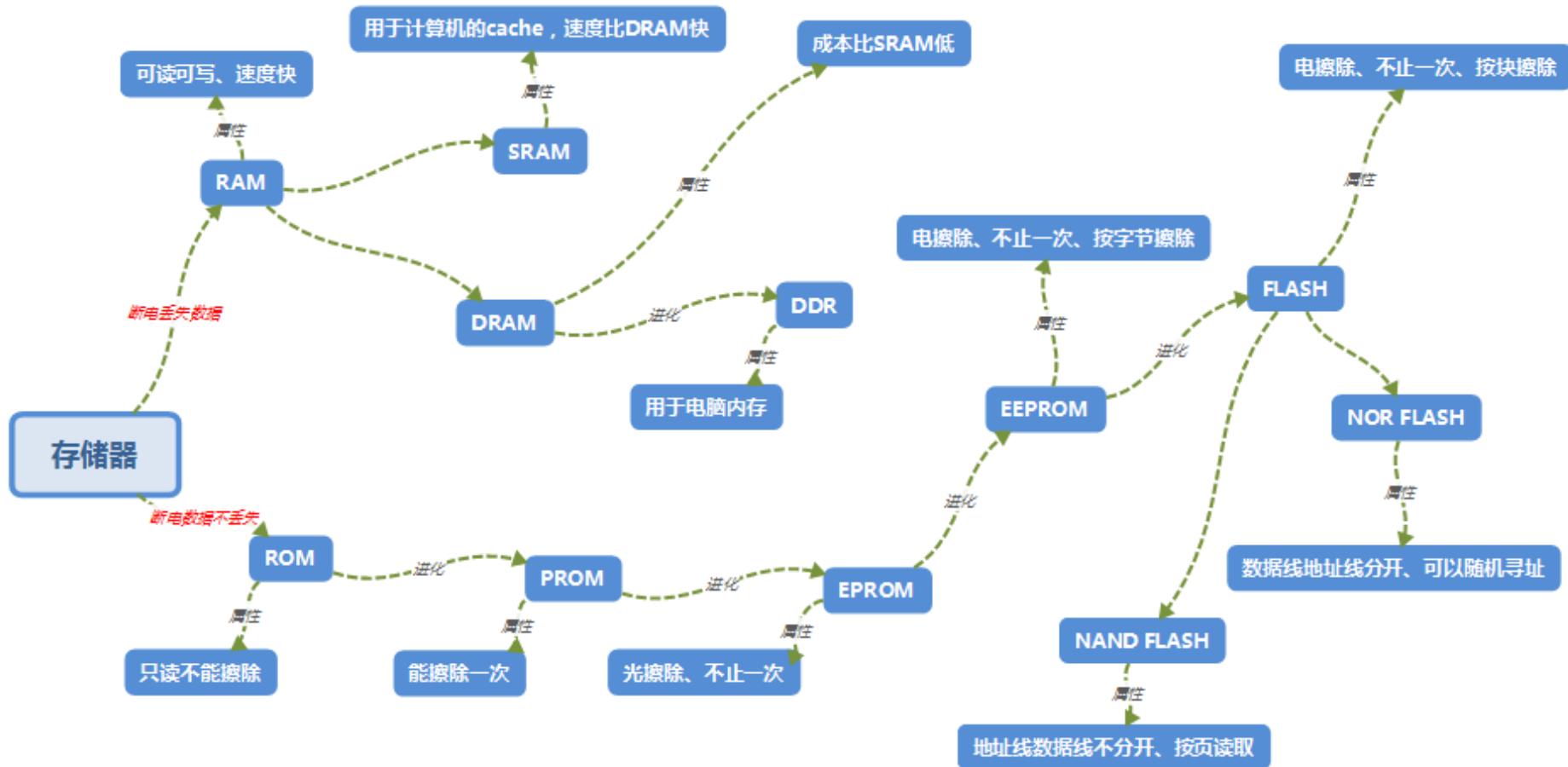
SRAM 芯片需要有片选信号；DRAM 芯片可以不设片选信号，而用行选通信号和列选通信号兼做片选信号。

SRAM 芯片的地址线直接与容量相关，而 DRAM 芯片常采用地址复用技术，以减少地址线的数量，所以一般 DRAM 的地址引脚数为地址位数的一半，分时复用，先传一半的行地址，再传一半的列地址，当引脚数增加一个，地址位数增加两位，DRAM 芯片的容量是原来的 4 倍。





RAM和ROM分类





NOR闪存和NAND闪存

- NOR闪存常被称为线性闪存，最早由Intel和AMD等公司生产。其特点是：可以像SRAM和传统ROM那样随机读取任意地址的内容，读出速度高；存储在其中的指令代码可以直接在线执行；可以对单字节或单字进行编程；以区块（Sector）或者芯片为单位执行擦除操作；拥有独立的数据线和地址线，接口方式与SRAM相同；信息存储的可靠性高。





NOR闪存和NAND闪存

- NOR闪存更适用于擦除和编程操作较少而直接执行的代码场合，尤其是纯代码的存储应用。
- NOR闪存可以在线写入数据，又具备ROM的非易失性，因而，可以取代传统的EPROM和E2PROM，适合存储：监控程序、引导加载程序等，或者不常改变的数据。





NOR闪存和NAND闪存

- NAND闪存通常被称为非线性闪存，最早由三星和东芝公司生产。其特点是：以页（Page）为单位读出，因而属于非随机访问的存储器；存储在其中的指令代码不能够直接在线执行；以页为单位进行编程操作；以数十页组成的块（Block）为单位进行擦除操作；快速编程和快速擦除；数据线、地址线和控制线复用在同一组总线信号上，故其接口与传统ROM不同；位成本低、位密度高；存在较高的比特错误率，需要软件处理坏块。





NOR闪存和NAND闪存

- NAND闪存不能随机读出，一般不能直接用于存储在线执行的代码；但由于其存储密度高，价格低，容量大，因此，增加NAND闪存控制后，也可用于程序代码存储。
- NAND的可擦除次数是NOR的十倍，故适用于大容量的存储设备，如：存储卡、优盘、固态盘等。



下列各类存储器中，属于易失性存储器的是（）。

- A FLASH ROM
- B PROM
- C SDRAM
- D E²PROM

提交

下列各类存储器中，读出速度最快的存储器是（）。

- A FLASH ROM
- B DDR SDRAM
- C SDR SDRAM
- D E²PROM

提交

下列各类存储器中，不能够随机读出的存储器是（ ）。

- A NOR FLASH ROM
- B DDR SDRAM
- C NAND FLASH ROM
- D E²PROM

提交

有一个具有22位地址和32位字长的存储器，则该存储器能存储 ([\[填空1\]](#)) M字节 的信息。

作答



总结

- **SRAM工作原理**
- **DRAM工作原理**
- **SRAM和DRAM区别**
- **DRAM的刷新与再生**





有问题欢迎随时跟我讨论

办公地点：西校区信息馆423

邮 箱：gddu@ysu.edu.cn

