

计算机组成原理

PRINCIPLES OF COMPUTER ORGANIZATION

第24次课：控制器的组成-下

杜国栋

信息科学与工程学院计算机科学与工程系

gddu@ysu.edu.cn



燕山大学
YANSHAN UNIVERSITY

CPU中，保存当前正在执行的指令的寄存器是（ ）。

- A 程序计数器
- B 标志寄存器 (PSW)
- C 堆栈指示器
- D 指令寄存器

提交

CPU中，保存当前正在执行的指令的寄存器是（ ）。

- A 程序计数器
- B 标志寄存器 (PSW)
- C 堆栈指示器
- D 指令寄存器

提交

CPU执行程序时，为了从内存中读取指令，需要先将程序计数器（PC）的内容输送到（ ）上。

- A 数据总线
- B 地址总线
- C 控制总线
- D 通信总线

 提交

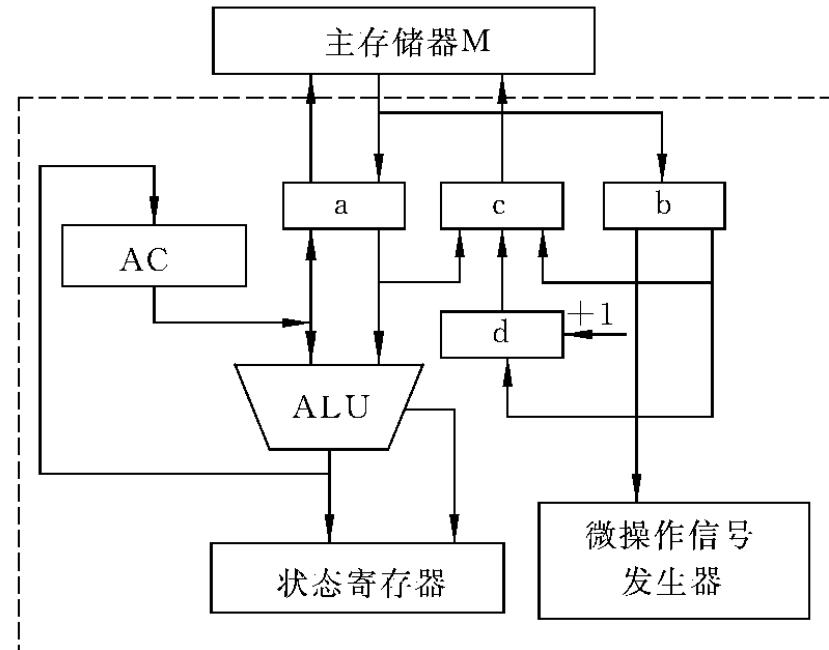
CPU执行程序时，为了从内存中读取指令，需要先将程序计数器（PC）的内容输送到（ ）上。

- A 数据总线
- B 地址总线
- C 控制总线
- D 通信总线

 提交

CPU结构如下图所示，其中有一个累加寄存器AC、一个状态条件寄存器和其他4个寄存器，各部分之间的连线表示数据通路，箭头表示信息传送方向。要求：

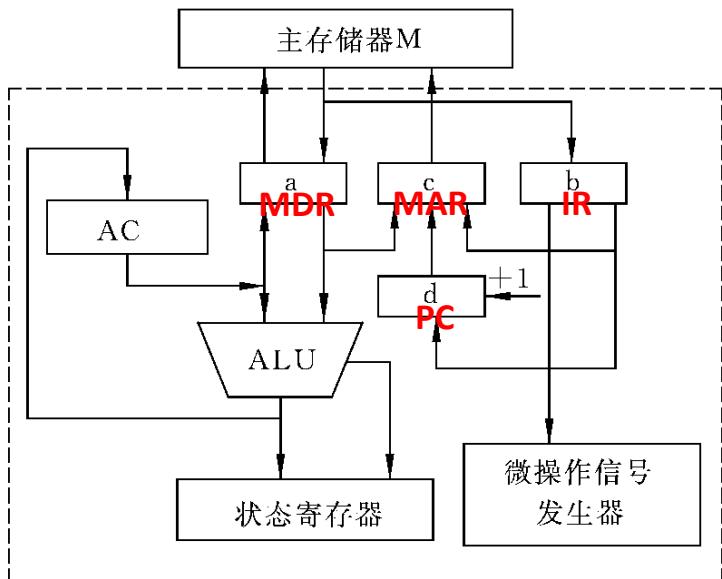
- (1) 标明图中a、b、c、d这4个寄存器的名称。
- (2) 简述指令从主存取出到产生控制信号的数据通路。
- (3) 简述数据在运算器和主存之间进行存/取访问的数据通路。

**作答**



CPU结构如下图所示，其中有一个累加寄存器AC、一个状态条件寄存器和其他4个寄存器，各部分之间的连线表示数据通路，箭头表示信息传送方向。要求：

- (1) 标明图中a、b、c、d这4个寄存器的名称。
- (2) 简述指令从主存取出到产生控制信号的数据通路。
- (3) 简述数据在运算器和主存之间进行存/取访问的数据通路。



- (1) a 数据寄存器MDR
b 指令寄存器IR
c 地址寄存器MAR
d 程序计数器PC
- (2) 指令从主存取出到产生控制信号的数据通路
 指令地址从 d(PC) -> c(地址寄存器MAR)
 数据从 主存 -> b(指令寄存器IR)
- (3) 数据在运算器和主存之间进行存/取访问的数据通路
 读写地址由 b(指令寄存器IR地址段) -> c(地址寄存器MAR)
 读时数据从 主存 -> a(数据寄存器MDR) -> ALU -> AC
 写时数据从 AC -> a(数据寄存器MDR) -> 主存





课程目标

- 掌握微程序流的控制的基本原理和方法；
- 熟悉微指令的格式；
- 了解硬布线控制的计算机的相关概念和内容。





指令的执行过程

➤ 以加法指令和转移指令来说明指令的执行过程。

➤ 加法指令的执行过程

运算器由8个**通用寄存器GR**及一个**算逻运算部件ALU**组成，并有4个记忆运算结果状态的**标志触发器N**（负数）、**Z**（零）、**V**（溢出）、**C**（进位）。假设指令格式如下：

ADD	rs, rd	rs_1	$imm(disp)$
-----	----------	--------	-------------

功能：将寄存器（ rs ）中的一个数与存储器中的一个数（其地址为 $(rs_1) + disp$ ）相加，结果放在寄存器 rd 中， rs 与 rd 为同一寄存器。



指令的执行过程

ADD	rs, rd	rs_1	$imm(disp)$
-----	----------	--------	-------------

加法指令完成以下操作：

- ①从存储器取指令，送入指令寄存器，并进行操作码译码(分析指令)。程序计数器加1，为下一条指令做准备。
- ②计算数据地址，将计算得到的有效地址送地址寄存器AR。
- ③到存储器取数。
- ④进行加法运算，结果送寄存器，并根据运算结果置状态位N, Z, V, C。

取指令 计算地址 取数 运算送结果

T_1

T_2

T_3

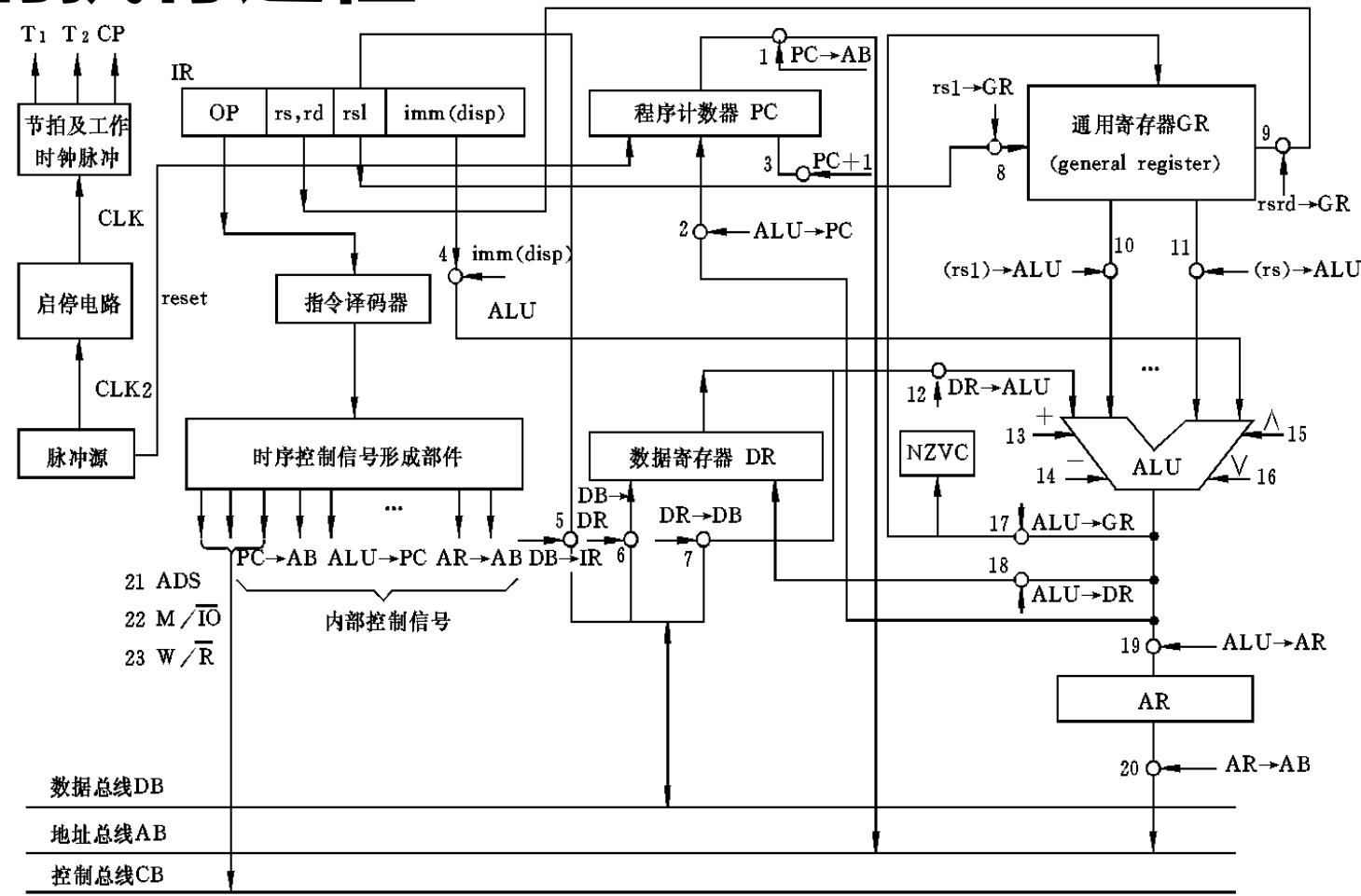
T_4



厚德·博学·求是



指令的执行过程

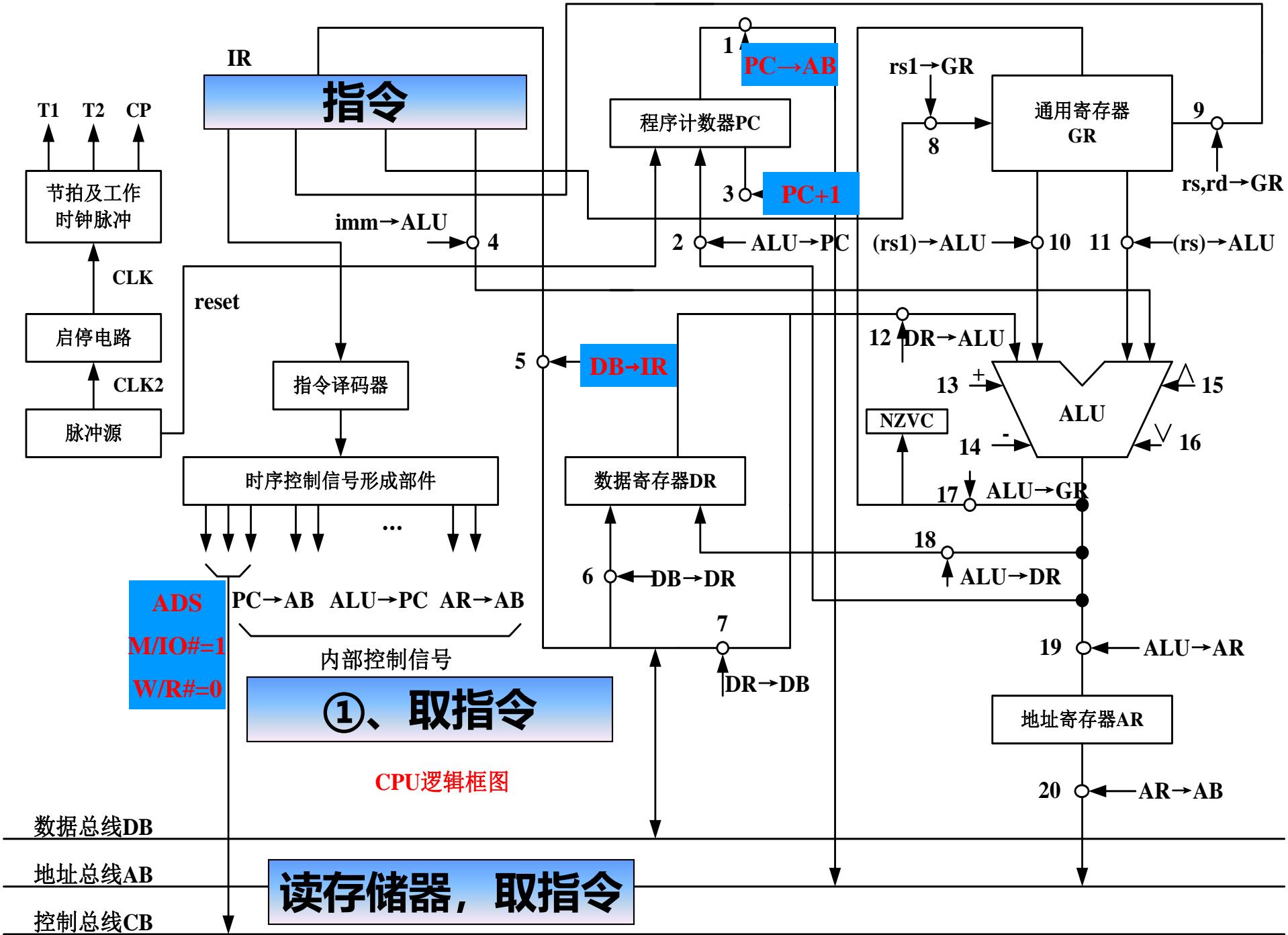


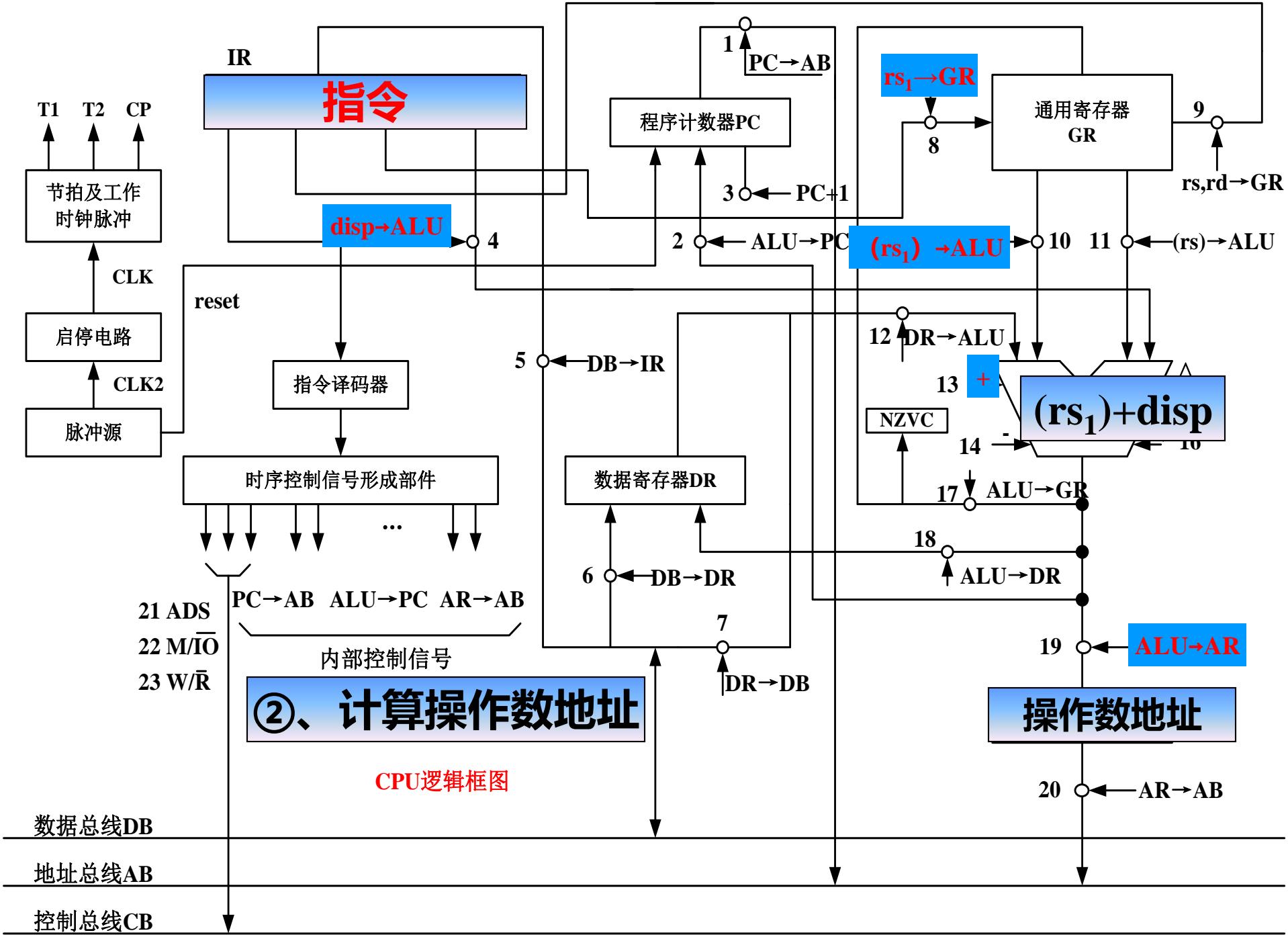


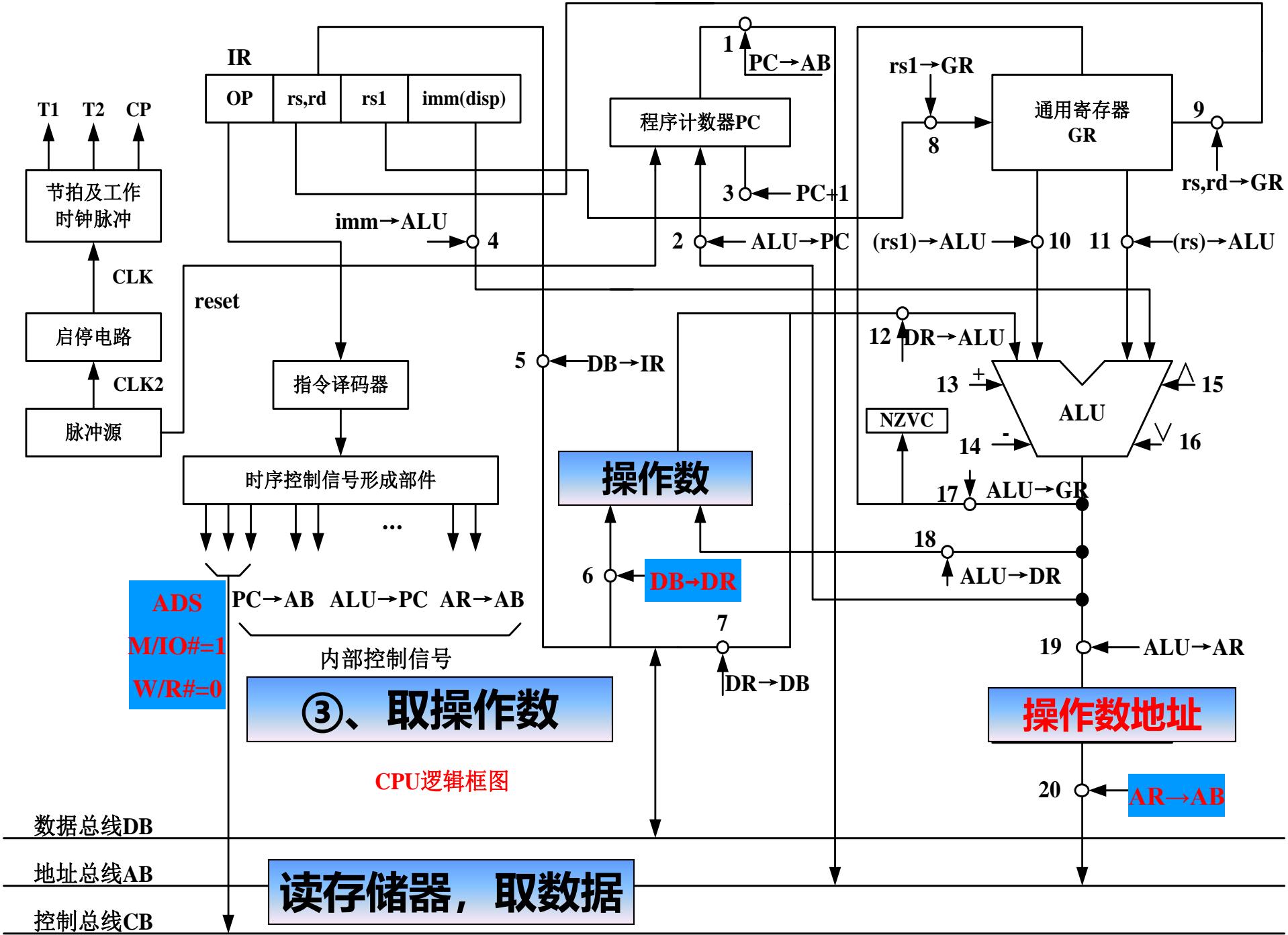
指令的执行过程

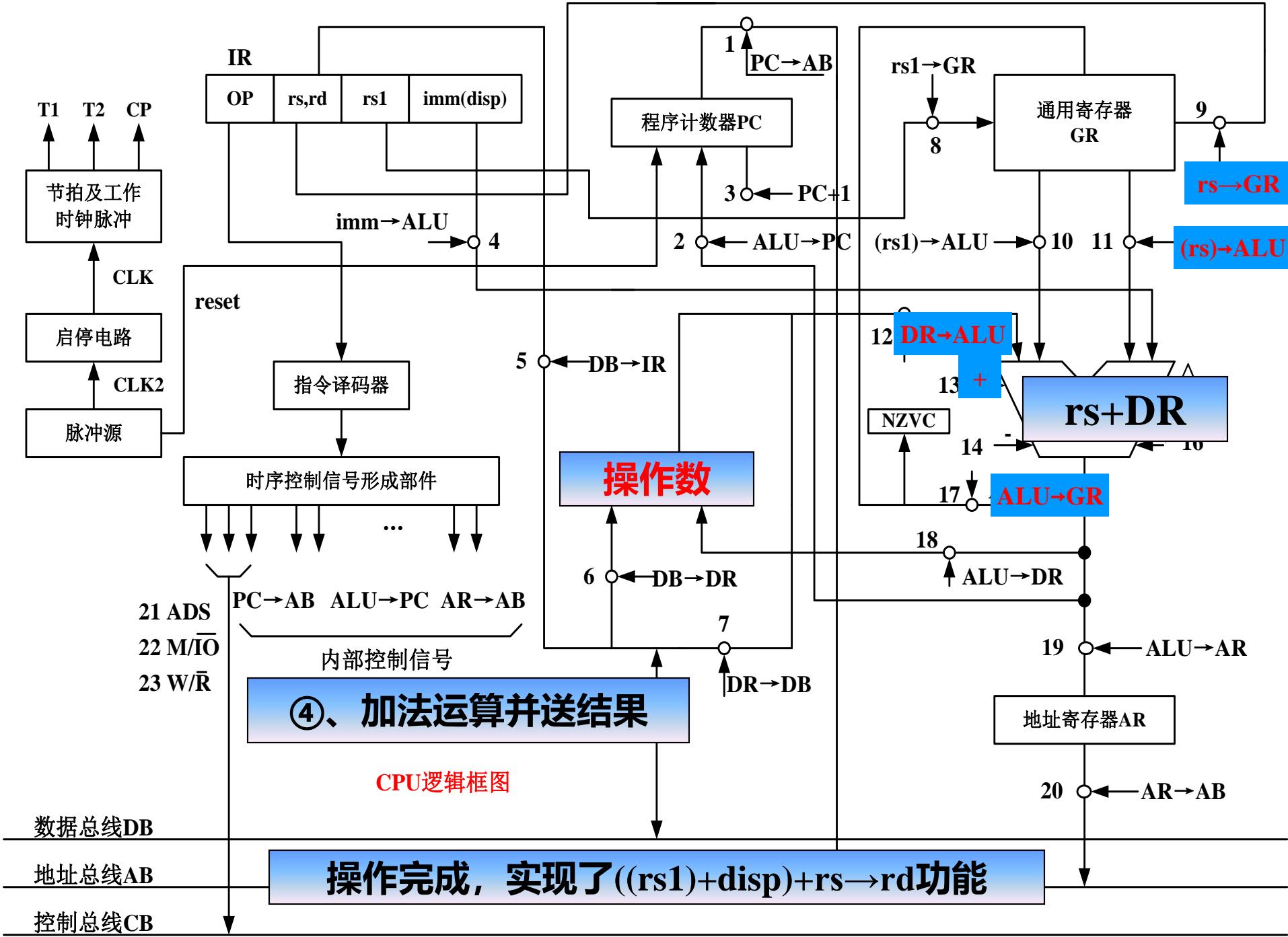
序号	控制信号	功 能	序号	控制信号	功 能
1	PC→AB	指令地址送地址总线	13	+	ALU 进行加法运算
2	ALU→PC	转移地址送 PC	14	-	ALU 进行减法运算
3	PC+1	程序计数器加 1	15	Λ	ALU 进行逻辑乘运算
4	Imm(Disp) →ALU	立即数或位移量送 ALU	16	∨	ALU 进行逻辑加运算
5	DB→IR	取指到指令寄存器	17	ALU→GR	ALU 运算结果送通用寄存器
6	DB→DR	数据总线上的数据送数据寄存器	18	ALU→DR	ALU 运算结果送数据寄存器
7	DR→DB	数据寄存器中的数据送数据总线	19	ALU→AR	ALU 计算得到的有效地址送地址寄存器
8	rs1→GR	寄存器地址送通用寄存器	20	AR→AB	地址寄存器内容送地址总线
9	rs,rd→GR	寄存器地址送通用寄存器	21	ADS	地址总线上地址有效
10	(rs1)→ALU	寄存器内容送 ALU	22	M/IO	访问存储器或 I/O
11	(rs)→ALU	寄存器内容送 ALU	23	W/R	写或读
12	DR→ALU	数据寄存器内容送 ALU			













多级时序

1) 取指微指令

- (1) 指令地址送地址总线: PC \rightarrow AB(1)。
- (2) 发访存控制命令: ADS(21), M/ \overline{IO} =1(22), W/ \overline{R} =0(23)。从存储器取指令送数据总线。
- (3) 指令送指令寄存器: DB \rightarrow IR(5)。
- (4) 程序计数器+1: PC+1(3)。

2) 计算地址微指令

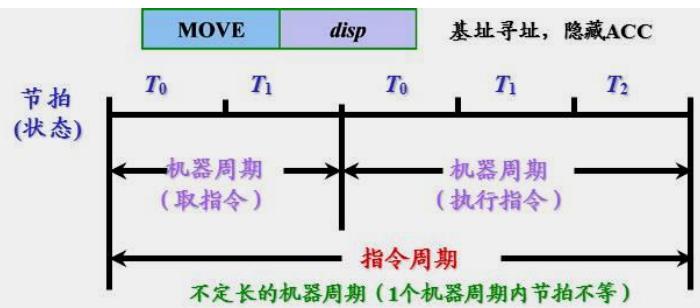
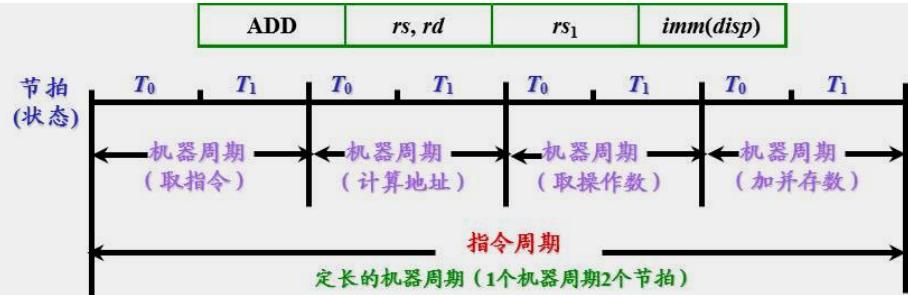
- (1) 取两个源操作数(计算地址用): rs1 \rightarrow GR(8), (rs1) \rightarrow ALU(10), disp \rightarrow ALU(4)。
- (2) 加法运算: “+”(13)。
- (3) 有效地址送地址寄存器: ALU \rightarrow AR(19)。

3) 取数微指令

- (1) 数据地址送地址总线: AR \rightarrow AB(20)。
- (2) 发访存控制命令: ADS(21), M/ \overline{IO} (22), W/ \overline{R} (23)。由存储器将数据送数据总线 DB。
- (3) 数据送数据寄存器: DB \rightarrow DR(6)。

4) 加法运算和送结果微指令

- (1) 两个源操作数送 ALU: rs \rightarrow GR(9), (rs) \rightarrow ALU(11); DR \rightarrow ALU(12)。
- (2) 加法运算: “+”(13)。
- (3) 送结果: ALU \rightarrow GR(17)。



机器周期 (CPU周期) : 等于内存的存储周期, 即CPU访问一次内存所需的时间。

时钟周期 (节拍、状态、T周期) : =1/主频,
它是处理操作的最基本的单位。在一个机器周期内, 要完成若干个微操作。这些微操作有的可以同时执行, 有的需要按先后次序串行执行。因而需要把一个机器周期分为若干个相等的时间段, 每一个时间段对应一个节拍。

指令周期: CPU从内存取出一条指令并执行这条指令的时间总和。





多级时序

1) 取指微指令

- (1) 指令地址送地址总线: PC \rightarrow AB(1)。
- (2) 发访存控制命令: ADS(21), M/ \overline{IO} =1(22), W/R=0(23)。从存储器取指令送数据总线。
- (3) 指令送指令寄存器: DB \rightarrow IR(5)。
- (4) 程序计数器+1: PC+1(3)。

2) 计算地址微指令

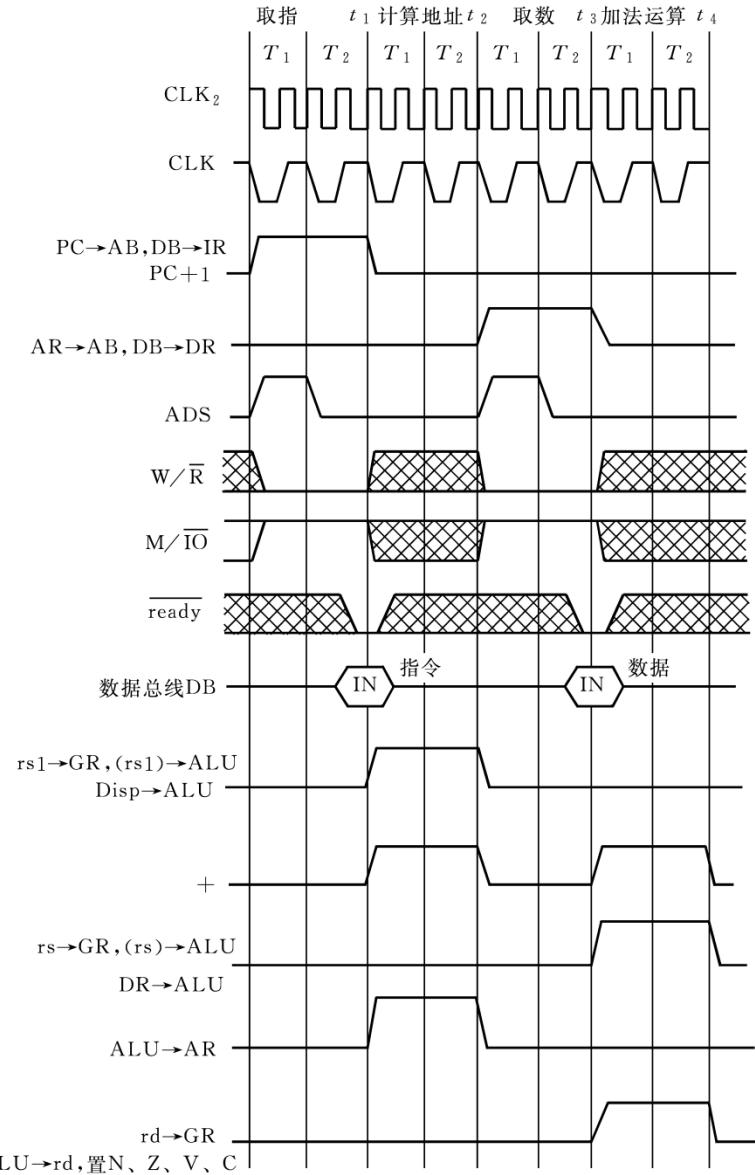
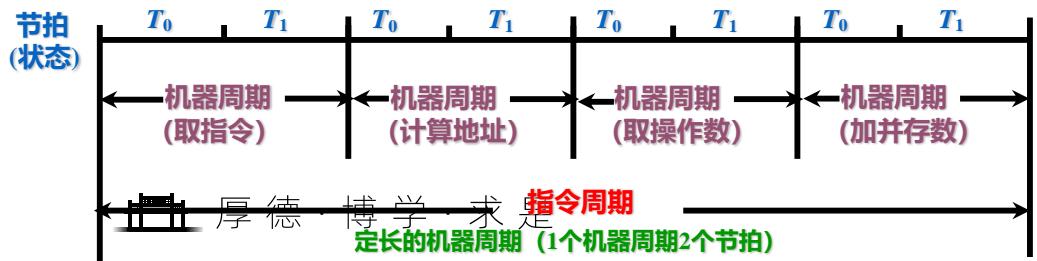
- (1) 取两个源操作数(计算地址用): rs1 \rightarrow GR(8), (rs1) \rightarrow ALU(10), disp \rightarrow ALU(4)。
- (2) 加法运算: “+”(13)。
- (3) 有效地址送地址寄存器: ALU \rightarrow AR(19)。

3) 取数微指令

- (1) 数据地址送地址总线: AR \rightarrow AB(20)。
- (2) 发访存控制命令: ADS(21), M/ \overline{IO} (22), W/R(23)。由存储器将数据送数据总线 DB。
- (3) 数据送数据寄存器: DB \rightarrow DR(6)。

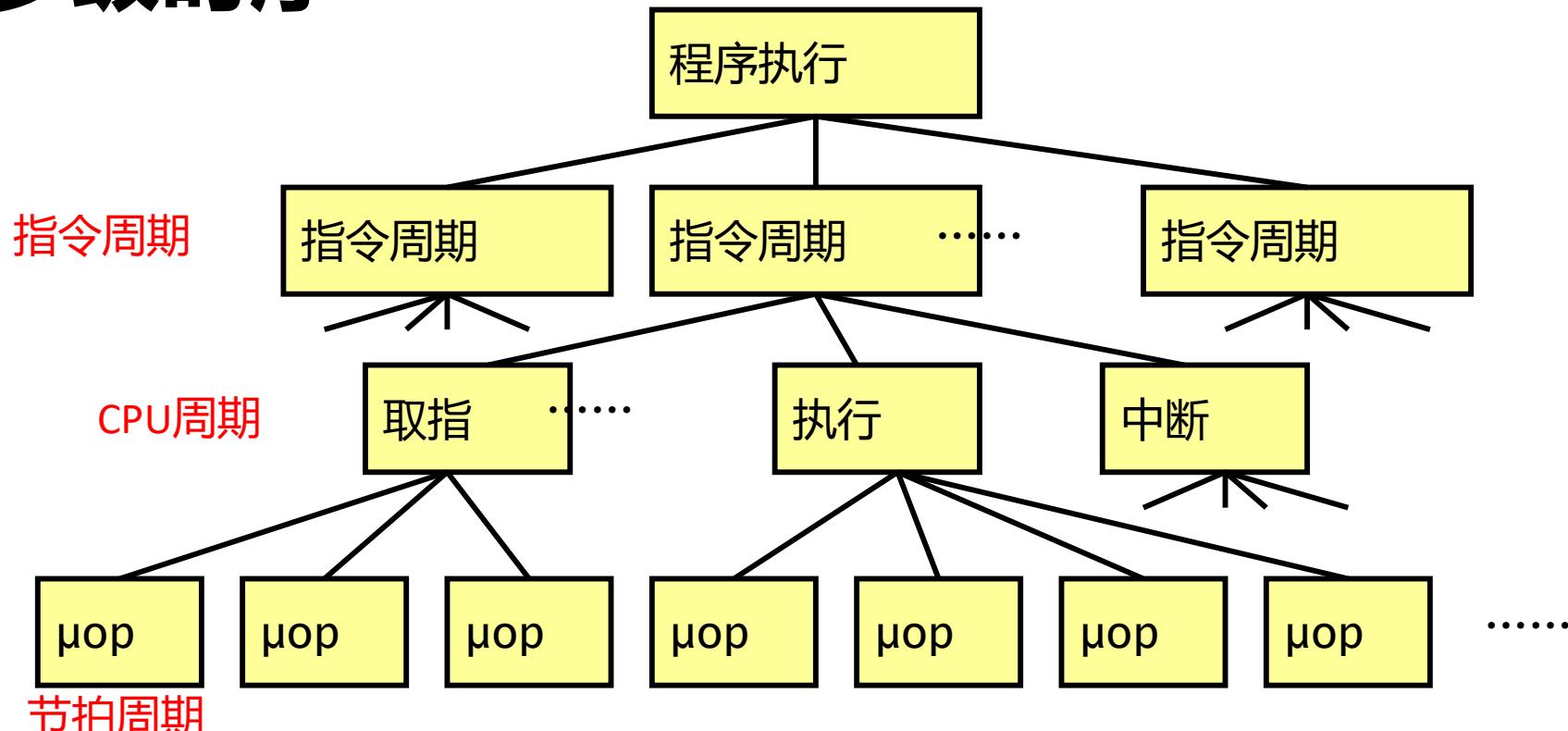
4) 加法运算和送结果微指令

- (1) 两个源操作数送 ALU: rs \rightarrow GR(9), (rs) \rightarrow ALU(11); DR \rightarrow ALU(12)。
- (2) 加法运算: “+”(13)。
- (3) 送结果: ALU \rightarrow GR(17)。





多级时序



程序执行示意图



指令周期是指（ ）。

- A CPU从主存取出一条指令的时间
- B CPU执行一条指令的时间
- C CPU从主存取出一条指令加上CPU执行这条指令的时间
- D 在CPU内部，数据从一个寄存器传送到另一个寄存器的时间

提交

指令周期是指（ ）。

- A CPU从主存取出一条指令的时间
- B CPU执行一条指令的时间
- C CPU从主存取出一条指令加上CPU执行这条指令的时间
- D 在CPU内部，数据从一个寄存器传送到另一个寄存器的时间

提交

从一条指令的启动到下一条指令的启动的间隔时间称为（ ）。

- A 时钟周期
- B 机器周期
- C 工作周期
- D 指令周期

提交

从一条指令的启动到下一条指令的启动的间隔时间称为（ ）。

- A 时钟周期
- B 机器周期
- C 工作周期
- D 指令周期

提交

CPU取出一条指令并执行该指令的时间被称为（ ）。

- A 时钟周期
- B 时钟周期
- C 机器周期
- D 指令周期

提交

CPU取出一条指令并执行该指令的时间被称为（ ）。

- A 时钟周期
- B 时钟周期
- C 机器周期
- D 指令周期

提交

计算机中，执行一条指令所需要的时间称为指令周期，完成一项基本操作所需要的时间称为机器周期，时钟脉冲的重复周期称为时钟周期。因此，（ ）。

- A 时钟周期大于机器周期
- B 时钟周期等于机器周期
- C 机器周期大于指令周期
- D 指令周期大于时钟周期

 提交

计算机中，执行一条指令所需要的时间称为指令周期，完成一项基本操作所需要的时间称为机器周期，时钟脉冲的重复周期称为时钟周期。因此，（ ）。

- A 时钟周期大于机器周期
- B 时钟周期等于机器周期
- C 机器周期大于指令周期
- D 指令周期大于时钟周期

 提交



技术指标——如何衡量计算机的速度？

CPU 时钟周期：一个是时钟脉冲所需要的时间，也叫节拍脉冲或 T 周期，它是 CPU 中最小的时间单位

主频(CPU 时钟频率)：1 秒中的时钟脉冲数，即时钟周期的倒数

CPI：执行一条指令所需要的时钟周期数 = 总时钟周期数/IC； IC：总指令数

CPU 执行时间：运行一个程序所花费的时间 = CPU 时钟周期数/主频

$$= (\text{指令条数 CPI})/\text{主频}$$

MIPS：每秒执行多少百万条指令 = 指令条数/(执行时间 10^6)

$$= \text{主频}/\text{CPI}$$



例题：设某机主频为 8 MHz，每个机器周期平均含 2 个时钟周期，每条指令平均有 2.5 个机器周期，试问该机的平均指令执行速度为多少 MIPS？若机器主频不变，但每个机器周期平均含 4 个时钟周期，每条指令平均有 5 个机器周期，则该机的平均指令执行速度又是多少 MIPS？由此可得出什么结论？

 作答



技术指标——如何衡量计算机的速度？

例题：设某机主频为 8 MHz，每个机器周期平均含 2 个时钟周期，每条指令平均有 2.5 个机器周期，试问该机的平均指令执行速度为多少 MIPS？若机器主频不变，但每个机器周期平均含 4 个时钟周期，每条指令平均有 5 个机器周期，则该机的平均指令执行速度又是多少 MIPS？由此可得出什么结论？

解：每条指令的执行时间：

$$t_1 = \frac{1}{(8 \times 10^6)} \times 2 \times 2.5$$

CPI

每秒钟执行百万条指令数 MIPS：

$$MIPS = \frac{1}{t_1} = 1.6$$

同理，每个机器周期平均含 4 个时钟周期，每条指令平均有 5 个机器周期的，每条指令的执行时间：

$$t_2 = \frac{1}{(8 \times 10^6)} \times 4 \times 5$$

CPI

每个机器周期平均含 4 个时钟周期，每条指令平均有 5 个机器周期的，每秒钟执行百万条指令数 MIPS：

$$MIPS = \frac{1}{t_2} = 0.4$$

由此可见，机器的运行速度并不完全取决于 CPU 的主频，还取决于指令的复杂程度。



某台主频为 400MHz 的计算机执行标准测试程序，程序中指令类型、执行数量和平均时钟周期数如下：

指令类型	指令执行数量	平均时钟周期数
整数	45000	1
数据传送	75000	2
浮点	8000	4
分支	1500	2

求该计算机的有效 CPI、MIPS 和程序执行时间。

作答



技术指标—如何衡量计算机的速度？

某台主频为 400MHz 的计算机执行标准测试程序，程序中指令类型、执行数量和平均时钟周期数如下：

指令类型	指令执行数量	平均时钟周期数
整数	45000	1
数据传送	75000	2
浮点	8000	4
分支	1500	2

求该计算机的有效 CPI、MIPS 和程序执行时间。

$$f=400\text{MHz};$$

$$\text{CPI} = (45000 \times 1 + 75000 \times 2 + 8000 \times 4 + 1500 \times 2) / (45000 + 75000 + 8000 + 1500) = 460/259$$

$$\text{MIPS} = f/\text{CPI} = 400\text{M} * 259/460$$

$$\text{程序执行时间: } (45000 \times 1 + 75000 \times 2 + 8000 \times 4 + 1500 \times 2) \times 1/f$$





有问题欢迎随时跟我讨论

办公地点：西校区信息馆423

邮 箱：gddu@ysu.edu.cn

