

计算机组成原理

PRINCIPLES OF COMPUTER ORGANIZATION

第23次课：控制器的组成-上

杜国栋

信息科学与工程学院计算机科学与工程系

gddu@ysu.edu.cn



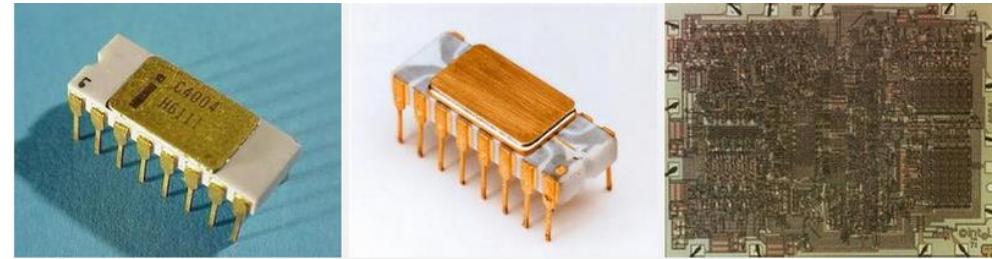
燕山大学
YANSHAN UNIVERSITY



CPU发展历程

1、 1946-1970

[技术特点] 电子管和晶体管CPU阶段，体积大、功耗高、集成度低、运算速度慢。 ←**非微处理器**



1971年，Intel 推出世界上第一块4位微处理器4004

2、 1971-1973

→ CPU进入**单核微处理器时代**

[技术特点] 中小规模集成电路，4位或8位微处理器。

3、 1974-1977

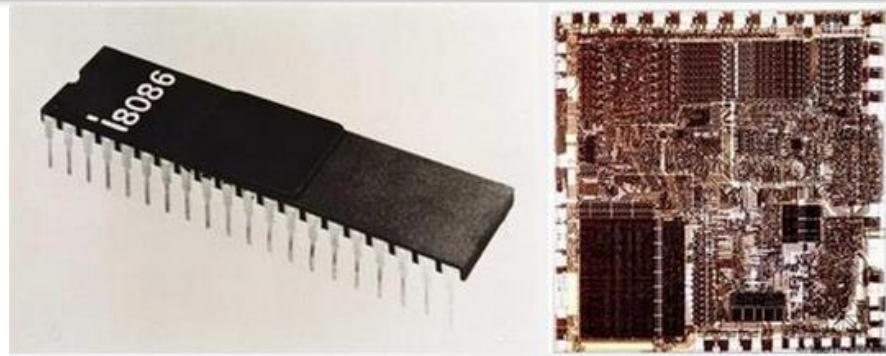
[技术特点] **8位中高档微处理器成为主流，1百万级IPS。**



CPU发展历程

4、1978-1984

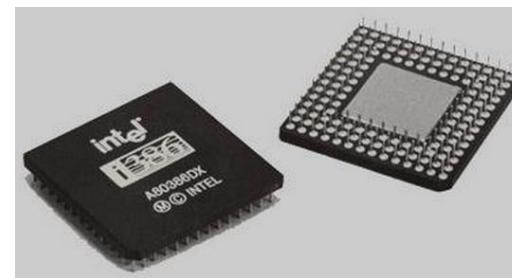
[技术特点] **16位微处理器**, 3um工艺, 约2百万级IPS。



5、1985-1992

[技术特点] **32位微处理器**, 2um工艺, 指令周期约0.16us, 开始集成协处理器, 采用流水线, 千万级IPS。

[典型代表] Intel 80486;
 厚德·博学·求是





CPU发展历程

6、1993-2002

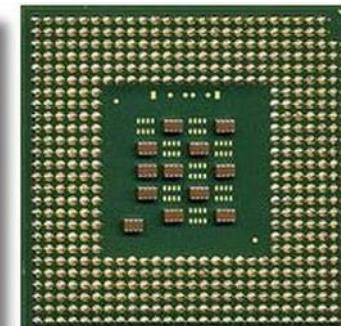
[技术特点] **32位微处理器**，集成度更高、工艺 $<1\mu m$ ，指令更丰富、功能更强，IPS突破1亿。

[典型代表] Intel 32位奔腾系列处理器；

7、2003-2004

[技术特点] **64位单核处理器**， $0.13\mu m$ ，晶体管的集成度上亿，主频高达 2.0GHz 。

[典型代表] Intel 64位奔腾4处理器；





CPU发展历程

8、2005-现在

[技术特点] **64位、多核、多线程处理器为主。**
低于100nm级的工艺制程。

[典型代表] AMD Athlon 64X2、Intel Pentium EE；
Intel 酷睿i3/i5/i7/i8系列处理器；





CPU发展历程

※国内的情况：



2002, 龙芯1(32位/MIPSIII/7级流水/266MHz)

2005, 龙芯2(64位/0.18um/1GHz), ≈P4

2009, 龙芯3A(4核/65nm/1GHz), 飞腾1000(8核64线程)

2012, 龙芯3B-1500(8核/28nm/1.5GHz)

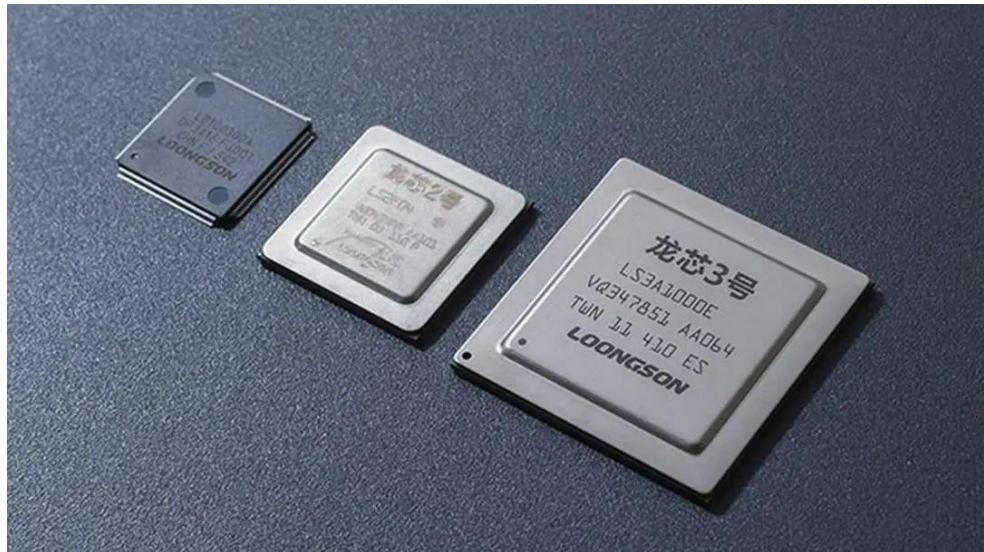
2013, 飞腾1500(16核 /SPARC V9/40nm/1.8GHz)

国内外差距很大、任重道远！





龙芯芯片



龙芯处理器

快手极速版

作者：主持人李小萌



“中国芯片之母” 黄令仪
打破西方芯片垄断





龙芯芯片

清华同方 龙芯3A5000超翔JL630-V001/16GB/512G固态/独显1GB/统信UOS系统 (JYB)V20 23.8英寸 (预售)

京 东 价 ￥13999.00 降价通知 累计评价 25

增值业务 高价回收, 极速到账

配 送 至 上海长宁区北新泾街道 有货 支持 99元免基础运费

厂商配送 由京东指定厂家或供应商提供发货。配送及售后服务。今日16:30前完成下单, 预计2月1日22:55前发货, 2月5日24:00前送达

重 量 不计重量

选择颜色 超翔JL630-V001 超翔JF830-V050

选择版本 国产试用版系统 国产系统 (三年服务) (GFB+WPS)三年

京选服务 5年整机保修 ￥300.00 5年全面保修 ￥949.00 6年整机保修 ￥519.00
 3年修换无忧 ￥426.00 2年碎屏保 ￥499.00 电脑新机开荒 ￥89.00

京东服务 服务贴背包 ￥69.90

白条分期 不分期 ￥4736.34 x 3期 ￥2403.15 x 6期 ￥1236.62 x 12期 ￥653.33 x 24期

1 加入购物车

温馨提示 · 支持7天无理由退货(激活后不支持)

联想搭载英特尔i5-9500（据称单核性能略高于3A5000，多核性能明显高于3A5000）处理器、1TB机械硬盘、2GB显卡和23.8英寸屏幕等配置的电脑，售价为**5999**元。
甚至搭载苹果最新处理器M2系列的笔记本电脑和平板产品，也有不少售价在**万元之下**。
相比之下，搭载国产CPU的PC在消费级市场可以说完全没有性价比优势。

 厚德·博学·求是



- (1) 控制器的功能
- (2) 控制器的组成
- (3) 控制器的内外数据通路
- (4) 控制器的操作控制信号
- (5) 指令的执行步骤及操作控制信号
- (6) 微程序设计/硬布线设计 **如何产生操作控制信号 (微命令)**
- (7) 流水线技术 **如何优化指令执行效率**

控制器部件





课程目标

- 掌握控制器的功能和组成；
- 熟悉微指令控制字段的编译法；
- 了解指令执行过程。





中央处理器

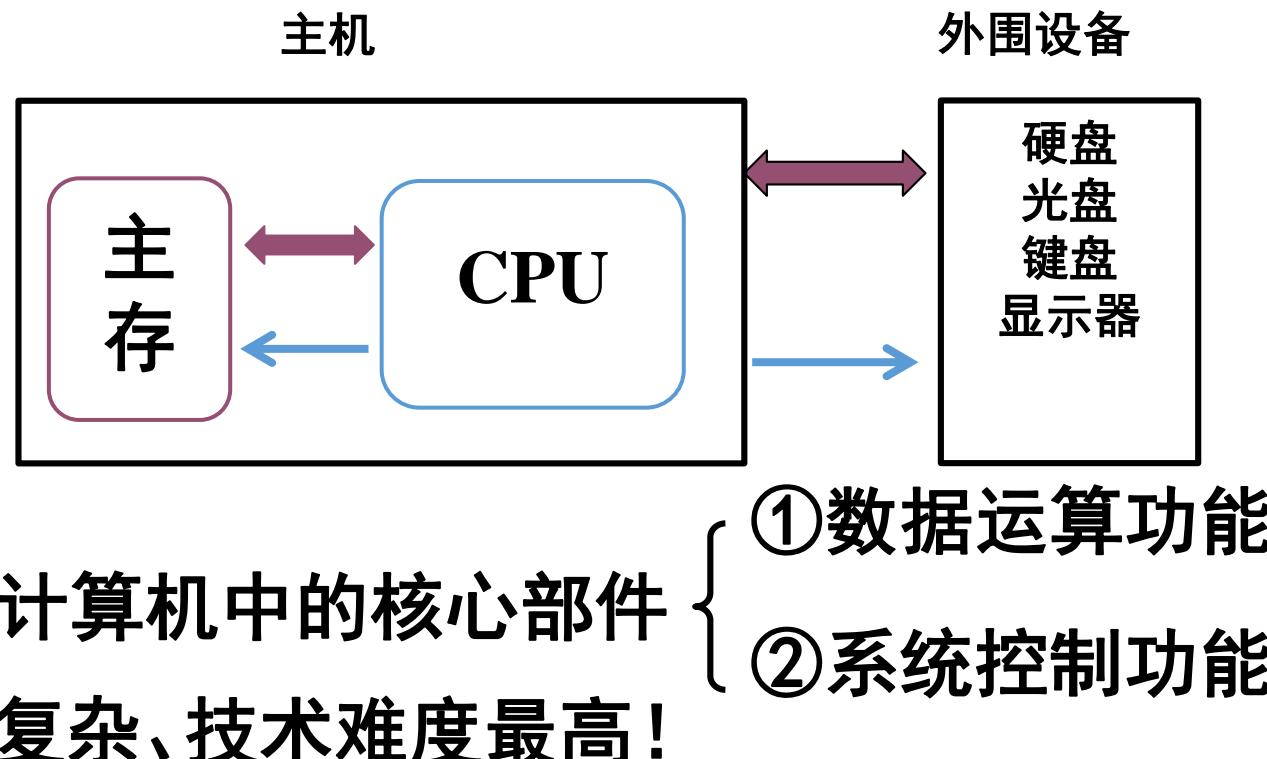
- CPU (Central Processing Unit) 主要负责获取程序中的每条指令、译码所获取的指令、针对指令指定的数据完成指定顺序的操作。





中央处理器

※ 在计算机中的角色





中央处理器的功能

- **指令控制**: 程序的顺序控制, 即保证机器按顺序执行程序是CPU的首要任务, 产生下一条指令在内存中的地址;
- **操作控制**: 产生每条指令的操作信号, 把各种操作信号送往相应的部件, 从而控制这些部件按指令的要求进行动作;
- **时间控制**: 对各种操作实施时间上的定时, 保证计算机有条不紊地自动工作, 各条指令的执行过程也受到时间的严格定时。
- **数据加工**: 就是对数据进行算术逻辑运算。





中央处理器的功能

CPU的功能需求：

- 操作（操作码）
- 寻址方式
- 寄存器
- I/O模块接口
- 存储器模块接口
- 中断处理机构



CPU的组成：

- 数据通路DP (datapath)
存储单元/寄存器组 \leftrightarrow ALU
- 控制单元CU (control unit, 即控制器)：负责进行顺序操作，并确保适当的数据在适当的时刻出现在需要它的地方。



CPU的任务：

1. 取指令、译码指令、完成指定顺序的操作。
2. 确定指令的执行顺序。



中央处理器的基本组成

- **控制器**由程序计数器、指令寄存器、时序发生器、指令译码器和操作控制器组成。
 - 从指令Cache中取出一条指令，并指出下一条指令在指令Cache中的位置。
 - 对指令进行译码或测试，并产生相应的操作控制信号。
 - 控制CPU、数据Cache和I/O设备之间数据流动方向。
- **运算器**由ALU、通用寄存器、数据缓冲寄存器和状态条件寄存器组成，是数据加工部件。
 - 执行所有算术运算。
 - 执行所有逻辑运算，并进行逻辑测试。
- **Cache**：指令Cache、数据Cache。



通常情况下，下列（ ）部件不包括在中央处理器CPU芯片中。

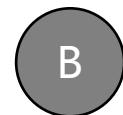
- A ALU
- B 控制器
- C 寄存器
- D DRAM

提交

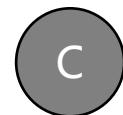
通常情况下，下列（ ）部件不包括在中央处理器CPU芯片中。



A ALU



B 控制器



C 寄存器



D DRAM

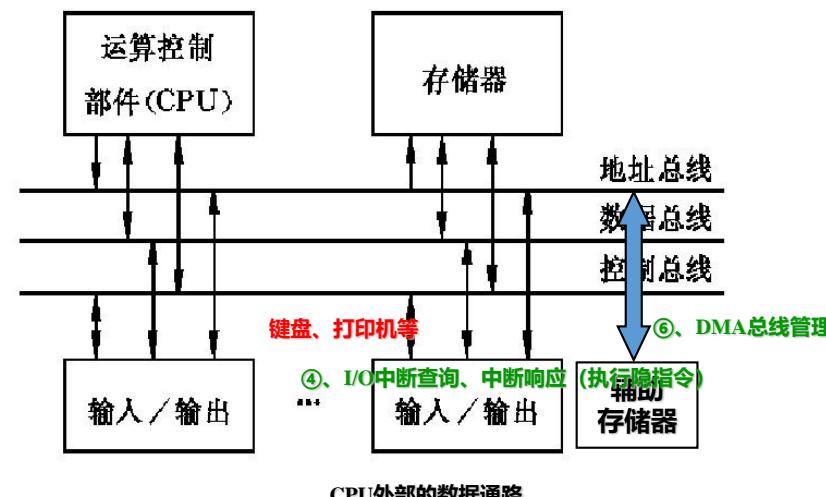
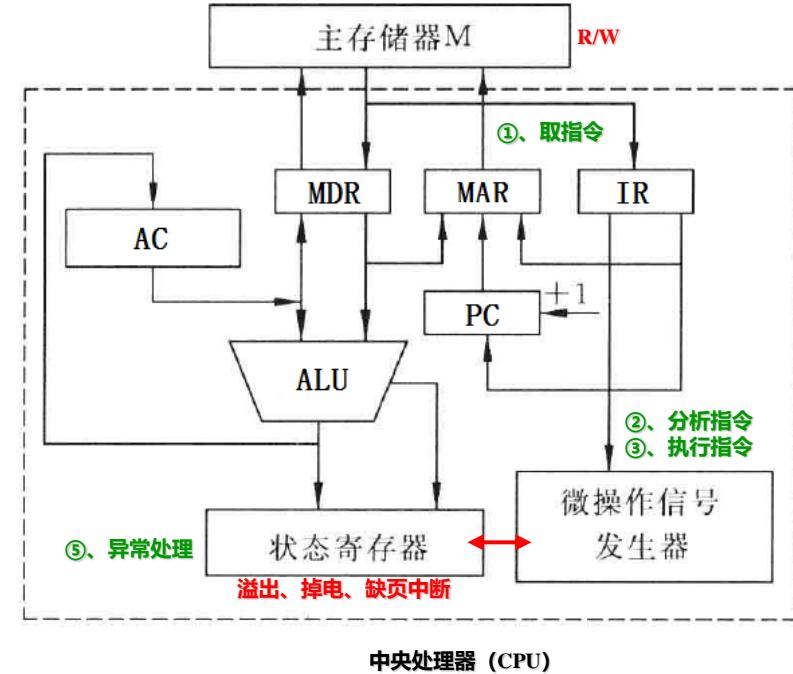
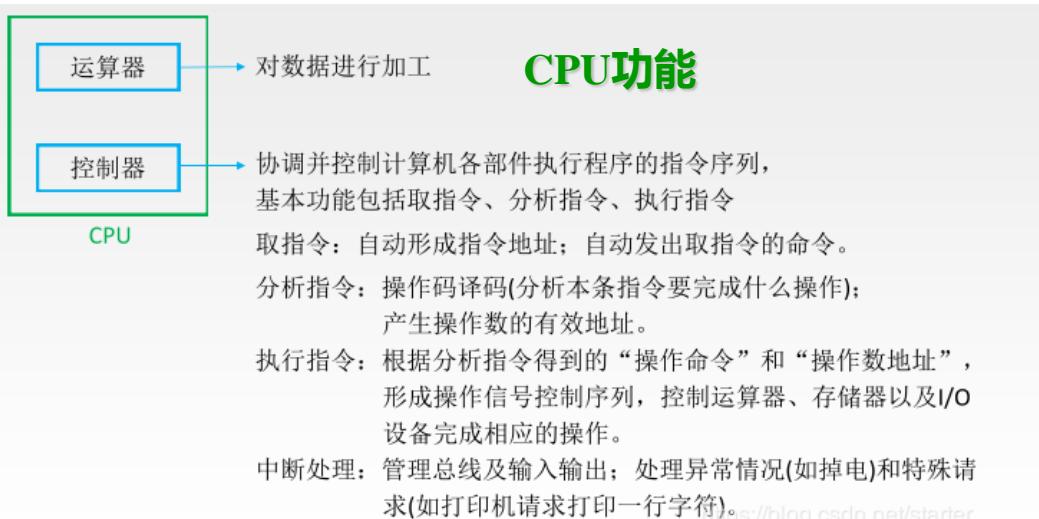
提交



控制器的功能

定义：控制和协调计算机的各部件执行程序的指令序列

高级语言的一条语句： $y=a*x+b$
 $n \quad 000(\text{MUL}) \quad m, \quad m+2;$
 $n+1 \quad 001(\text{ADD}) \quad m, \quad m+1;$
 $n+2 \quad 010(\text{MOV}) \quad m+3, \quad m;$



CPU中控制器的功能是（ ）。

- A 产生时序信号
- B 控制从主存取出一条指令
- C 完成指令操作码译码
- D 完成指令操作码译码，并产生操作控制信号

提交

CPU中控制器的功能是（ ）。

- A 产生时序信号
- B 控制从主存取出一条指令
- C 完成指令操作码译码
- D 完成指令操作码译码，并产生操作控制信号

 提交



控制器的组成

(2) 指令寄存器 (IR)

用于存放正在执行的指令，以便在指令执行过程中，控制完成一条指令的全部功能（为指令译码器提供操作码和地址码）。

(3) 指令译码器 (ID)

对指令寄存器的操作码进行译码，并将其转换为相应指令功能微程序的入口地址，继而通过执行微程序中的微指令，形成操作控制信号序列。

(4) 脉冲源即启停线路

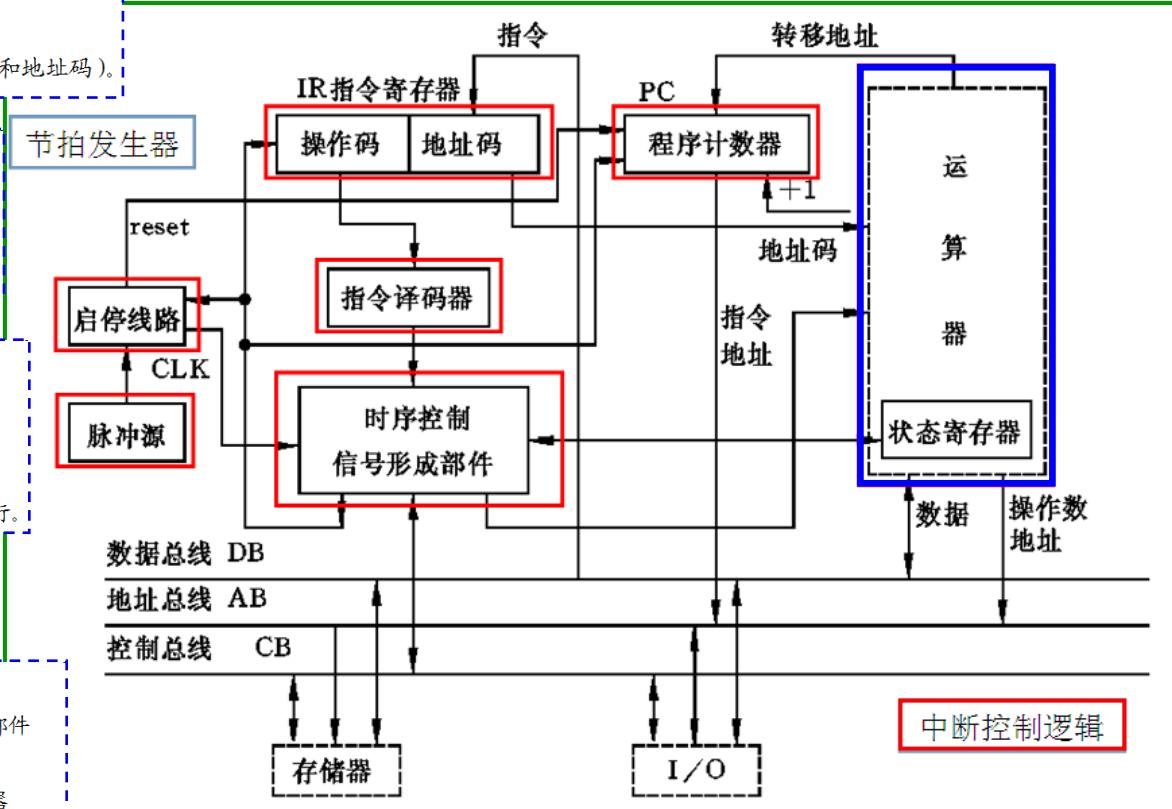
产生时钟脉冲，相当于一个钟表，因为操作控制信号的产生是有严格时间限制的（例如一条指令周期可分为若干个具有先后顺序的机器周期，而每个机器周期被几个时钟脉冲严格控制）。启停线路是通过控制时序的发生或停止来控制 CPU 是否停机或运行。

(5) 时序控制信号形成部件

根据当前指令的需要，产生相应的时序控制信号，并根据被控部件反馈的信号调整时序控制信号。例如执行加法指令时，若产生运算溢出的异常情况，一般在该条加法指令周期结束时，控制器会检测到该异常（根据程序状态寄存器 PSW），并终止结果输入，转入中断处理程序。

(1) 程序计数器 (PC)

取指，CPU 有专用的寄存器实现，即 PC；
操作系统内核如何加载到 PC（从按下电源开关开始描述）；
程序如何加载到 PC（从鼠标双击，加载内存，到进程开始描述）；
多核 CPU（多套寄存器）中多任务如何加载到 PC；



(6) 中断处理系统

处理 I/O、异常以及特殊请求 (DMA)；



控制器的组成中不包括（ ）。

- A 程序计数器
- B 指令寄存器
- C 时序产生器
- D 累加寄存器

提交

控制器的组成中不包括（ ）。

- A 程序计数器
- B 指令寄存器
- C 时序产生器
- D 累加寄存器

提交

在CPU中跟踪下一条指令地址的寄存器是（）。

- A 主存地址寄存器
- B 程序计数器
- C 指令寄存器
- D 状态条件寄存器

提交

在CPU中跟踪下一条指令地址的寄存器是（）。

- A 主存地址寄存器
- B 程序计数器
- C 指令寄存器
- D 状态条件寄存器

提交



CPU专用寄存器

- PC—程序计数器：Program Counter
- IR—指令寄存器：Instruction Register
- AR(MAR)—地址寄存器：Address Register
- DR(MDR)—数据缓冲寄存器：Data Register
- AC—累加寄存器：Accumulate Count
- PSW—程序状态字：Program Status Word

(1) 程序计数器 (PC)

取指，CPU 有专用的寄存器实现，即 PC；

操作系统内核如何加载到 PC (从按下电源开关开始描述)；

程序如何加载到 PC (从鼠标双击，加载内存，到进程开始描述)；

多核 CPU (多套寄存器) 中多任务如何加载到 PC；

(2) 指令寄存器 (IR)

用于存放正在执行的指令，以便在指令执行过程中，

控制完成一条指令的全部功能 (为指令译码器提供操作码和地址码)。

(4) 地址寄存器

地址寄存器 (Address Register, AR) 用来保存 CPU 当前所访问的主存单元的地址。

由于在主存和 CPU 之间存在操作速度上的差异，所以必须使用地址寄存器来暂时保存主存的地址信息，直到主存的存取操作完成为止。

当 CPU 和主存进行信息交换，即 CPU 向主存存入数据/指令或者从主存读出数据/指令时，都要使用地址寄存器和数据寄存器。

如果我们把外围设备与主存单元进行统一编址，那么，当 CPU 和外围设备交换信息时，我们同样要使用地址寄存器和数据寄存器。

(1) 数据寄存器

数据寄存器 (Data Register, DR) 又称数据缓冲寄存器，其主要功能是作为 CPU 和主存、外设之间信息传输的中转站，用以弥补 CPU 和主存、外设之间操作速度上的差异。

数据寄存器用来暂时存放由主存储器读出的一条指令或一个数据字；反之，当向主存存入一条指令或一个数据字时，也将它们暂时存放在数据寄存器中。

数据寄存器的作用是：

- ①、作为 CPU 和主存、外围设备之间信息传递的中转站；
- ②、弥补 CPU 和主存、外围设备之间在操作速度上的差异；
- ③、在单累加器结构的运算器中，数据寄存器还可兼作操作数寄存器。





CPU专用寄存器

- PC—程序计数器：Program Counter
- IR—指令寄存器：Instruction Register
- AR(MAR)—地址寄存器：Address Register
- DR(MDR)—数据缓冲寄存器：Data Register
- AC—累加寄存器：Accumulate Count
- PSW—程序状态字：Program Status Word

(5) 累加寄存器

累加寄存器通常简称累加器 (Accumulator, AC)，是一个通用寄存器。

累加器的功能是：当运算器的算术逻辑单元 ALU 执行算术或逻辑运算时，为 ALU 提供一个工作区，可以为 ALU 暂时保存一个操作数或运算结果。

显然，运算器中至少要有一个累加寄存器。

(6) 程序状态字寄存器

程序状态字 (Program Status Word, PSW) 用来表征当前运算的状态及程序的工作方式。

程序状态字寄存器用来保存由算术/逻辑指令运行或测试的结果所建立起来的各种条件码内容，如运算结果进/借位标志 (C)、运算结果溢出标志 (O)、运算结果为零标志 (Z)、运算结果为负标志 (N)、运算结果符号标志 (S) 等，这些标志位通常用 1 位触发器来保存。

除此之外，程序状态字寄存器还用来保存中断和系统工作状态等信息，以便 CPU 和系统及时了解机器运行状态和程序运行状态。

因此，程序状态字寄存器是一个保存各种状态条件标志的寄存器

CF(进位): 无符号运算，若是结果超过了寄存器存放的最大值，CF=1，若没有则返回 CF=0;

OF(溢出): 一个寄存器如果存放的值超过所能表示范围，就称为溢出，OF 溢出 OF=1，没有溢出 OF=0;

SF(符号): 符号标志位，如果运算结果为负数，SF=1，反之若为正数 SF=0;

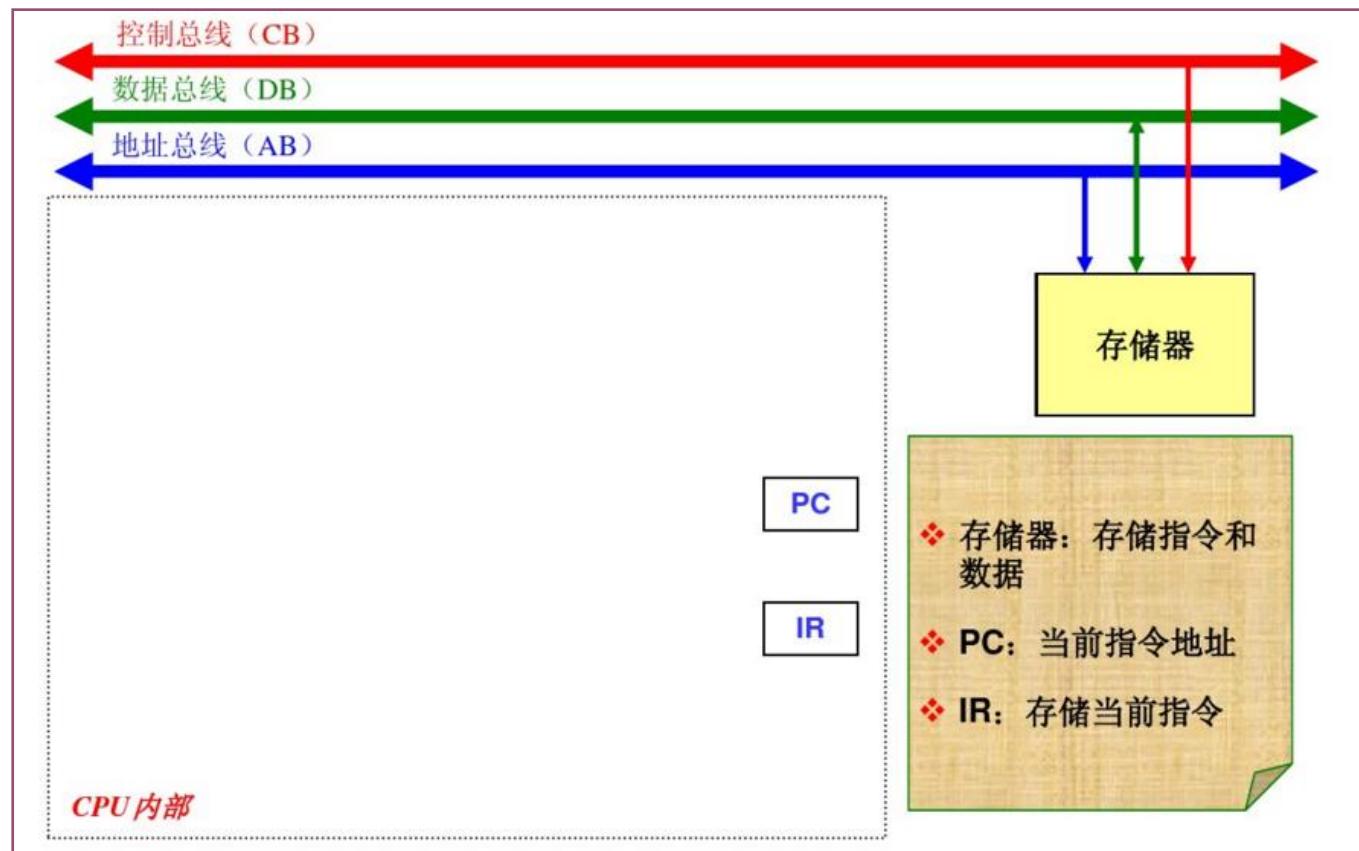
ZF(为零): 0 标志，一条语句结果是 0，ZF=1，反之结果不为零 ZF=0;

PF(奇偶): 奇偶标志位，转化为二进制后，若是 1 的个数为偶数个，则 PF=1，若是为奇数个 PF=0;



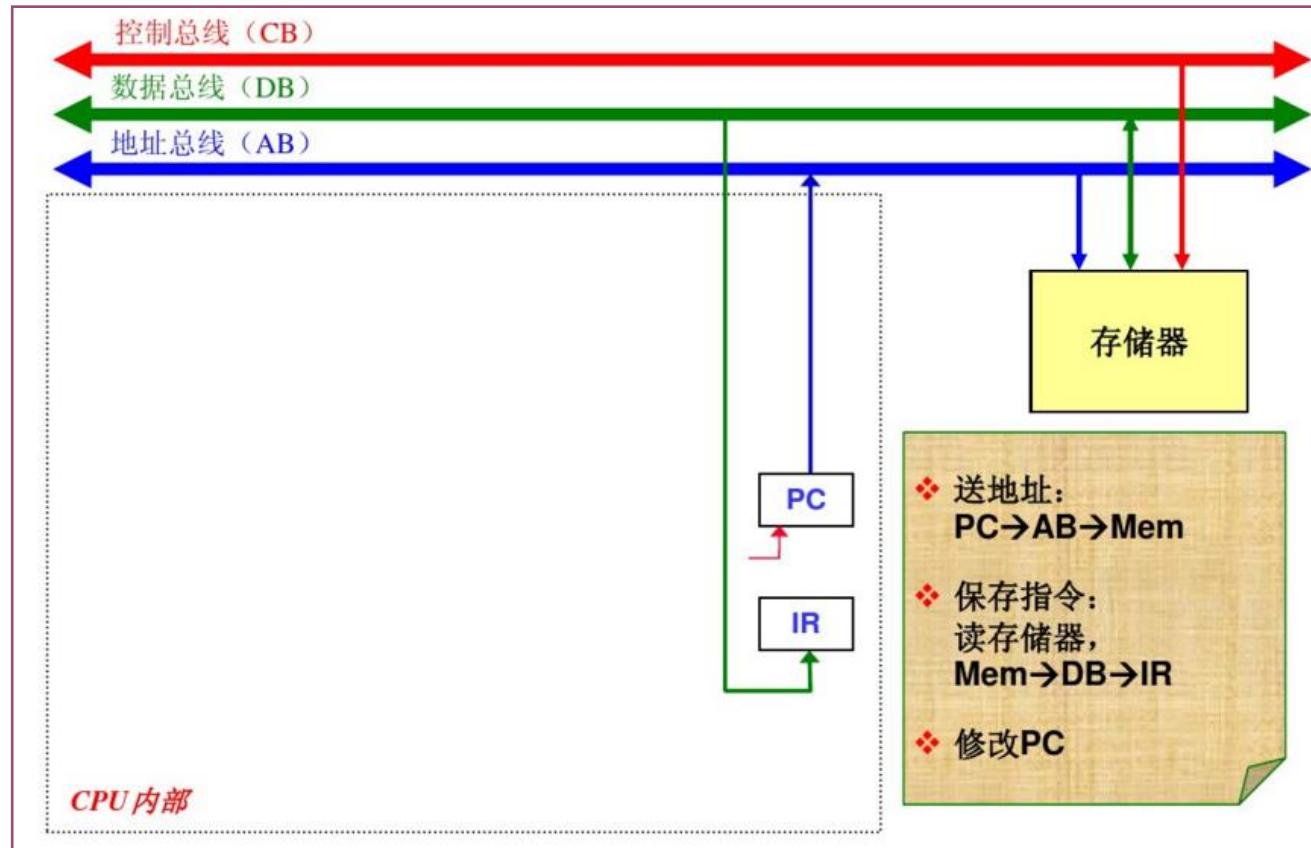


CPU内外部数据通路



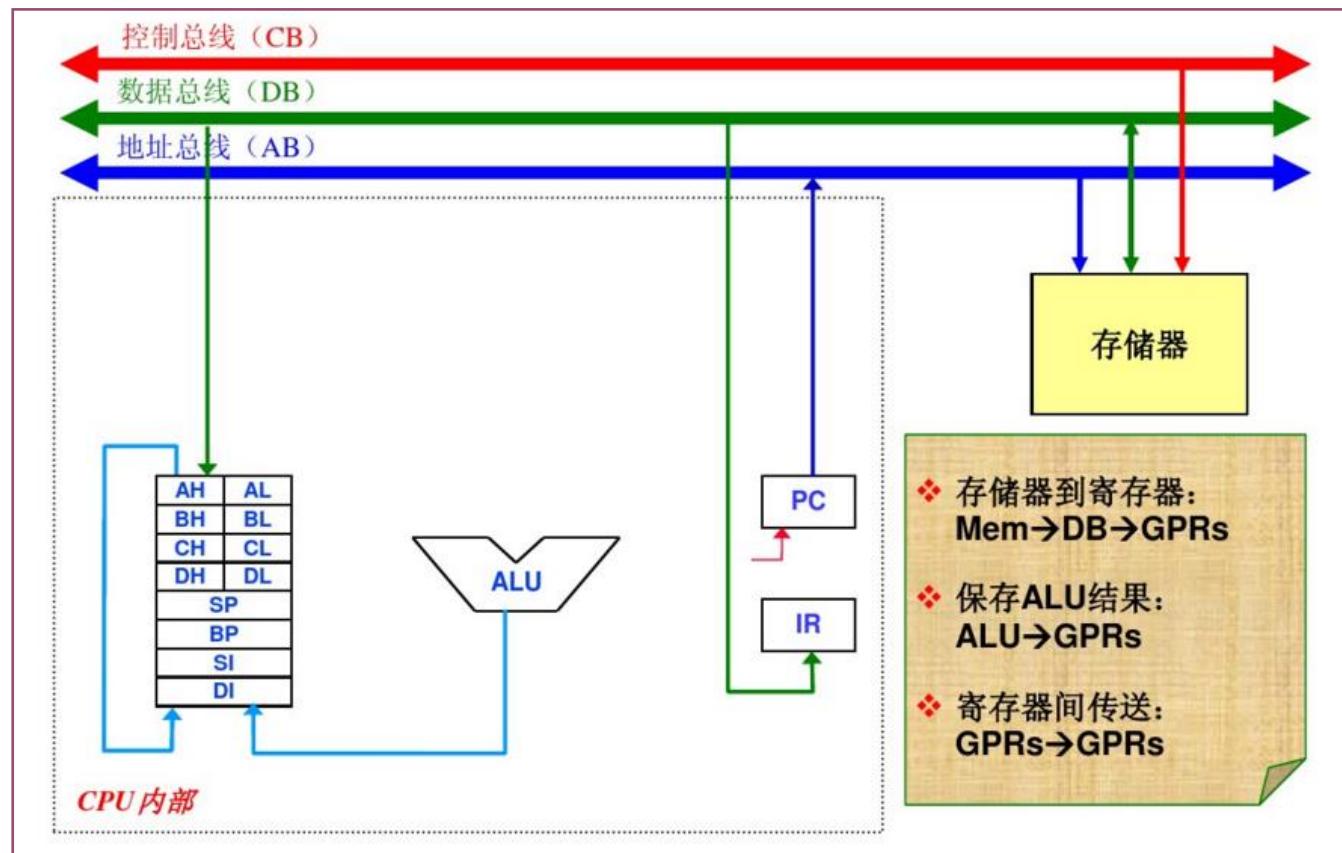


CPU内外部数据通路



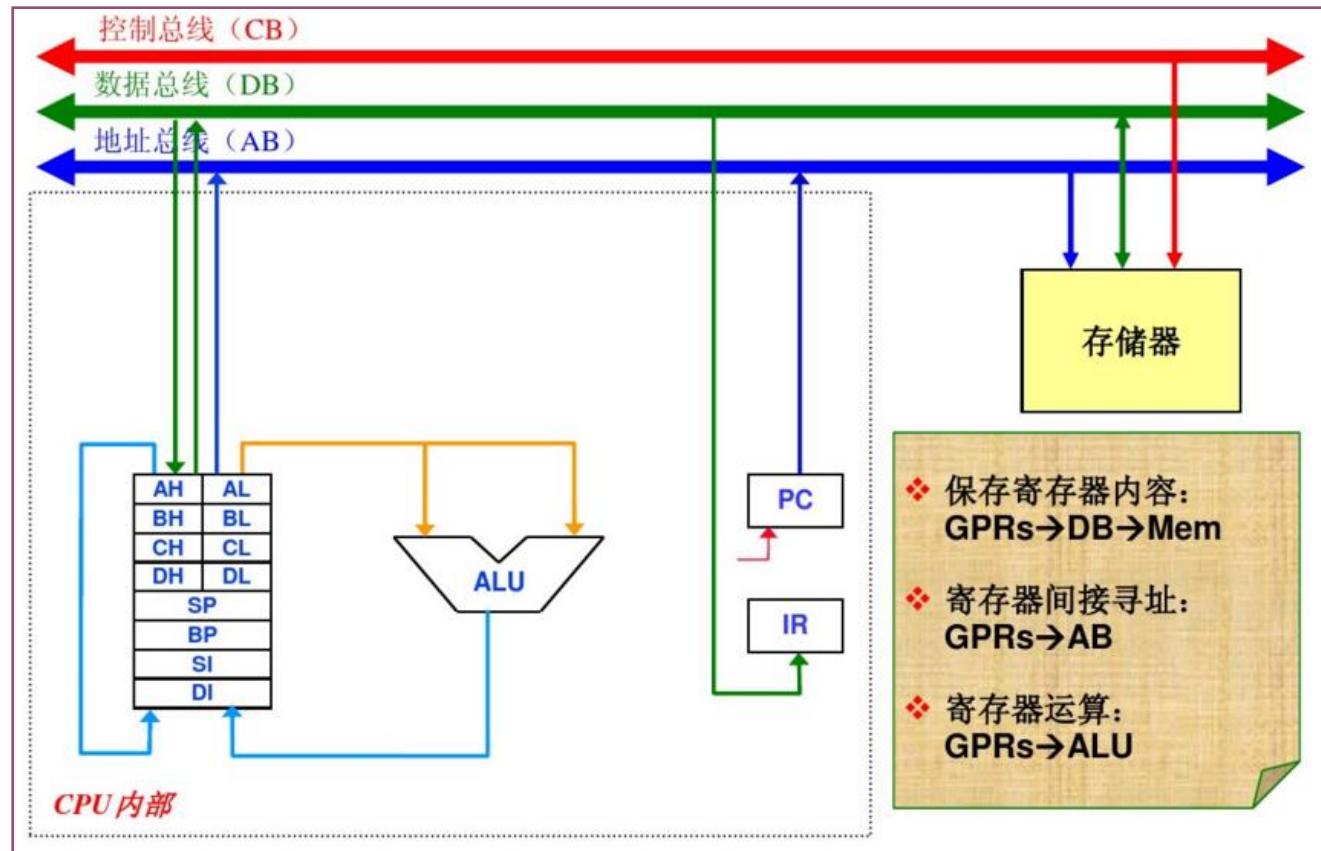


CPU内外部数据通路



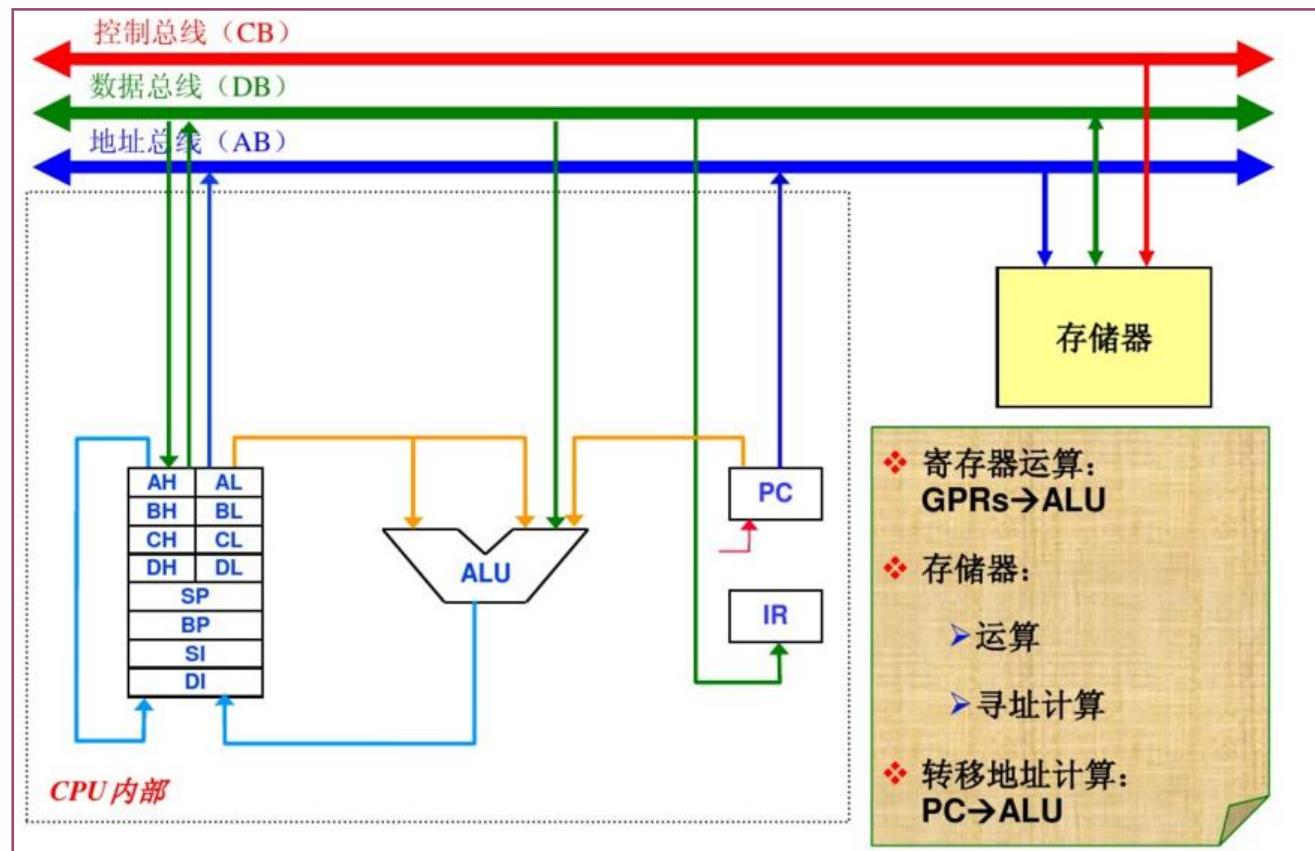


CPU内外部数据通路



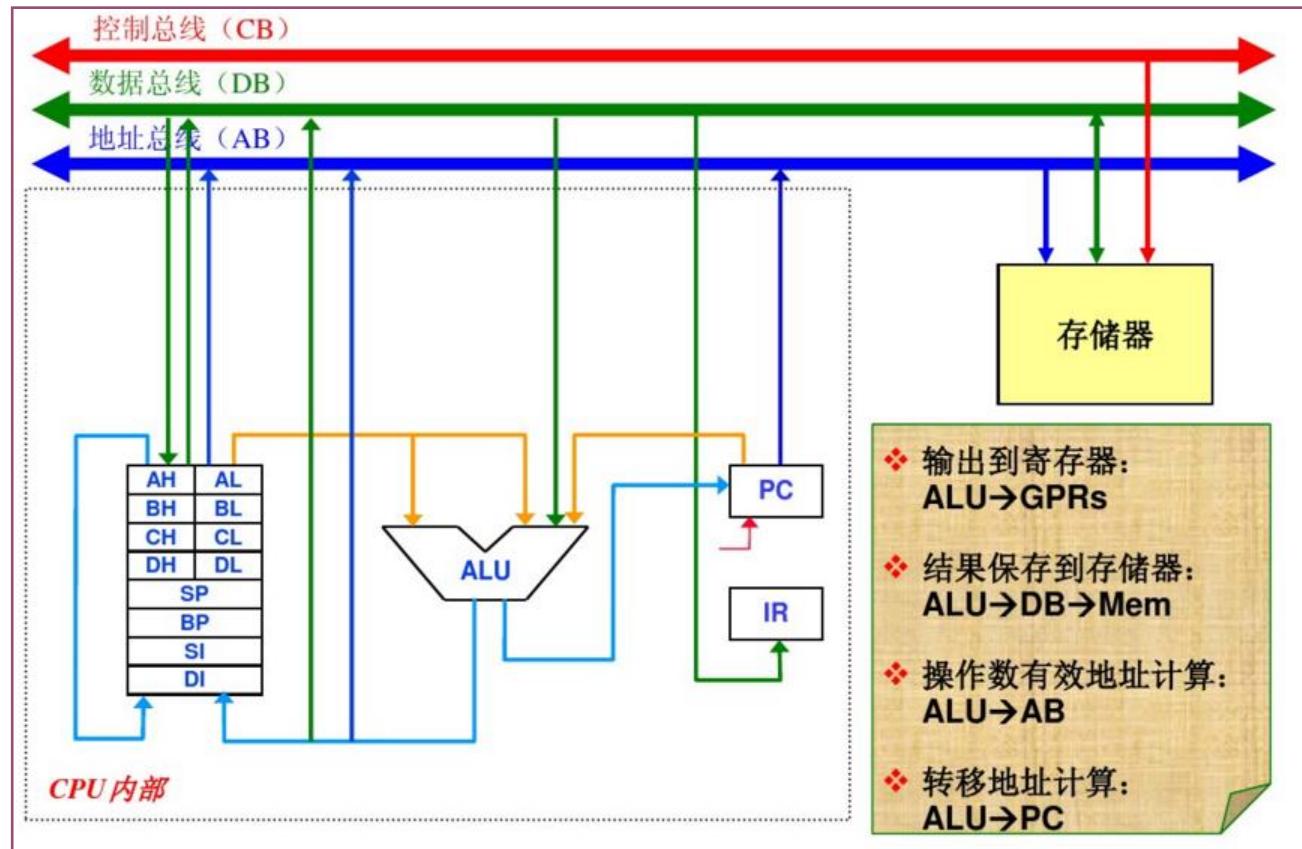


CPU内外部数据通路



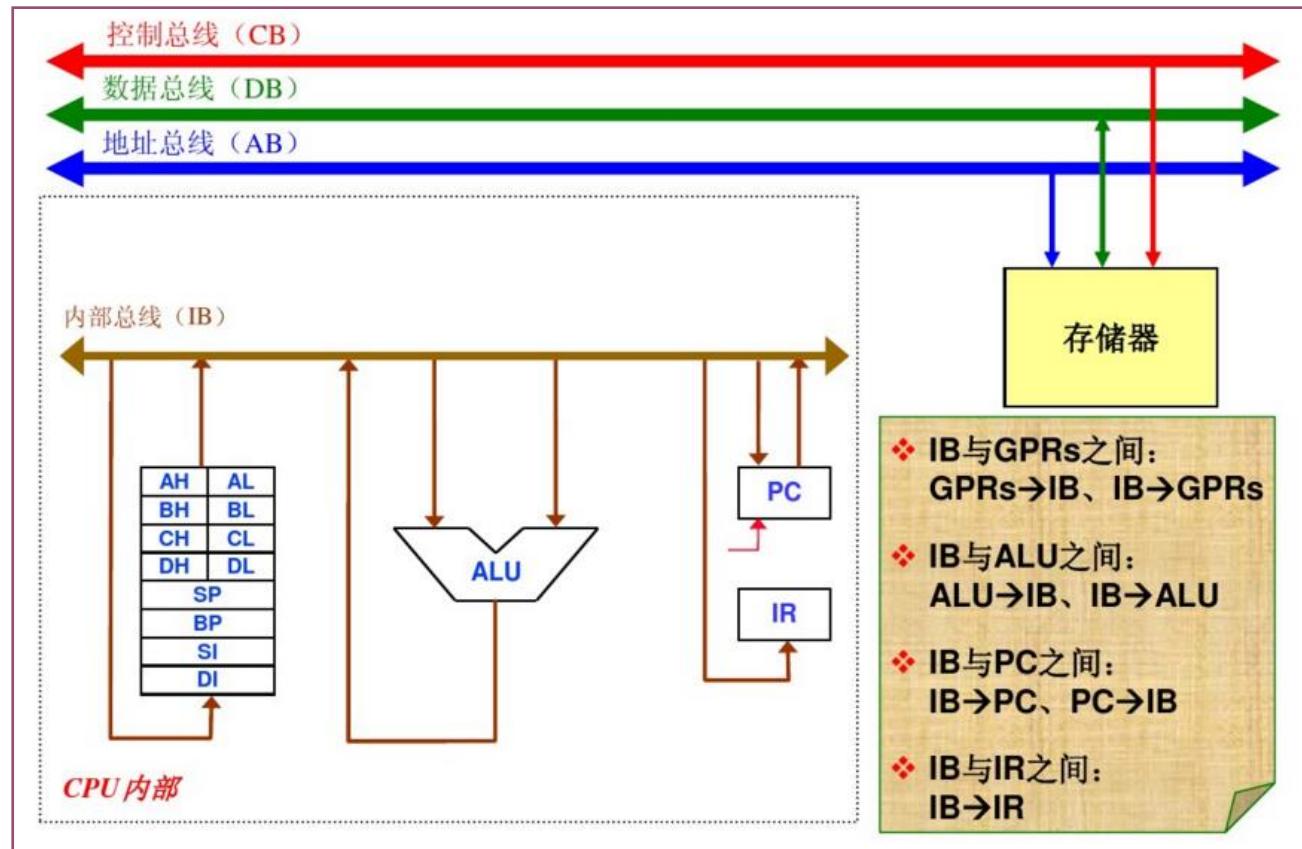


CPU内外部数据通路



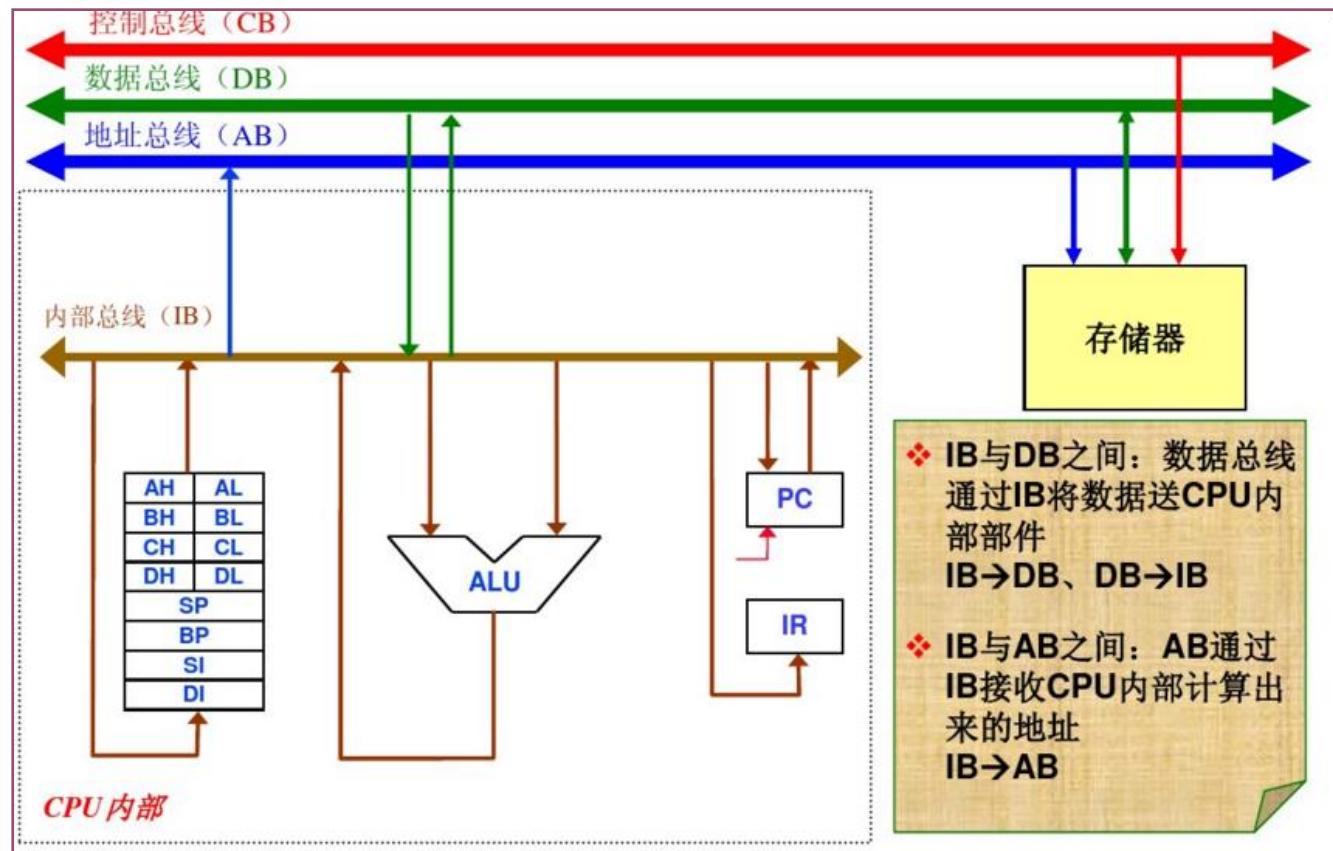


CPU内外部数据通路



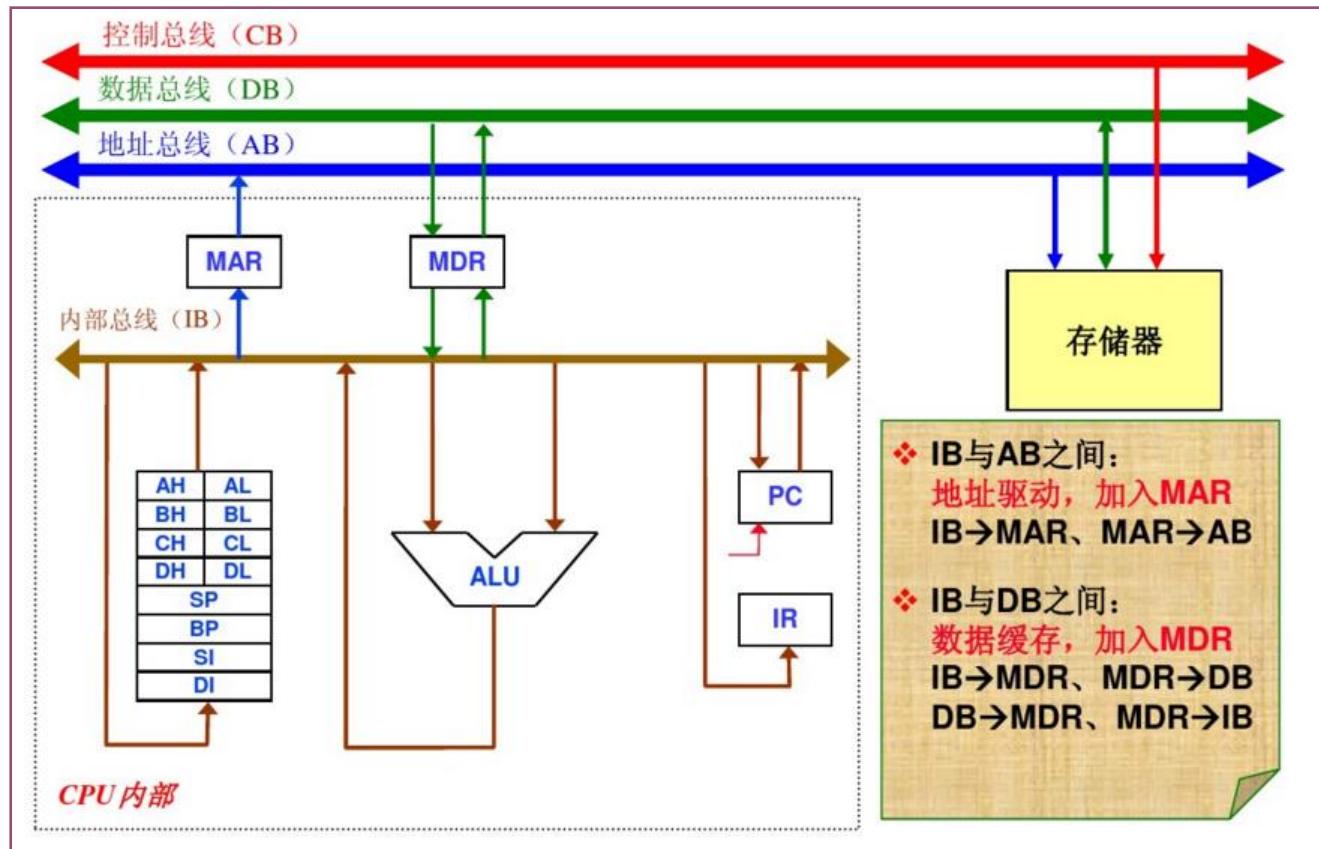


CPU内外部数据通路



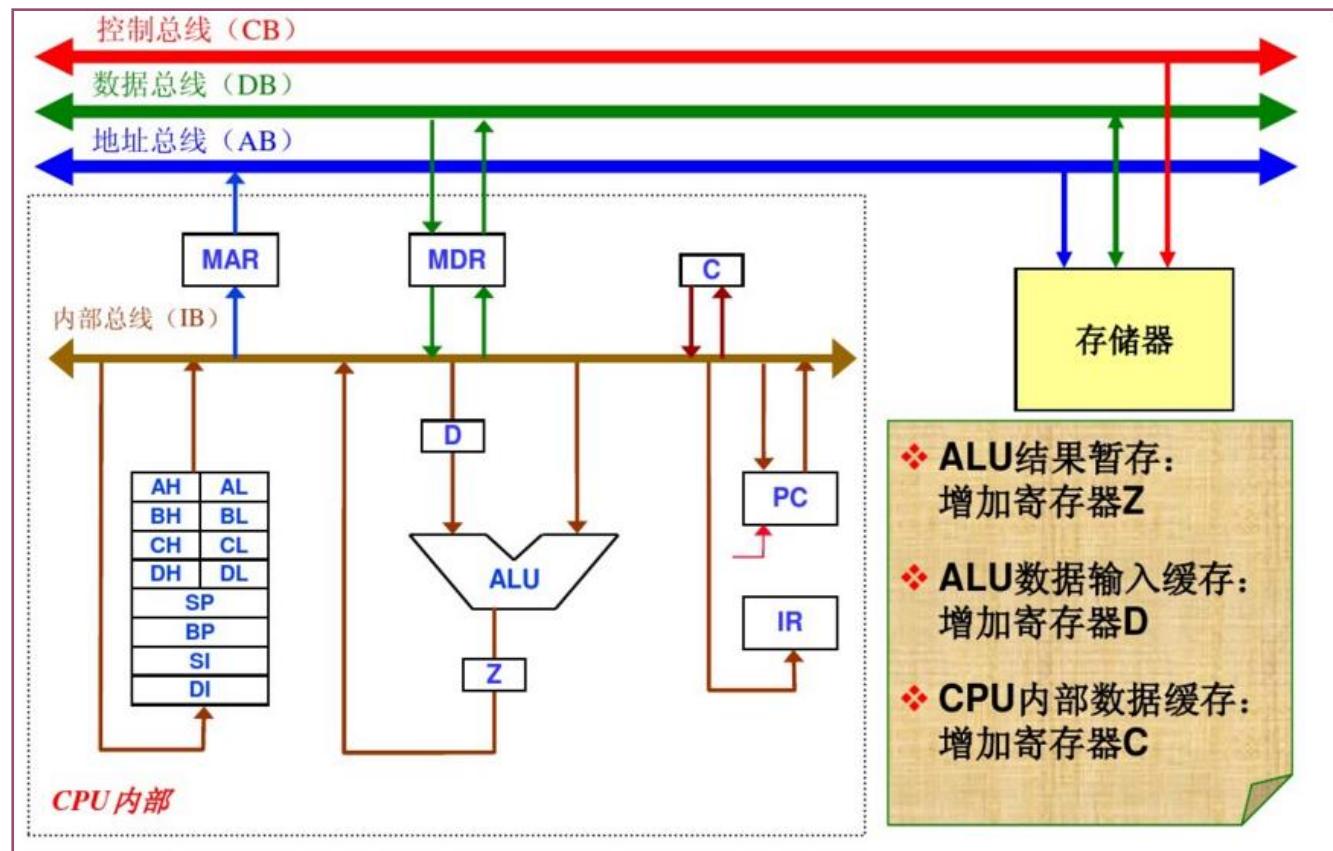


CPU内外部数据通路





CPU内外部数据通路

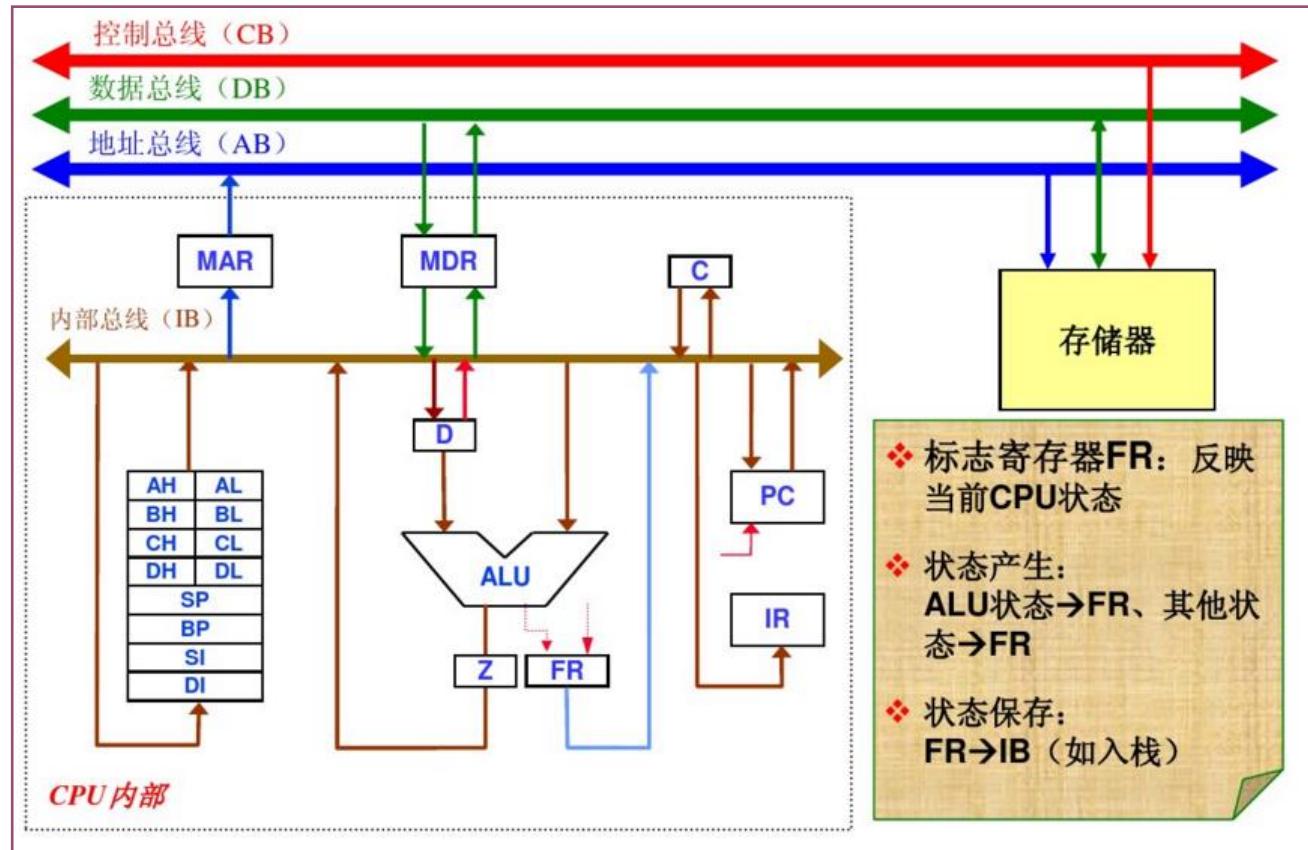


- ❖ ALU结果暂存:
增加寄存器Z
- ❖ ALU数据输入缓存:
增加寄存器D
- ❖ CPU内部数据缓存:
增加寄存器C



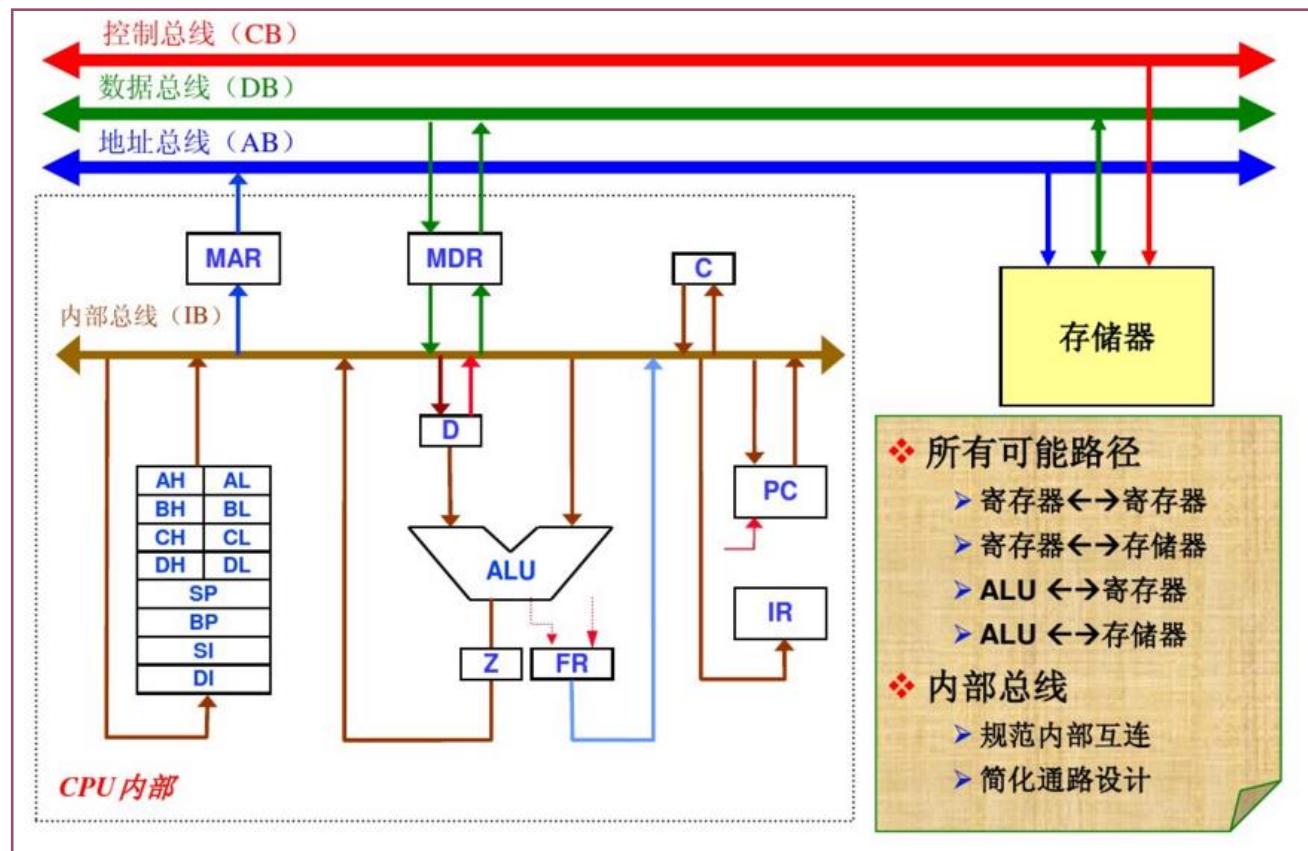


CPU内外部数据通路



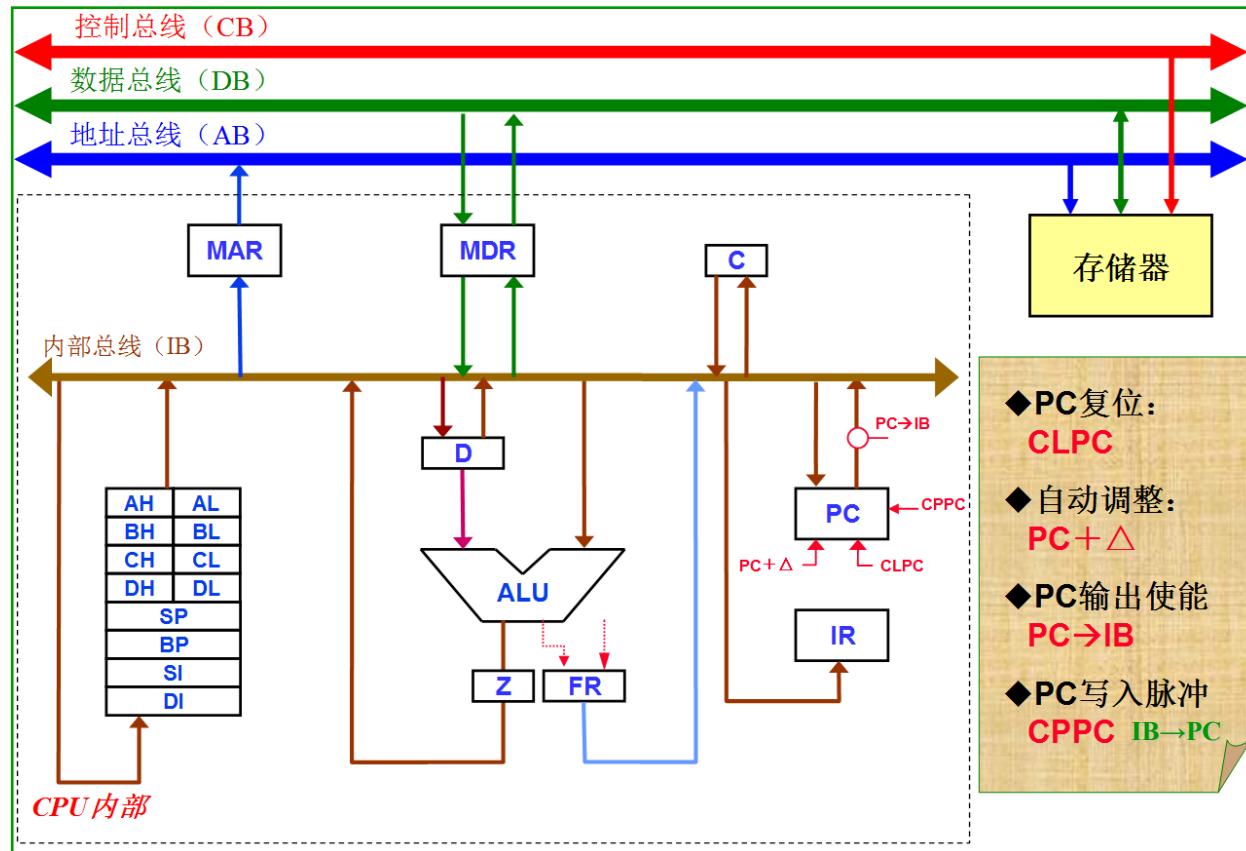


CPU内外部数据通路



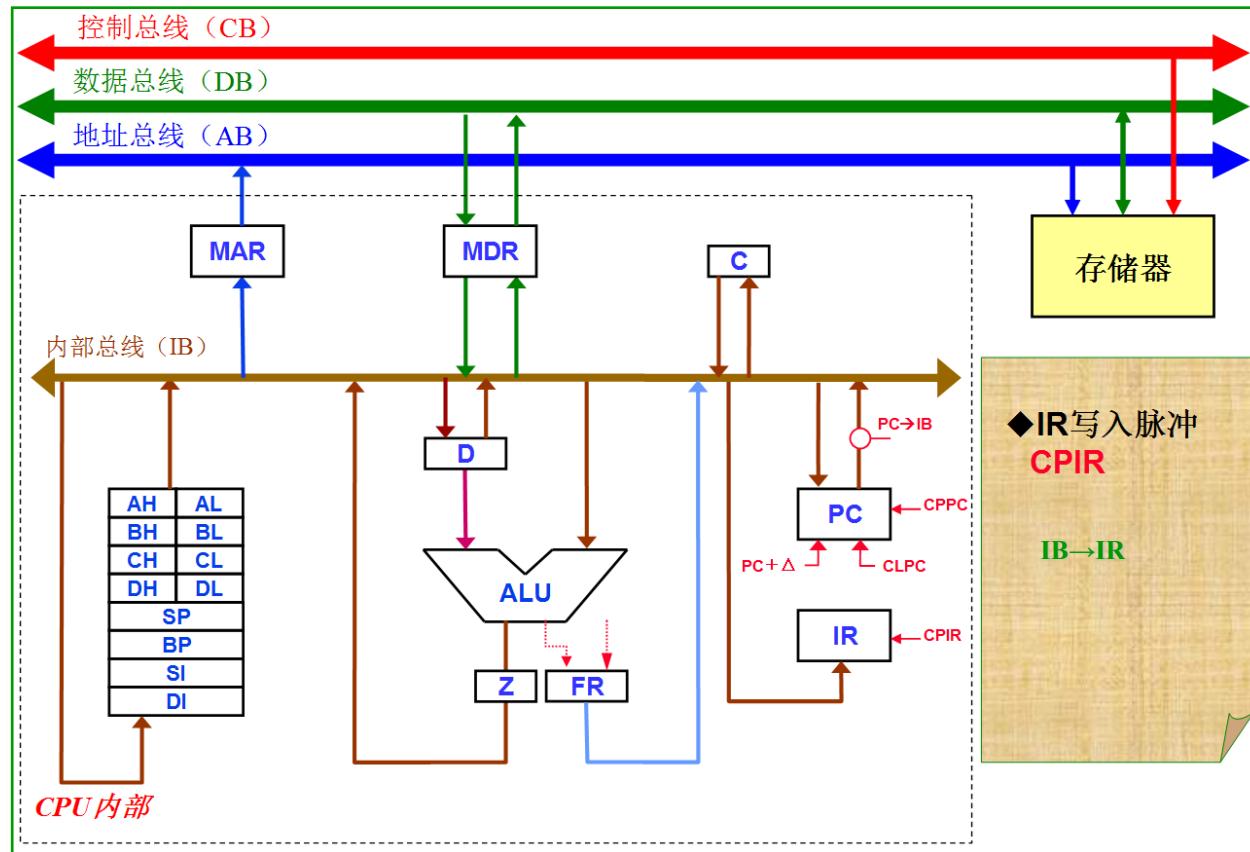


CPU内外部数据通路



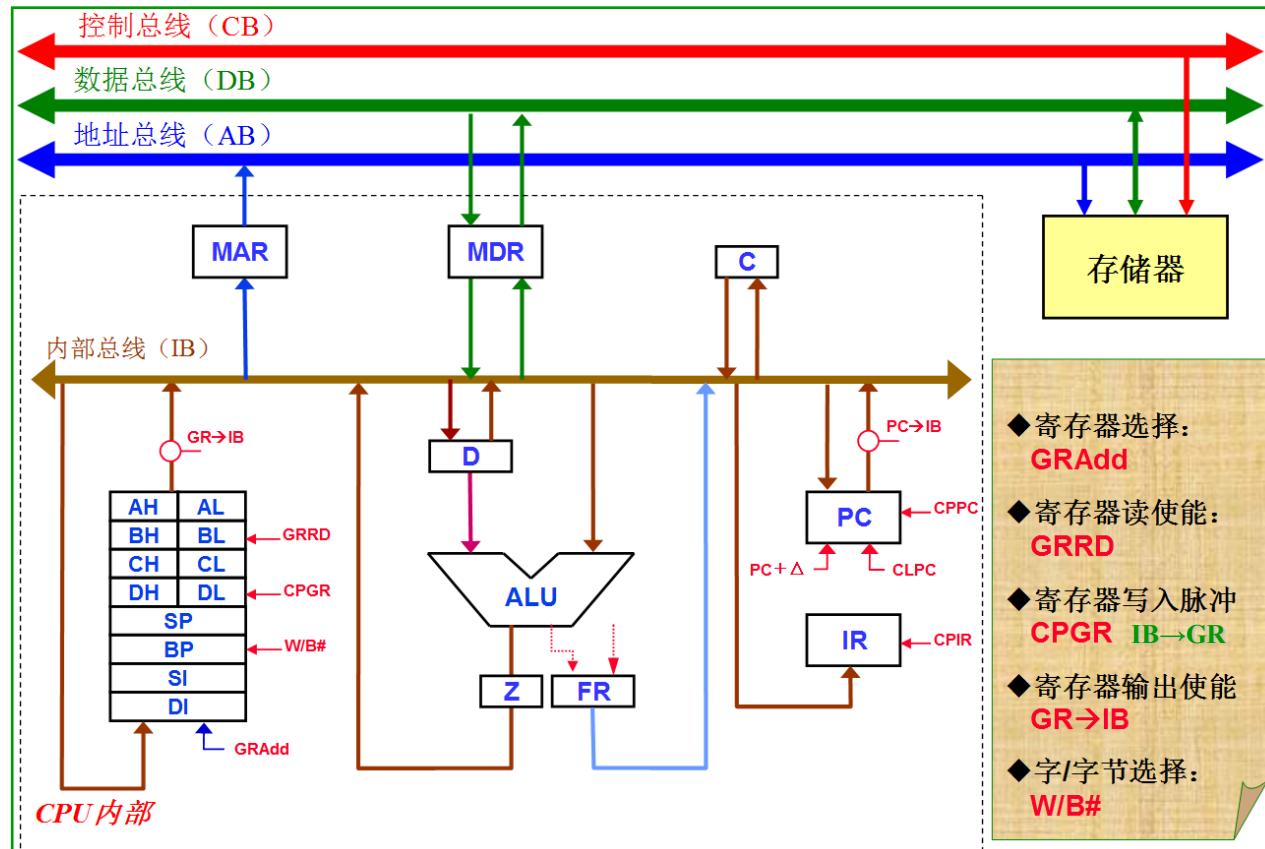


CPU内外部数据通路



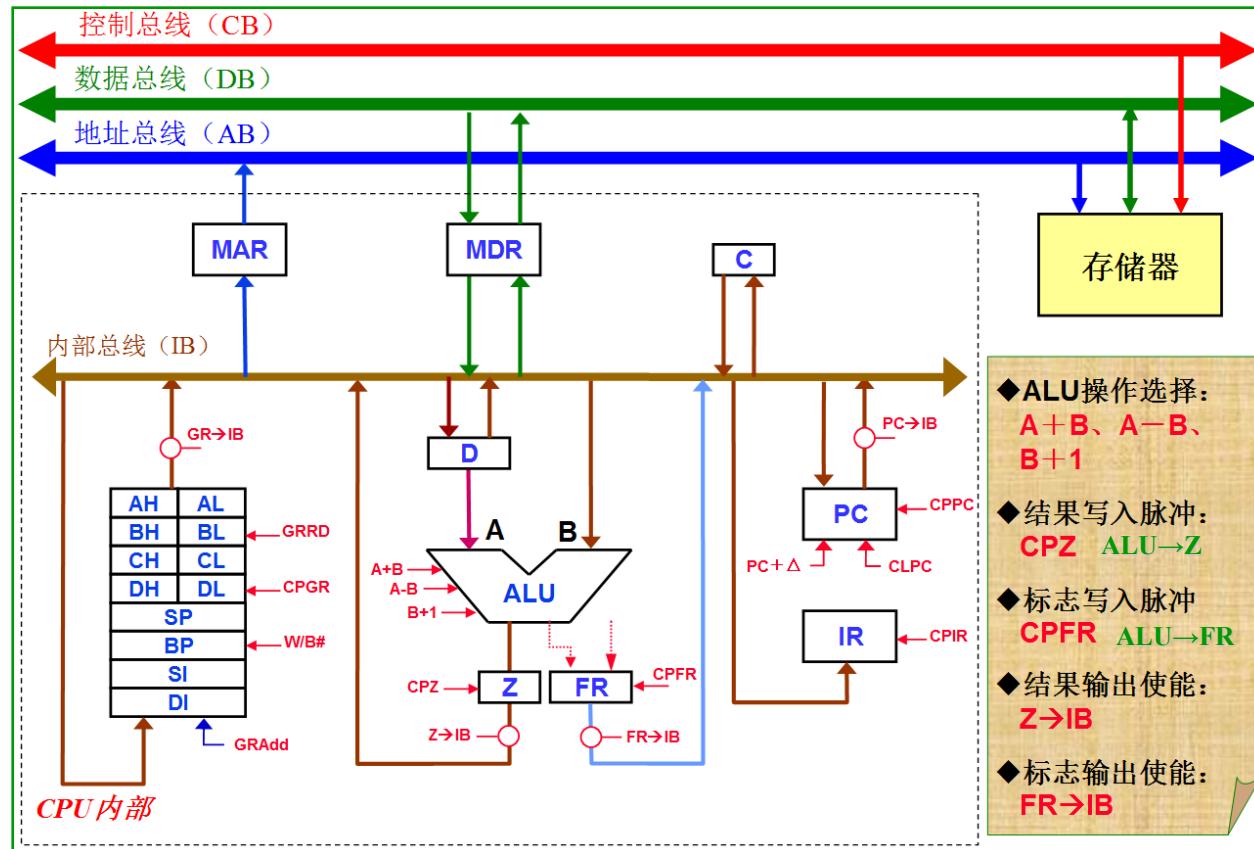


CPU内外部数据通路



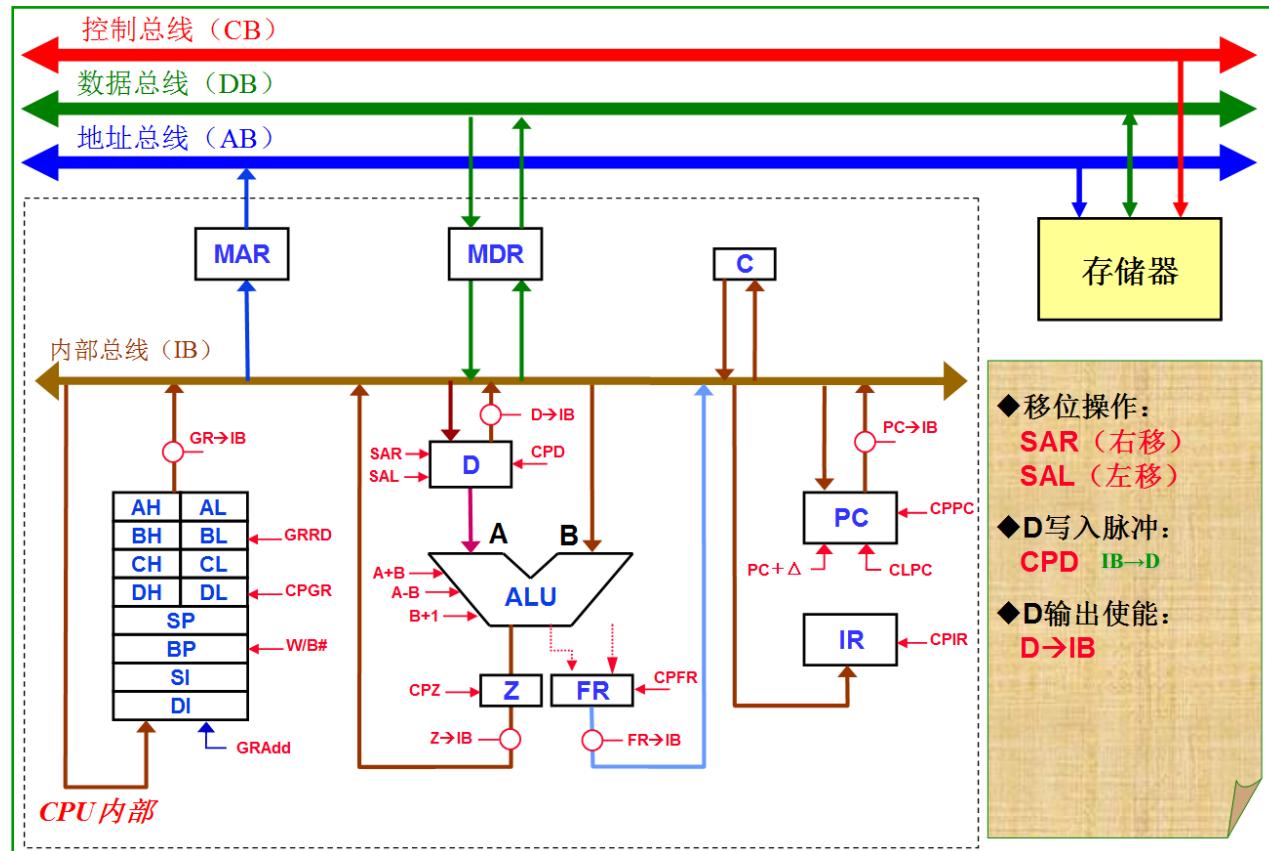


CPU内外部数据通路



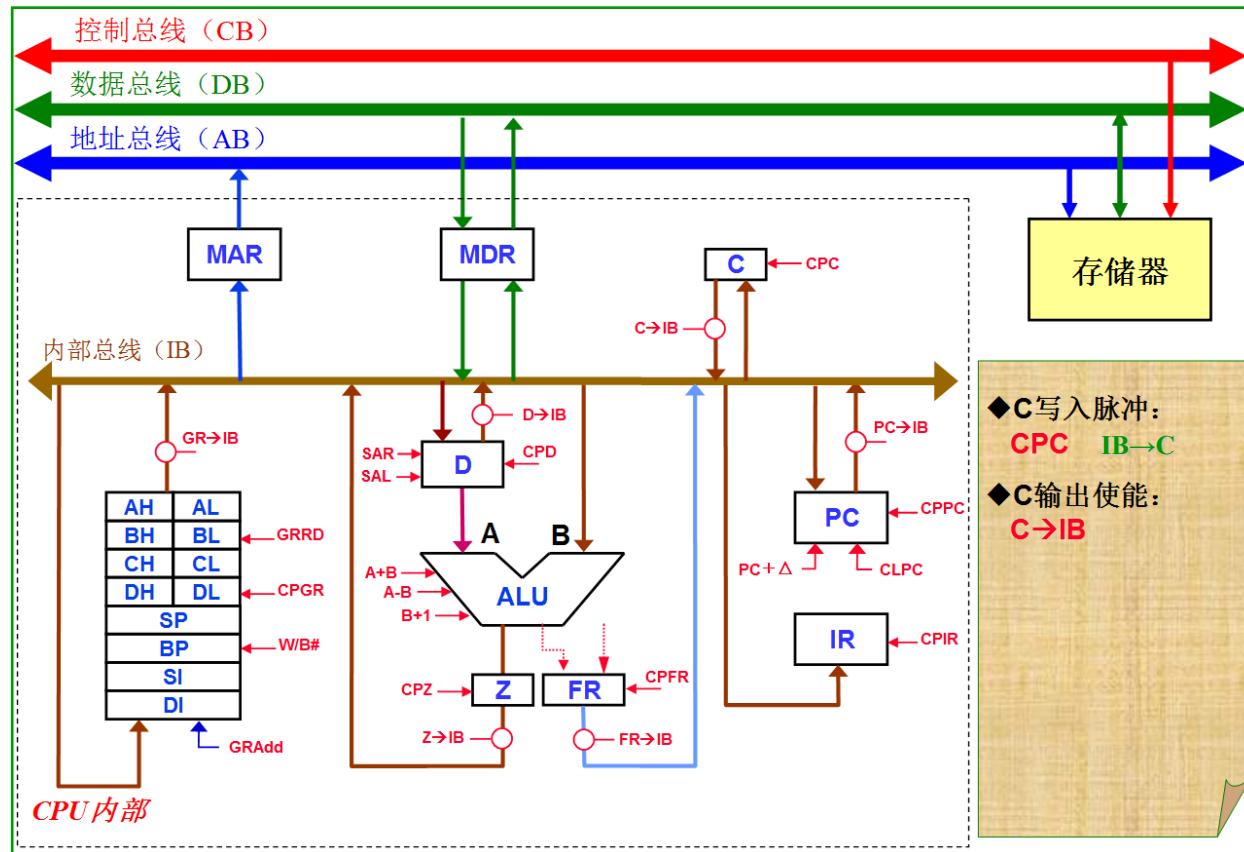


CPU内外部数据通路



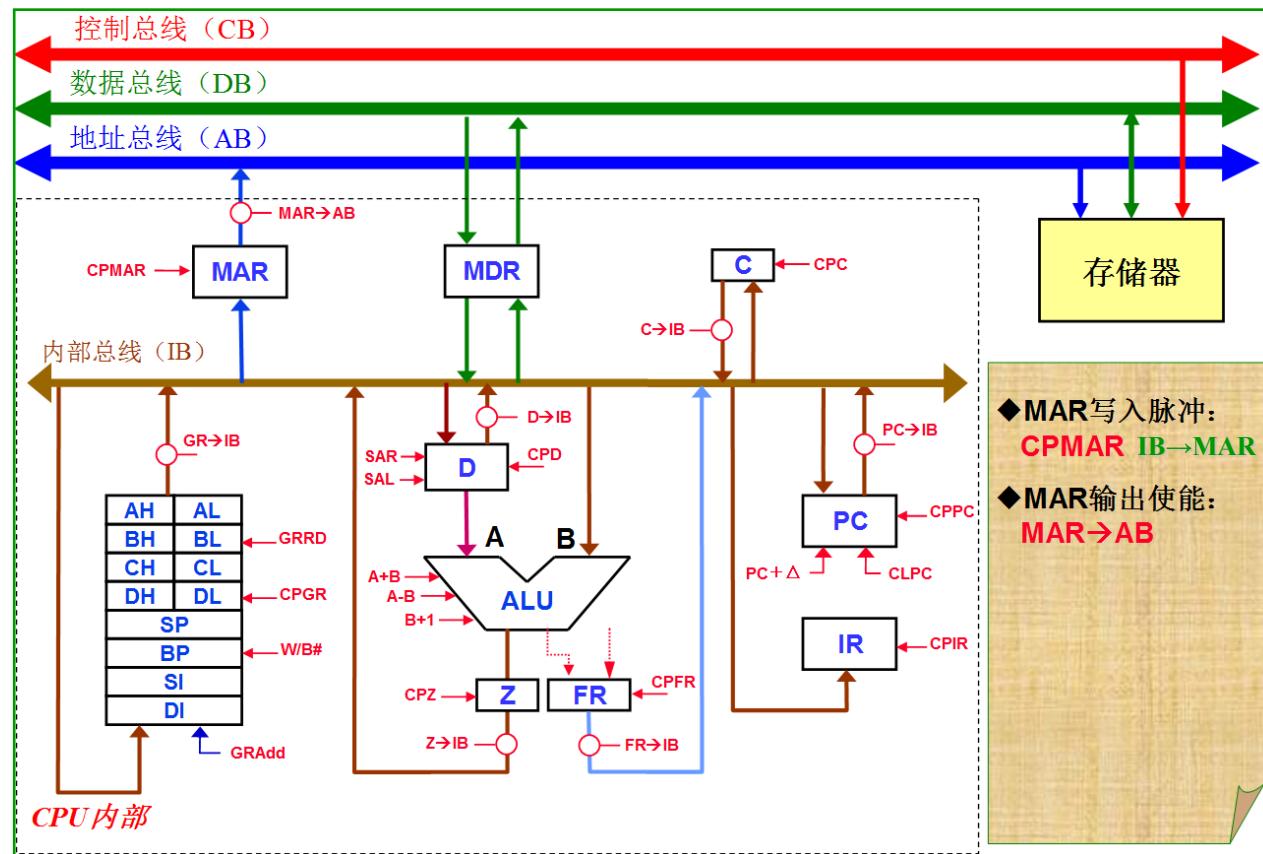


CPU内外部数据通路



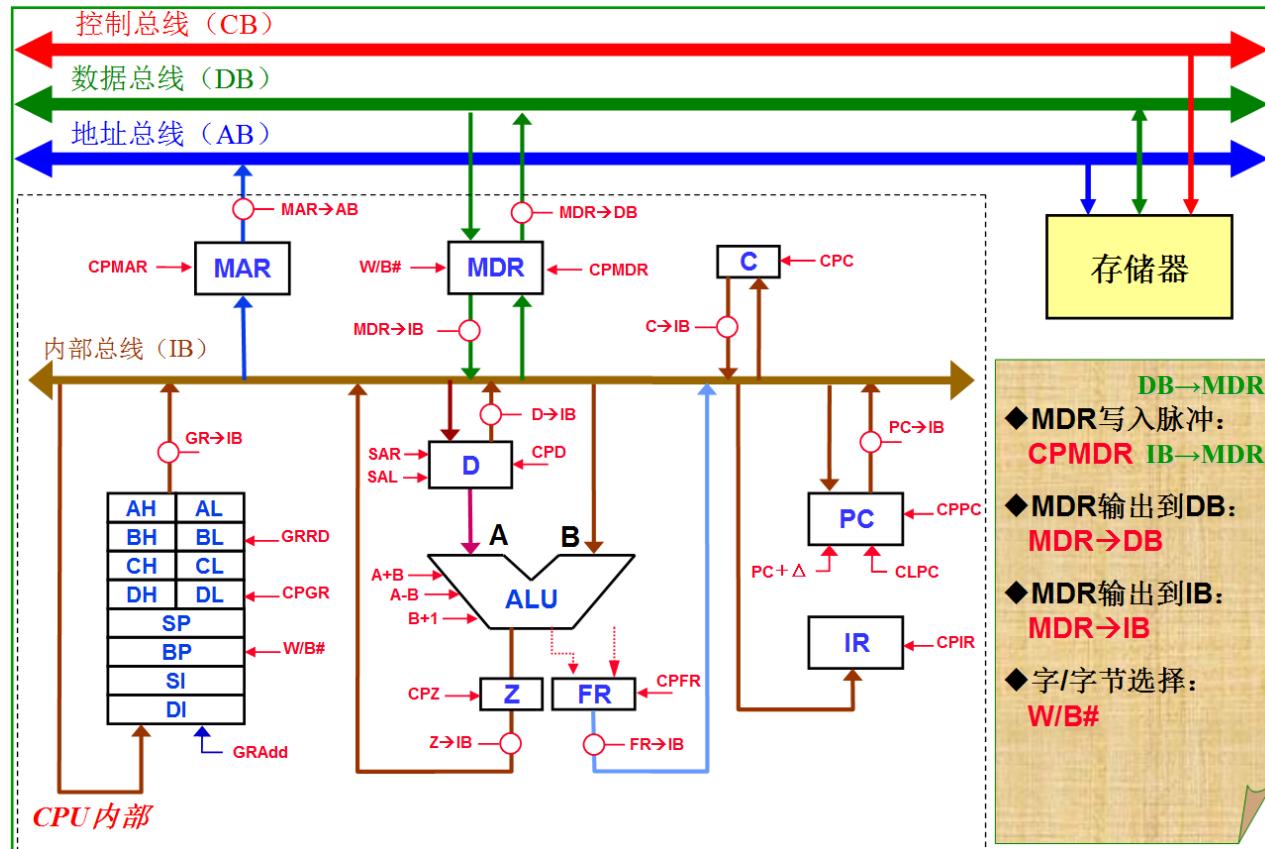


CPU内外部数据通路



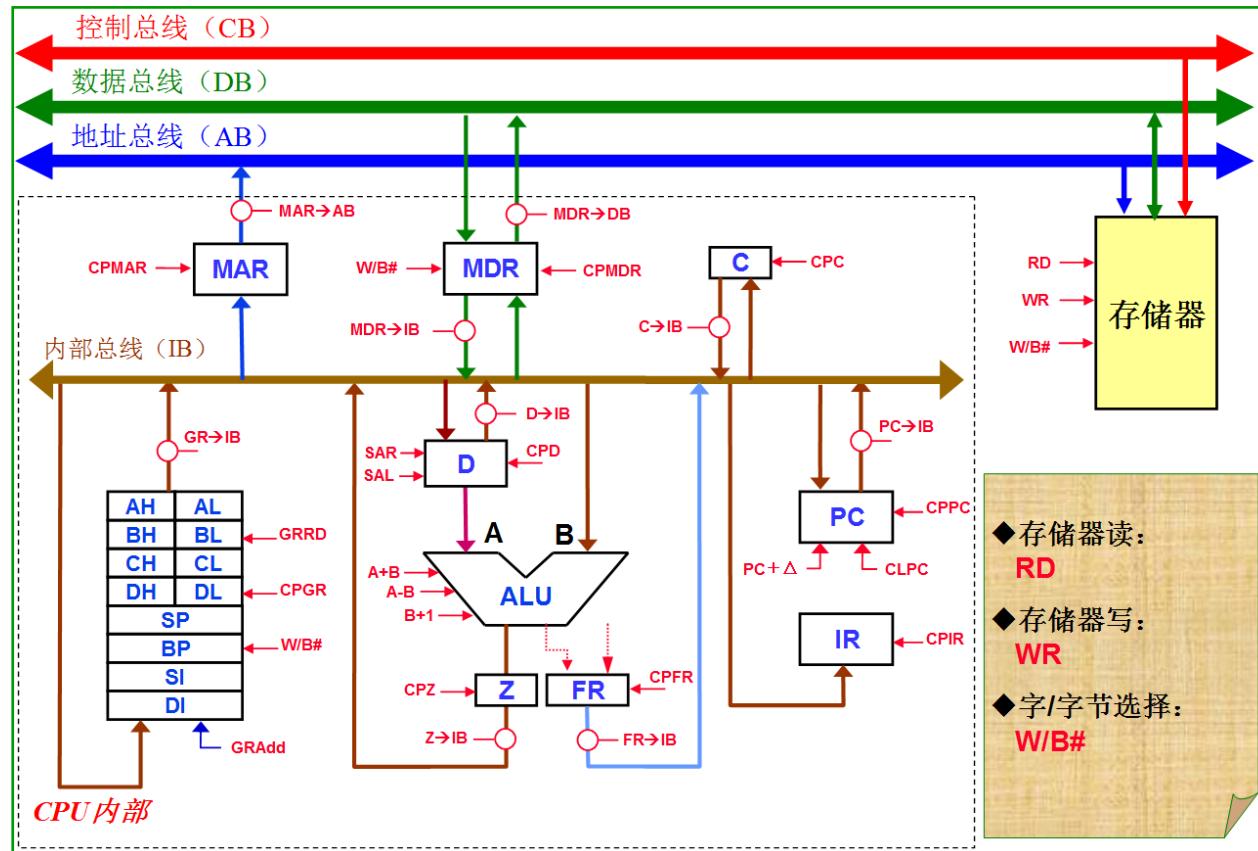


CPU内外部数据通路



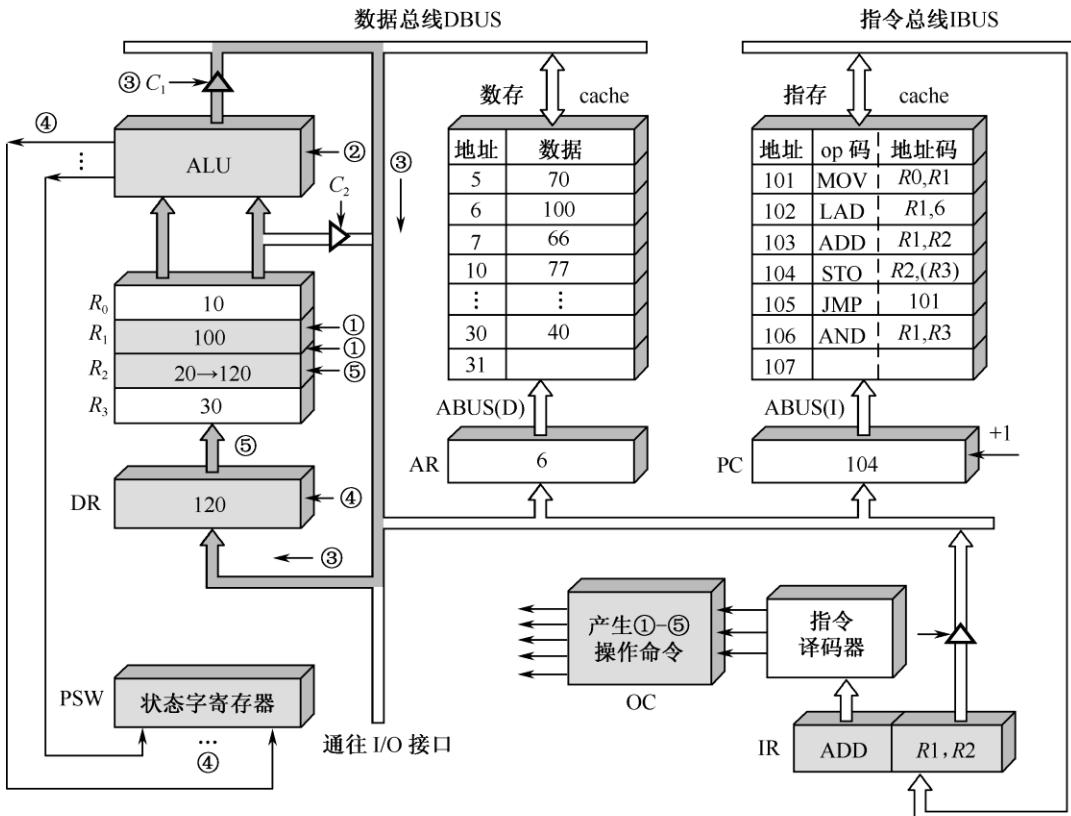


CPU操作控制信号 (微命令)





CPU操作控制信号（模型机）



取指令操作（ ）。

- A 受上一条指令操作码控制
- B 受当前指令的操作码控制
- C 不受指令的操作码控制
- D 受运算器中的条件码（或标志码）控制

提交

取指令操作（ ）。

- A 受上一条指令操作码控制
- B 受当前指令的操作码控制
- C 不受指令的操作码控制
- D 受运算器中的条件码（或标志码）控制

提交



有问题欢迎随时跟我讨论

办公地点：西校区信息馆423

邮 箱：gddu@ysu.edu.cn

