

计算机组成原理

PRINCIPLES OF COMPUTER ORGANIZATION

第20次课：习题课

杜国栋

信息科学与工程学院计算机科学与工程系

gddu@ysu.edu.cn



燕山大学
YANSHAN UNIVERSITY



存储系统	内部存储器 (内存, internal memory)	寄存器 (register)	在CPU内部
		高速缓冲存储器 (cache)	现在一般集成在CPU内部
		主存储器 (主存, main memory) (其最大可利用空间由地址总线宽度决定)	内存条
			显卡中的RAM芯片
	外部存储器, 辅助存储器 (外存, 辅存, external memory, secondary memory)		接口卡中ROM芯片
			等等
			硬盘
			U盘
			光盘
			等等



在存储器分层体系结构中，存储器速度从最快到最慢的排列顺序是（ ）。

- ☐ A 寄存器—主存—cache—辅存
- ☐ B 寄存器—主存—辅存—cache
- ☐ C 寄存器—cache—辅存—主存
- ☒ D 寄存器—cache—主存—辅存

提交

设主存容量**1MB**,Cache容量**16KB**,块的大小为**512字节**。

- (1) 写出主存地址格式
- (2) 写出Cache地址格式
- (3) 块表的容量为多大
- (4) 画出直接映像方式地址映像及变换示意图。

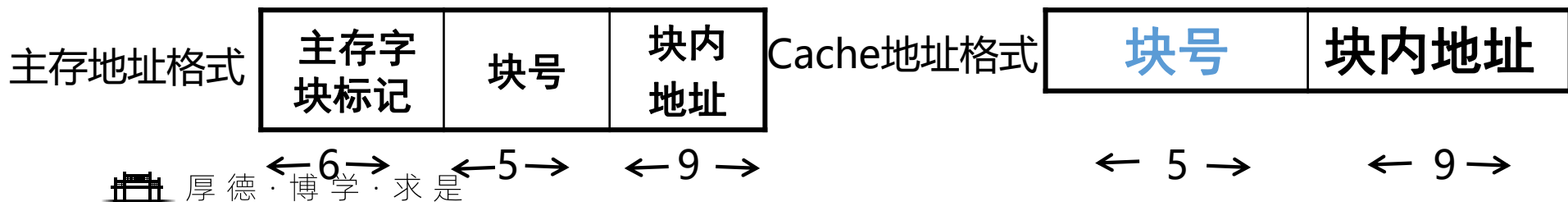
作答



主存容量1MB,高缓容量16KB,块的大小为512字节。

- (1) 写出主存地址格式
- (2) 写出Cache地址格式
- (3) 块表的容量为多大
- (4) 画出直接方式地址映像及变换示意图。

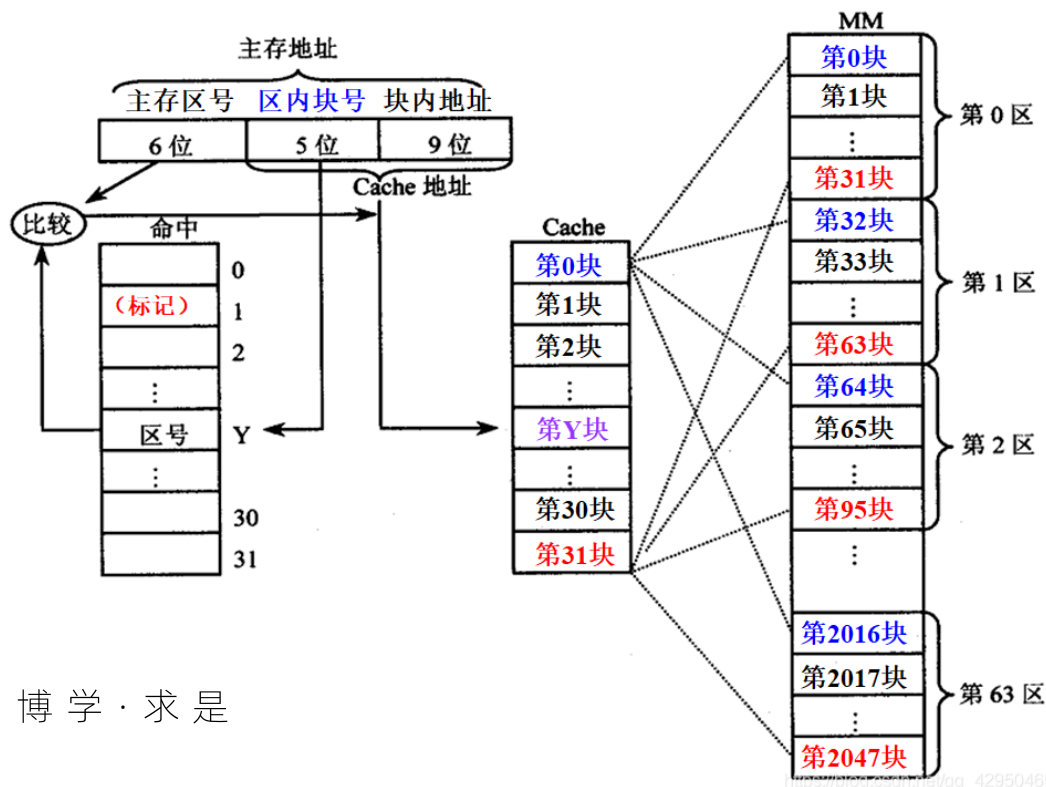
- Cache块数=16KB/512B=32块, 主存每区为32块, 共1MB/16KB=64区
- 主存地址为6位区号 (共64区) + 5位区内块号 (共32块) + 9位块内地址 (块容量512B, 按字节编址)
- Cache地址为5位区内块号 (共32块), 9位块内地址 (相当于主存的一个区)
- 块表的容量为32*6位 (表示Cache32个块中分别存了第几区的主存块)





主存容量1MB,高缓容量16KB,块的大小为512字节。

- (1) 写出主存地址格式
- (2) 写出Cache地址格式
- (3) 页表的容量为多大
- (4) 画出直接方式地址映像及变换示意图。



一台计算机的主存容量为**1MB**，字长为**32位**，Cache的容量为**512字**，确定下列情况下主存和Cache的地址格式：

- (1) 直接映像的Cache，块长**1字**
- (2) 直接映像的Cache，块长**8字**
- (3) 组相联映像的Cache，块长**1字**，组内**4块**



主存容量为1MB，字长为32位，Cache的容量为512字，确定下列情况下主存和Cache的地址格式：

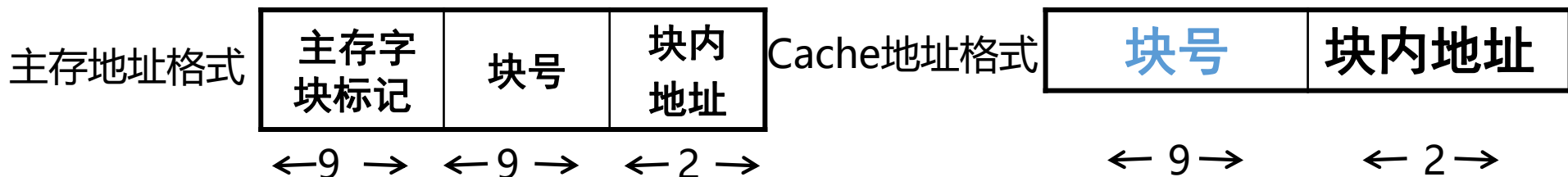
- (1) 直接映像的Cache，块长1字
- (2) 直接映像的Cache，块长8字
- (3) 组相联映像的Cache，块长1字，组内4块。

(1) ➤ Cache块长1字，主存1MB，Cache的容量为512字=512×4B=2KB

➤ 区号 $1\text{MB}/(2\text{KB}) = 1024\text{KB}/(2\text{KB}) = 512 = 2^9$ 区号用9位表示

➤ Cache的块长1字，块号=512字/1字=512=2⁹ 块号用9位表示

➤ 主存容量为1MB=2²⁰个字节地址，块内地址：20-9-9=2位





主存容量为1MB，字长为32位，Cache的容量为512字，确定下列情况下主存和Cache的地址格式：

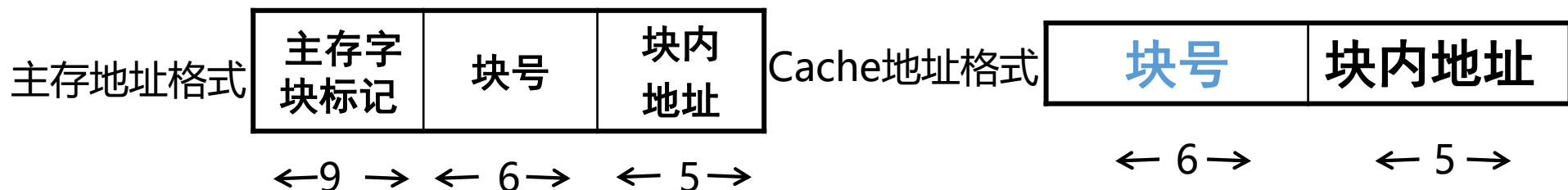
- (1) 直接映像的Cache，块长1字
- (2) 直接映像的Cache，块长8字
- (3) 组相联映像的Cache，块长1字，组内4块。

(2) ➤ Cache块长8字，主存1MB，Cache的容量为512字=512×4B=2KB

➤ 区号 $1\text{MB}/(2\text{KB}) = 1024\text{KB}/(2\text{KB}) = 512 = 2^9$ 区号用9位表示

➤ Cache的块长8字，块号=512字/8字=64=2⁶ 块号用6位表示

➤ 主存容量为1MB=2²⁰个字节地址，块内地址：20-9-6=5位

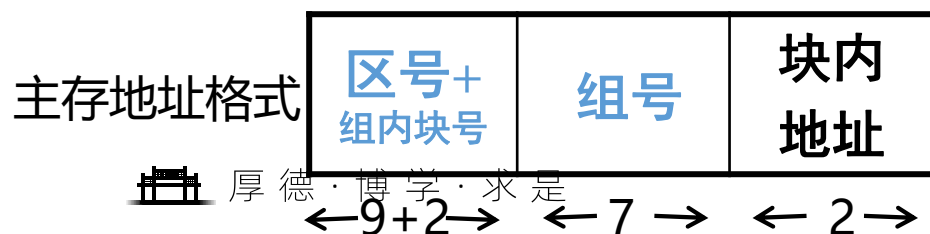




主存容量为1MB，字长为32位，Cache的容量为512字，确定下列情况下主存和Cache的地址格式：

- (1) 直接映像的Cache，块长1字
- (2) 直接映像的Cache，块长8字
- (3) 组相联映像的Cache，块长1字，组内4块。

- (3) ➤ 主存容量为1MB=2²⁰个字节地址，主存地址共20位。组相联映像的Cache，块长1字=1×4B=2²B，块内地址2位。组内4块，组内块号用2位表示
- Cache容量为512字，Cache组数512字/4字=128=2⁷组，Cache组号用7位表示。主存区号1MB/(2KB) = 1024KB/(2KB)=512=2⁹ 区号用9位表示
- 主存块号：20-9-2-2=7



一个组相联映射Cache由64个存储块组成，每组4个存储块，主存有4096个块，每块128个字组成，访存地址为字地址。

- (1) 写出主存地址位数和地址格式
- (2) 写出Cache地址位数和地址格式；
- (3) 画出组相联映像方式示意图，
- (4) 主存字地址为7B568H单元映射到Cache哪个组？

作答



一个组相联映射Cache由64个存储块组成，每组4个存储块，主存有4096个块，每块128个字组成，访存地址为字地址。

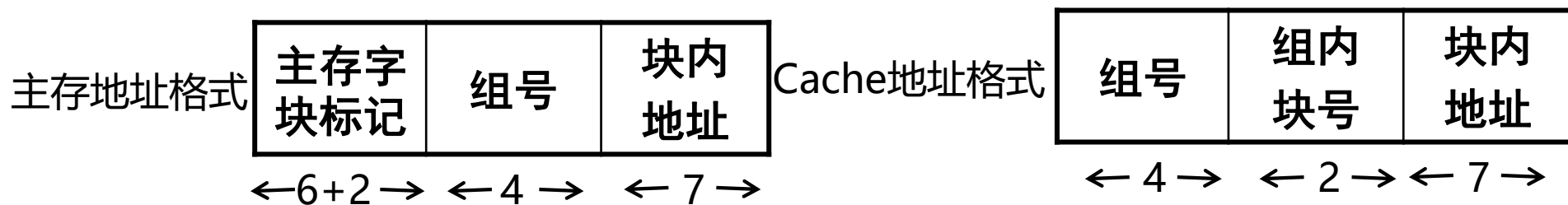
- (1) 写出主存地址位数和地址格式
- (2) 写出Cache地址位数和地址格式；
- (3) 画出组相联映像方式示意图，
- (4) 主存字地址为7B568H单元映射到Cache哪个组？

- Cache组数为 $64/4=16$ 组,主存每区内的块数=Cache的组数，则主存的区数为 $4096/64=64$ 区，需要6位表示，每区内有16个组
- 主存地址的组成为6位区号（64区）+4位区内块号（16个存储块）+7位块内地址（一块128字，按字编址）
- Cache地址为4位组号（16组）+2位组内块号（每组4快）+7位块内地址（一共128字，按字编址）



一个组相联映射Cache由64个存储块组成，每组4个存储块，主存有4096个块，每块128个字组成，访存地址为字地址。

- (1) 写出主存地址位数和地址格式
- (2) 写出Cache地址位数和地址格式；
- (3) 画出组相联映像方式示意图，
- (4) 主存字地址为7B568H单元映射到Cache哪个组？



7B568H

0111 1011 0101 0110 1000

↓
10

$$7B568H = (505192)_{10}$$

块号 = 字地址 / 每块的字数 $505192 / 128 = 3946 \dots 104$

组号 = 块号 % 组数 $3946 / 16 = 246 \dots 10$

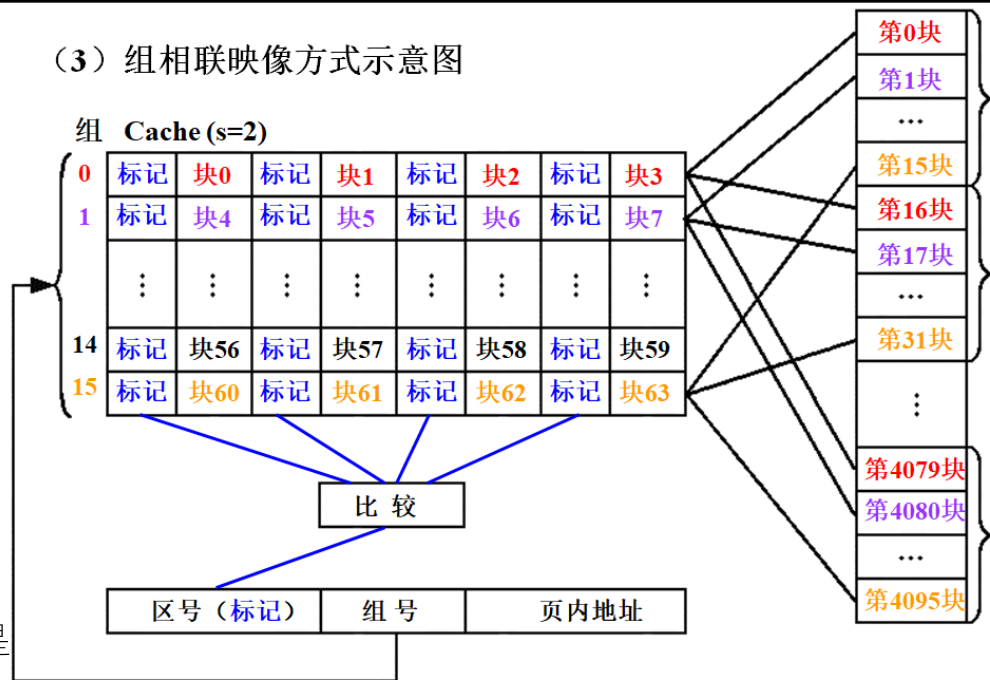




一个组相联映射Cache由64个存储块组成，每组4个存储块，主存有4096个块，每块128个字组成，访存地址为字地址。

- (1) 写出主存地址位数和地址格式
- (2) 写出Cache地址位数和地址格式；
- (3) 画出组相联映像方式示意图，
- (4) 主存字地址为7B568H单元映射到Cache哪个组？

(3) 组相联映像方式示意图



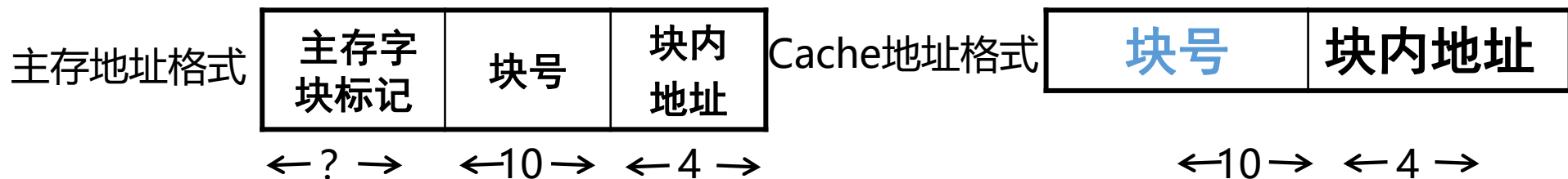
一个具有16KB直接相连映射Cache的32位微处理器，假定该Cache的块为4个32位的字，问主存地址为ABCDE8F8的单元在Cache中的什么位置。

作答



一个具有16KB直接相连映射Cache的32位微处理器，假定该Cache的块为4个32位的字，问主存地址为ABCDE8F8的单元在Cache中的什么位置。

- Cache容量为 $16\text{KB} = 2^{14}\text{B}$ ，块长为 $4 \times 32\text{位} = 4 \times 4\text{B} = 16\text{B} = 2^4\text{B}$ 块内地址4位
- Cache有 $16 \times 1024\text{B} / 16\text{B} = 1024\text{块}$ 10位表示



➤ $\text{ABCDE8F8} = 1010\ 1011\ 1100\ 1101\ 11\underline{10\ 1000\ 1111}\ 1000$

➤ 第655块，块内地址为1000

↓
655



有一主存-Cache层次的存储器，其主存容量1MB，Cache容量64KB，每块8KB，采用直接映像方式。

- (1) 求主存地址格式
- (2) 求Cache地址格式
- (3) 主存地址为25301H，问它的主存哪个块？对应Cache哪个块？

作答



有一主存-Cache层次的存储器，其主存容量1MB，Cache容量64KB，每块8KB，采用直接映像方式。

(1) 求主存地址格式

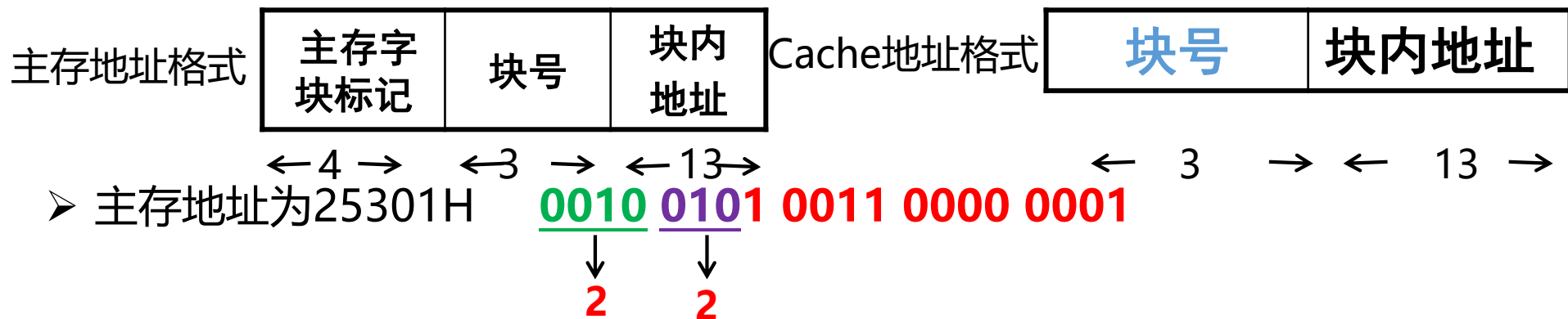
(2) 求Cache地址格式

(3) 主存地址为25301H，问它的主存哪个块？对应Cache哪个块？

➤ Cache容量为64KB = 2^{16} B，每块8KB = 2^{13} B，块内地址为13位

➤ Cache 块地址16-13=3位

➤ 主存容量1MB = 2^{20} B，故主存字块标记为20-13-3=4



一个组相联Cache由64个存储块组成，每组包含4个存储块，主存由8192个存储块组成，每块由32字组成，访存地址为字地址。问：

(1) 主存和Cache地址各多少位？地址映像是几路组相联？

(2) 在主存地址格式中，区号、组号、块号和块内地址各多少位？

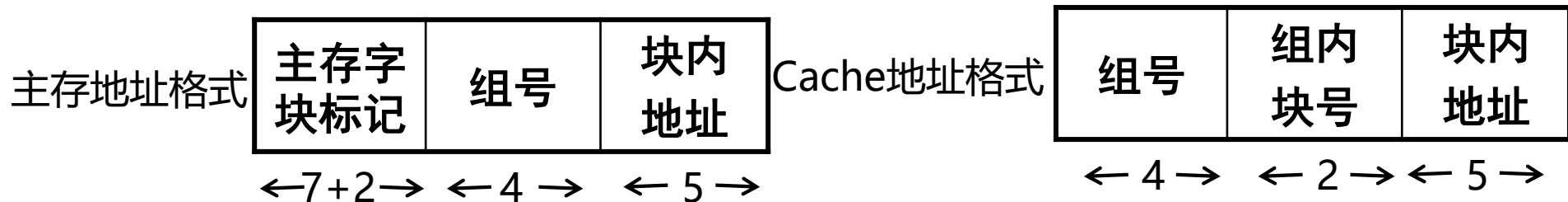
作答



一个组相联Cache由64个存储块组成，每组包含4个存储块，主存由8192个存储块组成，每块由32字组成，访存地址为字地址。问：

- (1) 主存和Cache地址各多少位？地址映像是几路组相联？
- (2) 在主存地址格式中，区号、组号、块号和块内地址各多少位？

- Cache由64个存储块组成($64 \times 32 = 2^6 \times 2^5 = 2^{11}$ ，需要**11位**)，每组包含4个存储块，共计 $64/4 = 16 = 2^4$ 组，**组号4位**，每组4块，**组内块号2位**，4路组相联。
- 主存由8192个存储块组成，**每块由32字组成，访存地址为字地址**。块内地址 2^5 ，**块内地址为5位**。主存大小为 $8192 \times 32 = 2^{13} \times 2^5 = 2^{18}$ ，需要**18位**。主存区号： $8192/64 = 128 = 2^7$ ，需要**7位**





某计算机的主存地址空间大小为256MB,按字节编址。指令Cache和数据Cache分离,均有8个Cache行,每个Cache行大小为64B,数据Cache采用直接映射方式。现有两个功能相同的程序A和B,其伪代码如下所示:

程序 A:

```
int a[256][256];
.....
int sum_array1 ()
{ int i, j, sum = 0;
  for ( i=0; i<256; i++ )
    for ( j=0; j<256; j++ )
      sum+=a[i][j];
  return sum;
}
```

程序 B:

```
int a[256][256];
.....
int sum_array2 ()
{ int i, j, sum = 0;
  for ( j=0; j<256; j++ )
    for ( i=0; i<256; i++ )
      sum+=a[i][j];
  return sum;
}
```

假定int类型数据用32位补码表示,程序编译时i, j, sum均分配在寄存器中,数组a 按行优先方式存放,其首地址为320(十进制数)。请回答下列问题,要求说明理由或给出计算过程。

- (1)若不考虑用于Cache一致性维护和替换算法的控制位,则数据Cache的总容量为多少?
- (2)数组元素a[0][31]和a[1][1]各自所在的主存块对应的Cache行号分别是多少(Cache行号从0开始)?
- (3)程序A和B的数据访问命中率各是多少?哪个程序的执行时间更短?

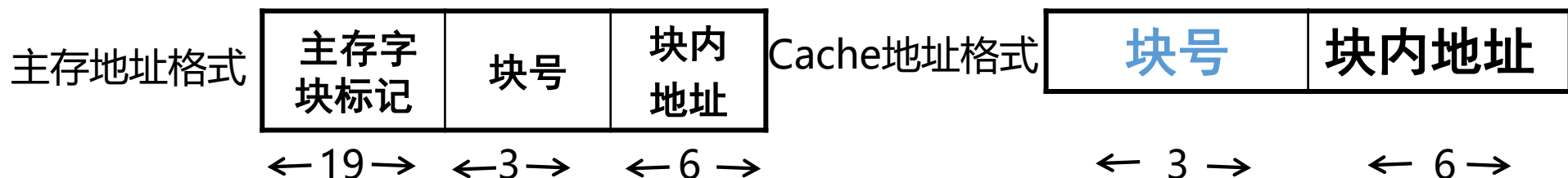




某计算机的主存地址空间大小为256MB,按字节编址。指令Cache和数据Cache分离,均有8个Cache行,每个Cache行大小为64B,数据Cache采用**直接映射方式**。

(1)若不考虑用于Cache一致性维护和替换算法的控制位,则数据Cache的总容量为多少?

- Cache的容量均指数据区容量,此时还应该加入标记和有效位的空间。
- 主存容量**256MB**,按字节寻址的地址位数应为**28位**,数据Cache分为8行(用**3位**地址),每行64B(用**6位**地址),因此Cache中每个字块的Tag字段的位数应是 $28 - 9 = 19$ 位,还要使用一位有效位,二者合计为20位;因此数据Cache的总容量应为: **$64B \times 8 = 512B$** 。





某计算机的主存地址空间大小为256MB,按字节编址。指令Cache和数据Cache分离,均有8个Cache行,每个Cache行大小为64B,数据Cache采用直接映射方式。现有两个功能相同的程序A和B,其伪代码如下所示:

程序 A:

```
int a[256][256];
.....
int sum_array1 ()
{ int i, j, sum = 0;
  for ( i=0; i<256; i++ )
    for ( j=0; j<256; j++ )
      sum+=a[i][j];
  return sum;
}
```

程序 B:

```
int a[256][256];
.....
int sum_array2 ()
{ int i, j, sum = 0;
  for ( j=0; j<256; j++ )
    for ( i=0; i<256; i++ )
      sum+=a[i][j];
  return sum;
}
```

假定int类型数据用**32位**补码表示,程序编译时*i*, *j*, *sum*均分配在寄存器中,**数组a 按行优先方式存放,其首地址为320(十进制数)**。请回答下列问题,要求说明理由或给出计算过程。

(2)数组元素*a*[0] [31]和*a*[1] [1]各自所在的主存块对应的Cache行号分别是多少(Cache行号从0开始)?

➤ 数组每个数据32位, 即4个字节。

➤ *a*[0] [31] 主存起始地址: $320 + 31 \times 4 = 444$ 块号: $444 / 64 = 6$

Cache 行号: $6 \bmod 8 = 6$

➤ *a*[1] [1] 主存起始地址: $320 + (256 + 1) \times 4 = 1348$ 块号: $1348 / 64 = 21$

Cache 行号: $21 \bmod 8 = 5$



某计算机的主存地址空间大小为256MB,按字节编址。指令Cache和数据Cache分离,均有8个Cache行,每个Cache行大小为64B,数据Cache采用直接映射方式。现有两个功能相同的程序A和B,其伪代码如下所示:

程序A:

```
int a[256][256];
.....
int sum_array1 ()
{ int i, j, sum = 0;
  for ( i=0; i<256; i++ )
    for ( j=0; j<256; j++ )
      sum+=a[i][j];
  return sum;
```

程序B:

```
int a[256][256];
.....
int sum_array2 ()
{ int i, j, sum = 0;
  for ( j=0; j<256; j++ )
    for ( i=0; i<256; i++ )
      sum+=a[i][j];
  return sum;
```

假定int类型数据用32位补码表示,程序编译时*i*, *j*, *sum*均分配在寄存器中,数组*a*按行优先方式存放,其首地址为320(十进制数)。请回答下列问题,要求说明理由或给出计算过程。

(3)程序A和B的数据访问命中率各是多少?哪个程序的执行时间更短?

- 程序A 逐行访问数组,数据的访问顺序和存放次序相同。第一次访问不命中,直接访问主存并将当前页调入Cache,后续15次都能访问到当前页。 $15/16 = 97.75\%$
- 程序B 逐列访问数组,连续两次访问内存地址的间隔为256。每个Cache行在调入一次也未被访问就被调出。每行256个数据,占用 $256 \times 4 = 1024$ 个地址,共需要 $1024/64 = 16$ 个Cache页,Cache共8页。依次加载*a*[0,0]~*a*[0,15],*a*[1,0]~*a*[1,15],*a*[2,0]~*a*[7,0]~*a*[7,15],当访问*a*[8,0]时,*a*[0,0]~*a*[0,15]被换出,以此类推,每次访问都不命中,命中率为0。因此程序A的执行时间更短。

某计算机主存地址空间大小为256 MB,按字节编址。虚拟地址空间大小为4 GB,采用 页式存储管理，页面大小为4 KB,TLB（快表）采用全相联映射，有4个页表项，内容如下表所示。

有效位	标记	页框号	...
0	FF180H	0002H	...
1	3FFF1H	0035H	...
0	02FF3H	0351H	...
1	03FFFH	0153H	...

则对虚拟地址03FFF180H进行虚实地址变换的结果是：（ ）

- ☒ A 015 3180H
 ☐ B 003 5180H
- ☐ C TLB缺失
 ☐ D 缺页

提交



某计算机主存地址空间大小为256 MB,按字节编址。虚拟地址空间大小为4 GB,采用 页式存储管理, 页面大小为4 KB,TLB (快表) 采用全相联映射, 有4个页表项, 内容如下表所示。

有效位	标记	页框号	...
0	FF180H	0002H	...
1	3FFF1H	0035H	...
0	02FF3H	0351H	...
1	03FFFH	0153H	...

则对虚拟地址03FFF180H进行虚实地址变换的结果是: ()

➤ 虚拟地址为**03FFF180H**,其中页号为**03FFFH**,页内地址为**180H**,根据题目中给出的页表项可知页标记为03FFFH所对应的页框号为0153H,页框号与页内地址之和即为物理地址**0153180H**。

某计算机存储器按字节编址，虚拟（逻辑）地址空间大小为16MB，主存（物理）地址空间大小为1MB，页面大小为4KB；Cache采用直接映射方式，共8块；主存与Cache之间交换的块大小为32B。系统运行到某一时刻时，页表的部分内容和Cache的部分内容分别如a图、b图所示，图中页框号及标记字段的内容为十六进制形式。

请回答下列问题。

- (1) 虚拟地址共有几位，哪几位表示页号？物理地址共有几位，哪几位表示页框号（物理页号）？
- (2) 使用物理地址访问Cache时，物理地址应划分成哪几个字段？要求说明每个字段的位数及在物理地址中的位置。
- (3) 虚拟地址001C60H所在的页面是否在主存中？若在主存中，则该虚拟地址对应的物理地址是什么？访问该地址时是否Cache命中？要求说明理由。
- (4) 虚拟地址003DA0H所在的页面是否在主存中？若在主存中，则该虚拟地址对应的物理地址是什么？访问该地址时是否Cache命中？要求说明理由。
- (5) 假定为该机配置一个4路组相联的TLB，该TLB共可存放8个页表项，若其当前内容（十六进制）如c图所示，则此时虚拟地址024BACH所在的页面是否在主存中？要求说明理由。

虚页号	有效位	页框号
0	1	06
1	1	04
2	1	15
3	1	02
4	0	—
5	1	2B
6	0	—
7	1	32

a 图 页表的部分内容

行号	有效位	标记
0	1	020
1	0	—
2	1	01D
3	1	105
4	1	064
5	1	14D
6	0	—
7	1	27A

b 图 Cache 的部分内容

组号	有效位	标记	页框号	有效位	标记	页框号	有效位	标记	页框号	有效位	标记	页框号
0	0	-	-	1	001	15	0	-	-	1	012	1F
1	1	013	2D	0	-	-	1	008	7E	0	-	-

c 图 TLB 的部分内容

作答



某计算机存储器按字节编址，虚拟（逻辑）地址空间大小为16MB，主存（物理）地址空间大小为1MB，页面大小为4KB；Cache采用直接映射方式，共8块；主存与Cache之间交换的块大小为32B。系统运行到某一时刻时，页表的部分内容和Cache的部分内容分别如a图、b图所示，图中页框号及标记字段的内容为十六进制形式。

请回答下列问题。

(1) 虚拟地址共有几位，哪几位表示页号？物理地址共有几位，哪几位表示页框号（物理页号）？

虚拟地址空间大小 $16M=2^{24}$ ，故**虚拟地址 24 位**，页面大小为 $4K=2^{12}$ ，故**页内地址 12位**，所以虚**页号为 $24-12=12$ 位**；物理地址空间为 $1M=2^{20}$ ，故**物理地址 20 位**，页内地址 12位，**页框号为 $20-12=8$ 位**。

虚拟地址

页号

业内地址

物理地址

页框号

业内地址



某计算机存储器按字节编址，虚拟（逻辑）地址空间大小为16MB，主存（物理）地址空间大小为1MB，页面大小为4KB；Cache采用**直接映射方式**，共8块；主存与Cache之间交换的块大小为32B。系统运行到某一时刻时，页表的部分内容和Cache的部分内容分别如a图、b图所示，图中页框号及标记字段的内容为十六进制形式。

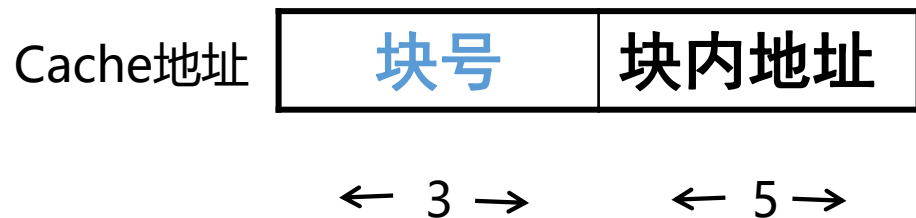
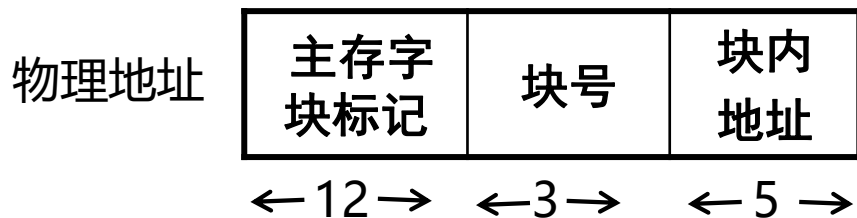
请回答下列问题。

(2) 使用物理地址访问Cache时，物理地址应划分成哪几个字段？要求说明每个字段的位数及在物理地址中的位置。

块大小为 $32B = 2^5B$ 故**块内地址5 位**

cache 共 $8 = 2^3$ 块,故**块号为 3 位**;

物理地址 20 位，因此 $20 - 5 - 2 = 12$,故**主存字块标记为12位**。





某计算机存储器按字节编址，虚拟（逻辑）地址空间大小为16MB，主存（物理）地址空间大小为1MB，页面大小为4KB；Cache采用**直接映射方式**，共8块；主存与Cache之间交换的块大小为32B。系统运行到某一时刻时，页表的部分内容和Cache的部分内容分别如a图、b图所示，图中页框号及标记字段的内容为十六进制形式。

请回答下列问题。

（3）虚拟地址001C60H所在的页面是否在主存中？若在主存中，则该虚拟地址对应的物理地址是什么？访问该地址时是否Cache命中？要求说明理由。

虚拟地址001C60H中虚页号为**001H=1**，查页表知其有效位为1，在内存中；该物理地址对应的也表项中，页框号为04H 故物理地址为**04C60H**；主存地址04C60H=**0000 0100 1100 0110 0000B** 的低5位00000为行内地址，中间3位011为Cache行号，查Cache标记可知，第3行的有效位为1 但是标记位为105H≠04CH 故不命中。

虚页号	有效位	页框号	行号	有效位	标记
0	1	06	0	1	020
→ 1	1	04	1	0	—
2	1	15	2	1	01D
3	1	02	→ 3	1	105
4	0	—	4	1	064
5	1	2B	5	1	14D
6	0	—	6	0	—
7	1	32	7	1	27A

a图 页表的部分内容

b图 Cache 的部分内容





某计算机存储器按字节编址，虚拟（逻辑）地址空间大小为16MB，主存（物理）地址空间大小为1MB，页面大小为4KB；Cache采用**直接映射方式**，共8块；主存与Cache之间交换的块大小为32B。系统运行到某一时刻时，页表的部分内容和Cache的部分内容分别如a图、b图所示，图中页框号及标记字段的内容为十六进制形式。

请回答下列问题。

（4）虚拟地址003DA0H所在的页面是否在主存中？若在主存中，则该虚拟地址对应的物理地址是什么？访问该地址时是否Cache命中？要求说明理由。

虚拟地址003DA0H中虚页号为003H=3，查页表知其有效位为1，在内存中；该物理地址对应的页表项中，页框号为**02H**，故物理地址为**02DA0H**；物理地址02DA0H=0000 0010 1011 **1010 0000** B，在直接映射方式下，对应的行号为101B=5，有效位为1，但是标记位为14D≠DA0H，故不命中。

虚页号	有效位	页框号	行号	有效位	标记
0	1	06	0	1	020
1	1	04	1	0	—
2	1	15	2	1	01D
→ 3	1	02	3	1	105
4	0	—	4	1	064
5	1	2B	→ 5	1	14D
6	0	—	6	0	—
7	1	32	7	1	27A

a图 页表的部分内容





某计算机存储器按字节编址，虚拟（逻辑）地址空间大小为16MB，主存（物理）地址空间大小为1MB，页面大小为4KB；Cache采用**直接映射方式**，共8块；主存与Cache之间交换的块大小为32B。系统运行到某一时刻时，页表的部分内容和Cache的部分内容分别如a图、b图所示，图中页框号及标记字段的内容为十六进制形式。

请回答下列问题。

(5) 假定为该机配置一个**4路组相联**的TLB，该TLB共可存放**8个页表项**，若其当前内容（十六进制）如c图所示，则此时虚拟地址024BACH所在的页面是否在主存中？要求说明理由。

四路组相联的TLB，即就是TLB被分为 $8/4=2$ 组，虚拟地址 024BACH = **0000 0010 0100 1011 1010 1100** B因此虚页号中高 11 位 为TLB标记 (000 0001 0010B=012H)，低1位为组号。，查表可知，存在组号为0、TLB标记为012H且有效位1的项，因此访问TLB命中，即虚拟地址 024BACH所在的页面存在主存中。

组号 有效位 标记 页框号 有效位 标记 页框号 有效位 标记 页框号 有效位 标记 页框号

0	0	-	-	1	001	15	0	-	-	1	012	1F
	1	013	2D	0	-	-	1	008	7E	0	-	-





燕山大学
YANSHAN UNIVERSITY

有问题欢迎随时跟我讨论

办公地点：西校区信息馆423

邮 箱：gddu@ysu.edu.cn



厚德·博学·求是