

计算机组成原理

PRINCIPLES OF COMPUTER ORGANIZATION

第14次课： 4.8~4.9 半导体存储器的组成与控制(下)

杜国栋

信息科学与工程学院计算机科学与工程系

gddu@ysu.edu.cn



燕山大学
YANSHAN UNIVERSITY

某计算机存储器按**字节**编址，主存地址空间大小为64MB，现用 $4\text{M} \times 8$ 位的RAM芯片组成32MB的主存储器，则存储器地址寄存器MAR的位数至少是

- ☐ A 22位
- ☐ B 23位
- ☐ C 25位
- ☒ D 26位

提交



计算机存储器按**字节**编址，主存地址空间大小为**64MB**，现用4M×8位的RAM芯片组成**32MB**的主存储器，则存储器地址寄存器MAR的位数至少是

- 虽然实际的主存储器(RAM区)只有32MB,但不排除还有ROM区,考虑到存储器扩展的需要,MAR应保证能访问到整个主存地址空间。因为主存的地址空间大小为64MB $= 64 \times 2^{20} \times 8 = 2^{26} \times 8$,所以MAR的位数至少需要26位。
- 存放一个机器字的存储单元通常称为**字存储单元**，相应的单元地址叫**字地址**，如果计算机中可编址的最小单位是字存储单元，则该计算机称为**按字寻址**的计算机。



假定用若干个 $2K \times 4$ 位芯片组成 $8K \times 8$ 位存储器，
则0B1FH所在的芯片的最小地址是（ ）

- ☐ A 0000H
- ☐ B 0600H
- ☐ C 0700H
- ☒ D 0800H

提交



2K×4位芯片组成8K×8位存储器

➤ 8K×8位 13根地址线 0 0**000 0000 0000** ~ 1 1**111 1111 1111**
0000H~1FFFH

8根数据线

➤ 2K×4位 11根地址线 000 0000 0000 ~ 111 1111 1111
0000H~07FFH

4根数据线

需要 $4 \times 2 = 8$ 块2K×4位芯片组成8K×8位存储器

0 0**000 0000 0000** ~ 0 0**111 1111 1111** ---> **0000H~07FFH**

0 1**000 0000 0000** ~ 0 1**111 1111 1111** ---> **0800H~0FFFH**

1 0**000 0000 0000** ~ 1 0**111 1111 1111** ---> **1000H~17FFH**

1 1**000 0000 0000** ~ 1 1**111 1111 1111** ---> **1800H~1FFFH**

0B1FH

0000 1011 0001 1111



某计算机主存容量为**64KB**，其中ROM区为**4KB**，其余为RAM区，按**字节**编址，现要用 $2K \times 8$ 位的ROM芯片和 $4K \times 4$ 位的RAM芯片来设计该存储器，则上述规格的ROM芯片数和RAM芯片数分别是()

- ☐ A 1 15
- ☐ B 2 15
- ☐ C 1 30
- ☒ D 2 30

提交



主存容量为64KB，其中ROM区为4KB
2K×8位的ROM芯片和4K×4位的RAM芯片来设计该存储器

- 主存容量为64KB，其中ROM区为4KB,因此RAM大小为**60KB**
- ROM区为4K×8位，用2K×8位的ROM芯片需要**2**片
- RAM大小为60K×8位，用4K×4位的RAM芯片需要 $15 \times 2 = \mathbf{30}$ 片。





总结:

➤ 计算机字长概念

- 如果计算机是32位计算机，则**字地址为32位**；**半字地址为16位**；**字节地址为8位**；
- 1个字(word) = 16bit->针对32位的计算机
- 1个字节(Byte) = 8bit(64位也是)
- 1B(字节) = 8b(bit)
- 计算机寻址是以**字**，**半字**为一个长度寻址，按32位或16位寻址。





总结:

- 32位计算机，对一个**256M**的内存进行编址以便CPU能够使用它，通常我们多种编址方式：
- **按字编址**：对于这个256M内存来说，它的寻址范围是**64M**，而每个内存地址可以存储**32bit**数据。
- **按半字编址**：对于这个**256M**内存来说，它的寻址范围是**128M**，而每个内存地址可以存储**16bit**数据。
- **按字节编址**：对于这个256M内存来说，它的寻址范围是**256M**，而每个内存地址可以存储**8bit**数据。



设有一个**1MB**容量的存储器，字长**32位**，问

(1) 按**字节**编址，地址寄存器，数据寄存器各为几位？编址范围多大？

(2) 按**半字节**编址，地址寄存器，数据寄存器各为几位？编址范围多大？

(3) 按**字**编址，地址寄存器，数据寄存器各为几位？编址范围多大？

作答



总结:

- 按**字节**编址 $1\text{MB} = 2^{20} \times 8$ 地址寄存器为20位
数据寄存器为8位, 编址范围为**00000H ~ FFFFFH**
- 按**半字**编址, 半字为16位, $1\text{MB} = 2^{20} \times 8 = 2^{19} \times 16$
AR为19位(3+16) DR为16位, 编址范围为**00000H ~ 7FFFFH**
- 按**字**编址, 字为32位, $1\text{MB} = 2^{20} \times 8 = 2^{18} \times 32$
AR为18位, DR为32位, 编址范围为**00000H ~ 3FFFFH**
- ✓ 主存容量确定后,编址单位越大,对应的存储单元数量就越少。
- ✓ 因此,随着编址单位的变大,地址寄存器的位数减少,数据寄存器的位数增加。



用 **$8K \times 8$ 位**的ROM芯片和 **$8K \times 4$ 位**的RAM芯片组成存储器**按字节编址**，其中RAM的地址为 **$0000H \sim 5FFFH$** ，ROM的地址为 **$6000H \sim 9FFFH$** ，画出此存储器组成结构图及与CPU的连接图。

作答



用**8K×8位**的ROM芯片和**8K×4位**的RAM芯片组成存储器按字节编址

➤ RAM的地址为0000H ~ 5FFFH(010**1 1111 1111 1111**)

A12 ~ A0 13位地址为0000 ~ 1FFFH容量为8K(2^{13})

高位地址**A15 A14 A13**从**000 ~ 010** RAM的容量为 $8K \times 3 = 24K$

RAM用8K×4位的芯片组成24k×8位, 需要芯片 $3 \times 2 = 6$ 片

高位地址——字扩展 低位地址——片内容量

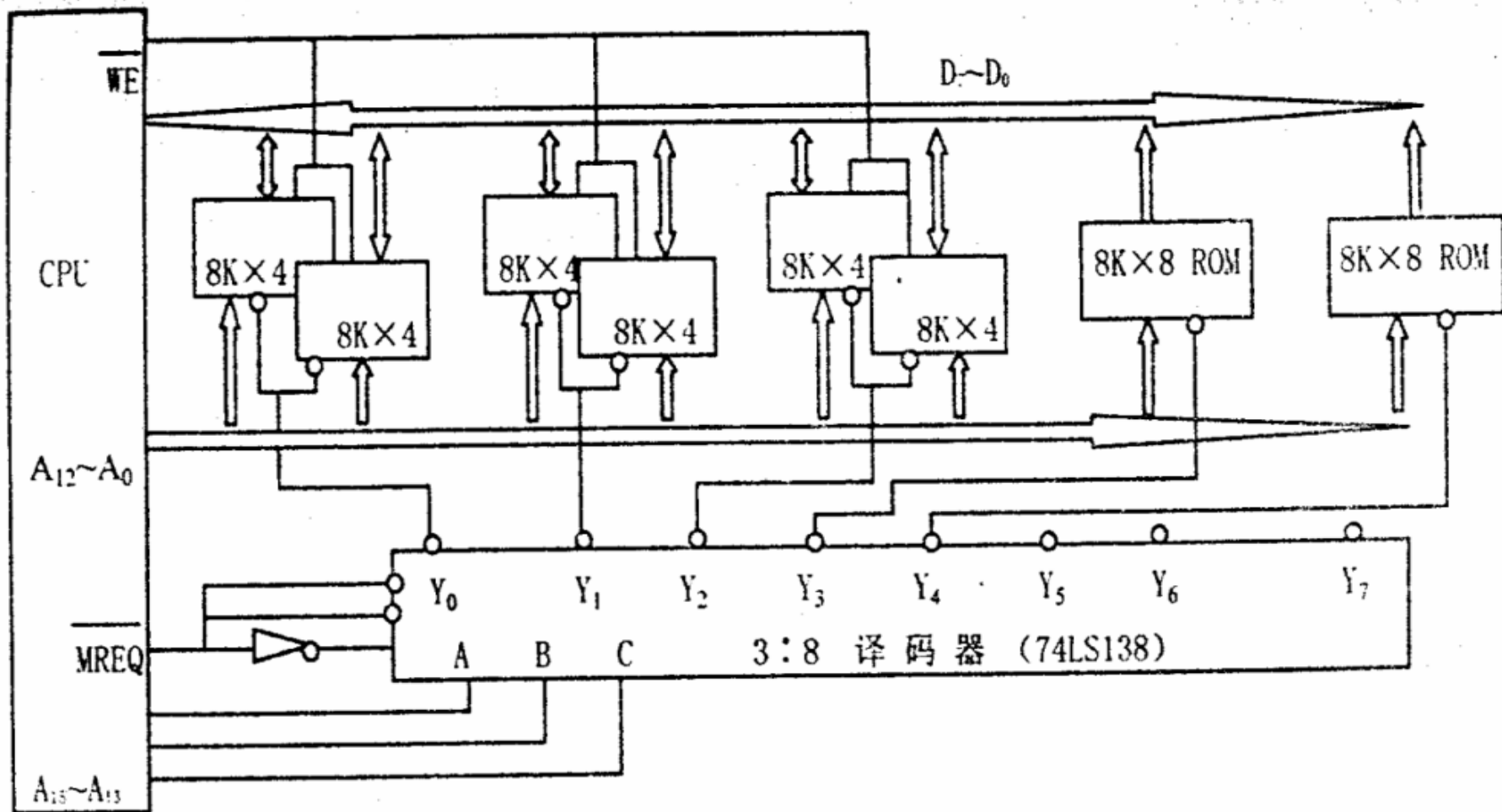
由地址范围计算容量, 由容量计算地址范围

末地址 - 首地址 = 容量 - 1

100 0000 0000 0000

ROM的末地址 - 首地址 = **9FFFH - 6000H = 3FFFH** **4000H 容量为16K**

ROM的容量为 $2^{14} = 16K$ ROM用8K×8位的芯片组成16K×8位需要**2**片



用**4K×8位**的ROM芯片和**8K×4位**的RAM芯片组成存储器，按**字节编址**，其中RAM的地址为2000H ~ 7FFFH，ROM的地址为9000H ~ BFFFH，画出此存储器组成结构图及与CPU的连接图。

作答



用**4K×8位**的ROM芯片和**8K×4位**的RAM芯片组成存储器按字节编址

➤ RAM的地址为2000H ~ 7FFFH(001**0 0000 0000 0000**
011**1 1111 1111 1111**)

A12 ~ A0 13位地址为0000 ~ 1FFFH容量为8K(2^{13})

高位地址**A15 A14 A13**从**001 ~ 011** RAM的容量为**8K×3 = 24K**

RAM用8K×4位的芯片组成24k×8位, 需要芯片3×2=**6**片

➤ ROM的地址为9000H ~ BFFFH(1001 **0000 0000 0000**
1011 **1111 1111 1111**)

A11 ~ A0 12位地址为0000 ~ 0FFFH容量为4K(2^{12})

高位地址**A15 A14 A13 A12**从**1001 ~ 1011** RAM的容量为4K×3 = 12K

RAM用4K×8位的芯片组成12k×8位, 需要芯片**3**片

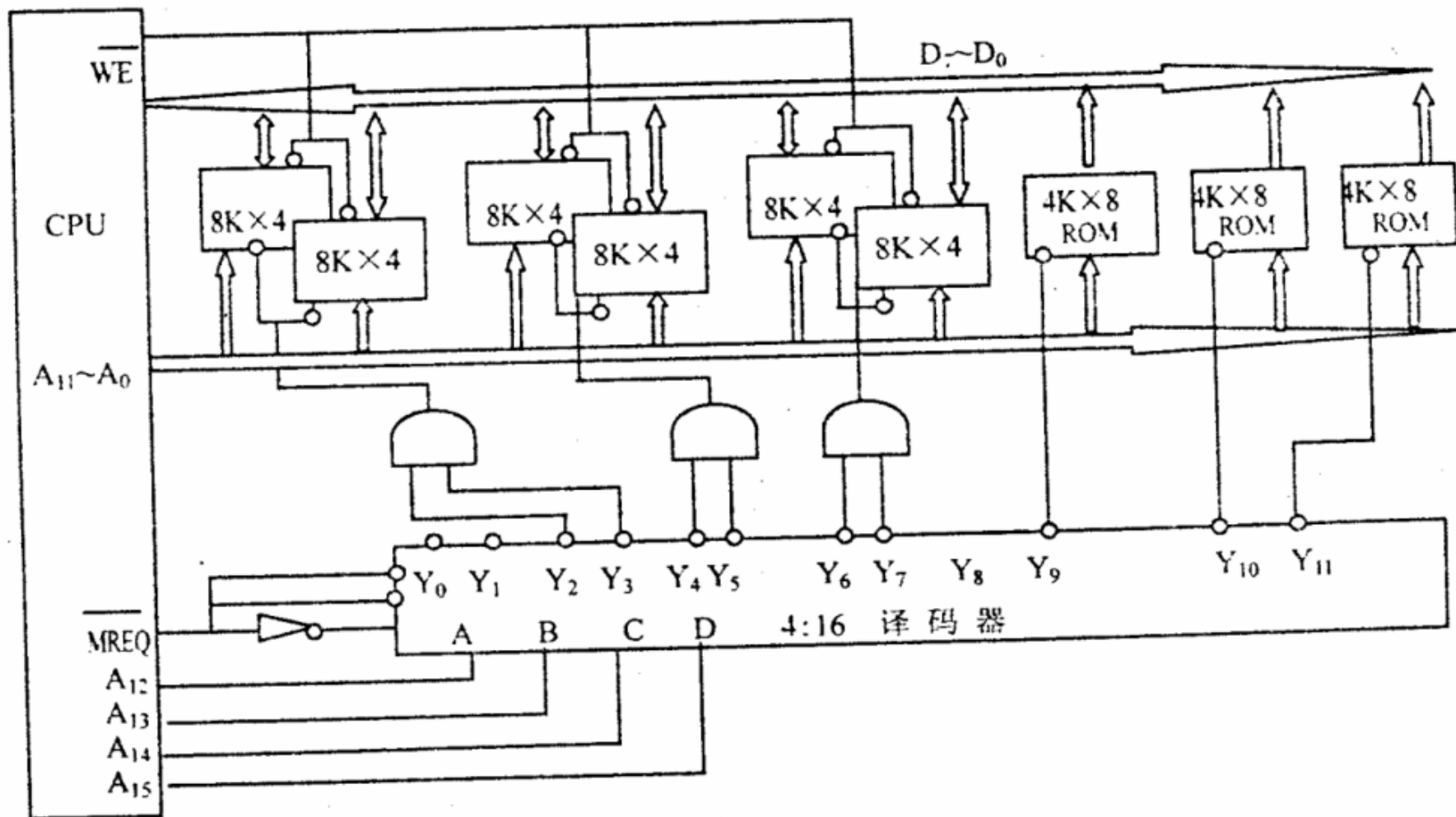


图 4.13



用 $8K \times 8$ 位的RAM芯片和 $2K \times 8$ 位的ROM芯片设计一个 $10K \times 8$ 位的存储器，ROM和RAM的容量分别为2K和8K，ROM的首地址为0000H，RAM末地址为3FFFH。

- (1) ROM和RAM存储器区域的地址范围分别为多少？
- (2) 画出存储器控制图及与CPU的连接图。

作答



8K×8位的RAM和**2K×8位**的ROM芯片设计一个**10K×8位**的存储器
ROM和RAM的容量分别为2K和8K,
ROM的首地址为0000H, RAM末地址为3FFFH

➤ ROM容量 $2k=2^{11}$, 00**00 0000 0000 0000** ~ 00**00 0111 1111 1111**
0000H~07FFH

➤ **1000 0000 0000** -> 800H -> 7FFH

➤ RAM容量 $8k=2^{13}$, 00**10 0000 0000 0000** ~ **0011 1111 1111 1111**
2000H~3FFFH

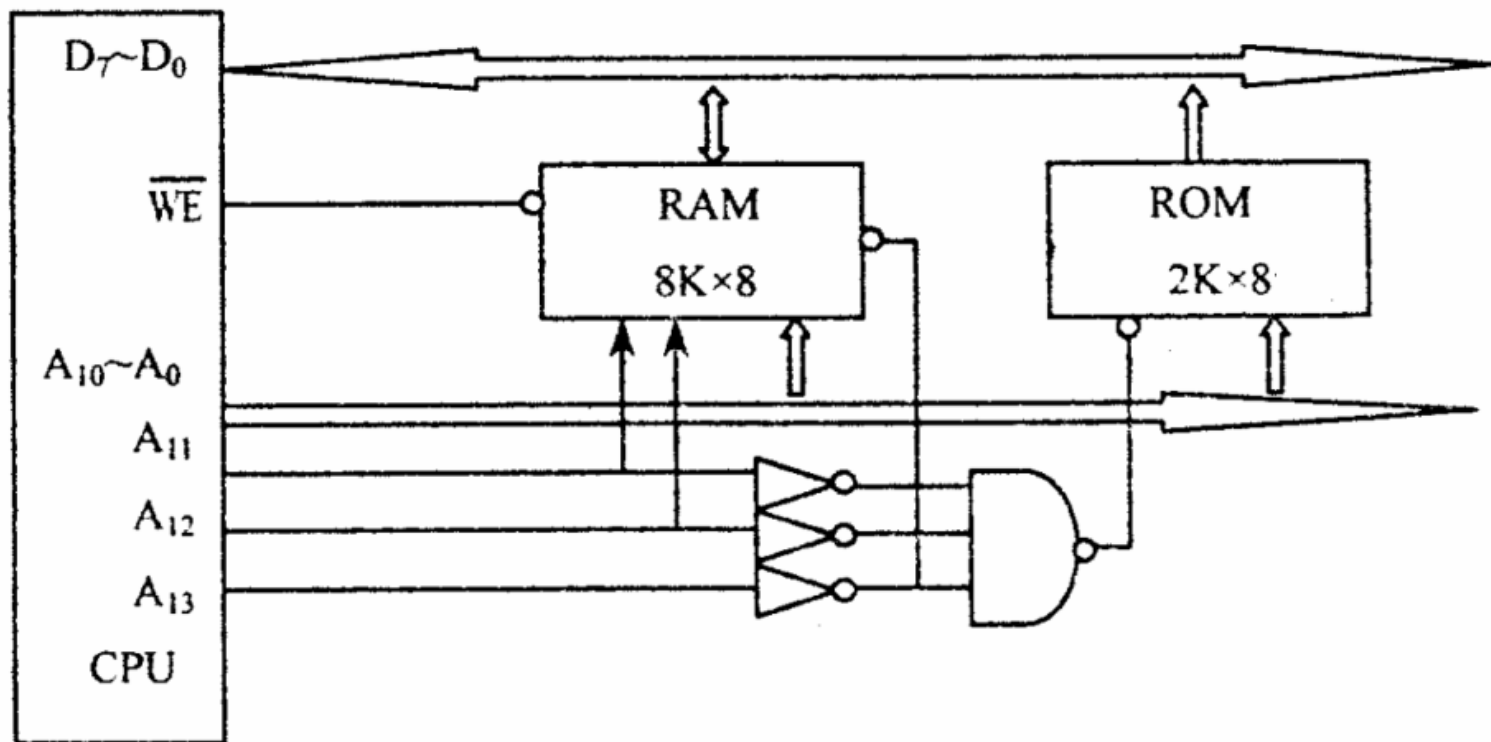
➤ **10 0000 0000 0000** -> 2000H -> 1FFFH

末地址 - 首地址 = 容量 - 1





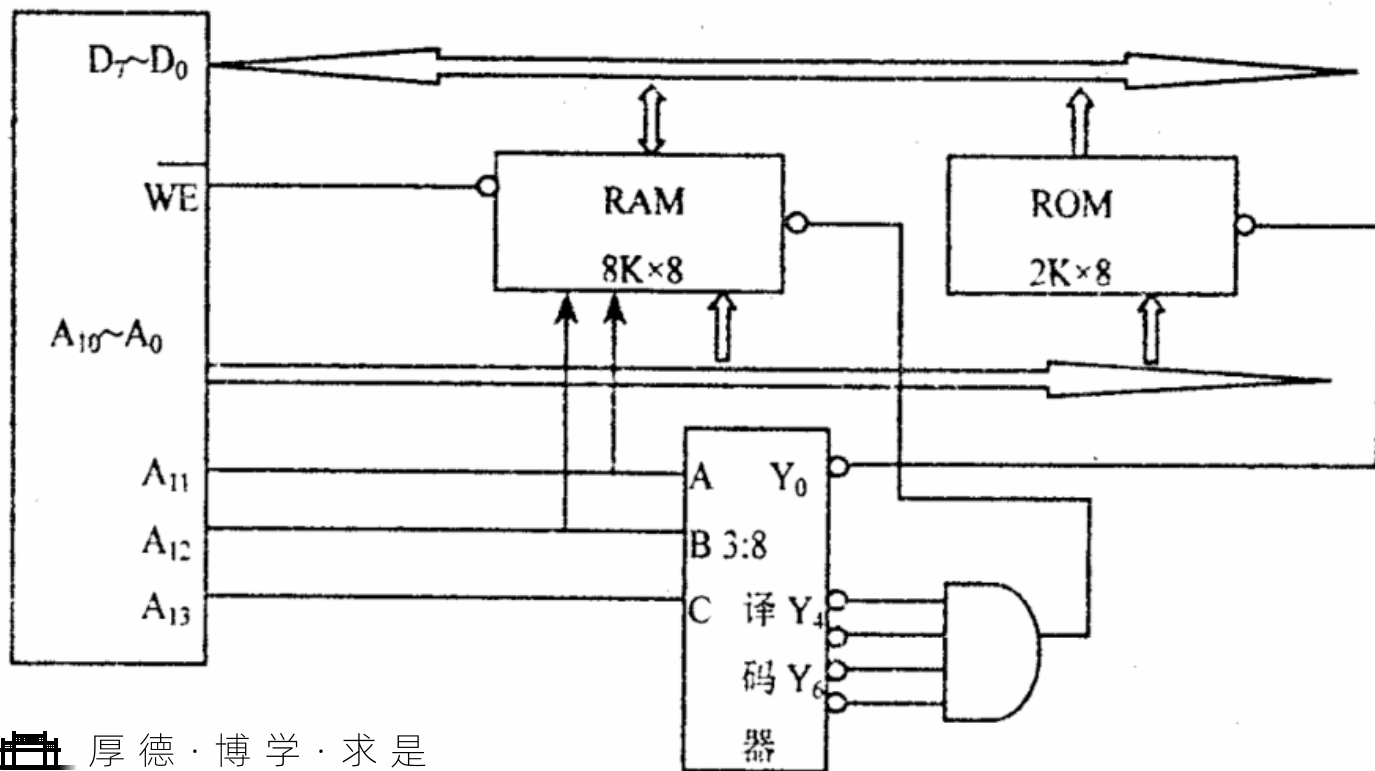
以内部地址多的为主，地址译码方案为：用A13来选择，当A13=1时选RAM，当A13A12A11=000时选ROM，如图所示。





(4) 方法二

以内部地址少的为主，地址译码方案为：用A13A12A11作译码器输入，则Y0选ROM，Y4、Y5、Y6、Y7均选RAM，如图所示。



某机器中，已知配有一个地址空间为**0000H~3FFFH**的ROM区域。现在用一个RAM芯片（**8K×8位**）形成**40K×16位**的RAM区域，起始地址为**6000H**，假设RAM芯片有 \overline{CS} 和 \overline{WE} 信号控制端。CPU的地址总线为A15~A0，数据总线为D15~D0，控制信号为R/ \overline{W} （读/写）， \overline{MREQ} （访存）。

- (1) 画出地址译码方案
- (2) 将RAM与ROM同CPU联接



$$2K = 1000\ 0000\ 0000 = 0800H$$

$$40K = 1010\ 0000\ 0000\ 0000 = A000H \quad 9FFF + 6000 = FFFFH$$

配有一个地址空间为0000H~3FFFFH的ROM区域。
现在用一个RAM芯片 (8K×8) 形成40K×16位的RAM区域，
起始地址为6000H

➤ ROM的地址为0000H~3FFFFH(00**00 0000 0000 0000**
00**11 1111 1111 1111**)

➤ RAM为40K×16位需要8K×8位的芯片5×2=**10**片 **14根地址线**


$$\text{RAM的末地址} = \text{容量} - 1 + \text{首地址} = 40k - 1 + \text{6000H} = \text{FFFFH}$$

➤ RAM的地址为：6000H~FFFFH(01**10 0000 0000 0000**
字位同时扩展 13根地址线 111**1 1111 1111 1111**)

A12 ~ A0 13位地址为0000 ~ 1FFFFH容量为8K(2^{13})

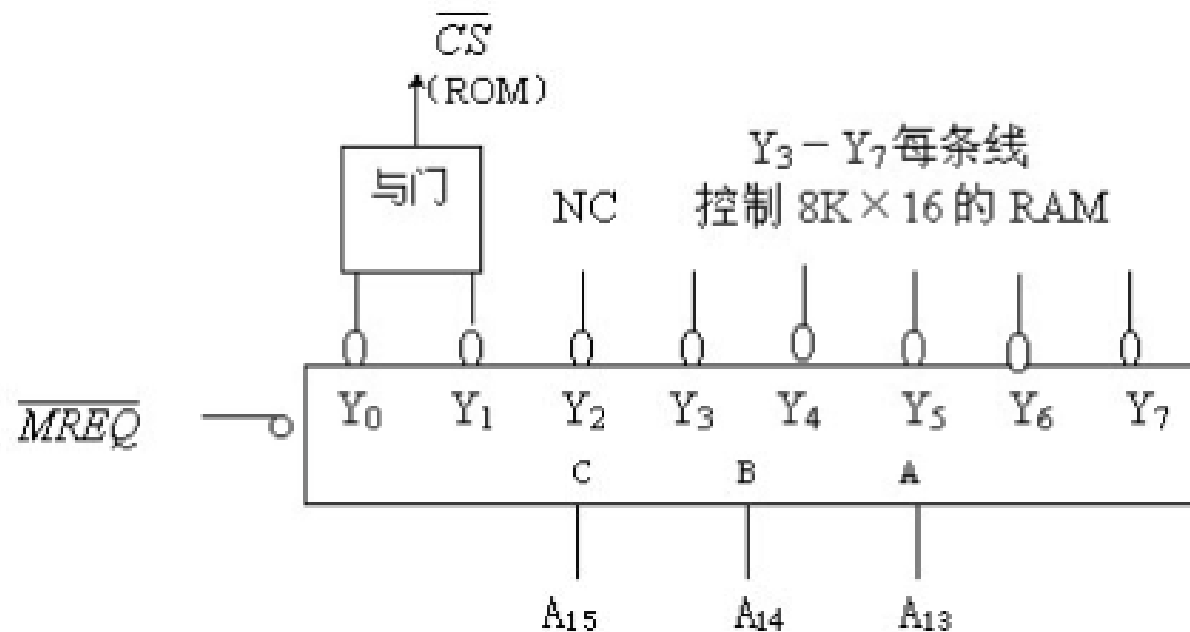
高三位 三八译码器

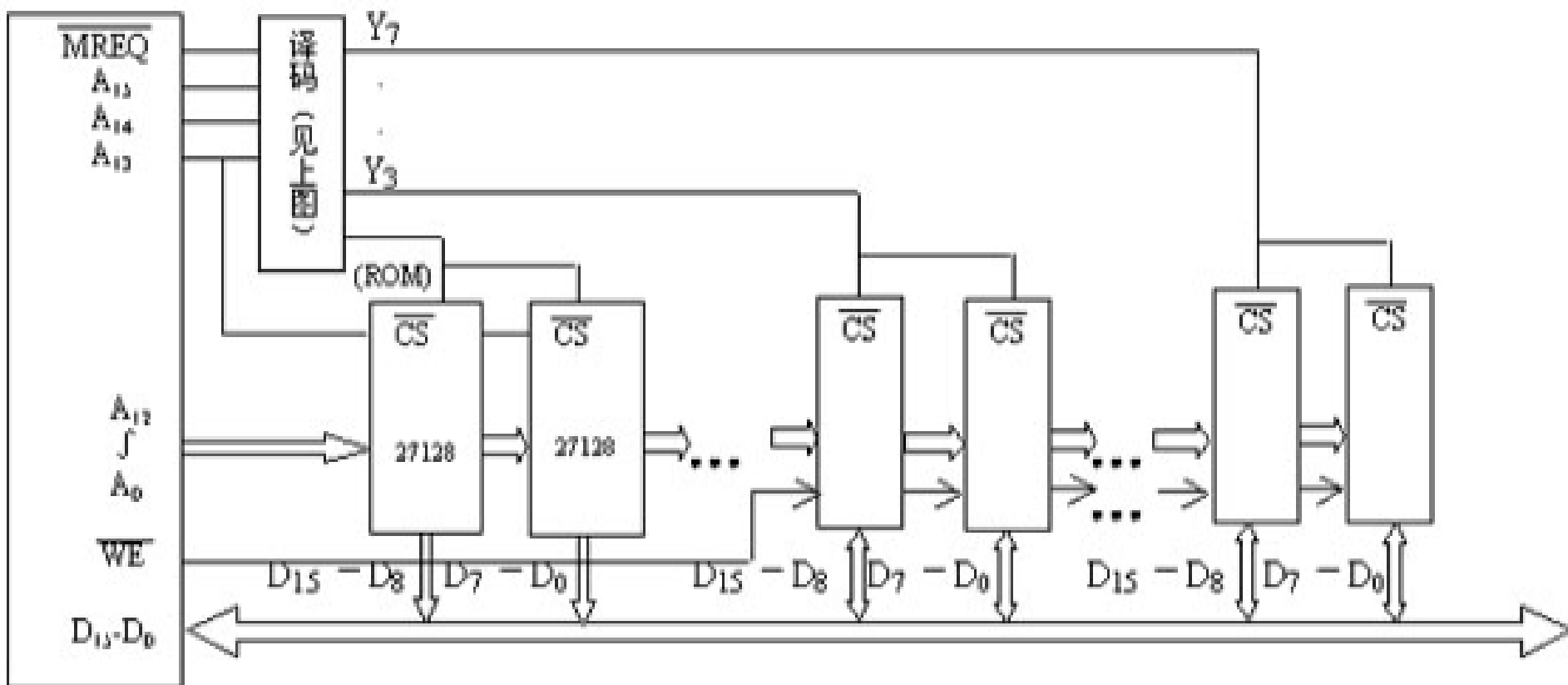
高位地址**A15 A14 A13**从**011 ~ 111** RAM的容量为8K×**5** = 40K

 厚德·博学·求是 RAM用8K×8位的芯片组成40k×16位，需要芯片5×2=**10**片



0000H	16K×16 位
3FFFH	ROM
4000H	8K×16 位
5FFFH	留空
6000H	40K×16 位
FFFFH	RAM







课程目标

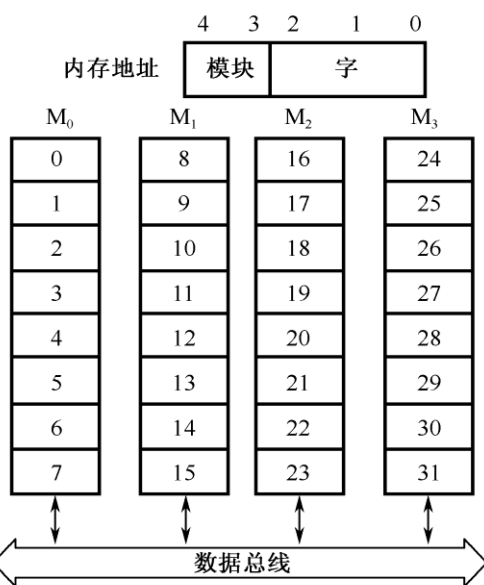
- 掌握多体交叉存储器的编址方式;
- 熟悉多体交叉存储器的重叠与交叉存取控制;
- 了解存储控制和存储校验线路。



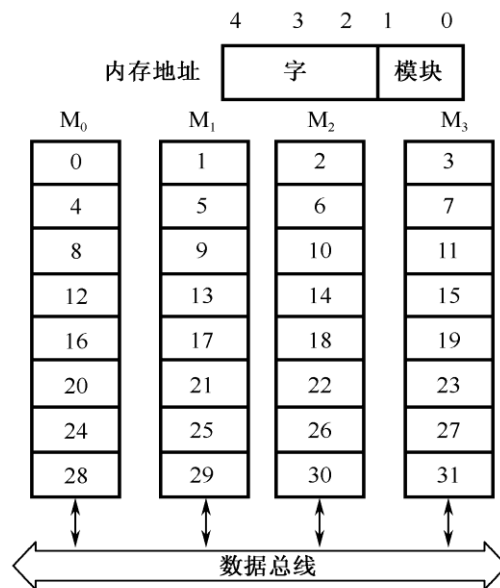


多模块交叉存储器

- 一个由若干个模块组成的主存储器是线性编址的。这些地址在各模块中如何安排，有两种方式：一种是顺序方式，一种是交叉方式。



(a) 顺序方式



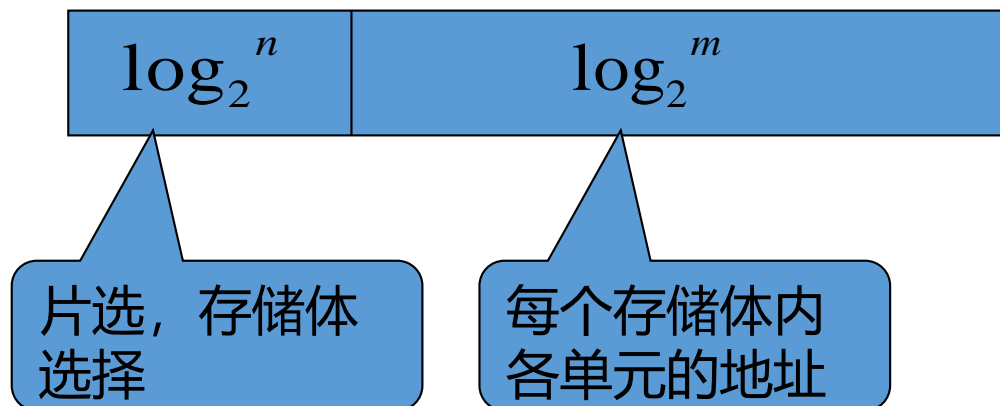
(b) 交叉方式



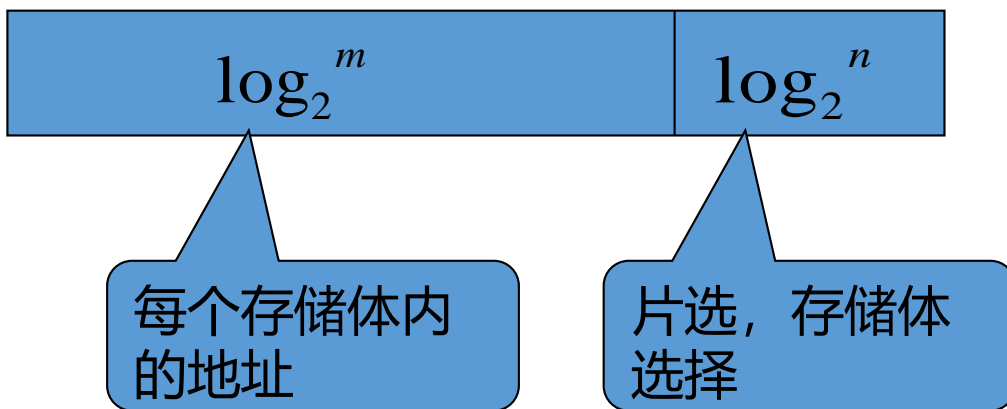


多模块交叉存储器

➤ 顺序方式



➤ 交叉方式





燕山大学
YANSHAN UNIVERSITY

有问题欢迎随时跟我讨论

办公地点：西校区信息馆504

邮 箱：gddu@ysu.edu.cn



厚德·博学·求是