

EVIU802计费控制单元

需求规格说明书

任何人如有修改本文档，请填写版本修改历史！！！！

版本修订历史

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 版本 | 日期 | 修改人 | 修改说明 | 修改原因 |
| 01.00 |  | 乔海强 | 第一版 | Xxx |
| 01.01 | 2016-04-25 | 乔海强 | 修改端子定义及端子选型要求，修改3.2.2端子定义要求内容。 | 明确端子定义及特性 |
| 01.02 | 2016-04-26 | 乔海强 | 修改3.2.2端子定义要求NO.6端子顺序排布内容。 | 明确端子定义及特性 |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |

**目录**

[1. 概述 4](#_Toc447615393)

[1.1. 编写目的 4](#_Toc447615394)

[1.2. 项目背景 4](#_Toc447615395)

[1.3. 依据资料 4](#_Toc447615396)

[1.4. 应用环境 4](#_Toc447615397)

[1.5. 项目目标 4](#_Toc447615398)

[1.6. 规范性引用文件 5](#_Toc447615399)

[2. 术语定义 5](#_Toc447615400)

[3. 产品设计要求 6](#_Toc447615401)

[3.1. 硬件总体功能 6](#_Toc447615402)

[3.2. 硬件接口要求 6](#_Toc447615403)

[3.2.1. 硬件接口要求 6](#_Toc447615404)

[3.2.2. 端子定义要求 10](#_Toc447615405)

[3.2.3. 核心板接口要求 10](#_Toc447615406)

[3.3. 软件接口要求 18](#_Toc447615407)

[3.3.1. Linux系统要求 18](#_Toc447615408)

[3.3.2. Linux接口要求 18](#_Toc447615409)

[3.3.3. 文件系统要求 19](#_Toc447615410)

[3.3.4. 在线升级要求 19](#_Toc447615411)

[3.3.5. 系统参数配置功能 19](#_Toc447615412)

[3.3.6. 系统功能测试 19](#_Toc447615413)

[3.3.7. 工具要求 19](#_Toc447615414)

[4. 技术要求 20](#_Toc447615415)

[4.1. 环境条件 20](#_Toc447615416)

[4.2. 电源要求 20](#_Toc447615417)

[4.3. 结构要求 20](#_Toc447615418)

[4.3.1. 壳体 20](#_Toc447615419)

[4.3.2. 安装方式 20](#_Toc447615420)

[4.4. 耐环境要求 21](#_Toc447615421)

[4.4.1. 三防（放潮湿，防霉变，防盐雾）保护 21](#_Toc447615422)

[4.4.2. 防锈（防氧化）保护 21](#_Toc447615423)

[4.4.3. 高低温和湿热性能 21](#_Toc447615424)

[4.5. 绝缘要求 21](#_Toc447615425)

[4.5.1. 电击防护要求 21](#_Toc447615426)

[4.5.2. 绝缘电阻 22](#_Toc447615427)

[4.5.3. 工频耐压 22](#_Toc447615428)

[4.5.4. 冲击耐压 22](#_Toc447615429)

[4.6. 电磁兼容 22](#_Toc447615430)

[5. 项目关键指标 23](#_Toc447615431)

[5.1. 项目开发时间节点 23](#_Toc447615432)

[5.2. EVIU802产品供货价要求 23](#_Toc447615433)

[6. 附件 23](#_Toc447615434)

# 概述

## 编写目的

EIVU802计费控制单元（以下简称：EVIU802）是针对目前充电市场需求变化，应对未来各个细分市场需求来定位开发的产品。本文中将对EVIU802产品的硬件资源需求和Linux系统需求进行明确定义；描述清楚硬件接口需求情况及各项性能指标。

## 项目背景

EVIU802装置是充电类产品的关键测控部件，对各项性能指标及功能都需要有严格要求；EVIU802装置未来应用的环境将在扩展到其他产品系列，作为类平台化一个硬件平台，支持后续各类产品需求。

## 依据资料

* 《充电桩充电控制系统整体方案设计说明\_v1.04》
* 《GB T 18487.1-2015 电动汽车传导充电系统 第1部分：通用要求》

## 应用环境

EVIU802装置应用在户外系统环境中，三防的各项需要满足相关要求。

* 三防：板卡需要喷刷三防材料。
* 湿度：5％～95％，无凝露。
* 工作温度：-40℃～70℃
* 存储温度：-40℃～85℃

## 项目目标

产品目标：

EVIU802装置在项目计划周期内能够完成产品硬件开发及验证，内核系统等各项指标能满足设计要求，应用程序开发能够经过中试达到产品在市场发布的要求。

时间目标：

* 第一版本样机8月10日完成硬件及内核系统测试
* 8月31日产品定型，实现量产

## 规范性引用文件

* GB/T 2423.1-2008电工电子产品环境试验 第 2部分：试验方法 试验 A：低温
* GB/T 2423.2-2008电工电子产品环境试验 第 2部分：试验方法 试验 B：高温
* GB/T 2423.3-2006 电工电子产品环境试验 第2部分：试验方法 试验 Cab：恒定湿热试验
* GB/T 17626.2-2006 电磁兼容 试验和测量技术 静电放电抗扰度试验
* GB/T 17626.3-2006 电磁兼容 试验和测量技术 射频电磁场辐射抗扰度试验
* GB/T 17626.4-2008 电磁兼容 试验和测量技术 电快速瞬变脉冲群抗扰度试验
* GB/T 17626.5-2008 电磁兼容 试验和测量技术 浪涌(冲击)抗扰度试验
* GB/T 17626.11-2008 电磁兼容 试验和测量技术 电压暂降、短时中断和电压变化的抗扰度试验

# 术语定义

|  |  |  |  |
| --- | --- | --- | --- |
| 序号 | 术语 | 定义 | 备注 |
| NO.1 | EVIU802 | 充电计费控制单元 |  |
|  |  |  |  |

# 产品设计要求

## 硬件总体功能



图 3‑1 EVIU802硬件功能框图

EVIU802是连接后台系统与本地人机交互终端，同时具备对充电过程的电量进行计量和计费，为用户提供方便的安全操作及可靠的充电保护。

## 硬件接口要求

### 硬件接口要求

|  |  |  |  |
| --- | --- | --- | --- |
| 序号 | 项目 | 指标要求 | 备注 |
| NO.1 | CPU主频 | TI AM3354 Sitara ARM Cortex-A8 800MHz |  |
| NO.2 | 内存 | ≥ 512MB，DDR2/DDR3 |  |
| NO.3 | FLASH | ≥ 512MB，Nand Flash。 |  |
| NO.4 | 外扩存储 | 标准TF（Micro SD）卡，支持最高16G。TF卡安装方式：标准TF卡，外插式安装。 |  |
| NO.5 | 移动通信 | 按要求配置支持中国移动、中国联通或中国电信的2G/3G/4G的通信模块，可以根据需要配置相应频道的模块，实现可更换，降低成本。  SIM卡通信方式：1个标准SIM卡插槽，支持外插式安装。  标准SMA(F)母接口，SMA接口与设备机壳绝缘；  卡座要求：推拉式，有防护 |  |
| NO.6 | ESAM/ PSAM | 支持ESAM或者PSAM芯片,ISO7816协议。  硬件同时具有ESAM和PSAM加密芯片硬件接口，根据实际应用，软件可以支持任何其中一个。 |  |
| NO.7 | DO | 2路30V/10A；  继电器隔离。无源节点 |  |
| NO.8 | DI | 2路，30V/2A 外部提供空节点。  内部提供12V，光电隔离。 |  |
| NO.10 | 触摸彩屏接口 | LVDS接口（20线）。4线电阻触摸屏接口。4线背光电源接口。  LVDS接口编码标准：JEIDA  触摸屏：USB接口转接  支持24bit真彩  支持1024\*768分辨率  液晶屏电源要求5v/800mA  端子采用DVI接口 |  |
| NO.11 | 掉电检测 | 1路GPIO。装置内部支持检测电源掉电，并通过GPIO产生相应信号。 |  |
| NO.12 | UART | UART共4路：  （1）RS232≥2路：  RS232-01：Console口。  RS232-02：连接无线模块；  RS232-03：连接外置读卡器。  （2）RS485≥1路：  RS485-01：连接外置表计。  （3）备用≥1路：  RS232/485复用1：备用，接口类型可配置。  通信电源GND引出；  读卡器接口RS232接口需要提供DC5V电源，电源GND与通信GND共地。 |  |
| NO.14 | CAN BUS | 2路：  CAN-01：CAN2.0 B，125/250kbps，与充电控制器通信。  CAN-02：CAN2.0 B，125/250kbps，备用。 |  |
| NO.15 | 网络 | 1路。10/100M，RJ45  RJ45-01：10/100M，用于连接上级系统。 |  |
| NO.16 | 声音 | 内置功放，立体声，5V/8W功放    标准3.5mm音频插口，与机壳绝缘  功率放大接口为3.81端子口。 |  |
| NO.17 | 时钟 | RTC时钟。具有掉电保持至少1年功能。 |  |
| NO.18 | 电源 | 输入额定电压：DC12V，输入范围DC9V-15V，具备反接保护。  额定功率：15W。  掉电保持时间≥5秒。    为读卡器提供5V电源。 |  |
| NO.19 | 尺寸 | 不大于150mm×120mm×40mm。（机箱外壳尺寸为：195\*135\*44）  装置名牌丝印后续统一考虑确定。 |  |
| NO.20 | 安装 | 导轨式或螺丝直接固定安装。 |  |
| NO.21 | 软件系统 | Linux内核版本： 3.14；  Linux内核需要打实时Linux内核补丁。  GCC：arm-linaro-gcc-4.7.3（硬浮点）；与国网TCU的gcc版本保持一致  QT：4.8.6,支持GIF动画播放；  电阻式触摸屏驱动依赖库：tslib-1.4。 |  |
| NO.22 | 工作和存储环境 | 湿度：5％～95％，无凝露。  工作温度：-40℃～70℃  存储温度：-40℃～85℃ |  |
|  |  |  |  |
|  |  |  |  |

### 端子定义要求

|  |  |  |  |
| --- | --- | --- | --- |
| 序号 | 端子编号 | 端子定义 | 布局位置 |
| NO.1 | J1  电源 | |  |  |  | | --- | --- | --- | | 12V | GND | PE |   端子：5.08间距，3个节点两端带固定。 |  |
| NO.2 | J2  DI | |  |  |  |  |  |  | | --- | --- | --- | --- | --- | --- | | DI1+ | DI1- | DI2+ | DI2- | DI3+ | DI3- |   端子：3.81间距，6个节点两端带固定。 |
| NO.3 | J3  DO | |  |  |  |  |  |  |  |  | | --- | --- | --- | --- | --- | --- | --- | --- | | DO1+ | DO1- | DO2+ | DO2- | DO3+ | DO3- | DO4+ | DO4- |   端子：5.08间距，8个节点两端带固定。 |
| NO.4 | J4  SIM | |  |  | | --- | --- | | SIM1 | TF | |
|  |  |  |
| NO.6 | J6  COM | |  |  |  |  |  |  |  |  |  |  |  |  | | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | | 5V | GND | TX1 | RX1 | G1 | A2 | B2 | A3 | B3 | G3 | H2 | L  2 |   J6 -1  端子：3.81间距，12个节点两端带固定。   |  |  |  |  |  | | --- | --- | --- | --- | --- | | H1 | L1 | GND1 | S+ | S- |   J6 -2  端子：3.81间距5个节点两端带固定。  注：S+、S-为音频功率放大(5V8W)后输出端子，外接音频喇叭。 |  |
| NO.7 | J7  调试 | |  | | --- | | DEBUG |   端子：DB9接口。 |
| NO.8 | J8  以太网 | |  | | --- | | LAN1 | |
| NO.9 | J9  音频 | |  | | --- | | AUDIO |   3.5mm标准音频输出（耳机孔）。 |
|  |  |  |
| NO.11 | J11  TFT | |  | | --- | | LVDS | |
| NO.12 | J12  天线 | |  | | --- | | 3G/4G | |

注：端子位置后续可以进行沟通确定。

### 核心板接口要求

为了突出平台化的概念，通过TI的PinMux工具对AM335X硬件资源进行配置，给出AM335X核心板可以输出以下资源：

|  |  |  |  |
| --- | --- | --- | --- |
| 序号 | 资源名称 | 数量 | 备注 |
| 1 | 24位真彩色接口 | 1路 | 考虑到以后10寸屏显示效果需求 |
| 2 | 以太网接口 | 2路 | 1路与上级系统连接，1路备用 |
| 3 | 音频接口 | 1路 | 用于人机交互 |
| 4 | CAN接口 | 2路 | 1路与充电控制器通信，1路备用 |
| 5 | USART接口 | 4路 |  |
| 6 | USB接口 | 1路 | ，用于扩展4G模块 |
| 7 | RTC接口 | 1路 | 实时时钟 |
| 8 | SD卡接口 | 1路 |  |
| 9 | 触摸屏接口 | 1路 |  |
| 10 | SPI接口 | 2路 |  |
| 11 | 8位数据总线 |  |  |
| 12 | GPIO | 2 |  |

接口端子采用100针1.27间距双排贴装插座（插座具体内容见后边备注），插座信号连接原理图如下（注：每个信号需要接匹配电阻）：





以上插座信号连接原理图是按照现有产品IIM-801A核心板接口定义。

具体端子接口定义如下：

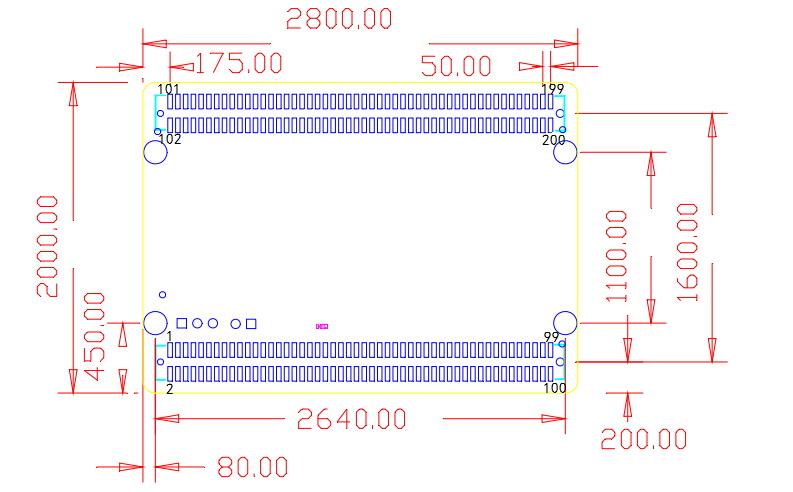
CON1A端子定义：

|  |  |  |  |
| --- | --- | --- | --- |
| 序号 | 网络名称 | I/O | 定义 |
| 1 | GND |  | GND |
| 2 | GND |  | GND |
| 3 | LCD\_DATA0 | I | LCD Data Bus |
| 4 | LCD\_DATA1 | I | LCD Data Bus |
| 5 | LCD\_DATA2 | I | LCD Data Bus |
| 6 | LCD\_DATA3 | I | LCD Data Bus |
| 7 | LCD\_DATA4 | I | LCD Data Bus |
| 8 | LCD\_DATA5 | I | LCD Data Bus |
| 9 | LCD\_DATA6 | I | LCD Data Bus |
| 10 | LCD\_DATA7 | I | LCD Data Bus |
| 11 | GND |  | GND |
| 12 | GND |  | GND |
| 13 | LCD\_DATA8 | I | LCD Data Bus |
| 14 | LCD\_DATA9 | I | LCD Data Bus |
| 15 | LCD\_DATA10 | I | LCD Data Bus |
| 16 | LCD\_DATA11 | I | LCD Data Bus |
| 17 | LCD\_DATA12 | I | LCD Data Bus |
| 18 | LCD\_DATA13 | I | LCD Data Bus |
| 19 | LCD\_DATA14 | I | LCD Data Bus |
| 20 | LCD\_DATA15 | I | LCD Data Bus |
| 21 | GND |  | GND |
| 22 | GND |  | GND |
| 23 | LCD\_AC\_BIAS\_EN | O | LCD AC bias enable chip select |
| 24 | LCD\_HSYNC | I | LCD Horizontal Clock |
| 25 | LCD\_PCLK | I | LCD Pixel Clock |
| 26 | LCD\_VSYNC | I | LCD Vertical Clock |
| 27 | GND |  | GND |
| 28 | GND |  | GND |
| 29 | GPMC\_nBE0 | I | Upper Byte Enable (active low) |
| 30 | NC |  |  |
| 31 | GPMC\_WEn | I | Write Enable (active low) |
| 32 | GPMC\_nCS1 | I | Chip selects (active low) |
| 33 | GPMC\_ADVn\_ALE | I | Address Valid or Address Latch Enable  depending if NOR or NAND protocol  memories are selected. |
| 34 | GPMC\_nCS2 | I | Chip selects (active low) |
| 35 | GPMC\_OEn | I | Output Enable (active low). |
| 36 | GPMC\_nCS3 | I | Chip selects (active low) |
| 37 | GPMC\_WAIT0 | I | GPMC Wait 0 |
| 38 | GPIO | I | I/O |
| 39 | RMII2\_RXERR | I | RMII Receive Data Error |
| 40 | GPMC\_nBE1 | I | Upper Byte Enable (active low) |
| 41 | GND |  | GND |
| 42 | GND |  | GND |
| 43 | GPMC\_AD0 | I/O | Data Bus |
| 44 | GPMC\_AD1 | I/O | Data Bus |
| 45 | GPMC\_AD2 | I/O | Data Bus |
| 46 | GPMC\_AD3 | I/O | Data Bus |
| 47 | GPMC\_AD4 | I/O | Data Bus |
| 48 | GPMC\_AD5 | I/O | Data Bus |
| 49 | GPMC\_AD6 | I/O | Data Bus |
| 50 | GPMC\_AD7 | I/O | Data Bus |
| 51 | GND |  | GND |
| 52 | GND |  | GND |
| 53 | LCD\_DATA23 | I | LCD Data Bus |
| 54 | LCD\_DATA22 | I | LCD Data Bus |
| 55 | LCD\_DATA21 | I | LCD Data Bus |
| 56 | LCD\_DATA20 | I | LCD Data Bus |
| 57 | LCD\_DATA19 | I | LCD Data Bus |
| 58 | LCD\_DATA18 | I | LCD Data Bus |
| 59 | LCD\_DATA17 | I | LCD Data Bus |
| 60 | LCD\_DATA16 | I | LCD Data Bus |
| 61 | GND |  | GND |
| 62 | GND |  | GND |
| 63 | RMII2\_TXEN | O | RMII Transmit Enable |
| 64 | GPMC\_BA1 | I | Address Bus |
| 65 | GPMC\_BA2 | I | Address Bus |
| 66 | GPMC\_BA3 | I | Address Bus |
| 67 | RMII2\_TXD1 | O | RMII Transmit Data bit 1 |
| 68 | RMII2\_TXD0 | O | RMII Transmit Data bit 0 |
| 69 | GPMC\_BA6 | I | Address Bus |
| 70 | GPMC\_BA7 | I | Address Bus |
| 71 | GPMC\_BA8 | I | Address Bus |
| 72 | RMII2\_CRS\_DV | I | RMII Carrier Sense / Data Valid |
| 73 | RMII2\_RXD1 | I | RMII Receive Data bit 1 |
| 74 | RMII2\_RXD0 | I | RMII Receive Data bit 0 |
| 75 | GND |  | GND |
| 76 | GND |  | GND |
| 77 | VUSB\_VBUS0 |  | USBx VBUS (input only for voltage  sensing) |
| 78 | USB\_DP1 | I/O | USBx data differential pair |
| 79 | USB\_ID0 | I/O | USBx OTG identification |
| 80 | USB\_DM1 | I/O | USBx data differential pair |
| 81 | USB\_CE0 | I | USBx Phy charge enable |
| 82 | USB\_DRVVBUS1 | I | USBx VBUS supply control |
| 83 | USB\_DRVVBUS0 | I | USBx VBUS supply control |
| 84 | VUSB\_VBUS1 |  | USBx VBUS (input only for voltage  sensing) |
| 85 | GND |  | GND |
| 86 | USB\_ID1 |  | USBx OTG identification |
| 87 | USB\_DP0 | I/O | USBx data differential pair |
| 88 | USB\_CE1 | I | USBx Phy charge enable |
| 89 | USB\_DM0 | I/O | USBx data differential pair |
| 90 | GND |  | GND |
| 91 | GND |  | GND |
| 92 | GND |  | GND |
| 93 | MMC0\_CMD | I/O | MMC/SD command signal |
| 94 | MMC0\_CLK | I/O | MMC/SD serial clock output |
| 95 | MMC0\_DAT0 | I/O | MMC/SD data signal |
| 96 | MMC0\_DAT1 | I/O | MMC/SD data signal, SDIO interrupt input |
| 97 | MMC0\_DAT2 | I/O | MMC/SD data signal, SDIO read wait  output |
| 98 | MMC0\_DAT3 | I/O | MMC/SD data signal, SDIO read wait  output |
| 99 | GND |  | GND |
| 100 | GND |  | GND |

CON1B端子定义：

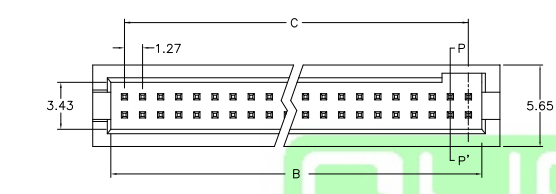
|  |  |  |  |
| --- | --- | --- | --- |
| 序号 | 网络名称 | I/O | 定义 |
| 101 | GND |  | GND |
| 102 | GND |  | GND |
| 103 | GNDA\_ADC | I | GND Analog Input |
| 104 | GNDA\_ADC | I | GND Analog Input |
| 105 | CPU\_AIN0 | I | Analog Input |
| 106 | CPU\_AIN1 | I | Analog Input |
| 107 | CPU\_AIN2 | I | Analog Input |
| 108 | CPU\_AIN3 | I | Analog Input |
| 109 | CPU\_AIN4 | I | Analog Input |
| 110 | CPU\_AIN5 | I | Analog Input |
| 111 | CPU\_AIN6 | I | Analog Input |
| 112 | CPU\_AIN7 | I | Analog Input |
| 113 | GNDA\_ADC |  | GND Analog Input |
| 114 | GNDA\_ADC |  | GND Analog Input |
| 115 | WDG\_IN | O | Watchdog input |
| 116 | GND |  | GND |
| 117 | SYS\_RESETn | O | System reset |
| 118 | SW\_RST\_IN | I | System restart |
| 119 | GND |  | GND |
| 120 | GND |  | GND |
| 121 | CPU\_EXT\_WAKEUP | O | Exit wakeup statuts |
| 122 | JATG\_TRSTn | O | When asserted (active low), causes all test and debug logic in the device to be reset along with the IEEE1149.1 interface |
| 123 | JATG\_TMS | O | Directs the next state of the IEEE1149.1 TAP state-machine |
| 124 | JATG\_TDO | I | Scans data output by the device |
| 125 | JATG\_TDI | O | Scans data input to the device |
| 126 | JATG\_TCK | O | This is the test clock used to drive an IEEE1149.1 TAP statemachine and logic. |
| 127 | GND |  | GND |
| 128 | GND |  | GND |
| 129 | MCASP1\_AXR0 | I/O | Audio transmit/receive pin |
| 130 | SPI1\_D1\_MISO | I/O | SPI Data |
| 131 | SPI1\_SCLK | I/O | SPI Clock |
| 132 | MCASP1\_ACLKX | I/O | Transmit Bit Clock |
| 133 | MCASP1\_FSX | I/O | Transmit Frame Sync |
| 134 | SPI1\_D0\_MOSI | I/O | SPI Data |
| 135 | SPI1\_CS0 | I/O | SPI Chip Select |
| 136 | McASP1\_AXR1 | I/O | Audio transmit/receive pin |
| 137 | GND |  | GND |
| 138 | GND |  | GND |
| 139 | CAN\_TXD1 | O | Transmit Data |
| 140 | CAN\_RXD1 | I | Receive Data |
| 141 | UART4\_CS | O | Usart4 Chip Select |
| 142 | GPIO | I/O | I/O |
| 143 | NMI | I | nNMI input signal |
| 144 | UART1\_CS | O | Usart1 Chip Select |
| 145 | GND |  | GND |
| 146 | GND |  | GND |
| 147 | SPI0\_SCLK | I/O | SPI Clock |
| 148 | UART\_TXD1 | O | UART1Transmit Data |
| 149 | SPI0\_D0\_MOSI | O | SPI Data |
| 150 | UART\_RXD1 | I | UART1 Receive Data |
| 151 | UART3\_CS | O | Usart3 Chip Select |
| 152 | GND |  | GND |
| 153 | SPI0\_D1\_MISO | I/O | SPI Data |
| 154 | CAN\_TXD0 | I | Transmit Data |
| 155 | SPI0\_CS0 | O | SPI Chip Select |
| 156 | CAN\_RXD0 | O | Receive Data |
| 157 | GND |  | GND |
| 158 | GND |  | GND |
| 159 | ENET\_MDIO | I/O | Management data input output |
| 160 | UART\_TXD0 | I | UART0 Transmit Data |
| 161 | ENET\_MDC | I/O | Mdio clock |
| 162 | UART\_RX0 | O | UART0 Receive Data |
| 163 | GND |  | GND |
| 164 | GND |  | GND |
| 165 | RMII1\_TD0 | I | RMII Transmit data |
| 166 | RMII1\_RD0 | O | RGMII Receive data |
| 167 | RMII1\_TD1 | I | RGMII Transmit data |
| 168 | RMII1\_RD1 | O | RGMII Receive data |
| 169 | UART\_TXD4 | I | Transmit data |
| 170 | UART\_TXD3 | O | Transmit data |
| 171 | UART\_RXD4 | I | Transmit data |
| 172 | UART\_RXD3 | O | Receive data |
| 173 | GND |  | GND |
| 174 | GND |  | GND |
| 175 | UART\_RXD2 | I | Receive data |
| 176 | UART\_TXD2 | O | Transmit data |
| 177 | RMII1\_TXEN | I | Transmit Enable |
| 178 | UART2\_CS | O | Usart2 Chip Select |
| 179 | GND |  | GND |
| 180 | GND |  | GND |
| 181 | RMII1\_CRS\_DV | O | RMII Carrier sense / Data valid |
| 182 | RMII1\_RXERR | O | RMII Receiver error |
| 183 | RMII2\_REFCLK | O | RMII Reference clock |
| 184 | RMII1\_REFCLK | O | RMII Reference clock |
| 185 | GND |  | GND |
| 186 | GND |  | GND |
| 187 | NC |  |  |
| 188 | NC |  |  |
| 189 | GND |  | GND |
| 190 | GND |  | GND |
| 191 | VBANKUP |  | VBANKUP |
| 192 | NC |  | NC |
| 193 | GND |  | GND |
| 194 | GND |  | GND |
| 195 | VDD5V\_IN |  | VDD5V\_IN |
| 196 | VDD5V\_IN |  | VDD5V\_IN |
| 197 | VDD5V\_IN |  | VDD5V\_IN |
| 198 | VDD5V\_IN |  | VDD5V\_IN |
| 199 | GND |  | GND |
| 200 | GND |  | GND |

核心板尺寸结构图要求如下：



备注：





## 软件接口要求

### Linux系统要求

Linux内核版本： 3.14；

Linux内核需要打实时Linux内核补丁。

GCC：arm-linaro-gcc-4.7.3；

QT：4.8.6,支持GIF动画播放；

电阻式触摸屏驱动依赖库：tslib-1.4；

sftp 客户端版本：openssh-sftp-client\_6.1；

需提供uboot、Linux内核、GCC、相关库文件源码。

### Linux接口要求

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 序号 | 设备接口 | 接口描述 | Linux设备号 |  |
| NO.1 | RS232-01 | Console 调试串口 | /dev/ttyS0 |  |
| NO.2 | RS232-02 | 连接无线模块 | /dev/ttyS8 |  |
| NO.3 | RS232-03 | 连接外置读卡器 | /dev/ttyS5 |  |
| NO.4 | RS485-01 | 连接外置表计 | /dev/ttyS3 |  |
|  |  |  |  |  |
| NO.6 | 7816接口 | ESAM/PSAM | /dev/ttyS9 |  |
| NO.7 | CAN0 | 充电接口 | CAN-0 |  |
| NO.8 | CAN1 | 备用 | CAN-1 |  |

### 文件系统要求

|  |  |
| --- | --- |
| 应用程序路径 | /mnt/nandflash/app/ |
| 应用程序所需要的库文件 | /usr/lib/ |
| 远程升级下载路径 | /mnt/nandflash/download/ |
| 远程升级备份路径 | /mnt/nandflash/back-up/ |
| QT 版本安装路径（QT 平台搭建） | /opt/QT4.8.6/ |
| QT 背景图片和动态图片文件夹 | /opt/image/ |
| 语音文件夹 | /opt/voice/ |
| 自启动安装文件 | /etc/rc.local |

### 在线升级要求

系统支持远程在线升级功能，通过以太网或者无线通信能够实现应用程序在线远程升级。

### 系统参数配置功能

Linux系统支持应用程序进行以太网通信接口、CAN通信接口、uart通信接口、无线通信接口相关参数配置；支持应用程序进行显示单元的参数配置。

### 系统功能测试

Linux系统方面需要提供简单的硬件方面测试用例。

### 工具要求

系统开发方面，需要配备系统调试工具，系统包一键烧写工具，系统信息查询工具，系统开发过程用到的相关工具。

# 技术要求

## 环境条件

a) 环境温度：-40℃～70℃；

b) 相对湿度：5％～95％；

c) 海拔高度：≤2000m；

d) 大气压强：80kPa～110kPa。

## 电源要求

1. 输入电源：

输入电源电压：DC12V，输入电压范围DC9V～15V，额定功率不低于：15W。

1. 支持电源输入反接保护。

## 结构要求

### 壳体

计费控制单元外壳尺寸不大于：（长×宽×高）195\*135\*44。

计费控制单元应采用金属外壳封装，外壳结构设计应考虑接线端子接线操作和安装的便利性。

机壳丝印及名牌后续结构设计会输出相关资料。

### 安装方式

采用挂钩加螺丝固定方式。

## 耐环境要求

### 三防（放潮湿，防霉变，防盐雾）保护

设备的印刷线路板、接插件等电路应进行防潮湿、防霉变、防盐雾处理，其中防盐雾腐蚀能力应能满足 GB/T4797.6—1995中表9的要求。

### 防锈（防氧化）保护

设备的铁质外壳和暴露在外的铁质支架、零件应采取双层防锈措施，非铁质的金属外壳也应具有防氧化保护膜或进行防氧化处理。

### 高低温和湿热性能

a) 低温性能：按 GB/T 2423.1-2008 中试验 Ad 规定的方法进行试验，试验温度为 6.1 规定的下限值，待达到试验温度后启动设备，设备应能正常工作。试验温度持续 2 小时后，在试验环境下通电检查设备各项功能应正常。

b) 高温性能：按 GB/T 2423.2-2008 中试验 Bd 规定的方法进行试验，试验温度为 6.1 规定的上限值，待达到试验温度后启动设备，设备应能正常工作。试验温度持续 2 小时后，在试验环境下通电检查设备各项功能应正常。

c) 湿热性能：按 GB/T 2423.4-2008中试验Db 规定的方法进行试验，试验温度为（40±2） ℃，循环次数为2次，在试验结束前2h进行绝缘电阻和介电强度检测，其中绝缘电阻不应小于1MΩ ，介电强度按表 3 规定值的 75％施加测量电压。试验结束后，恢复至正常大气条件，通电检查设备各项功能应正常。

## 绝缘要求

### 电击防护要求

设备电击防护性能应能满足 GB7251.1—2005中7.4的要求。

### 绝缘电阻

设备输入回路对地、输出回路对地、输入对输出之间绝缘电阻不应小于10MΩ

### 工频耐压

设备非电气连接的各带电回路之间、各独立带电电路与地（金属外壳）之间，按其工作电压应能承受表1所规定历时1min的工频耐压试验。试验过程中应无绝缘击穿和闪烁现象。

### 冲击耐压

设备各带电回路、各带电电路与地（金属外壳）之间，按其工作电压应能承受表1所规定标准雷电波的短时冲击电压实验，实验过程中应无击穿放电。

表1 绝缘实验的实验等级

|  |  |  |
| --- | --- | --- |
| 额定工作电压交流均方根值或直流  V | 工频电压  kV | 冲击电压  KV |
| Ui≤60 | 1.0 | 1 |
| 60＜Ui≤300 | 2.0 | 5 |

## 电磁兼容

a) 静电放电抗扰度：设备应能承受 GB/T 17626.2-2006 中第 5 章规定的试验等级为 3 级的静电放电抗扰度试验。

b) 射频电磁场辐射抗扰度：设备应能承受GB/T 17626.3-2006中第5章规定的试验等级为3级的射频电磁场辐射抗扰度试验。

c) 电快速瞬变脉冲群抗扰度 ：设备应能承受 GB/T 17626.4-2008中第5章规定的试验等级为3级的电快速瞬变脉冲群抗扰度试验。

d) 浪涌（冲击）抗扰度：设备应能承受 GB/T 17626.5-2008 中第 5 章规定的试验等级为 3级的浪涌（冲击）抗扰度试验。

e) 电压暂降、短时中断抗扰度：设备应能承受 GB/T 17626.11-1998中第5 章规定的电压暂降、短时中断抗扰度试验。

# 项目关键指标

## 项目开发时间节点

|  |  |  |
| --- | --- | --- |
| 时间节点 | 标志性事件 | 地点 |
| 5月20日 | 完成第一版验证及linux系统验证测试。 | 许昌 |
| 6月30日 | 完成产品定型，实现批量供货。 | -------- |
|  |  |  |

# 附件

《EVIU802计费控制单元项目保密合同》