Lab 1 Report

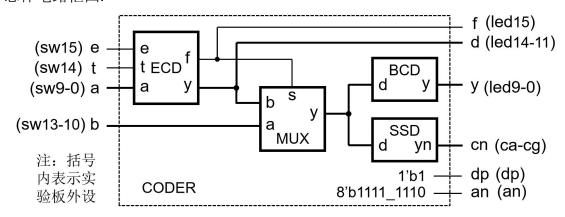
PB22020514 郭东昊

实验目的与内容

- 1. 实验目的:通过设计几个常见的编码器和译码器,了解这种元件在数字电路中的广泛应用。
- 2. 实验内容:
 - (1) 设计 10 线-4 线编码器(ECD)
 - (2) 设计编/译码器总体电路
 - ① 10 线-4 线编码器(ECD)
 - ② 4线-10线 BCD 译码器(BCD)
 - ③ 7 段译码器(SSD)
 - ④ 选择器(MUX)
 - (3) 完成电路的设计、检查、分析仿真、综合、实现、烧板

逻辑设计

1. 总体电路框图:



2. 核心的代码以及亮点代码

(1) 核心代码——ECD

"BCD 编码器可以将 10 位输入码转换为 4 位二进制编码,同时我们可以使用一个选择位 t 来控制 其编码的模式。当 t 为 0 时,BCD 编码器将按照普通编码器的逻辑执行,当 t 为 1 时,BCD 编码器 将按照优先编码器的逻辑执行。"

```
23 module encoder10_4(
                 input logic
input logic
24
                                                       e //enahle
                                                       t,//type O-putong 1-youxian
                                                      a,//input
f,//if the output works
                  input logic [9:0]
27
                 output logic
                  output logic [3:0] y//BCD code
29
30
                 logic [3:0] sum;
31
                 always_comb begin
if(e)begin
32 E
                              (e)begin

if(a[9]) y = 4'bl001;

else if(a[8]) y = 4'b1000;

else if(a[7]) y = 4'b0111;

else if(a[6]) y = 4'b0110;

else if(a[5]) y = 4'b0101;

else if(a[4]) y = 4'b0100;

else if(a[2]) y = 4'b0011;

else if(a[2]) y = 4'b0001;

else if(a[1]) y = 4'b0001;

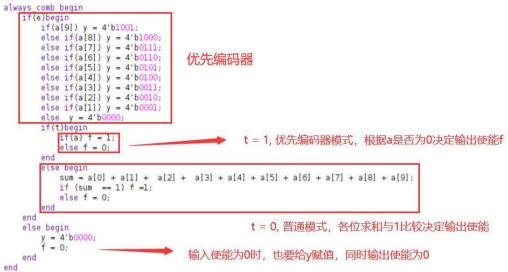
else if(a[1]) y = 4'b0001;

if(t)begin

if(a) f = 1;

else f = 0;
34 E
35 ⊖
36 ⊕
37 ⊕
39 □
40 ⊖
41 🤛
42 E
43 (A)
44 (B)
45 (B)
46 ⊝
                                        else f = 0;
47 (a)
48 (b)
                                 end
                                 else begin
                                        sum = a[0] + a[1] + a[2] + a[3] + a[4] + a[5] + a[6] + a[7] + a[8] + a[9]; if (sum == 1) f =1; else f = 0;
49
50 🖨
51 🖨
                                end
52 A
                         else begin
54 ⊖
                                y = 4'b0000;
f = 0;
56 :
57 (a)
58 (a)
                         end
59 ← endmodule
```

(2) 代码亮点



亮点描述:根据实验文档的建议,使用了<u>复用数据通路</u>来实现可选模式编码器,复用的数据通路为优先编码器的电路,大幅减少了硬件资源的使用。

最终电路只使用了29个查找表。

仿真结果与分析

1. 仿真文件运行结果截图

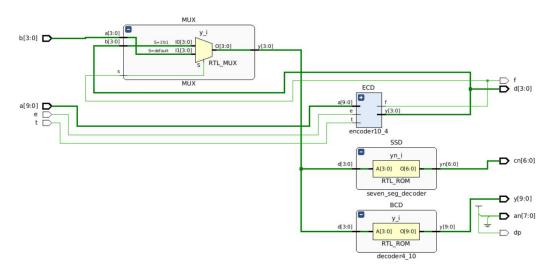


阐释:

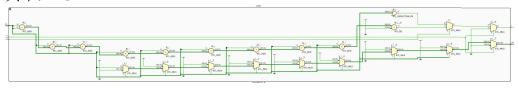
输入使能 e 为 din[15], 置为 1. (0 时已验证) 选择位 t 为 din[14], 前半部分 0 后半部分 1; din[13:10], din[9:0]作为两个输入数据进行变化

电路设计与分析

1. RTL 电路图



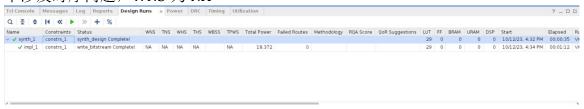
其中, ECD



2. 资源使用情况

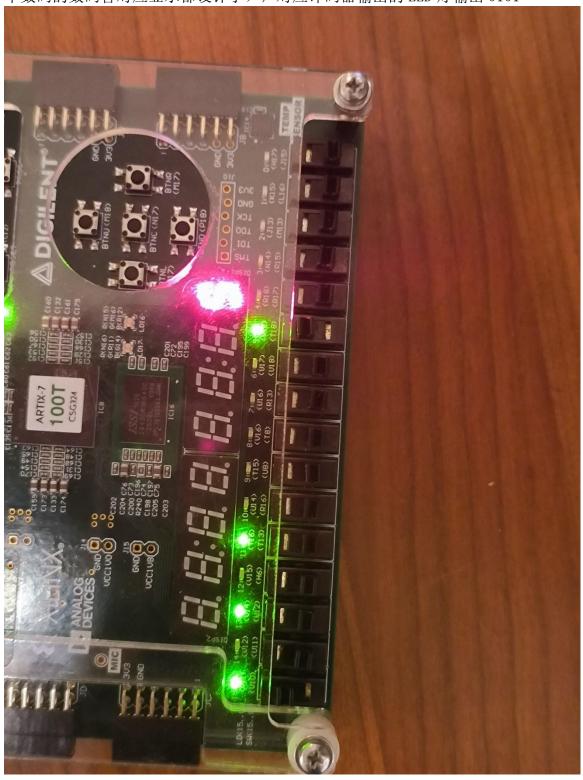
Name	^ 1	Slice LUTs (63400)	Slice (15850)	LUT as Logic (63400)	Bonded IOB (210)
N CODER		29	9	29	47

不涉及时序问题, WNS 为 NA

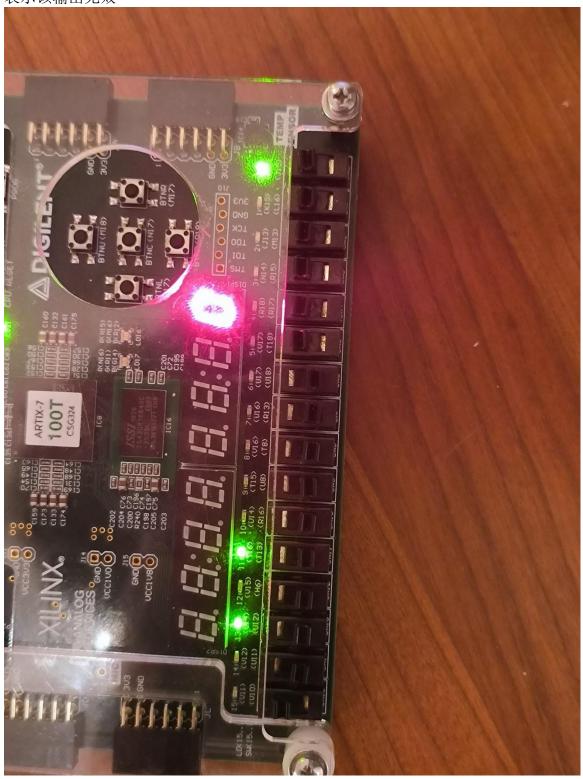


测试结果与分析

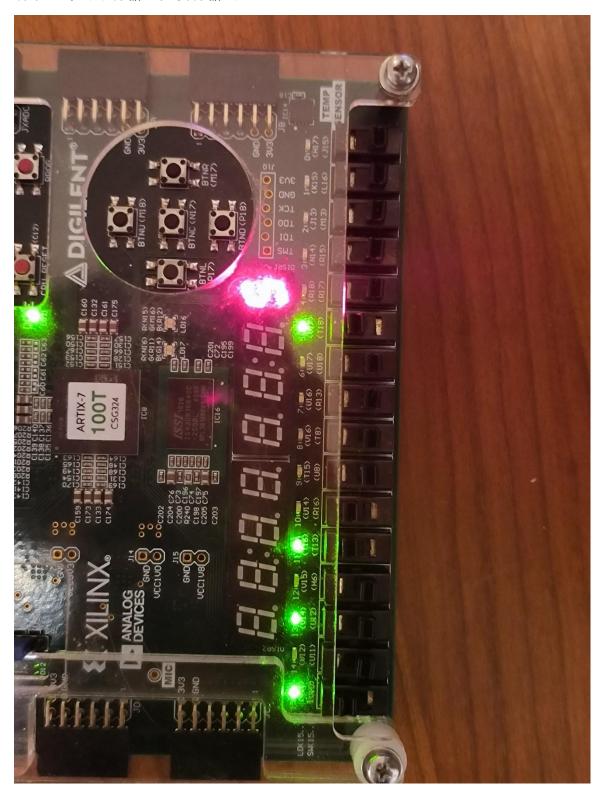
1. e=1,t=0,普通编码器,输入表示5的独热码,数码管显示5(16进制下16个数码的数码管对应显示都设计了),对应译码器输出的LED灯输出0101



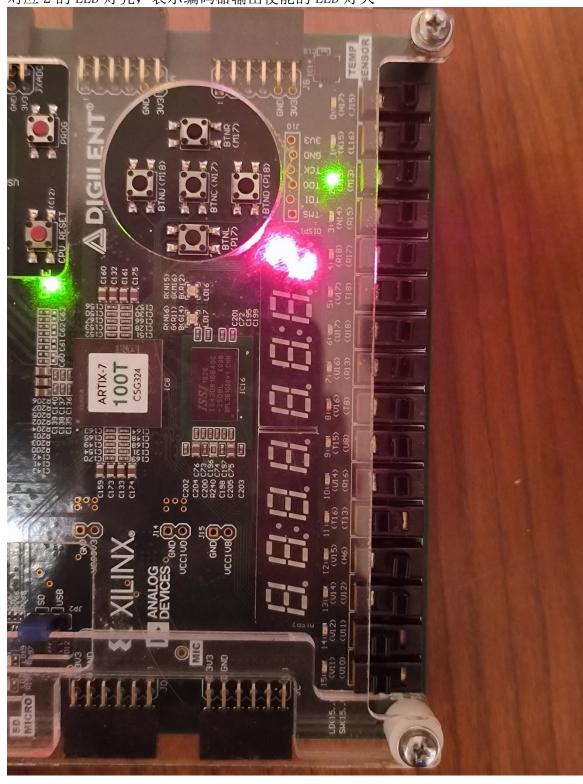
2. e=1,t=0,普通编码器,输入非法(但在优先编码器中编码结果为0101),对应译码器输出的LED灯输出0101,但表示普通编码器输出使能的LED灯灭,表示该输出无效



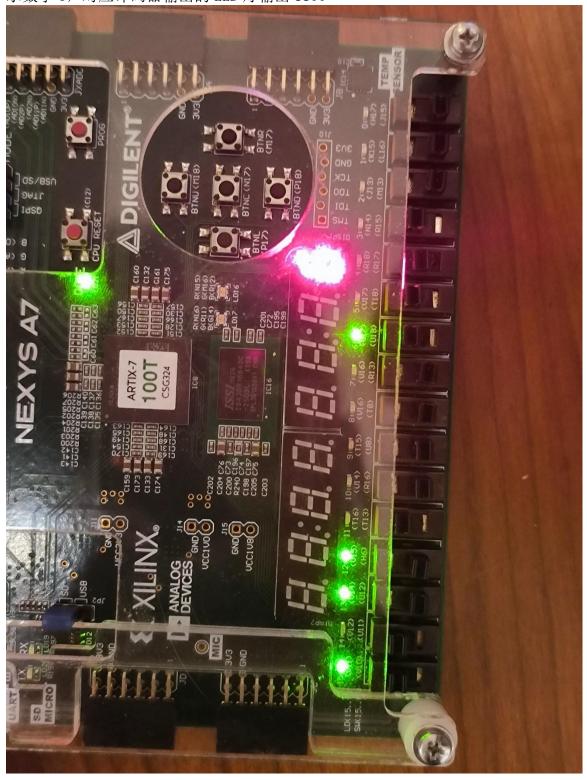
3. e=1,t=0,普通编码器输入合法,为5,数码管对应显示5。由于编码器输入有效,译码器有输入但没有输出



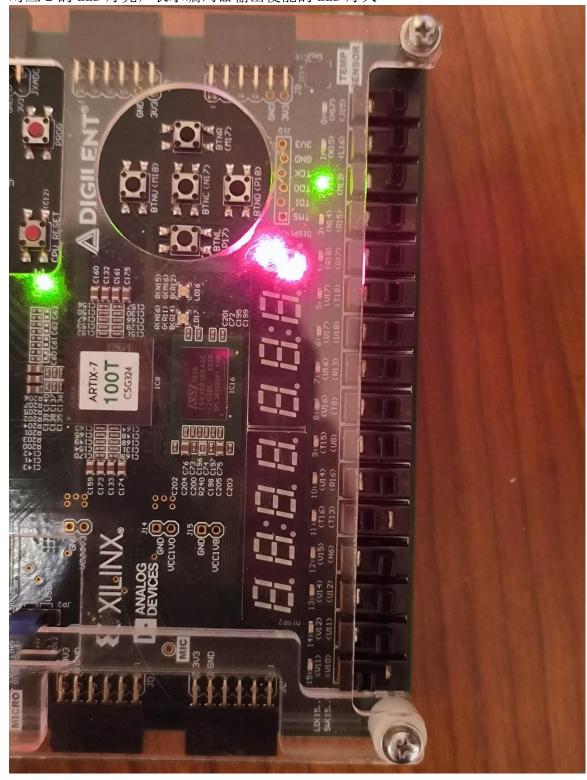
4. e=1, t=1, 优先编码器无输入,译码器输入 BDC 码 0010,数码管显示数字 2,对应 2 的 LED 灯亮,表示编码器输出使能的 LED 灯灭



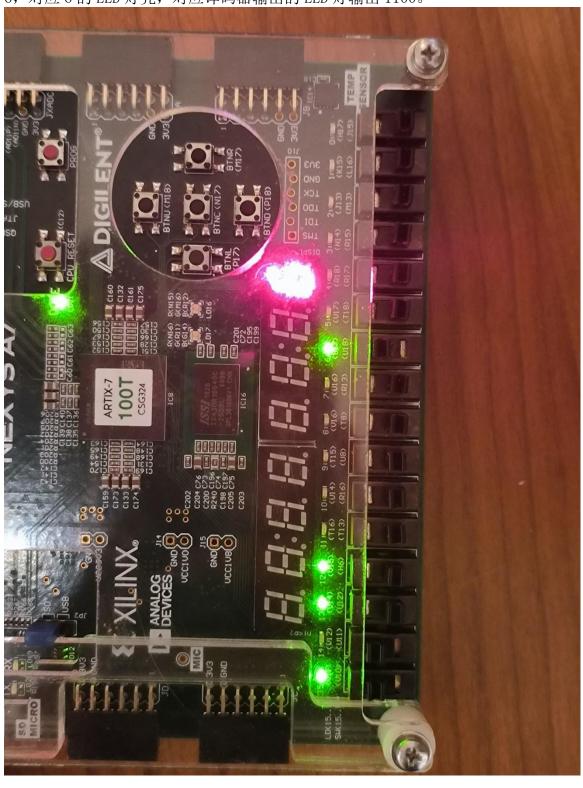
5. e=1,t=1,优先编码器输入0001101000,译码器输入BDC码0010,数码管显示数字6,对应译码器输出的LED灯输出1100



6. e=1, t=0,普通编码器无输入,译码器输入 BDC 码 0010,数码管显示数字 2,对应 2 的 LED 灯亮,表示编码器输出使能的 LED 灯灭



7. e=1, t=1, 优先编码器输入表示 6 的独热码,译码器无输入,数码管显示数字 6,对应 6 的 LED 灯亮,对应译码器输出的 LED 灯输出 1100。



总结

- 1. 请对本次实验中你完成的任务进行简要总结,并总结自己的收获和体验;
 - (1) 设计了 ECD, BCD, MUX, SSD 四个组合逻辑电路元件
 - (2) 第一次完成了电路的设计、检查、分析仿真、综合、实现、烧板的全过程
 - (3) 收获:
 - ① 为了避免锁存器产生,对于 if 引导的分支语句,涉及到的数据在每一种情况下都要有明确的赋值
 - ② 复用数据通路大大节省了代码量和资源使用数量
 - (4) 体验:数电实验真好玩!
- 2. 如果对本次实验的设计或助教、老师有建议,可以在这里写下,助教和老师会 认真阅读并讨论哦!