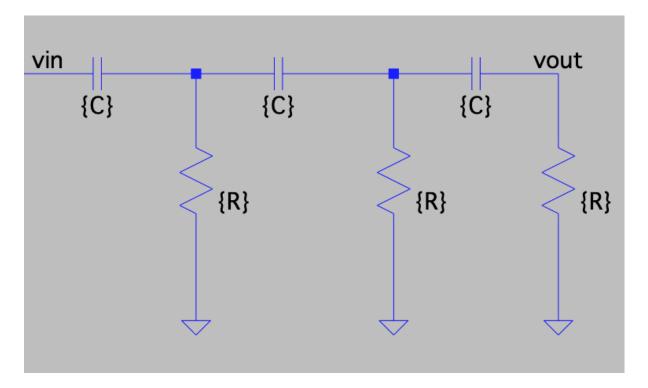
clear; clc; clearvars;
syms r c s w positive



## Impedancia de entrada rede RC

Comecando pelo terceiro estagio faz-se:

$$zinRC = 1/(s*c) + r$$

$$zinRC = r + \frac{1}{cs}$$

Em seguida fazemos o paralelo do terceiro estagio com o resistor do segundo

zinRC = paraleloSym(r,zinRC)

zinRC = 
$$\frac{1}{\frac{1}{r + \frac{1}{cs}} + \frac{1}{r}}$$

Para terminar de computar o segundo estagio, somamos o resultado com o capacitor que ficou de fora

$$zinRC = zinRC + 1/(s*c)$$

$$zinRC = \frac{1}{\frac{1}{r + \frac{1}{cs}} + \frac{1}{r}} + \frac{1}{cs}$$

Para o primeiro estagio comecamos fazendo o paralelo do resultado com seu resistor

zinRC = paraleloSym(r, zinRC)

zinRC =
$$\frac{1}{\frac{1}{\frac{1}{r+\frac{1}{cs}}} + \frac{1}{r}} + \frac{1}{r}$$

Em seguida, somamos o resultado com capacitor que ficou de fora

$$zinRC = zinRC + 1/(s*c)$$

$$zinRC = \frac{1}{cs} + \frac{1}{\frac{1}{\frac{1}{r + \frac{1}{cs}} + \frac{1}{r}}} + \frac{1}{r}$$

Por fim, para simplificar:

```
s = 1i*w;
zinRC = subs(zinRC);
zinRC = simplify(zinRC)
zinRC = \frac{-c^3 r^3 w^3 + 6 c^2 r^2 w^2 i + 5 c r w - i}{c w (-3 c^2 r^2 w^2 + 4 c r w i + 1)}
syms s
```

## Impedancia de saida da rede RC

Comecando pelo primeiro estagio temos o paralelo do primeiro resistor e capacitor

$$zoutRC = \frac{1}{c s + \frac{1}{r}}$$

Em seguida temos a soma com o capacitor subsequente

zoutRC = zoutRC + 1/(s\*c)

zoutRC =
$$\frac{1}{c s + \frac{1}{r}} + \frac{1}{c s}$$

Para completar o segundo estagio, fazemos o paralelo do resultado com o resistor desse estagio

$$\frac{\frac{1}{1}}{\frac{1}{c s + \frac{1}{r}} + \frac{1}{c s}} + \frac{1}{r}$$

Para o terceiro estagio fazemos o paralelo do resultado com o resistor e o capacitor desse estagio

zoutRC = paraleloSym(r, 1/(s\*c), zoutRC)

zoutRC =

$$\frac{1}{c\,s + \frac{1}{\frac{1}{c\,s + \frac{1}{r}} + \frac{1}{c\,s}} + \frac{2}{r}}$$

zoutRC = 
$$\frac{r (2 c r w - i)}{3 c^2 r^2 w^2 i + 6 c r w - 2 i}$$