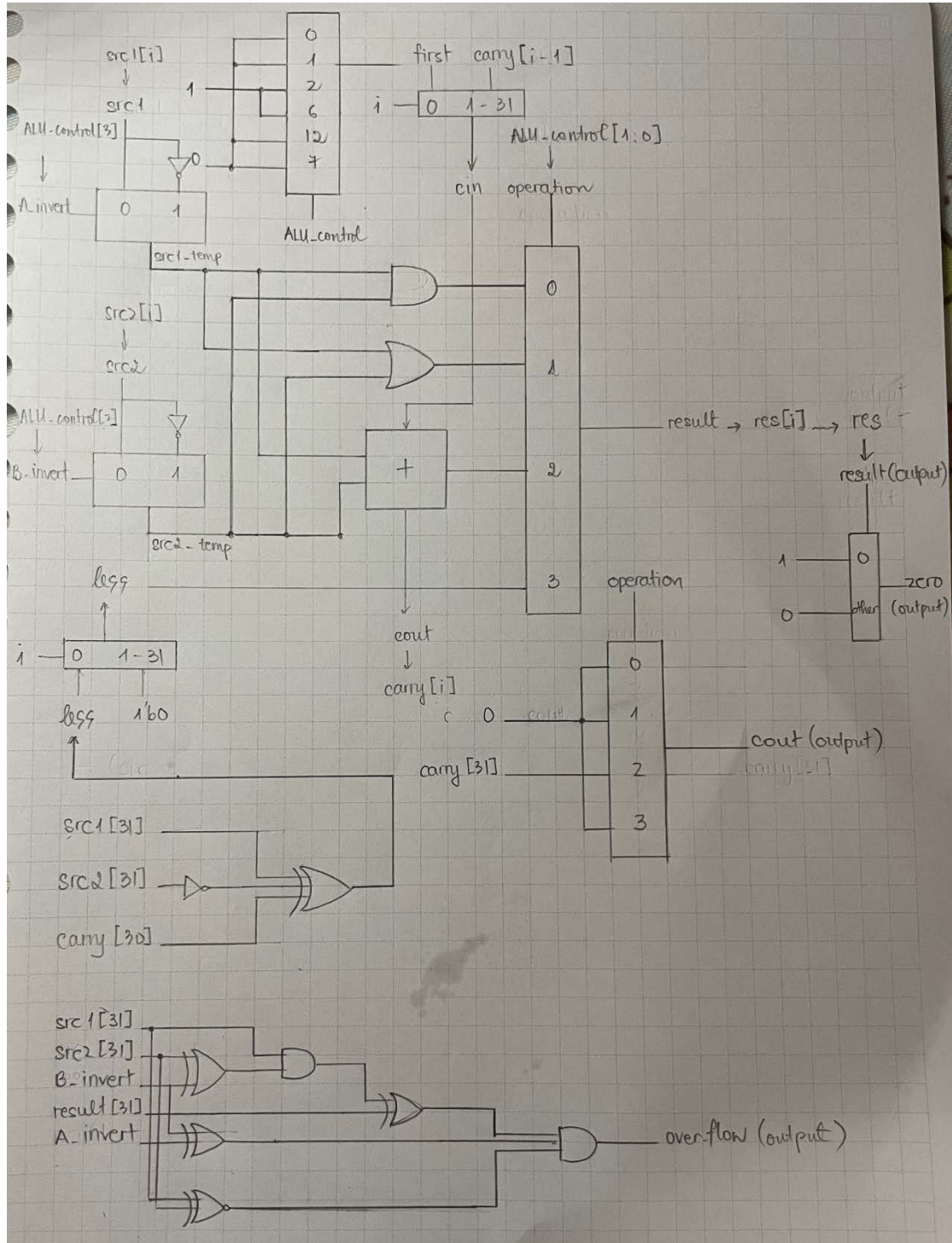


Computer Organization

Architecture diagrams:



Hardware module analysis:

每個 clock 週期 0 變成 1 就開始讀新 input，rst_n 開始等於 1 才開始執行回傳 output 動作。每次讀新 input 會回傳前測試的 output。

Sub 和 Slt 在第一個 bit 要先給 carry in 是 1。

ALU 32bit 會使用 32 次 ALU 1bit。因為只有 Add 和 Sub 會有 carry out，所以其他 ALU Action 特定回傳 0，沒有在 ALU 1bit 中計算。

ALU 1bit 中只分成 4 種 operation 來處理，and 跟 nor、or、add 跟 sub、slt。

優點：

只要處理 4 種 operation

使用 for 回圈來處理 32 次 ALU 1bit 做出 ALU 32bit

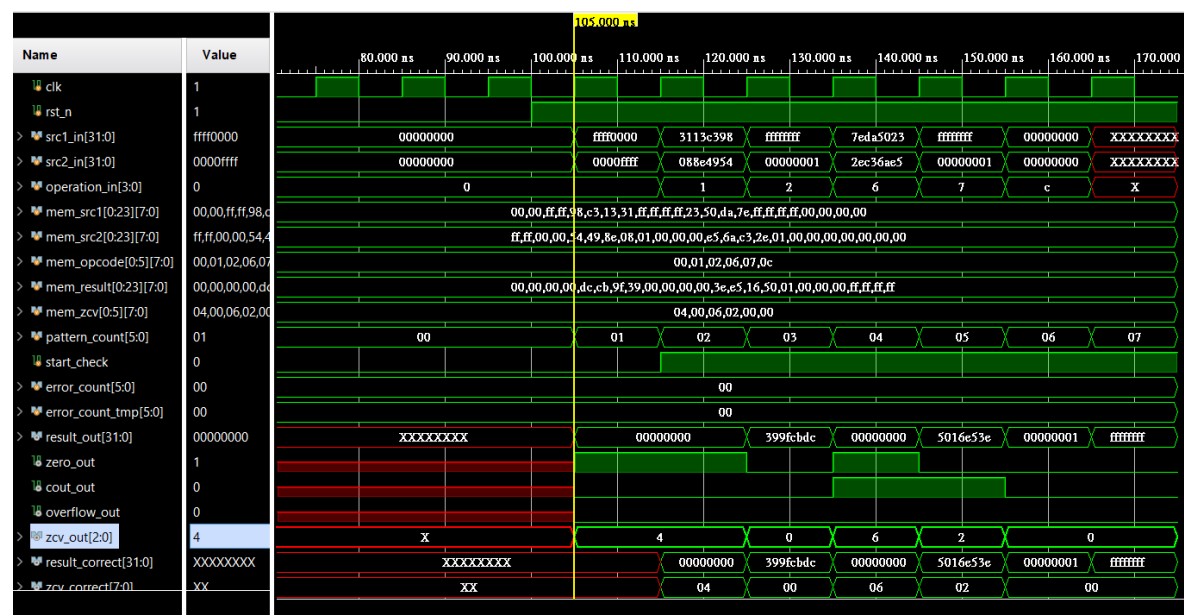
缺點：

add 和 sub 運作沒有效率

只針對 add 和 sub 的 carry out，其他歸 0

沒有給 output 初始值

Experiment result:



Problems you met and solutions:

計算時 operation 沒有跟上值導致 result 出錯。過後檢查發現 clk 的影響，operation 才剛輸入但 result 已經回傳，使用前一個 operation。調整讀值和 operation 的位置不收到 clock 的影響。

Summary:

使用 ALU 1bit 32 次來設計 ALU 32bit，根據提供 data 和 alu action 來計算找出 result、carry out、zero、overflow。本次設計給 6 種 alu action：and、or、addition、subtraction、nor、set less than。