

#### [ cla\_logic ]

문서에서 설명한 논리식과 같이 Carry Lookahead Logic을 구현한다.

Input: 4-bit G, 4-bit P, 1-bit Carry in.

Output: 4-bit C, 1-bit Carry out, 1-bit G, 1-bit P.

Wire: 1-bit G\_temp, 1-bit P\_temp.

#### [ 4-bit cla ]

4-bit cla는 cla\_logic 모듈과 4개의 pfa 모듈을 합성하여 만든다.

Input: 2개의4-bit Data, 1-bit Carry in.

Output: 4-bit sum, 1-bit Carry out, 1-bit G, 1-bit P.

Wire: 1-bit Carry in, 4-bit G, 4-bit P, 4-bit C.

#### [ 16-bit cla ]

16-bit cla는 4개의 cla4를 합성하여 만든다.

Input: 2개의16-bit Data, 1-bit Carry in.

Output: 16-bit sum, 1-bit Carry out, 1-bit G, 1-bit P.

Wire: 1-bit Carry in, 4-bit G, 4-bit P, 4-bit C.

#### [ 문제점 및 해결방안 ]

16-bit 이하는 타이밍 분석을 통하여 delay를 비교해야 하는데, delay가 잘 확인되지 않는다. delay 비교 시, rca와 cla를 비교하는 방법이 있다.