

# Los buses de expansión en la plataforma PC

## El concepto de bus de expansión

Las ranuras de expansión, *slots* en inglés, son conectores de la placa principal en los que se insertan las tarjetas que sirven de interface entre el microprocesador y los dispositivos periféricos. Como su nombre lo expresa, sirven para la expansión de funciones de la computadora.

Debido a este concepto, las computadoras de la plataforma PC pueden ser sistemas abiertos que admiten el incremento de funciones y la posibilidad de adoptar periféricos diversos y de cualquier fabricante, siempre que sean "compatibles".

Es posible, por ejemplo, añadir a la máquina una tarjeta para funciones de fax-módem de la marca Motorola o de Wisecom; o sustituir un monitor del tipo EGA por uno VGA; etc.

Cada uno de los conectores va asociado a una línea por la que circula la información desde los periféricos hacia el microprocesador y viceversa, las cuales, en conjunto, forman el canal de comunicación al que se denomina "bus de expansión".

En la práctica, a estos conectores se les conoce indistintamente con el nombre de bus, conector, ranura de expansión o *slot*. En la figura 1 se muestra una idea gráfica de la forma en que se conectan entre sí las ranuras de expansión con el microprocesador central de una tarjeta madre.

La máquina que hizo popular el concepto de ranuras de expansión, fue la IBM PC, lanzada en agosto de 1981, aunque era un sistema que se utilizaba desde la década de los años 70. Incluso, la propia PC retomó varios aspectos del Data Master, una pequeña computadora (también de IBM) que se basaba en un conjun-

Figura 1

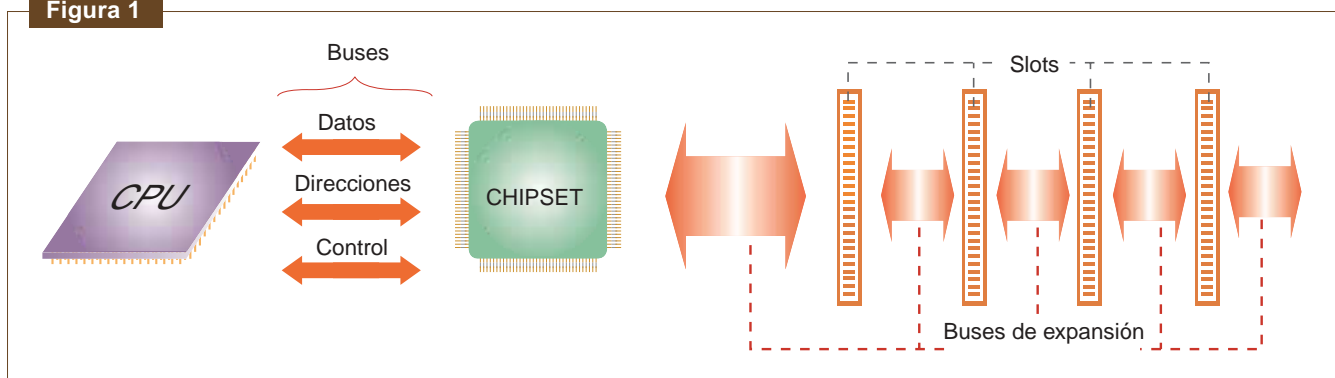
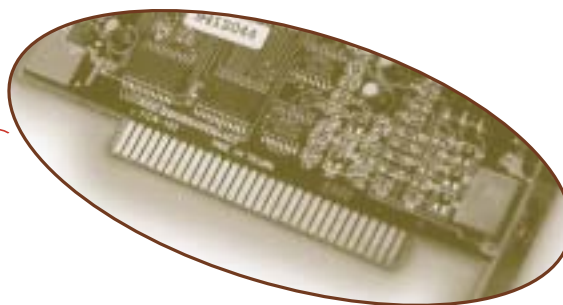
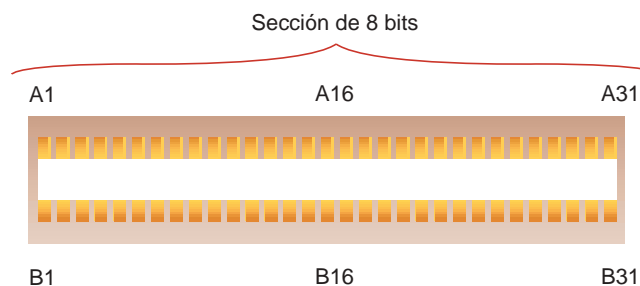


Figura 2

## Bus ISA-8



to unificado de piezas sencillas y que incluía un bus de expansión con un conector de 62 pines. Con este recurso, IBM pretendía establecer un estándar en la computación personal, permitiendo, mediante una política de licencias, que terceros fabricantes produjeran sus propios periféricos, tarjetas y hasta computadoras basados en las especificaciones del IBM PC, surgiendo así las máquinas y sistemas "compatibles".

Este inteligente movimiento por parte de IBM, congregó en torno a la plataforma PC a miles de fabricantes de *hardware* y *software* de todo el mundo, alcanzando un desarrollo inusitado y un abaratamiento de los sistemas.

Aunque actualmente todas las plataformas de computadoras personales parten del concepto de ranura de expansión, ninguna mantiene la política de licencias como IBM. La plataforma Macintosh de Apple, por ejemplo, es diseñada, producida y vendida por el propio grupo, pero a precios más elevados que la PC. Por ende, tiene menor aceptación a pesar de sus importantes méritos tecnológicos. Si bien, recientes intentos de "abrir" la arquitectura Macintosh han dado como resultado la aparición de los primeros clones de esta plataforma, aún es incierto el grado de penetración que puedan tener en el mercado.

Para que una tarjeta sea compatible, debe cumplir con ciertas características en torno a la disposición de los conectores, las señales que se manejan y las frecuencias de operación. En este apéndice se analizarán estos aspectos en función de los diferentes conectores que han surgido para adaptarse a la evolución de la plataforma PC, como resultado de la incorpora-

ción de nuevos microprocesadores y dispositivos de alto rendimiento.

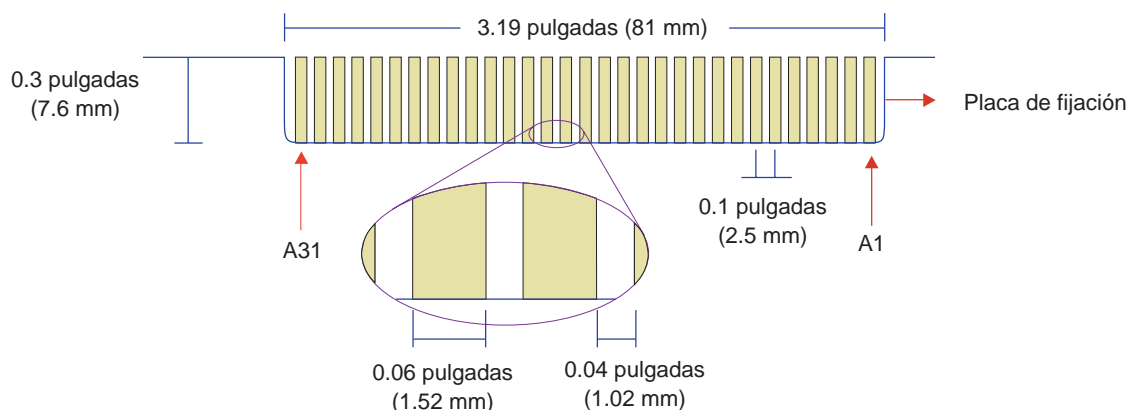
Quien se dedica al servicio de computadoras personales, reconoce la importancia de tener a la mano las tablas y mapas de conectores. Con ellos, se puede revisar la presencia de las señales principales (alimentación, tierra, reloj, etc.), e identificar a simple vista la tecnología utilizada por una tarjeta madre y, por consiguiente, el tipo de tarjetas que pueden utilizarse en cada sistema.

## El bus PC-XT

La IBM PC-XT original fue construida con base en el microprocesador Intel 8088, el cual es un circuito que trabaja con un bus interno de datos de 16 bits, aunque su bus externo es de 8 bits. Fue así como quedó definida en 8 bits la longitud del byte y de los primeros buses de expansión. En la figura 2 se muestra la disposición de los conectores del primer slot compatible, al cual se le llamó ISA-8, por ser la sigla de *Industry Standard Association* (Asociación de Estándares para la Industria) y por manejar un bus de 8 bits. Consulte también la tabla 1 en la cual se especifican las señales eléctricas asociadas a cada uno de los conectores.

El slot ISA-8 es un conector con doble hilera de 31 contactos metálicos, espaciados entre sí a una distancia de 0.1 pulgadas (alrededor de 2.5 mm). Como el microprocesador empleado en la XT original tenía una frecuencia máxima de operación de 4.7 MHz, se especificó para este bus una similar a la del CPU, es decir, de alrededor de 5 MHz.

**Figura 3**

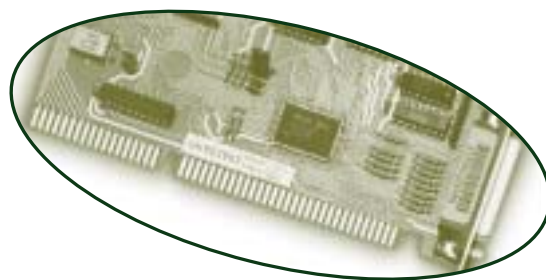
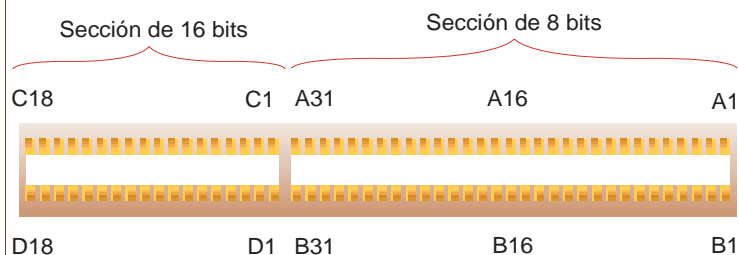


Además, para lograr el intercambio de datos y señales, en las tarjetas de expansión se dispuso una doble hilera de terminales metálicas con un aspecto como

el que se muestra en figura 3. Debido a estos conectores, la tarjeta penetra en el *slot* alrededor de 1 cm, con lo cual (y apoyándose también en la placa metálica que

**Tabla 1**

Term.	I/O	Señal	Descripción	Term.	I/O	Señal	Descripción
A1	I	IOCHCK-	Revisión de canal I/O	B1	-	GND	Nivel tierra
A2	I/O	D7	Bit de datos 7	B2	O	RESDRV	Reset drive
A3	I/O	D6	Bit de datos 6	B3	O	+5 Vdc	+5 Volts DC
A4	I/O	D5	Bit de datos 5	B4	I	IRQ9	Solicitud de interrupción 9
A5	I/O	D4	Bit de datos 4	B5	O	-5 Vdc	-5 Volts DC
A6	I/O	D3	Bit de datos 3	B6	I	DRQ2	Solicitud DMA 2
A7	I/O	D2	Bit de datos 2	B7	O	-12 Vdc	-12 Volts DC
A8	I/O	D1	Bit de datos 1	B8	I	0 WS~	Cero estados de espera
A9	I/O	D0	Bit de datos 0	B9	O	+12 Vdc	+12 Volts DC
A10	I/O	IOCHRDY	Canal I/O listo	B10	-	GND	Nivel tierra
A11	O	AENx	Habilitador de direcciones	B11	O	SMEMW~	Escribir a memoria de sistema
A12	I/O	SA19	Bit de direcciones 19	B12	O	SMEMR~	Leer memoria de sistema
A13	I/O	SA18	Bit de direcciones 18	B13	I/O	IOW~	Escritura de I/O
A14	I/O	SA17	Bit de direcciones 17	B14	I/O	IOR~	Lectura de I/O
A15	I/O	SA16	Bit de direcciones 16	B15	O	DACK3~	Reconocimiento DMA3
A16	I/O	SA15	Bit de direcciones 15	B16	I	DRQ3	Solicitud DMA3
A17	I/O	SA14	Bit de direcciones 14	B17	O	DACK1~	Reconocimiento DMA1
A18	I/O	SA13	Bit de direcciones 13	B18	I	DRQ1	Solicitud DMA1
A19	I/O	SA12	Bit de direcciones 12	B19	I/O	REFRESH~	Refresco de DRAM
A20	I/O	SA11	Bit de direcciones 11	B20	O	CLK	Reloj de bus
A21	I/O	SA10	Bit de direcciones 10	B21	I	IRQ7	Solicitud de interrupción 7
A22	I/O	SA9	Bit de direcciones 9	B22	I	IRQ6	Solicitud de interrupción 6
A23	I/O	SA8	Bit de direcciones 8	B23	I	IRQ5	Solicitud de interrupción 5
A24	I/O	SA7	Bit de direcciones 7	B24	I	IRQ4	Solicitud de interrupción 4
A25	I/O	SA6	Bit de direcciones 6	B25	I	IRQ3	Solicitud de interrupción 3
A26	I/O	SA5	Bit de direcciones 5	B26	O	DACK2~	Reconocimiento DMA2
A27	I/O	SA4	Bit de direcciones 4	B27	I/O	T/C	Contador de palabras de terminal
A28	I/O	SA3	Bit de direcciones 3	B28	O	BALE	Habilitador de líneas de dirección
A29	I/O	SA2	Bit de direcciones 2	B29	O	5 Vdc	5 Volts DC
A30	I/O	SA1	Bit de direcciones 1	B30	O	OSC	Oscilador de 14.31818 kHz
A31	I/O	SA0	Bit de direcciones 0	B31	-	GND	Nivel tierra

**Figura 4****Bus ISA-16**

se fija al chasis de la máquina), se garantiza un buen contacto y se evita la posibilidad de que se salga de la ranura por cualquier tipo de movimiento.

**El bus AT**

Cuando se fabricó la primera computadora AT dotada con el procesador 80286 de Intel dado que este circuito fue capaz de manejar palabras de 16 bits en su bus externo, duplicando potencialmente la cantidad de información que podía ser transferida entre el CPU y sus periféricos, fue necesario adaptar la ranura de expansión para adecuarla a las nuevas prestaciones.

Sin embargo, para mantener la compatibilidad con las tarjetas ya existentes, se respetó la forma y características del bus ISA-8, pero se le añadió una exten-

sión dedicada al manejo de las señales correspondientes a los 8 bits adicionales. Por otra parte, a las tarjetas se les añadió una hilera adicional de terminales metálicas (36 en total, 18 por cada lado), dando un total de 98 puntos de conexión.

Como las primeras computadoras AT utilizaban un procesador de 6 MHz, la velocidad de intercambio subió hasta esa frecuencia; posteriormente, cuando surgió un CPU capaz de alcanzar los 8 MHz, IBM declaró que la velocidad estándar de operación del bus ISA-16 sería de esa frecuencia, puesto que no se preveía un aumento significativo en la velocidad de los procesadores.

Esto limitó la velocidad de operación de las tarjetas controladoras, defecto que persiste ahora, cuando se utilizan procesadores de 200 MHz.

**Tabla 2**

Term.	I/O	Señal	Descripción	Term.	I/O	Señal	Descripción
C1	I/O	SBHE~	Habilitador de byte de status ALTO	D1	I/O	MEM16~	Transferencia de memoria = 16 bits
C2	I/O	LA23	Dirección tipo compuerta 23	D2	I	IO16~	Transferencia de datos = 16 bits
C3	I/O	LA22	Dirección tipo compuerta 22	D3	I	IRQ10	Solicitud de interrupción 10
C4	I/O	LA21	Dirección tipo compuerta 21	D4	I	IRQ11	Solicitud de interrupción 11
C5	I/O	LA20	Dirección tipo compuerta 20	D5	I	IRQ12	Solicitud de interrupción 12
C6	I/O	LA19	Dirección tipo compuerta 19	D6	I	IRQ15	Solicitud de interrupción 15
C7	I/O	LA18	Dirección tipo compuerta 18	D7	I	IRQ14	Solicitud de interrupción 14
C8	I/O	LA17	Dirección tipo compuerta 17	D8	O	DACK0~	Reconocimiento DMA0
C9	I/O	MEMW~	Escritura de memoria	D9	I	DRQ0	Solicitud DMA0
C10	I/O	MEMR~	Lectura de memoria	D10	O	DACK5~	Reconocimiento DMA5
C11	I/O	D08	Bit de datos 08	D11	I	DRQ5	Solicitud DMA5
C12	I/O	D09	Bit de datos 09	D12	O	DACK6~	Reconocimiento DMA6
C13	I/O	D10	Bit de datos 10	D13	I	DRQ6	Solicitud DMA6
C14	I/O	D11	Bit de datos 11	D14	O	DACK7~	Reconocimiento DMA7
C15	I/O	D12	Bit de datos 12	D15	I	DRQ7	Solicitud DMA7
C16	I/O	D13	Bit de datos 13	D16	O	+5 Vdc	+5 Volts DC
C17	I/O	D14	Bit de datos 14	D17	I	MASTER16~	Control de bus = 16 bits
C18	I/O	D15	Bit de datos 15	D18	-	GND	Nivel tierra

En la figura 4 se representa el aspecto de una ranura ISA-16 típica y en la tabla 2 se identifican las terminales para el conector adicional (la sección ISA-8 es idéntica).

En la actualidad, a pesar de su limitación en velocidad, las tarjetas ISA-16 son las más empleadas a nivel mundial. Cabe aclarar que esta limitación no está dada por las características físicas del conector, sino por los fabricantes de tarjetas que para reducir los costos de producción utilizan componentes y circuitos integrados que trabajan adecuadamente a 8 MHz, pero que presentan serios problemas si se obligan a trabajar a 10 MHz.

## Microprocesadores de 32 bits y sus conectores de expansión

Cuando Intel lanzó al mercado el microprocesador 80386, el cual trabaja con palabras digitales de 32 bits, se reunieron los principales fabricantes de computadoras personales compatibles para definir y estandarizar los parámetros de un nuevo tipo de ranura de expansión, capaz de manejar este bus de datos ampliado. Obviamente, la transferencia simultánea de 32 bits en lugar de 16, nuevamente duplicaba el potencial de flujo de información, redundando en máquinas más veloces.

Las nueve compañías que se congregaron para el diseño del nuevo estándar en ranuras de expansión fueron Compaq, Hewlett Packard, NEC, Zenith, AST, Epson, Wyse, Olivetti y Tandy. El resultado fue el slot tipo EISA (*Enhanced ISA* o ISA mejorado). Además, el "grupo de los nueve" decidió mantener el límite a 8 MHz,

buscando una compatibilidad hacia atrás, o sea, que en el nuevo conector mejorado se pudieran insertar sin problemas tarjetas ISA normales.

Esta situación planteó una solución interesante: los diseñadores no quisieron tomar la misma respuesta que cuando se pasó del bus ISA-8 al bus ISA-16, que consistió en añadir un conector suplementario para manejar las señales adicionales. De haber elegido esta opción, el bus de 32 bits habría tenido un tamaño excesivo en contra de la tendencia a la compactación y surgimiento de computadoras portátiles, que por entonces ya se vislumbraba.

Para conservar la tendencia de compactación en la nueva ranura de expansión, se incluyeron contactos más angostos, de modo que pudiera ser insertado un contacto de tarjeta ISA por dos contactos en la ranura EISA.

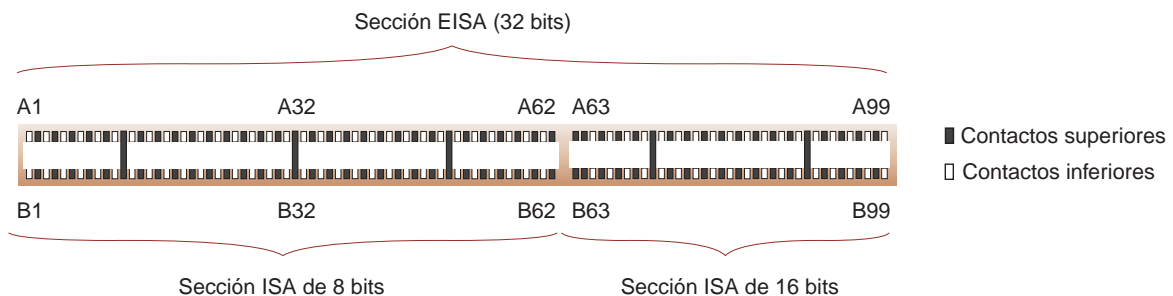
De esta manera, si la separación entre terminales del slot ISA era de 0.1 de pulgada, en la ranura EISA sería de solamente 0.05 de pulgada. Para mantener la compatibilidad se dispusieron ambos tipos de conectores en dos niveles de profundidad, ya que si se hubieran colocado uno al lado del otro, la inserción de una tarjeta ISA provocaría un cortocircuito entre terminales aledañas.

En la figura 5 se muestra un conector EISA con su disposición de terminales. Observe que se pueden identificar dos niveles de contactos. Note que se encuentran cinco "topes" que impiden el paso de una tarjeta ISA normal hasta la hilera inferior de conectores, evitando así los cortocircuitos.

Por su parte, en las tarjetas diseñadas bajo las especificaciones EISA, se disponen las aberturas conve-

**Figura 5**

**Bus EISA**



**Tabla 3A**

Term.	I/O	Tipo	Señal	Descripción	Term.	I/O	Tipo	Señal	Descripción
A1	I	ISA	IOCHK~	Revisión de canal I/O	A51	I/O	ISA	SA05	Bit de direcciones 5
A2	O	EISA	CMD~	Comando	A52	I/O	EISA	LA15	Dirección tipo compuerta 15
A3	I/O	ISA	D7	Bit de datos 7	A53	I/O	ISA	SA04	Bit de direcciones 4
A4	I/O	EISA	START~	Inicia ciclo maestro de bus	A54	I/O	EISA	LA13	Dirección tipo compuerta 13
A5	I/O	ISA	D6	Bit de datos 6	A55	I/O	ISA	SA03	Bit de direcciones 3
A6	I/O	EISA	EXRDY	Esclavo listo para ciclo de bus	A56	I/O	EISA	LA12	Dirección tipo compuerta 12
A7	I/O	ISA	D5	Bit de datos 5	A57	I/O	ISA	SA02	Bit de direcciones 2
A8	I/O	EISA	EX32~	Soporte esclavo de transferencia a 32 bits	A58	I/O	EISA	LA11	Dirección tipo compuerta 11
A9	I/O	ISA	D4	Bit de datos 4	A59	I/O	ISA	SA01	Bit de direcciones 1
A10	-	EISA	GND	Nivel tierra	A60	-	EISA	GND	Nivel tierra
A11	I/O	ISA	D3	Bit de datos 3	A61	I/O	ISA	SA00	Bit de direcciones 0
A12		EISA	Ranura		A62	I/O	EISA	LA9	Dirección tipo compuerta 9
A13	I/O	ISA	D2	Bit de datos 2					
A14	I/O	EISA	EX16~	Soporte esclavo de transferencia a 16 bits	A63	I/O	EISA	LA7	Dirección tipo compuerta 7
A15	I/O	ISA	D1	Bit de datos 1	A64	-	EISA	GND	Nivel tierra
A16	I	EISA	SLBURST~	Soporte esclavo de ciclos de r-faga	A65	I/O	ISA	SBHE~	Habilitador de byte de status ALTO
A17	I/O	ISA	D0	Bit de datos 0	A66	I/O	EISA	LA4	Dirección tipo compuerta 4
A18	I/O	EISA	MSBURST~	Soporte maestro de ciclos de r-faga	A67	I/O	ISA	LA23	Dirección tipo compuerta 23
A19	I/O	ISA	CHDRY	Canal I/O listo	A68	I/O	EISA	LA3	Dirección tipo compuerta 3
A20	I/O	EISA	W/R	Escritura/lectura	A69	I/O	ISA	LA22	Dirección tipo compuerta 22
A21	O	ISA	AENx	Habilitador de direcciones	A70	-	EISA	GND	Nivel tierra
A22	-	EISA	GND	Nivel tierra	A71	I/O	ISA	LA21	Dirección tipo compuerta 21
A23	I/O	ISA	SA19	Bit de direcciones 19	A72		EISA	Ranura	
A24	-	EISA	NA	Reservado	A73	I/O	ISA	LA20	Dirección tipo compuerta 20
A25	I/O	ISA	SA18	Bit de direcciones 18	A74	I/O	EISA	SD17	Bit de datos 17
A26	-	EISA	NA	Reservado	A75	I/O	ISA	LA19	Dirección tipo compuerta 19
A27	I/O	ISA	SA17	Bit de direcciones 17	A76	I/O	EISA	SD19	Bit de datos 19
A28	-	EISA	NA	Reservado	A77	I/O	ISA	LA18	Dirección tipo compuerta 18
A29	I/O	ISA	SA16	Bit de direcciones 16	A78	I/O	EISA	SD20	Bit de datos 20
A30	-	EISA	NA	Reservado	A79	I/O	ISA	LA17	Dirección tipo compuerta 17
A31	I/O	ISA	SA15	Bit de direcciones 15	A80	I/O	EISA	SD22	Bit de datos 22
A32		EISA	Ranura		A81	I/O	ISA	MWTC~	Escritura de memoria
A33	I/O	ISA	SA14	Bit de direcciones 14	A82	-	EISA	GND	Nivel tierra
A34	I/O	EISA	BE1~	Habilitador de byte 1 DWORD	A83	I/O	ISA	MRDC~	Lectura de memoria
A35	I/O	ISA	SA13	Bit de direcciones 13	A84	I/O	EISA	SD25	Bit de datos 25
A36	I/O	EISA	LA31	Dirección tipo compuerta 31	A85	I/O	ISA	D08	Bit de datos 8
A37	I/O	ISA	SA12	Bit de direcciones 12	A86	I/O	EISA	SD26	Bit de datos 26
A38	-	EISA	GND	Nivel tierra	A87	I/O	ISA	D09	Bit de datos 9
A39	I/O	ISA	SA11	Bit de direcciones 11	A88	I/O	EISA	SD28	Bit de datos 28
A40	I/O	EISA	LA30	Dirección tipo compuerta 30	A89	I/O	ISA	D10	Bit de datos 10
A41	I/O	ISA	SA10	Bit de direcciones 10	A90		EISA	Ranura	
A42	I/O	EISA	LA28	Dirección tipo compuerta 28	A91	I/O	ISA	D11	Bit de datos 11
A43	I/O	ISA	SA09	Bit de direcciones 9	A92	-	EISA	GND	Nivel tierra
A44	I/O	EISA	LA27	Dirección tipo compuerta 27	A93	I/O	ISA	D12	Bit de datos 12
A45	I/O	ISA	SA08	Bit de direcciones 8	A94	I/O	EISA	SD30	Bit de datos 30
A46	I/O	EISA	LA25	Dirección tipo compuerta 25	A95	I/O	ISA	D13	Bit de datos 13
A47	I/O	ISA	SA07	Bit de direcciones 7	A96	I/O	EISA	SD31	Bit de datos 31
A48	-	EISA	GND	Nivel tierra	A97	I/O	ISA	D14	Bit de datos 14
A49	I/O	ISA	SA06	Bit de direcciones 6	A98	I	EISA	MREQ~	Solicitud de bus maestro
A50		EISA	Ranura		A99	I/O	ISA	D15	Bit de datos 15

nientes para que ambas hileras de terminales entren en contacto. Por razones de compatibilidad, la hilera superior de conectores coincide perfectamente con las especificaciones ISA-16, mientras que la hilera inferior

es la encargada de manejar las señales adicionales que permitirán a este slot manejar datos de 32 bits. En la tabla 3 se describe la función de cada uno de los conectores.



Tabla 3B

Term.	I/O	Tipo	Señal	Descripción	Term.	I/O	Tipo	Señal	Descripción
B1	-	ISA	GND	Nivel tierra	B51	O	ISA	DAK2~	Reconocimiento DMA 2
B2	-	EISA	GND	Nivel tierra	B52	I/O	EISA	LA16	Dirección tipo compuerta 16
B3	O	ISA	RESDRV	Reset drive	B53	I/O	ISA	T/C	Contador palabras de terminal
B4	O	EISA	+5 Vdc	+5 Volts DC	B54	I/O	EISA	LA14	Dirección tipo compuerta 14
B5	O	ISA	+5 Vdc	+5 Volts DC	B55	O	ISA	BALE	Habilitador de líneas de direcc.
B6	O	EISA	+5 Vdc	+5 Volts DC	B56	O	EISA	+5 Vdc	+5 Volts DC
B7	I	ISA	IRQ9	Solicitud de interrupción 9	B57	O	ISA	+5 Vdc	+5 Volts DC
B8	-	EISA	NA	Reservada	B58	O	EISA	+5 Vdc	+5 Volts DC
B9	O	ISA	-5 Vdc	-5 Volts DC	B59	O	ISA	OSC	Oscilador de 14.31818 kHz
B10	-	EISA	NA	Reservada	B60	-	EISA	GND	Nivel tierra
B11	I	ISA	DRQ2	Solicitud DMA 2	B61	-	ISA	GND	Nivel tierra
B12		EISA	Ranura		B62	I/O	EISA	LA10	Dirección tipo compuerta 10
B13	O	ISA	-12 Vdc	-12 Volt DC	Ranura ISA				
B14	-	EISA	NA	Reservada	B63	I/O	EISA	LA8	Dirección tipo compuerta 8
B15	I	ISA	NOWS~	Cero estado de espera	B64	I/O	EISA	LA6	Dirección tipo compuerta 6
B16	-	EISA	NA	Reservada	B65	I/O	ISA	M16~	Transf. de memoria = 16 bits
B17	O	ISA	+12 Vdc	+12 Volts DC	B66	I/O	EISA	LA5	Dirección tipo compuerta 5
B18	O	EISA	+12 Vdc	+12 Volts DC	B67	I	ISA	IO16~	Transf. de datos = 16 bits
B19	-	ISA	GND	Nivel tierra	B68	O	EISA	+5 Vdc	+5 Volts DC
B20	I/O	EISA	M/I/O	Memoria maestra de bus, Alto/I/O (bajo)	B69	I	ISA	IRQ10	Solicitud de interrupción 10
B21	O	ISA	SMWTC~	Escribir a memoria de sistema	B70	I/O	EISA	LA2	Dirección tipo compuerta 2
B22	O	EISA	LOCK~	Bus desencadenado por el maestro de bus	B71	I	ISA	IRQ11	Solicitud de interrupción 11
B23	O	ISA	SMRDC~	Lectura de memoria de sistema	B72		EISA	Ranura	
B24	-	EISA	NA	Reservada	B73	I	ISA	IRQ12	Solicitud de interrupción 12
B25	I/O	ISA	IOWC~	Escritura I/O	B74	I/O	EISA	SD16	Bit de datos 16
B26	I/O	EISA	GND	Nivel tierra	B75	I	ISA	IRQ15	Solicitud de interrupción 15
B27	I/O	ISA	IORC~	Lectura I/O	B76	I/O	EISA	SD18	Bit de datos 18
B28	-	EISA	NA	Reservada	B77	I	ISA	IRQ14	Solicitud de interrupción 14
B29	O	ISA	DAK3~	Reconocimiento DMA 3	B78	-	EISA	GND	Nivel tierra
B30	I/O	EISA	BE3~	Habilitador de Byte WORD 3	B79	O	ISA	DAK0~	Reconocimiento DMA 0
B31	I	ISA	DRQ3~	Solicitud DMA 3	B80	I/O	EISA	SD21	Bit de datos 21
B32		EISA	Ranura		B81	I	ISA	DRQ0	Solicitud DMA0
B33	O	ISA	DAK1~	Reconocimiento DMA 1	B82	I/O	EISA	SD23	Bit de datos 23
B34	I/O	EISA	BE2~	Habilitador de Byte WORD 2	B83	O	ISA	DAK5~	Reconocimiento DMA 5
B35	I	ISA	DRQ1~	Solicitud DMA 1	B84	I/O	EISA	SD24	Bit de datos 24
B36	I/O	EISA	BE0~	Habilitador de Byte WORD 0	B85	I	ISA	DRQ5	Solicitud DMA 5
B37	I/O	ISA	REFRESH~	Refresco de DRAM	B86	-	EISA	GND	Nivel tierra
B38	-	EISA	GND	Nivel tierra	B87	O	ISA	DAK6~	Reconocimiento DMA 6
B39	O	ISA	BCLK	Reloj de bus	B88	I/O	EISA	SD27	Bit de datos 27
B40	O	EISA	+5 Vdc	+5 Volts DC	B89	I	ISA	DRQ6	Solicitud DMA 6
B41	I	ISA	IRQ7	Solicitud de interrupción 7	B90		EISA	Ranura	
B42	I/O	EISA	LA29	Dirección tipo compuerta 29	B91	O	ISA	DAK7~	Reconocimiento DMA 7
B43	I	ISA	IRQ6	Solicitud de interrupción 6	B92	I/O	EISA	SD29	Bit de datos 29
B44	-	EISA	GND	Nivel tierra	B93	I	ISA	DRQ7	Solicitud DMA 7
B45	I	ISA	IRQ5	Solicitud de interrupción 5	B94	O	EISA	+5 Vdc	+5 Volts DC
B46	I/O	EISA	LA26	Dirección tipo compuerta 26	B95	O	ISA	+5 Vdc	+5 Volts DC
B47	I	ISA	IRQ4	Solicitud de interrupción 4	B96	O	EISA	+5 Vdc	+5 Volts DC
B48	I/O	EISA	LA24	Dirección tipo compuerta 24	B97	I	ISA	MASTER 16~	Control de bus = 16 bits
B49	I	ISA	IRQ3	Solicitud de interrupción 3	B98	O	EISA	MAKx~	Conocimiento de control de bus
B50		EISA	Ranura		B99	-	ISA	GND	Nivel tierra

Cabe mencionar que la ranura EISA tiene ventajas que van más allá del simple aumento de bits. Entre las principales, se encuentra la capacidad de intercambiar información de manera muy rápida entre periféricos, sin necesidad de que intervenga el microprocesador central debido a su característica de "*bus mastering*" o "mando a nivel de bus". Esto permite descargar al CPU de una gran cantidad de trabajo automático, haciendo que se concentre en su labor primaria, que es el proceso de datos.

Quizá una de sus limitaciones, es que no cuenta con ningún apoyo a plataformas multiprocesador. Esto constituye una falta de visión, difícil de entender en el grupo de las nueve compañías que definieron el estándar.

Otras característica sobresaliente del bus EISA, es que presenta una velocidad máxima de intercambio de información que fácilmente llega a los 33 MB por segundo (MB/s), contra los 8 MB/s del ISA-8 y los casi 20 MB/s del ISA-16.

Sin embargo, los productores de tarjetas periféricas han desaprovechado esta ventaja, por lo que el verdadero rendimiento de este bus apenas si supera el de un ISA convencional, situación por la que pronto quedó relegado por nuevas tecnologías, sin haber obtenido una gran difusión.

Un hecho importante a señalar, es que IBM no subordinó la arquitectura de sus máquinas al bus EISA, sino que diseñó una ranura especial para ser incluida en sus computadoras PS/2, la cual tomó el nombre de MCA (*Micro-Channel Architecture* = arquitectura de microcanal).

Dicho slot es físicamente más pequeño que los ISA y EISA, aunque comparten con este último la separación de 0.05 pulgadas entre contactos, pero sin los problemas que plantea el manejo simultáneo de dos hileras de conectores.

El bus MCA fue diseñado "desde abajo", esto es, como si fuera un desarrollo completamente innovador para una nueva plataforma, lo que le permitió superar algunas limitaciones que las ranuras de expansión venían acarreando desde la aparición de la XT original. Sin embargo, por este enfoque tan innovador se perdieron los beneficios de la compatibilidad, teniendo que ser diseñadas tarjetas especiales para el bus MCA.

Es indudable que este slot presenta múltiples ventajas sobre sus predecesores, entre las que se cuentan: capacidad para manejar sistemas multiprocesador;

velocidad máxima teórica de 33 MHz en el intercambio de información, aunque las presiones de los fabricantes obligaron a IBM a fijar como mínimo estándar 10 MHz; mando a nivel de bus; etc.

Desafortunadamente, la falta de compatibilidad con las plataformas ya existentes produjo un rechazo por parte de los fabricantes, quedando prácticamente fuera del mercado de las máquinas compatibles.

## Las aplicaciones gráficas y el bus local VESA

Cuando Intel anunció el microprocesador 486, base de la cuarta generación de computadoras PC, el mundo del software de aplicación había sufrido un cambio sustancial. Con el lanzamiento por parte de Microsoft del subsistema operativo Windows, los usuarios de la plataforma PC por fin tuvieron acceso a una interface gráfica, semejante a la desarrollada para la plataforma Macintosh desde 1984.

El ambiente Windows permitió al usuario elegir aplicaciones simplemente "apuntando y disparando" un cursor por medio del ratón, o ejecutar diversos comandos mediante menús desplegables, haciendo más sencillo el manejo de los programas.

Estos avances requirieron mayores recursos de hardware, pues en un ambiente gráfico es necesario convertir absolutamente toda la información de la pantalla en un mapa de bits, en donde cada punto tiene asociada una cierta cantidad de información sobre su luminosidad y colores.

La resolución mínima para trabajar aceptablemente con Windows es la VGA estándar (640 x 480 puntos por pulgada a 16 colores), y esto demanda un gran flujo de bits. Veamos por qué.

La representación de 16 colores requiere 4 bits (2 elevado a la cuarta potencia), que al ser multiplicados por 640 y 480 da un total de 1,228,800 bits. Esto implica que para sustituir por completo la información desplegada en el monitor, es necesario intercambiar arriba de 1.2 Mbits, mismos que son controlados por el microprocesador, descuidando por lo tanto su función principal en el proceso de datos.

Aun si se requieren mayores resoluciones (800 x 600 e incluso 1024 x 768 puntos) con una mejor definición de colores (256, 32,000 e incluso 16.7 millones de colores), la cantidad de información que debe ser intercambiada entre el monitor y el microprocesador,



se elevará a niveles extraordinarios, influyendo desfavorablemente en la velocidad de los sistemas (si ha trabajado programas como CorelDraw en una máquina 386 sabrá a qué nos referimos). Así mismo, es necesario intercambiar magnitudes considerables de información entre el microprocesador y otros periféricos, especialmente con el disco duro, ya que al crecer el tamaño de las aplicaciones se deben mover enormes archivos para iniciar la ejecución.

Ante esta situación, la Asociación de Estándares para Video Electrónico (*Video Electronics Standard Association*), mejor conocida por sus siglas, VESA, diseñó un slot adicional capaz de agregarse a las ranuras ISA y EISA y mejorar así el desempeño de los sistemas.

La principal característica de este slot es su conexión directa con los buses que salen del microprocesador, sin necesidad de pasar por el Chipset. Por lo tanto, el intercambio de información se realiza a la misma velocidad a la que corre la tarjeta madre.

Cabe aclarar que, aunque la mayoría de la literatura técnica asegura que el bus VESA funciona a la misma velocidad del microprocesador, esto no se cumple en los sistemas 486DX2 ó DX4, en los que el CPU fun-

ciona al doble o triple de la frecuencia con la que opera el resto de la tarjeta; lógicamente, en estos casos el bus VESA trabaja a una fracción de velocidad del propio microprocesador y con un límite máximo de 33 MHz.

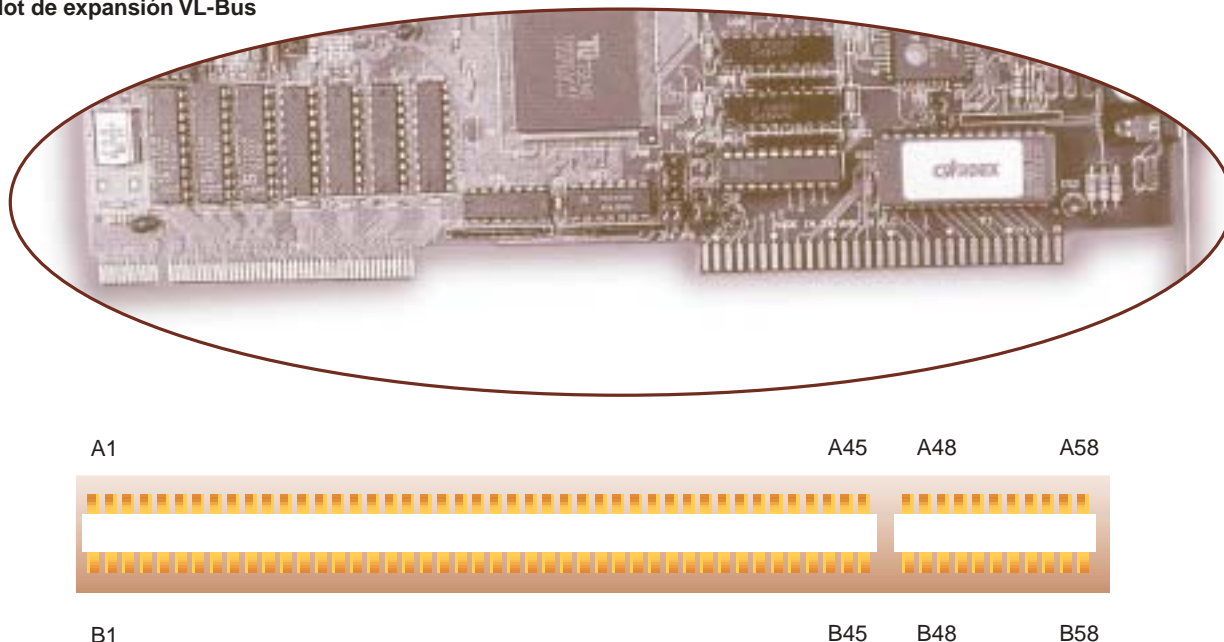
El bus VESA se ha aprovechado especialmente para la conexión de tarjetas de video y controladoras de disco duro, ya que un intercambio más veloz de información permite actualizar una pantalla de alta resolución en una mínima fracción del tiempo que se necesitaría de no contar con este slot especializado. La velocidad teórica en la transferencia de archivos de este slot es de alrededor de 130 MB/s, superando con mucho el desempeño de un bus EISA normal.

El conector VESA está fabricado con la misma tecnología del slot microcanal, esto es, una separación entre conectores de 0.05 de pulgada y una forma física muy semejante al slot MCA, debido a que no utiliza doble nivel de terminales como el bus EISA. En la figura 6 se muestra el esquema de un slot VESA, mientras que en la tabla 4 se describe su disposición de terminales.

Hay que mencionar que el bus VESA maneja palabras de 32 bits, por lo que únicamente se puede utilizar en máquinas 386DX o superiores, aunque realmen-

**Figura 6**

**Slot de expansión VL-Bus**



**Tabla 4**

Term.	I/O	Señal	Descripción	Term.	I/O	Señal	Descripción
A1	I/O	DAT01	Bit de datos 01	B1	I/O	DAT00	Bit de datos 00
A2	I/O	DAT03	Bit de datos 03	B2	I/O	DAT02	Bit de datos 02
A3	-	GND	Nivel tierra	B3	I/O	DAT04	Bit de datos 04
A4	I/O	DAT05	Bit de datos 05	B4	I/O	DAT06	Bit de datos 06
A5	I/O	DAT07	Bit de datos 07	B5	I/O	DAT08	Bit de datos 08
A6	I/O	DAT09	Bit de datos 09	B6	-	GND	Nivel tierra
A7	I/O	DAT11	Bit de datos 11	B7	I/O	DAT10	Bit de datos 10
A8	I/O	DAT13	Bit de datos 13	B8	I/O	DAT12	Bit de datos 12
A9	I/O	DAT15	Bit de datos 15	B9	O	Vcc	+5 Volts
A10	-	GND	Nivel tierra	B10	I/O	DAT14	Bit de datos 14
A11	I/O	DAT17	Bit de datos 17	B11	I/O	DAT16	Bit de datos 16
A12	O	Vcc	+5 Volts	B12	I/O	DAT18	Bit de datos 18
A13	I/O	DAT19	Bit de datos 19	B13	I/O	DAT20	Bit de datos 20
A14	I/O	DAT21	Bit de datos 21	B14	-	GND	Nivel tierra
A15	I/O	DAT23	Bit de datos 23	B15	I/O	DAT22	Bit de datos 22
A16	I/O	DAT25	Bit de datos 25	B16	I/O	DAT24	Bit de datos 24
A17	-	GND	Nivel tierra	B17	I/O	DAT26	Bit de datos 26
A18	I/O	DAT27	Bit de datos 27	B18	I/O	DAT28	Bit de datos 28
A19	I/O	DAT29	Bit de datos 29	B19	I/O	DAT30	Bit de datos 30
A20	I/O	DAT31	Bit de datos 31	B20	O	Vcc	+5 Volts
A21	I/O	ADR30	Bit de direcciones 30	B21	I/O	ADR31	Bit de direcciones 31
A22	I/O	ADR28	Bit de direcciones 28	B22	-	GND	Nivel tierra
A23	I/O	ADR26	Bit de direcciones 26	B23	I/O	ADR29	Bit de direcciones 29
A24	-	GND	Nivel tierra	B24	I/O	ADR27	Bit de direcciones 27
A25	I/O	ADR24	Bit de direcciones 24	B25	I/O	ADR25	Bit de direcciones 25
A26	I/O	ADR22	Bit de direcciones 22	B26	I/O	ADR23	Bit de direcciones 23
A27	O	Vcc	+5 Volts	B27	I/O	ADR21	Bit de direcciones 21
A28	I/O	ADR20	Bit de direcciones 20	B28	I/O	ADR19	Bit de direcciones 19
A29	I/O	ADR18	Bit de direcciones 18	B29	-	GND	Nivel tierra
A30	I/O	ADR16	Bit de direcciones 16	B30	I/O	ADR17	Bit de direcciones 17
A31	I/O	ADR14	Bit de direcciones 14	B31	I/O	ADR15	Bit de direcciones 15
A32	I/O	ADR12	Bit de direcciones 12	B32	O	Vcc	+5 Volts
A33	I/O	ADR10	Bit de direcciones 10	B33	I/O	ADR13	Bit de direcciones 13
A34	I/O	ADR08	Bit de direcciones 08	B34	I/O	ADR11	Bit de direcciones 11
A35	-	GND	Nivel tierra	B35	I/O	ADR09	Bit de direcciones 09
A36	I/O	ADR06	Bit de direcciones 06	B36	I/O	ADR07	Bit de direcciones 07
A37	I/O	ADR04	Bit de direcciones 04	B37	I/O	ADR05	Bit de direcciones 05
A38	O	WBACk#	Uso reservado, cache write-back	B38	-	GND	Nivel tierra
A39	I/O	BEO#	Habilitador de byte 0	B39	I/O	ADR03	Bit de direcciones 03
A40	O	Vcc	+5 Volts	B40	I/O	ADR02	Bit de direcciones 02
A41	I/O	BE1#	Habilitador de byte 1	B41	-	NC	Sin conexión
A42	I/O	BE2#	Habilitador de byte 2	B42	O	RESET#	Reset de sistema para dispositivos VL
A43	-	GND	Nivel tierra	B43	I/O	D/C#	Estado de datos/códigos (identificador)
A44	I/O	BE3#	Habilitador de byte 3	B44	I/O	M/IO#	Estado de memoria ó I/O (identificador)
A45	I/O	ADS#	Estrobo de datos de direcciones	B45	I/O	W/R#	Estado de escritura/lectura (identificador)
A46			Ranura	B46			Ranura
A47			Ranura	B47			Ranura
A48	I	LRDY#	Listo local	B48	O	RDYRN#	Regreso de Ready
A49	I/O*	LDEVx#	Dispositivo local	B49	-	GND	Nivel tierra
A50	O*	LREQx#	Requerimiento local	B50	I	IRQ9	Solicitud de interrupción 9
A51	-	GND	Nivel tierra	B51	I/O	BRDY#	Ráfaga lista
A52	I/O*	LGNTx#	Conexión de bus local	B52	I/O	BLAST#	Ráfaga final
A53	O	Vcc	+5 Volts	B53	O	ID0	Identificador de CPU, terminal 0
A54	O	ID2	Identificador de CPU, terminal 2	B54	O	ID1	Identificador de CPU, terminal 1
A55	O	ID3	Identificador de CPU, terminal 3	B55	-	GND	Nivel tierra
A56	O	ID4	Identificador de CPU, terminal 4	B56	O	LCLK	Reloj de CPU local
A57	O	LKEN#	Habilitador de caché local	B57	O	Vcc	+5 Volts
A58	I/O	LEADS#	Estrobo de datos de direcciones externo local	B58	I/O	LBS16#	Tamaño de bus local = 16 bits
A59	-	NC	Sin conexión	B59	-	NC	Sin conexión
A60	-	NC	Sin conexión	B60	-	NC	Sin conexión
A61	-	NC	Sin conexión	B61	-	NC	Sin conexión
A62	-	NC	Sin conexión	B62	-	NC	Sin conexión

te su máximo desempeño se logra en computadoras 486 de alta velocidad (33 MHz o más).

También ya se ha anunciado una extensión para aprovechar el bus de 64 bits de los procesadores Pentium y similares, aunque no se han dado a conocer más detalles.

## El bus local PCI

A la par del lanzamiento del procesador Pentium, Intel presentó un nuevo tipo de conector de expansión, que es el que ha predominado en máquinas de alto desempeño en los últimos años. Este nuevo slot recibió el nombre de bus local PCI (*Peripheral Components Interconnect* = interconexión de componentes periféricos). Comparaciones realizadas entre el bus PCI y el VESA demuestran que su desempeño es muy similar, con la ventaja del menor tamaño del primero. En la figura 7 se muestra un esquema de este tipo de ranura, a la vez que en la tabla 5A y 5B se describe su disposición de terminales.

Es tal el éxito de este slot, que incluso compañías rivales como Apple lo han adoptado como el nuevo estándar de comunicación entre tarjeta madre y elementos periféricos en su plataforma Macintosh, además, el movimiento inteligente por parte de Intel y de los fabricantes de computadoras de colocar tres o cua-

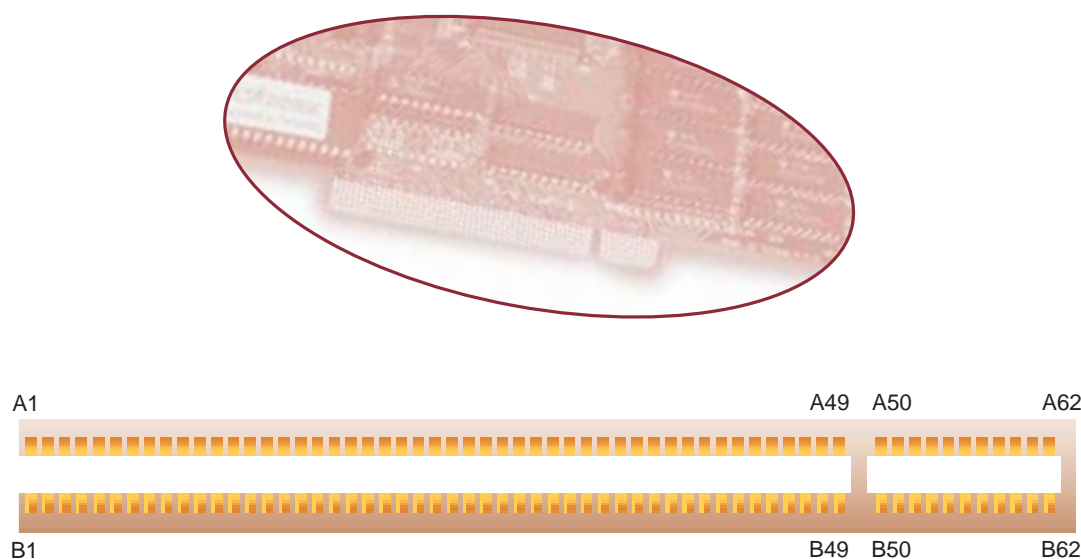
tro slots PCI al lado de algunos tradicionales ISA-16 aseguró la compatibilidad "hacia atrás", y redujo la natural precaución del mercado de lanzarse de lleno a una nueva tecnología aún no comprobada e incompatible con tarjetas anteriores (lo que sucedió por ejemplo con el bus MCA de IBM).

Al igual que el procesador Pentium, que posee un bus externo de 64 bits, el slot PCI también contempla el manejo de 64 bits en paralelo (aunque la mayoría de las tarjetas madres en el mercado tan solo incorporan el *slot* PCI de 32 bits), además de que permite el mando a nivel de bus.

Sin embargo, presenta un problema que puede ser una limitante a futuro: para reducir el número de terminales, los diseñadores de Intel decidieron enviar los datos de control por medio de una interface multiplexada, con un límite de frecuencia de 33 MHz. Y aunque por el momento esta limitación no parece muy importante, hay que recordar IBM también enfrentó una situación similar cuando fijó la velocidad del bus ISA en 8 MHz.

Por último, conviene mencionar que este aspecto de los datos de control multiplexados también trae consigo un efecto interesante: estamos acostumbrados a pensar que un slot es idéntico a otro, de modo que no importa si colocamos una tarjeta en uno u otro conector para que "no estorbe" el paso de algún cable u otro

Figura 7



**Tabla 5A**

Term.	I/O	Señal	Descripción	Term.	I/O	Señal	Descripción
A1	I	TRST#	Reset de prueba	A48		GND	Nivel de tierra
A2	O	12V	12 Volts	A49	I/O	AD09	Bit de datos/direcciones 09
A3	I	TMS	Selección de modo de prueba	A50		RANURA	
A4	I	TDI	Entrada de datos de prueba	A51		RANURA	
A5	O	5V	5 Volts	A52	I/O	C/BE0#	Mando a nivel bus/byte de comando 0
A6	O	INTA#	Interrupción A	A53	O	3.3V	3.3 Volts
A7	O	INTC#	Interrupción C	A54	I/O	AD06	Bit de datos/direcciones 06
A8	O	5V	5 Volts	A55	I/O	AD04	Bit de datos/direcciones 04
A9	NA	NA	Reservado	A56		GND	Nivel de tierra
A10	I/O	5V	5 Volts	A57	I/O	AD02	Bit de datos/direcciones 02
A11	NA	NA	Reservado	A58	I/O	AD00	Bit de datos/direcciones 00
A12		GND	Nivel de tierra	A59	I/O	5V	5 Volts
A13		GND	Nivel de tierra	A60	I/O	REQ64#	Requerimiento de transferencia a 64 bits
A14	NA	NA	Reservado	A61	O	5V	5 Volts
A15	I	RST	Reset	A62	O	5V	5 Volts
A16	O	5V	5 Volts	A63		GND	Nivel de tierra
A17	I	GNT#	Reconocimiento (sólo en mando a nivel bus)	A64	I/O	C/BE7#	Mando a nivel bus/byte de comando 7
A18		GND	Nivel de tierra	A65	I/O	C/BE5#	Mando a nivel bus/byte de comando 5
A19	NA	NA	Reservado	A66	I/O	5V	5 Volts
A20	I/O	AD30	Bit de datos/direcciones 30	A67	I/O	PAR64	Paridad de la palabra superior
A21	O	3.3V	3.3 Volts	A68	I/O	AD62	Bit de datos/direcciones 62
A22	I/O	AD28	Bit de datos/direcciones 28	A69		GND	Nivel de tierra
A23	I/O	AD26	Bit de datos/direcciones 26	A70	I/O	AD60	Bit de datos/direcciones 60
A24		GND	Nivel de tierra	A71	I/O	AD58	Bit de datos/direcciones 58
A25	I/O	AD24	Bit de datos/direcciones 24	A72		GND	Nivel de tierra
A26	I	IDSEL	Selección de inicialización de dispositivo	A73	I/O	AD56	Bit de datos/direcciones 56
A27	O	3.3V	3.3 Volts	A74	I/O	AD54	Bit de datos/direcciones 54
A28	I/O	AD22	Bit de datos/direcciones 22	A75	I/O	5V	5 Volts
A29	I/O	AD20	Bit de datos/direcciones 20	A76	I/O	AD52	Bit de datos/direcciones 52
A30		GND	Nivel de tierra	A77	I/O	AD50	Bit de datos/direcciones 50
A31	I/O	AD18	Bit de datos/direcciones 18	A78		GND	Nivel de tierra
A32	I/O	AD16	Bit de datos/direcciones 16	A79	I/O	AD48	Bit de datos/direcciones 48
A33	O	3.3V	3.3 Volts	A80	I/O	AD46	Bit de datos/direcciones 46
A34	I/O	FRAME#	Marco de ciclo	A81		GND	Nivel de tierra
A35		GND	Nivel de tierra	A82	I/O	AD44	Bit de datos/direcciones 44
A36	I/O	TRDY#	Destino listo	A83	I/O	AD42	Bit de datos/direcciones 42
A37		GND	Nivel de tierra	A84	I/O	5V	5 Volts
A38	I/O	STOP#	Paro	A85	I/O	AD40	Bit de datos/direcciones 40
A39	O	3.3V	3.3 Volts	A86	I/O	AD38	Bit de datos/direcciones 38
A40	I/O	SDONE	Búsqueda realizada	A87		GND	Nivel de tierra
A41	I/O	SBO#	Retorno de búsqueda	A88	I/O	AD36	Bit de datos/direcciones 36
A42		GND	Nivel de tierra	A89	I/O	AD34	Bit de datos/direcciones 34
A43	I/O	PAR	Paridad	A90		GND	Nivel de tierra
A44	I/O	AD15	Bit de datos/direcciones 15	A91	I/O	AD32	Bit de datos/direcciones 32
A45	O	3.3V	3.3 volts	A92	NA	NA	Reservado
A46	I/O	AD13	Bit de datos/direcciones 13	A93		GND	Nivel de tierra
A47	I/O	AD11	Bit de datos/direcciones 11	A94	NA	NA	Reservado

elemento; pues bien, aunque esto es cierto en sistemas con slots tipo ISA-8 o ISA-16, en el caso específico de los slots PCI sí están numerados e identificados, por lo que si un cierto dispositivo se da de alta en el slot No. 1 y después por comodidad se traslada al slot

No. 3, es posible que el sistema ya no sea capaz de reconocerlo.

Tenga cuidado al hacer este tipo de movimientos, para evitar molestas sorpresas.

Tabla 5B

Term.	I/O	Señal	Descripción	Term.	I/O	Señal	Descripción
B1	O	(-12V)	12 Volts negativos	B48	I/O	AD10	Bit de datos/direcciones 10
B2	I	TCK	Reloj de prueba	B49		GND	Nivel de tierra
B3		GND	Nivel de tierra	B50		RANURA	
B4	O	TDO	Salida de datos de prueba	B51		RANURA	
B5	O	5V	5 Volts	B52	I/O	AD08	Bit de datos/direcciones 08
B6	O	5V	5 Volts	B53	I/O	AD07	Bit de datos/direcciones 07
B7	O	INTB#	Interrupción B	B54	O	3.3V	3.3 Volts
B8	O	INTD#	Interrupción D	B55	I/O	AD05	Bit de datos/direcciones 05
B9	O	PRSNT1#	Tarjeta periférica presente # 1	B56	I/O	AD03	Bit de datos/direcciones 03
B10	NA	NA	Reservado	B57		GND	Nivel de tierra
B11	O	PRSNT2#	Tarjeta periférica presente # 2	B58	I/O	D01	Bit de datos/direcciones 01
B12		GND	Nivel de tierra	B59	I/O	5V	5 Volts
B13		GND	Nivel de tierra	B60	I/O	ACL63#	Reconocimiento de transferencia a 64 bits
B14	NA	NA	Reservado	B61	O	5V	5 Volts
B15		GND	Nivel de tierra	B62	O	5V	5 Volts
B16	I	CLK	Reloj	B63	NA	NA	
B17		GND	Nivel de tierra	B64		GND	Nivel de tierra
B18	O	REQ#	Requerimiento (sólo en mando a nivel bus)	B65	I/O	C/BE6#	Mando a nivel bus/byte de comando 6
B19	I/O	5V	5 Volts	B66	I/O	C/BE4#	Mando a nivel bus/byte de comando 4
B20	I/O	AD31	Bit de datos/direcciones 31	B67		GND	Nivel de tierra
B21	I/O	AD29	Bit de datos/direcciones 29	B68	I/O	AD63	Bit de datos/direcciones 63
B22		GND	Nivel de tierra	B69	I/O	AD61	Bit de datos/direcciones 61
B23	I/O	AD27	Bit de datos/direcciones 27	B70	I/O	5V	5 Volts
B24	I/O	AD25	Bit de datos/direcciones 25	B71	I/O	AD59	Bit de datos/direcciones 59
B25	O	3.3V	3.3 Volts	B72	I/O	AD57	Bit de datos/direcciones 57
B26	I/O	C/BE3#	Mando a nivel bus/byte de comando 3	B73		GND	Nivel de tierra
B27	I/O	AD23	Bit de datos/direcciones 23	B74	I/O	AD55	Bit de datos/direcciones 55
B28		GND	Nivel de tierra	B75	I/O	AD53	Bit de datos/direcciones 53
B29	I/O	AD21	Bit de datos/direcciones 21	B76		GND	Nivel de tierra
B30	I/O	AD19	Bit de datos/direcciones 19	B77	I/O	AD51	Bit de datos/direcciones 51
B31	O	3.3V	3.3 Volts	B78	I/O	AD49	Bit de datos/direcciones 49
B32	I/O	AD17	Bit de datos/direcciones 17	B79	I/O	5V	5 Volts
B33	I/O	C/BE2#	Mando a nivel bus/byte de comando 2	B80	I/O	AD47	Bit de datos/direcciones 47
B34		GND	Nivel de tierra	B81	I/O	AD45	Bit de datos/direcciones 45
B35	I/O	IRDY#	Iniciador listo	B82		GND	Nivel de tierra
B36	O	3.3V	3.3 Volts	B83	I/O	AD43	Bit de datos/direcciones 43
B37	I/O	DEVSEL#	Selección de dispositivo	B84	I/O	AD41	Bit de datos/direcciones 41
B38		GND	Nivel de tierra	B85		GND	Nivel de tierra
B39	I/O	LOCK#	Amarre	B86	I/O	AD39	Bit de datos/direcciones 39
B40	I/O	PERR#	Error en paridad	B87	I/O	AD37	Bit de datos/direcciones 37
B41	O	3.3V	3.3 Volts	B88	I/O	5V	5 Volts
B42	I/O	SERR#	Error de sistema	B89	I/O	AD35	Bit de datos/direcciones 35
B43	O	3.3V	3.3 Volts	B90	I/O	AD33	Bit de datos/direcciones 33
B44	I/O	C/BE1#	Mando a nivel bus/byte de comando 1	B91		GND	Nivel de tierra
B45	I/O	AD14	Bit de datos/direcciones 14	B92	NA	NA	Reservado
B46		GND	Nivel de tierra	B93	NA	NA	Reservado
B47	I/O	AD12	Bit de datos/direcciones 12	B94		GND	Nivel de tierra