课程基于

《计算机组成与设计:硬件/软件接口》5e Patterson & Hennesy 著

《计算机组成原理》部分:

四、简答题(20分,每小题5分)

- (1) MIPS 中, 指令j表示跳转到目标地址, 请给出j指令的地址范围(需要计算过程)。
- (2) DMA 控制中,需要处理器提供的参数有哪些?
- (3) 在计算机内部, CPU 使用的数据可以存放在哪三个地方?
- (4) 请简要描述 CISC, RISC 指令集的优缺点

五、(15分) 计算 1.5 - 0.4375=?

要求: 先将十进制数表示成 IEEE754 格式(32 位): 完成运算后将结果表示成十六进制。

六、(15 分) MIPS 指令序列如下(假设寄存器用\$N 表示,其中 N=1,2.3...., 指令流水线为 5 级, IF,ID,EX,MEM.WB, 当数据相关时,可在 EX 级 或 MEM 级结束时转发)。

```
lw $2,20($1); 【 (20+(\$1)) \rightarrow \$2】 and $4,$3,$2; 【$3 and $2 \rightarrow \$4】 or $6,$2,$4; 【$2 or $4 \rightarrow \$6】 add $9,$10,$11; 【$10+$11 \rightarrow \$9】 slt $12,$13,$14【如果$13 小于$14,则$12=1】
```

请画出该指令序列的多周期流水线图(时空图);该指令序列执行完毕后,计算流水线的吞吐率、加速比。

七、(15分)假设一个指令集体系结构可以用两种方式 P1 和 P2 分别实现, 并且该指令集有 A.B.C.D 四类指令,每种实现方式的时钟频率和 CPI 由下 表给定:

	时钟频率	A 类 CPI	B 类 CPI	C 类 CPI	D类CPI
P1	1.5GHz	1	2	3	4
P2	2GHz	2	2	2	2

给定一个程序,有 106 条指令,其中 A 类 10%, B 类 20%, C 类 50%, D 类 20%, 问哪种实现方式更快,分别求出两种方式的总的 CPI 和时钟周期数

B站 翼云图灵

八、(10分)下面给出一个32位存储器地址引用列表,给出的是字地址:

	T			· · · · · · · · · · · · · · · · · · ·		·						_
5	214	175	1 4=	1	0.4	1 -	174	0.4	105	100		٦
	214	1/3	1 45	10	84	1 65	11/4	1 X4	1 105	1 X5	1 205	-1
						1			100	00	200	- 1

Cache 有 16 个块, 块大小为 1 个字, 现采用 4 路组相联映射方式, 替换策略是 L R U (least recently used), 对于每次访问,请标识出二进制地址、标记、索引。假设 Cache 最开始为空,请给出每次访问是命中还是缺失。

B站 翼云图灵