

408统考组成原理部分

课程基于

《计算机组成与设计：硬件/软件接口》5e

Patterson & Hennesy 著

B站 翼云图灵

408统考与《硬件软件接口》

408多出来的部分：

- 一、计算机系统概述
性能评价指标：MIPS、xFLOPS
- 二、数据的表示和运算
定点数的编码表示
- 三、存储器层次结构
段式、段页式虚拟存储器的基本原理
- 四、指令系统
指令格式，x86寻址方式，CISC和RISC
- 五、中央处理器（CPU）
大部分内容，特别是异常和中断机制
- 六、总线和I/O系统
几乎所有内容

《硬件软件接口》多出来的部分：

- CH2
大部分内容，特别是MIPS指令集
- CH3
改进后的乘除法器，浮点乘法
- CH4
大部分内容
- CH5
cache一致性

2021年408统考组成原理部分

12. 2017 年公布的全球超级计算机 TOP 500 排名中，我国“神威·太湖之光”超级计算机蝉联第一，其浮点运算速度为 93.0146 PFLOPS，说明该计算机每秒钟内完成的浮点操作次数约为（ ）。
A. 9.3×10^{13} 次 B. 9.3×10^{15} 次 C. 9.3 千万亿次 D. 9.3 亿亿次
13. 已知带符号整数用补码表示，变量 x, y, z 的机器数分别为 FFFDH, FFDFH, 7FFCH，下列结论中，正确的是（ ）。
A. 若 x, y 和 z 为无符号整数，则 $z < x < y$
B. 若 x, y 和 z 为无符号整数，则 $x < y < z$
C. 若 x, y 和 z 为带符号整数，则 $x < y < z$
D. 若 x, y 和 z 为带符号整数，则 $y < x < z$
14. 下列数值中，不能用 IEEE 754 浮点格式精确表示的是（ ）。
A. 1.2 B. 1.25 C. 2.0 D. 2.5
15. 某计算机的存储器总线中有 24 位地址线和 32 位数据线，按字编址，字长为 32 位。如果 00 0000H~3F FFFFH 为 RAM 区，那么需要 512K×8 位的 RAM 芯片数为（ ）。
A. 8 B. 16 C. 32 D. 64
16. 若计算机主存地址为 32 位，按字节编址，Cache 数据区大小为 32KB，主存块大小为 32B，采用直接映射方式和回写（Write Back）策略，则 Cache 行的位数至少是（ ）。
A. 275 B. 274 C. 258 D. 257

2021年408统考组成原理部分

17. 下列寄存器中，汇编语言程序员可见的是（ ）。
I. 指令寄存器 II. 微指令寄存器 III. 基址寄存器 IV. 标志/状态寄存器
A. 仅 I、II B. 仅 I、IV C. 仅 II、IV D. 仅 III、IV
18. 下列关于数据通路的叙述中，错误的是（ ）。
A. 数据通路包含 ALU 等组合逻辑（操作）元件
B. 数据通路包含寄存器等时序逻辑（状态）元件
C. 数据通路不包含用于异常事件检测及响应的电路
D. 数据通路中的数据流动路径由控制信号进行控制
19. 下列关于总线的叙述中，错误的是（ ）。
A. 总线是在两个或多个部件之间进行数据交换的传输介质
B. 同步总线由时钟信号定时，时钟频率不一定等于工作频率
C. 异步总线由握手信号定时，一次握手过程完成一位数据交换
D. 突发（Burst）传送总线事务可以在总线上连续传送多个数据
20. 下列选项中，不属于 I/O 接口的是（ ）。
A. 磁盘驱动器 B. 打印机适配器 C. 网络控制器 D. 可编程中断控制器
21. 异常事件在当前指令执行过程中进行检测，中断请求则在当前指令执行后进行检测。下列事件中，相应处理程序执行后，必须回到当前指令重新执行的是（ ）。
A. 系统调用 B. 页缺失 C. DMA 传送结束 D. 打印机缺纸

2021年408统考组成原理部分

22. 下列是关于多重中断系统中 CPU 响应中断的叙述，其中错误的是（ ）。

- A. 仅在用户态（执行用户程序）下，CPU 才能检测和响应中断
- B. CPU 只有在检测到中断请求信号后，才会进入中断响应周期
- C. 进入中断响应周期时，CPU 一定处于中断允许（开中断）状态
- D. 若 CPU 检测到中断请求信号，则一定存在未被屏蔽的中断源请求信号

09. A 10. C 11. B 12. D 13. D 14. A 15. C 16. A
17. D 18. C 19. C 20. A 21. B 22. A 23. B 24. B

2021年408统考组成原理部分

43. (15分) 假定计算机M字长为16位, 按字节编址, 连接CPU和主存的系统总线中地址线为20位、数据线为8位, 采用16位定长指令字, 指令格式及其说明如下:

格式	6 位	2 位	2 位	2 位	4 位	指令功能或指令类型说明
R 型	000000	rs	rt	rd	opl	$R[rd] \leftarrow R[rs] \text{ opl } R[rt]$
I 型	op2	rs	rt	imm		含ALU运算、条件转移和访存操作3类指令
J 型	op3	target				PC 的低 10 位 \leftarrow target

其中, op1~op3为操作码, rs, rt和rd为通用寄存器编号, $R[r]$ 表示寄存器r的内容, imm为立即数, target为转移目标的形式地址。请回答下列问题。

- 1) ALU的宽度是多少位? 可寻址主存空间大小为多少字节? 指令寄存器、主存地址寄存器(MAR)和主存数据寄存器(MDR)分别应有多少位?
- 2) R型格式最多可定义多少种操作? I型和J型格式总共最多可定义多少种操作? 通用寄存器最多有多少个?
- 3) 假定op1为0010和0011时, 分别表示带符号整数减法和带符号整数乘法指令, 则指令01B2H的功能是什么(参考上述指令功能说明的格式进行描述)? 若1, 2, 3号通用寄存器当前内容分别为B052H, 0008H, 0020H, 则分别执行指令01B2H和01B3H后, 3号通用寄存器内容各是什么? 各自结果是否溢出?
- 4) 若采用I型格式的访存指令中imm(偏移量)为带符号整数, 则地址计算时应对imm进行零扩展还是符号扩展?
- 5) 无条件转移指令可以采用上述哪种指令格式?

2021年408统考组成原理部分

44. (8 分) 假设计算机 M 的主存地址为 24 位, 按字节编址; 采用分页存储管理方式, 虚拟地址为 30 位, 页大小为 4 KB; TLB 采用 2 路组相联方式和 LRU 替换策略, 共 8 组。请回答下列问题。

- 1) 虚拟地址中哪几位表示虚页号? 哪几位表示页内地址?
- 2) 已知访问 TLB 时虚页号高位部分用作 TLB 标记, 低位部分用作 TLB 组号, M 的虚拟地址中哪几位是 TLB 标记? 哪几位是 TLB 组号?
- 3) 假设 TLB 初始时空, 访问的虚页号依次为 10, 12, 16, 7, 26, 4, 12 和 20, 在此过程中, 哪一个虚页号对应的 TLB 表项被替换? 说明理由。
- 4) 若将 M 中的虚拟地址位数增加到 32 位, 则 TLB 表项的位数增加几位?

2021年408统考组成原理部分

43.【答案要点】

- (1) ALU 的宽度为 16 位。可寻址主存空间大小为 2^{20} 字节(或 1 MB)。指令寄存器、MAR 和 MDR 各有 16 位、20 位和 8 位。
- (2) R 型最多有 2^4 (或 16)种操作。I 型和 J 型总共最多有 63 种操作。通用寄存器最多有 4 个。
- (3) 指令 01B2H = 000000 01 10 11 0010B, 其功能为 $R[3] \leftarrow R[1] - R[2]$ 。执行指令 01B2H 后, $R[3] = B052H - 0008H = B04AH$; 结果不溢出; 执行指令 01B3H 后, $R[3] = R[1] \times R[2] = B052H \times 0008H = 8290H$, 结果溢出。
- (4) 应对 imm 进行符号扩展。
- (5) 无条件转移指令可以采用 J 型格式。

44.【答案要点】

- (1) 因为按字节编址, 页大小为 $4\text{ KB} = 2^{12}\text{ B}$, 所以虚拟地址中高 $30 - 12 = 18$ 位表示虚页号。虚拟地址低 12 位表示页内地址。
- (2) 因为 TLB 采用 2 路组相联方式, 共 $8 = 2^3$ 组, 所以虚拟地址(或虚页号)中高 $18 - 3 = 15$ 位为 TLB 标记; 虚拟地址中随后 3 位(或虚页号中低 3 位)为 TLB 组号。
- (3) 虚页号 4 对应的 TLB 表项被替换。因为虚页号与 TLB 组号的映射关系为 $\text{TLB 组号} = \text{虚页号} \bmod \text{TLB 组数} = \text{虚页号} \bmod 8$, 因此, 虚页号 10、12、16、7、26、4、12、20 映射到的 TLB 组号依次为 2、4、0、7、2、4、4、4。TLB 采用 2 路组相联方式, 从上述映射到的 TLB 组号序列可以看出, 只有映射到 4 号组的虚页号数量大于 2, 相应虚页号依次是 12、4、12 和 20。根据 LRU 替换策略, 当访问第 20 页时, 虚页号 4 对应的 TLB 表项被替换出来。
- (4) 虚拟地址位数增加到 32 位时, 虚页号增加了 $32 - 30 = 2$ 位, 使得每个 TLB 表项中的标记字段增加 2 位, 因此, 每个 TLB 表项的位数增加 2 位。

2020年408统考组成原理部分

12. 下列给出的部件中，其位数（宽度）一定与机器字长相同的是（ ）。
I. ALU II. 指令寄存器 III. 通用寄存器 IV. 浮点寄存器
A. 仅 I、II B. 仅 I、III C. 仅 II、III D. 仅 II、III、IV
13. 已知带符号整数用补码表示，float 型数据用 IEEE 754 标准表示，假定变量 x 的类型只可能是 int 或 float，当 x 的机器数为 C800 0000H 时， x 的值可能是（ ）。
A. -7×2^{27} B. -2^{16} C. 2^{17} D. 25×2^{27}
14. 在按字节编址，采用小端方式的 32 位计算机中，按边界对齐方式为以下 C 语言结构型变量 a 分配存储空间：
- ```
struct record{
 short x1;
 int x2;
} a;
```
- 若  $a$  的首地址为 2020 FE00H， $a$  的成员变量  $x2$  的机器数为 1234 0000H，则其中 34H 所在存储单元的地址是（ ）。
- A. 2020 FE03H    B. 2020 FE04H    C. 2020 FE05H    D. 2020 FE06H
15. 下列关于 TLB 和 Cache 的叙述中，错误的是（ ）。
- A. 命中率都与程序局部性有关      B. 缺失后都需要去访问主存  
C. 缺失处理都可以由硬件实现      D. 都由 DRAM 存储器组成

## 2020年408统考组成原理部分

16. 某计算机采用 16 位定长指令字格式，操作码位数和寻址方式位数固定，指令系统有 48 条指令，支持直接、间接、立即、相对 4 种寻址方式。单地址指令中，直接寻址方式的可寻址范围是（ ）。  
A. 0~255      B. 0~1023      C. -128~127      D. -512~511
17. 下列给出的处理器类型中，理想情况下，CPI 为 1 的是（ ）。  
I. 单周期 CPU    II. 多周期 CPU    III. 基本流水线 CPU    IV. 超标量流水线 CPU  
A. 仅 I、II      B. 仅 I、III      C. 仅 II、IV      D. 仅 III、IV
18. 下列关于“自陷”（Trap，也称陷阱）的叙述中，错误的是（ ）。  
A. 自陷是通过陷阱指令预先设定的一类外部中断事件  
B. 自陷可用于实现程序调试时的断点设置和单步跟踪  
C. 自陷发生后 CPU 将转去执行操作系统内核相应程序  
D. 自陷处理完成后返回到陷阱指令的下一条指令执行
19. QPI 总线是一种点对点全工同步串行总线，总线上的设备可同时接收和发送信息，每个方向可同时传输 20 位信息（16 位数据+4 位校验位），每个 QPI 数据包有 80 位信息，分 2 个时钟周期传送，每个时钟周期传递 2 次。因此，QPI 总线带宽为：每秒传送次数 $\times 2B \times 2$ 。若 QPI 时钟频率为 2.4GHz，则总线带宽为（ ）。  
A. 4.8GBps      B. 9.6GBps      C. 19.2GBps      D. 38.4GBps
20. 下列事件中，属于外部中断事件的是（ ）。  
I. 访存时缺页    II. 定时器到时    III. 网络数据包到达  
A. 仅 I、II      B. 仅 I、III      C. 仅 II、III      D. I、II 和 III

## 2020年408统考组成原理部分

21. 外部中断包括不可屏蔽中断（NMI）和可屏蔽中断，下列关于外部中断的叙述中，错误的是（ ）。

- A. CPU 处于关中断状态时，也能响应 NMI 请求
- B. 一旦可屏蔽中断请求信号有效，CPU 将立即响应
- C. 不可屏蔽中断的优先级比可屏蔽中断的优先级高
- D. 可通过中断屏蔽字改变可屏蔽中断的处理优先级

22. 若设备采用周期挪用 DMA 方式进行输入和输出，每次 DMA 传送的数据块大小为 512 字节，相应的 I/O 接口中有一个 32 位数数据缓冲寄存器。对于数据输入过程，下列叙述中，错误的是（ ）。

- |       |       |       |       |       |       |       |       |
|-------|-------|-------|-------|-------|-------|-------|-------|
| 09. C | 10. B | 11. A | 12. B | 13. A | 14. D | 15. D | 16. A |
| 17. B | 18. A | 19. C | 20. C | 21. B | 22. C | 23. B | 24. A |

## 2020年408统考组成原理部分

43. (13 分) 有实现  $x \times y$  的两个 C 语言函数如下:

```
unsigned umul (unsigned x, unsigned y) { return x*y; }
int imul (int x, int y) {return x * y; }
```

假定某计算机 M 中 ALU 只能进行加减运算和逻辑运算。请回答下列问题。

- 1) 若 M 的指令系统中没有乘法指令, 但有加法、减法和位移等指令, 则在 M 上也能实现上述两个函数中的乘法运算, 为什么?
- 2) 若 M 的指令系统中有乘法指令, 则基于 ALU、位移器、寄存器以及相应控制逻辑实现乘法指令时, 控制逻辑的作用是什么?
- 3) 针对以下三种情况: ① 没有乘法指令; ② 有使用 ALU 和位移器实现的乘法指令; ③ 有使用阵列乘法器实现的乘法指令, 函数 `umul()` 在哪种情况下执行时间最长? 哪种情况下执行的时间最短? 说明理由
- 4)  $n$  位整数乘法指令可保存  $2n$  位乘积, 当仅取低  $n$  位作为乘积时, 其结果可能会发生溢出。当  $n = 32, x = 2^{31} - 1, y = 2$  时, 带符号整数乘法指令和无符号整数乘法指令得到的  $x \times y$  的  $2n$  位乘积分别是什么 (用十六进制表示)? 此时函数 `umul()` 和 `imul()` 的返回结果是否溢出? 对于无符号整数乘法运算, 当仅取乘积的低  $n$  位作为乘法结果时, 如何用  $2n$  位乘积进行溢出判断?

## 2020年408统考组成原理部分

44. (10分) 假定主存地址为32位, 按字节编址, 指令Cache和数据Cache与主存之间均采用8路组相联映射方式, 直写(Write Through)写策略和LRU替换算法, 主存块大小为64B, 数据区容量各为32KB。开始时Cache均为空。请回答下列问题。

1) Cache每一行中标记(Tag)、LRU位各占几位? 是否有修改位?

2) 有如下C语言程序段:

```
for (k = 0; k < 1024 ; k++)
s[k] = 2 * s[k];
```

若数组s及其变量k均为int型, int型数据占4B, 变量k分配在寄存器中, 数组s在主存中的起始地址为0080 00C0H, 则该程序段执行过程中, 访问数组s的数据Cache缺失次数为多少?

3) 若CPU最先开始的访问操作是读取主存单元0001 0003H中的指令, 简要说明从Cache中访问该指令的过程, 包括Cache缺失处理过程。