Ε.Μ.Π. - ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧ. & ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ

# ΕΡΓΑΣΤΗΡΙΟ ΜΙΚΡΟΫΠΟΛΟΓΙΣΤΩΝ & ΨΗΦΙΑΚΩΝ ΣΥΣΤΗΜΑΤΩΝ

ΑΘΗΝΑ 21. 9. 2021

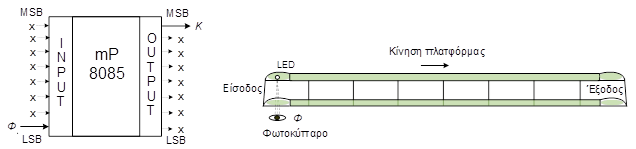
ΓΡΑΠΤΗ ΕΞΕΤΑΣΗ ΣΤΟ ΜΑΘΗΜΑ "***Συστήματα Μικροϋπολογιστών***"

(ΘΕΜΑ 1ο – ΣΥΝΟΛΟ 3.5 Μονάδες)

**Έναρξη 11:30 - ΔΙΑΡΚΕΙΑ 50’ + 10’ Παράδοση: 12:30’**

**ΟΝΟΜΑΤΕΠΩΝΥΜΟ:** .. . . . . . . . . . . . . . . . . . . . . . . . . . . . . . . . . . . . . . . . . . .

**ΘΕΜΑ 1α:** (2 ΜΟΝΑΔΕΣ): Δίνεται μΥ-Σ που διαθέτει δύο 8-bit θύρες: μία εισόδου (διεύθ. 20ΗΕΧ) και μία εξόδου (διεύθ. 30ΗΕΧ). Να γραφεί πρόγραμμα assembly σε 8085 που να υλοποιηθεί ένα σύστημα οδήγησης κυλιόμενης πλατφόρμα μονής κατεύθυνσης η οποία να ενεργοποιείται από το φωτοκύτταρο *Φ*. Συγκεκριμένα, αν ένας επιβάτης εισέρχεται στην πλατφόρμα, όταν είναι ακίνητη, διακόπτει δέσμη φωτός (γίνεται *Φ*=0) και τότε τίθεται σε κίνηση η πλατφόρμα με το σήμα εξόδου *Κ* (για *Κ*=1 έχουμε κίνηση). Η κίνηση να σταματά ~10 sec μετά την τελευταία διακοπή του φωτοκυττάρου *Φ* (χρόνος ικανός για να αδειάσει η πλατφόρμα από επιβάτες). Μπορείτε να κάνετε χρήση της ρουτίνας χρονοκαθυστέρησης DSEC των 50 msec.



**ΘΕΜΑ 1β:** (0.8 ΜΟΝΑΔΕΣ): Απαντήστε στα παρακάτω ερωτήματα (σύντομα και αιτιολογημένα):

**(i)** Δώστε τη μακροεντολή *MIN*  που μετακινεί τον ελάχιστον των καταχωρητών *B, D, E* στον καταχωρητή *Α*, χωρίς να επηρεάζεται η τιμή των καταχωρητών (πλην φυσικά του Α). (0.4 ΜΟΝΑΔΕΣ)

**(ii)** Εξηγήστε τη λειτουργική διαφορά των καθυστερήσεων που προκαλούνται μέσω ρουτινών χρονοκαθυστέρησης και μέσω μετρητών-χρονιστών (πλεονεκτήματα, μειονεκτήματα). (0.2 ΜΟΝΑΔΕΣ)

**(iii)** Πώς λειτουργούν οι εντολές σχετικού άλματος και κλήσης ρουτίνας; Εξηγήστε την χρησιμότητά τους.

(0.2 ΜΟΝΑΔΕΣ)

**ΘΕΜΑ 1γ:** (0.7 ΜΟΝΑΔΕΣ): Να δοθεί το κύκλωμα (σχηματικό διάγραμμα) και η δομική περιγραφή σε Verilog της μονάδας LU που η λειτουργία της φαίνεται στο διπλανό πίνακα και σχήμα. Μπορείτε να κάνετε χρήση των βασικών πυλών: XOR(*x,a,b*), OR(*x,a,b*), AND(*x,a,b*) και INV(*x,a*) θεωρώντας τις μεταβλητές *a* και *b* ως εισόδους. Το σύμβολο ‘˅’ δηλώνει την πράξη OR ενώ το ‘∙’ την πράξη AND. Υποθέτουμε ότι οι μεταβλητές *A, B* και *X* είναι των 4-bit. Η λέξη ελέγχου *C*(1:0) είναι των 2-bit.

Επίσης να δοθεί η περιγραφή Verilog του ίδιου κυκλώματος σε μορφή ροής δεδομένων ή σε μοντελοποίηση συμπεριφοράς.

