

ВОПРОСЫ ДЛЯ ОРГАНИЗАЦИИ САМОСТОЯТЕЛЬНОЙ РАБОТЫ ПО ДИСЦИПЛИНЕ «ОРГАНИЗАЦИЯ ПАМЯТИ ЭВМ»

Тема: Организация памяти ЭВМ

1. Перечислите требования, предъявляемые к памяти ЭВМ. Дайте их характеристику.
2. Приведите классификацию архитектур памяти по требованиям к ним. Определения и примеры видов памяти, их технические характеристики.
3. Что такое иерархическая структура памяти ЭВМ. Достоинства и недостатки. Технические характеристики видов памяти ЭВМ.
4. Что такое локальность данных и программ? Виды локальности.
5. Как осуществляется обмен локальными данными и что это дает?
6. Какие методы повышения быстродействия памяти Вы знаете?
7. Какие методы повышения быстродействия памяти используют принцип пространственной локальности данных?
8. В чем заключается метод параллельного доступа к памяти? Приведите оценку по быстродействию. Приведите схему технической реализации параллельного доступа к памяти.
9. В чем заключается метод конвейерного доступа к памяти? Приведите оценку по быстродействию. Приведите схему технической реализации конвейерного доступа к памяти.
10. Какой метод организации памяти дает наибольший выигрыш в быстродействии при доступе к векторным переменным и за счет чего?
11. Что такое кэш-память? Достоинства применения кэш-памяти. Как подключается кэш-память?
12. Приведите определения: что такое стратегия замещения кэш-памяти и стратегия обновления ОП?
13. Какие механизмы преобразования адресов кэш-памяти Вы знаете?
14. Полностью ассоциативное распределение кэш-памяти. Определение. Выбор формата ФА. Назначение полей ФА (на что указывает каждое поле и что характеризует).
15. Как осуществляется определение принадлежности запрашиваемых данных кэш-памяти для полностью ассоциативного распределения?
16. Назначение бита достоверности строки кэш-памяти. Как используется значение этого бита при обращении к памяти, если $A \neq \text{Тег}$ для полностью ассоциативного распределения кэш-памяти.? Техническая реализация определения недостоверной строки.
17. Техническая реализация кэш-памяти с полностью ассоциативным распределением (схема).
18. Приведите диаграмму связи строк кэш-памяти с полностью ассоциативным распределением со строками оперативной памяти.
19. Какие процедуры выполняются в общем случае при обращении к кэш-памяти, если $A \neq \text{Тег}$ для полностью ассоциативного распределения?
20. Достоинства и недостатки кэш-памяти с полностью ассоциативным распределением. Приведите численные оценки.
21. Какие недостатки полностью ассоциативного распределения кэш-памяти делают этот метод практически неосуществимым?
22. Какие варианты организации кэш-памяти, ОП и интерфейса связи с ними Вы можете выделить?
23. Приведите численные оценки по быстродействию трех вариантов организации кэш-

памяти, ОП и интерфейса связи с ними, если длина строки составляет 8 слов.

24. Приведите схему включения кэш-памяти без и ОП с расслоением обращений и оценку быстродействия для процедур обновления ОП и замещения кэш-памяти одной строки.

25. Приведите схему включения кэш-памяти и ОП с расслоением обращений и оценку быстродействия для процедур обновления ОП и замещения кэш-памяти одной строки.

26. Как осуществляется связь между системной шиной и внутренней магистралью данных для кэш-памяти и ОП с расслоением обращений?

27. Как организуется доступ к ОП с расслоением обращений при выполнении процедуры замещения строк и сквозной записи? Приведите фрагмент схемы и дайте пояснения.

28. Какие способы формирования адреса для доступа к СОЗУ данных Вы можете предложить для полностью ассоциативного распределения кэш-памяти?

29. Почему метод расслоения обращений кэш-памяти и ОП через внутренний интерфейс по ширине выборки не нашел пока практического применения?

30. Прямое распределение кэш-памяти. Определение. Выбор формата ФА. Назначение полей ФА (на что указывает каждое поле и что характеризует).

31. Как осуществляется определение принадлежности запрашиваемых данных кэш-памяти для прямого распределения?

32. Назначение бита достоверности строки кэш-памяти. Как используется значение этого бита при обращении к памяти, если $A \neq \text{Тег}$ для прямого распределения кэш-памяти?

33. Техническая реализация кэш-памяти с прямым распределением (схема).

34. Приведите диаграмму связи строк кэш-памяти с прямым распределением со строками оперативной памяти.

35. Какие процедуры выполняются в общем случае при обращении к кэш-памяти, если $A \neq \text{Тег}$ для прямого распределения?

36. Достоинства и недостатки кэш-памяти с прямым распределением. Приведите численные оценки.

37. Частично-ассоциативное распределение кэш-памяти. Определение. Выбор формата ФА. Назначение полей ФА (на что указывает каждое поле и что характеризует).

38. Как осуществляется определение принадлежности запрашиваемых данных кэш-памяти для частично-ассоциативного распределения?

39. Назначение бита достоверности строки кэш-памяти. Как используется значение этого бита при обращении к памяти, если $A \neq \text{Тег}$ для частично-ассоциативного распределения кэш-памяти?

40. Техническая реализация кэш-памяти с частично-ассоциативным распределением (схема).

41. Приведите диаграмму связи строк кэш-памяти с частично-ассоциативным распределением со строками оперативной памяти.

42. Какие процедуры выполняются в общем случае при обращении к кэш-памяти, если $A \neq \text{Тег}$ для частично-ассоциативного распределения?

43. Достоинства и недостатки кэш-памяти с частично-ассоциативным распределением. Приведите численные оценки.

44. Как или чем определяется кандидат на удаление из кэш-памяти при замещении строки для всех видов распределения?

45. Секторное распределение кэш-памяти. Определение. Выбор формата ФА. Назначение полей ФА (на что указывает каждое поле и что характеризует).

46. Как осуществляется определение принадлежности запрашиваемых данных кэш-памяти для секторного распределения?
47. Назначение бит достоверности сектора и строки кэш-памяти. Как используется значение этих бит при обращении к памяти, если $A \notin \text{Тег}$ и $A \in \text{Тег}$ для секторного распределения кэш-памяти?
48. Техническая реализация кэш-памяти с секторным распределением (схема).
49. Приведите диаграмму связи строк кэш-памяти с секторным распределением со строками оперативной памяти.
50. Какие процедуры выполняются в общем случае при обращении к кэш-памяти, если $A \notin \text{Тег}$ для секторного распределения?
51. Какие процедуры выполняются в общем случае при обращении к кэш-памяти, если $A \in \text{Тег}$ для секторного распределения?
52. Техническая реализация памяти бит достоверности строк и алгоритм ее работы схемы.
53. Достоинства и недостатки кэш-памяти с секторным распределением. Приведите численные оценки.
54. Какие стратегии обновления ОП используются при построении кэш-памяти? Классификация.
55. Методы сквозной записи с распределением и без распределения. Сущность и отличия методов. Область применения.
56. Методы обратной записи при обновлении ОП. Сущность и отличия методов. Простая обратная запись. Достоинства и недостатки. Численные оценки метода.
57. Флаговая обратная запись при обновлении ОП. Сущность метода. Достоинства и недостатки. Численные оценки метода.
58. Регистровая обратная и флаговая регистровая обратная запись при обновлении ОП. Сущность метода. Достоинства и недостатки. Численные оценки метода в сравнении.
59. Методы замещения кэш-памяти. Классификация. Краткая характеристика всех стратегий в сравнении. Достоинства и недостатки методов.
60. Стратегия псевдо LRU-стека замещения кэш-памяти. Идея и сущность метода. Техническая реализация метода. Алгоритм процедуры замещения кэш-памяти по методу псевдо LRU-стека по схеме.
61. Стратегия замещения кэш-памяти по биту неиспользования. Идея и сущность метода. Алгоритм процедуры замещения кэш-памяти по методу псевдо LRU-стека по схеме.
62. Техническая реализация стратегии замещения кэш-памяти по биту неиспользования для частично-ассоциативного распределения кэш-памяти Алгоритм замещения.
63. Техническая реализация стратегии замещения кэш-памяти по биту неиспользования для полностью ассоциативного распределения кэш-памяти Алгоритм замещения. Недостатки метода. Два варианта технической реализации.
64. Методы увеличения быстродействия кэш-памяти. Достоинства и недостатки методов. Численная оценка методов по быстродействию.

Тема: Процессоры с конвейеризацией команд

1. Процессоры с конвейеризацией команд. Основные этапы выполнения командного цикла процессора и диаграмма организации конвейера команд.
2. Основные требования к аппаратным средствам для реализации конвейерного принципа выполнения командного цикла процессора. Методы для обеспечения синхронизации работы ста-

дий обработки конвейера команд.

3. Причины, приводящие к появлению простоев на стадиях обработки конвейера команд при выполнении линейного участка программы.

4. Методы устранения простоев на стадиях обработки конвейера команд при выполнении линейного участка программы.

5. Причины, приводящие к возобновлению работы конвейера команд, начиная с первой ступени. Методы повышения быстродействия процессора с конвейерным принципом выполнения командного цикла процессора при нарушении естественного порядка следования команд.

Тема: Преобразование логических адресов и защита памяти

В чем заключается необходимость представления адресной части команды в виде логического адреса. Способы адресации для представления адресной части команды.

Формат линейного и сегментного ЛА. Назначение полей. Выбор разрядности полей и что они характеризуют.

В чем заключается необходимость введения сегментирования адресного пространства при линейной адресации? Чем определяется размер такого сегмента? Приведите примеры представления адресной части команды для сегментов различной длины.

Какие типы сегментов можно выделить в современных ЦП? Цель введения типов сегментов.

Форматы ЛА процессоров MC68000, Z8001, Intel 8086 (i8086), i486, DEC. Приведите численные характеристики сегментов по размеру, блокам, количеству сегментов.

Регистровые структуры ЦП. Обоснование количества РОН. Их назначение и выполняемые ими функции. Словные и байтовые команды ЦП.

Режимы работы ЦП. Система прерываний ЦП. Назначение системы прерываний. Виды и отличия прерываний. Виды особых случаев внутренних прерываний.

Классификация внешних прерываний Действия, выполняемые в процессоре при обработке внутренних и внешних прерываний.

Программные прерывания. Методы и средства для реализации программных прерываний. Действия, выполняемые в процессоре при обработке программных прерываний.

В чем заключается принцип преобразования ЛА в ФА? Какие задачи решаются при преобразовании ЛА в ФА в современных ЦП? Обобщенная схема преобразования ЛА в ФА. Какую информацию необходимо хранить и где для выполнения процедуры преобразования ЛА в ФА и дополнительных функций?

Классификация методов и технических средств для преобразования ЛА в ФА. Структура технических средств и форматы дескрипторов ЦП MC68000, Z8001, Intel 8086 (i8086), i486, DEC УУП для преобразования ЛА в ФА.

Структура дескриптора сегмента ЦП MC68000. Назначение полей БЛА и МЛА дескриптора сегмента. Чем и как задается размер сегмента (на примере). Как формируется ФА ОП (составные части ФА)?

УУП процессора MC68000. Структурная схема и алгоритм преобразования ЛА в ФА на примере.

Структура дескриптора сегмента ЦП Z8001. Назначение полей. Чем и как задается размер сегмента (на примере). Как формируется ФА ОП (составные части ФА)? УУП процессора Z8001. Структурная схема и алгоритм преобразования ЛА в ФА на примере.

Структура дескриптора сегмента ЦП Intel 8086. Назначение полей. Чем и как задается размер сегмента (на примере). Как формируется ФА ОП (составные части ФА)? УУП процессора Intel

8086. Структурная схема и алгоритм преобразования ЛА в ФА на примере. Особенности и отличительные черты технической организации УУП.

Структура дескриптора сегмента ЦП DEC. Назначение полей. Чем и как задается размер сегмента (на примере). Как формируется ФА ОП (составные части ФА)? УУП процессора DEC. Структурная схема и алгоритм преобразования ЛА в ФА на примере.

Организация системы защиты памяти. Какие функции выполняет система защиты памяти. Способы организации механизма защиты памяти. Уровни защиты памяти. Какие действия выполняются в ЦП при обнаружении нарушения прав защиты по доступу.?

Классификация методов защиты памяти. Области применения методов. Достоинства и недостатки.

Кодирование полей прав доступа при защите памяти в зависимости от архитектуры процессора. Алгоритм работы системы защиты памяти по правам доступа при обращении к сегменту. Действия, выполняемые в УУП и процессоре при выработке сигнала сегментной ошибки.

Система защиты памяти процессора фирмы DEC. Формат дескриптора сегмента и назначение полей. Состав и формат дополнительных регистров УУП, обеспечивающих режим защиты памяти. Назначение дополнительных регистров.

Структура УУП для обеспечения защиты памяти процессора фирмы DEC. Алгоритм работы схемы.

Как осуществляется защита привилегированных команд ввода-вывода при обращении к системным устройствам ввода-вывода в ЦП фирмы DEC? Дать пояснения на примере.

Какие вектора внутренних прерываний вырабатываются в процессоре фирмы DEC при выполнении системы команд процессора?

Тема: Организация виртуальной памяти

1. Виртуальная память. Необходимость введения понятия виртуальной памяти. Определение виртуальной памяти. Недостатки сегментной организации при использовании виртуальной памяти.

2. Страничная организация виртуальной памяти. Методы, используемые для хранения дескрипторов страниц и загрузки страниц в ОП. Методы преобразования ВА в ФА при страничной организации памяти. Недостатки страничной организации памяти.

3. Одноуровневая система преобразования ВА в ФА при страничной организации памяти. Формат виртуального адреса. Структура УУП. Алгоритм преобразования. Формат дескриптора таблицы страниц.

4. Недостатки метода страничного преобразования ВА в ФА. Пример организации доступа к страницам в мультипрограммном режиме работы. Формат виртуального адреса. Метод ассоциативного преобразования ВА в ФА при страничной организации памяти.

5. Мультипрограммная страничная виртуальная память. Сущность метода. Структурная реализация. Алгоритм преобразования. Недостатки метода.

6. Сегментная организация виртуальной памяти. Формат виртуального адреса и назначение полей. Структура УУП для преобразования ВА в ФА. Алгоритм преобразования. Формат регистра дескриптора и назначение полей.

7. Сегментная организация виртуальной памяти. Организация доступа к сегментам в мультипрограммном режиме работы через глобальную таблицу дескрипторов. Структура УУП. Алгоритм преобразования ВА в ФА через регистр настроек. Достоинства и недостатки метода.

8. Сегментная организация виртуальной памяти. Организация доступа к сегментам в мультипрограммном режиме работы через локальные таблицы дескрипторов. Структура УУП.

Алгоритм преобразования ВА в ФА. Достоинства и недостатки метода.

9. Сегментно-страничная организация памяти. Формат ВА и назначение полей. Структура УУП для преобразования ВА в ФА. Алгоритм преобразования. Достоинства и недостатки метода.

10. Алгоритмы замещения страниц в виртуальной памяти. Методы. Достоинства и недостатки методов.

Тема: Высоконадежная память

1. Какие виды корректирующих кодов Вы знаете? Как зависит обнаруживающая способность корректирующих кодов от типа БИС памяти?

2. Как определяется количество избыточных разрядов для кода Хэмминга?

3. Формирование кода Хэмминга. Математический аппарат для получения вектора ошибки.

4. Алгоритмы обнаружения и исправления одиночной ошибки и примеры их применения на практике. Отличия алгоритмов.

5. Методы логической перестановки адресов. Ручная и управляемая логическая перестановка адресов.