

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Вятский государственный университет»
(«ВятГУ»)

Факультет автоматики и вычислительной техники
Кафедра электронных вычислительных машин

Отчет по лабораторной работе №2
по дисциплине «Организация памяти ЭВМ»
Вариант 4

Выполнил студент группы ИВТ-32 _____/Рзаев А. Э./
Проверил преподаватель _____/Куваев А. С./

Киров 2018

1 Задание на лабораторную работу

В соответствии с вариантом задания необходимо исследовать алгоритмы работы четырех типов кэш памяти и используя полученную информацию в контекстно-зависимой помощи, сопровождающей демонстрацию алгоритма работы контроллера кэш-памяти ответить на четыре вопроса для каждого файла из задания:

- тип распределения кэш-памяти;
- организация блоков памяти процессора, а также интерфейса связи ОП с процессором;
- стратегия обновления ОП, используемая в данной кэш-памяти;
- стратегия замещения кэш-памяти.

2 Выполнение лабораторной работы

Экранная форма первого задания представлена на рисунке 1.

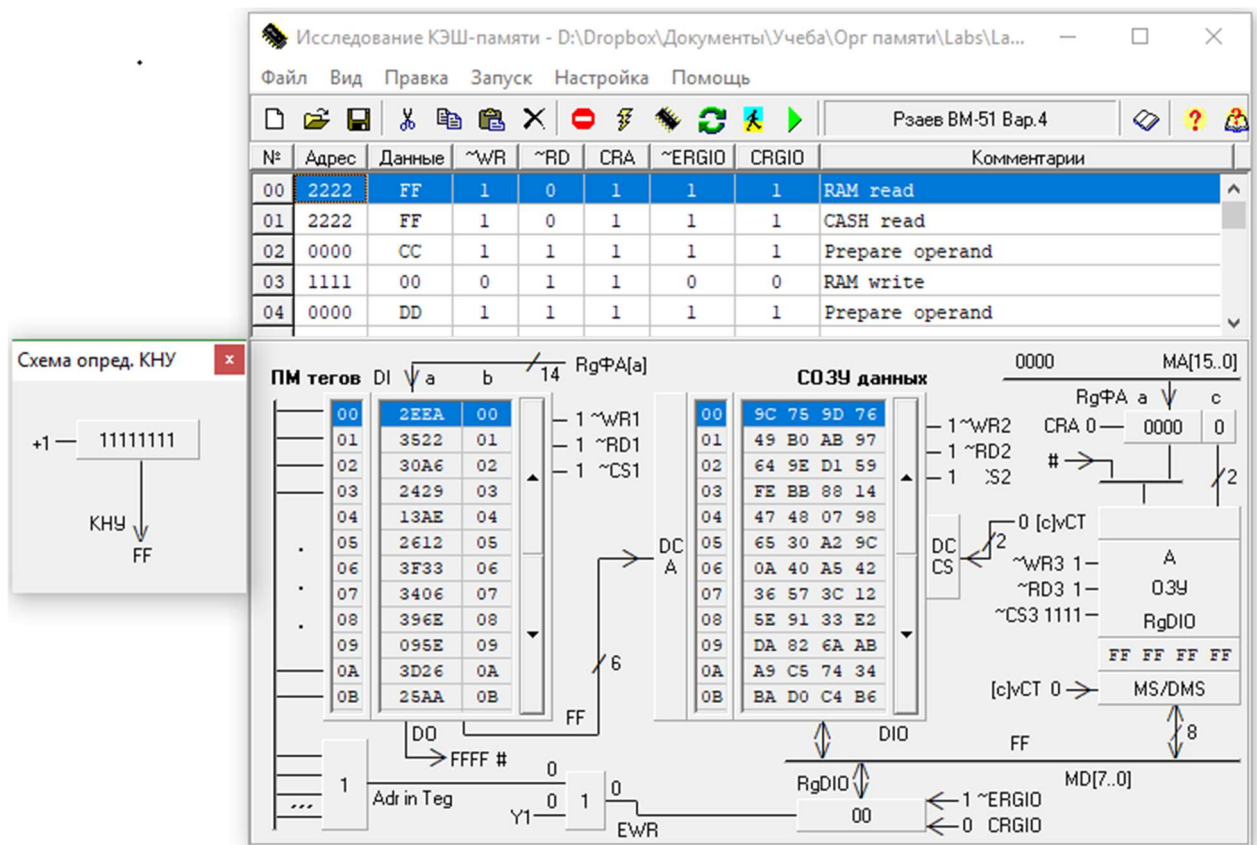


Рисунок 1 – Экранная форма первого задания

В данном задании представлен кэш с ассоциативным распределением, с расслоением памяти по ОЗУ, которое видно по мультиплексору и регистру, в качестве стратегии замещения используется циклическое удаление, а в качестве стратегии обновления – сквозная запись. Граф-схема контролера кэш-памяти представлена на рисунке 2. Время обращения к памяти представлено в таблице 1.

Таблица 1 – Время обращения к памяти

	A in Tag	A not in Tag
Чтение	$\tau_{\text{тер}} + \tau_{\text{созу}}$	$2\tau_{\text{тер}} + 4\tau_{\text{озу}}$
Запись	$\tau_{\text{тер}} + \tau_{\text{озу}} + \tau_{\text{созу}}$	$2\tau_{\text{тер}} + 5\tau_{\text{озу}} + \tau_{\text{созу}}$

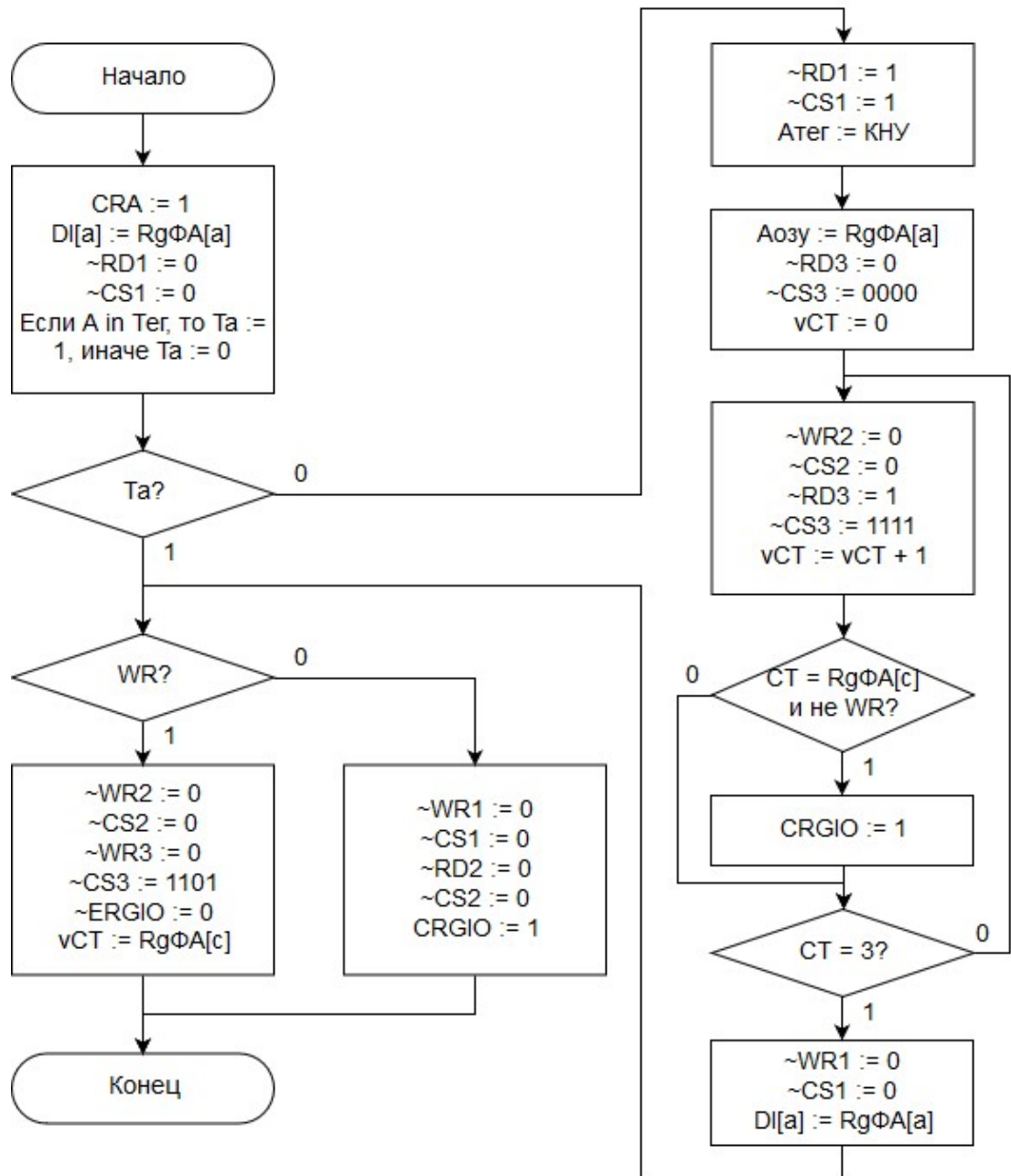


Рисунок 2 – Граф-схема контролера кэш-памяти

Экранная форма второго задания представлена на рисунке 3. В данном задании представлен кэш с частично-ассоциативным распределением, с расслоением КЭШ-памяти, в качестве стратегии замещения используется PLRU-стек, а в качестве стратегии обновления – простая обратная запись. Время обращения к памяти представлено в таблице 2.

Таблица 2 – Время обращения к памяти

	A in Tag	A not in Tag
Чтение	$\tau_{\text{тег}} + \tau_{\text{созу}}$	$2\tau_{\text{тег}} + 4\tau_{\text{озу}} + 4\tau_{\text{созу}}$
Запись	$\tau_{\text{тег}} + \tau_{\text{созу}}$	$2\tau_{\text{тег}} + 4\tau_{\text{озу}} + 5\tau_{\text{созу}}$

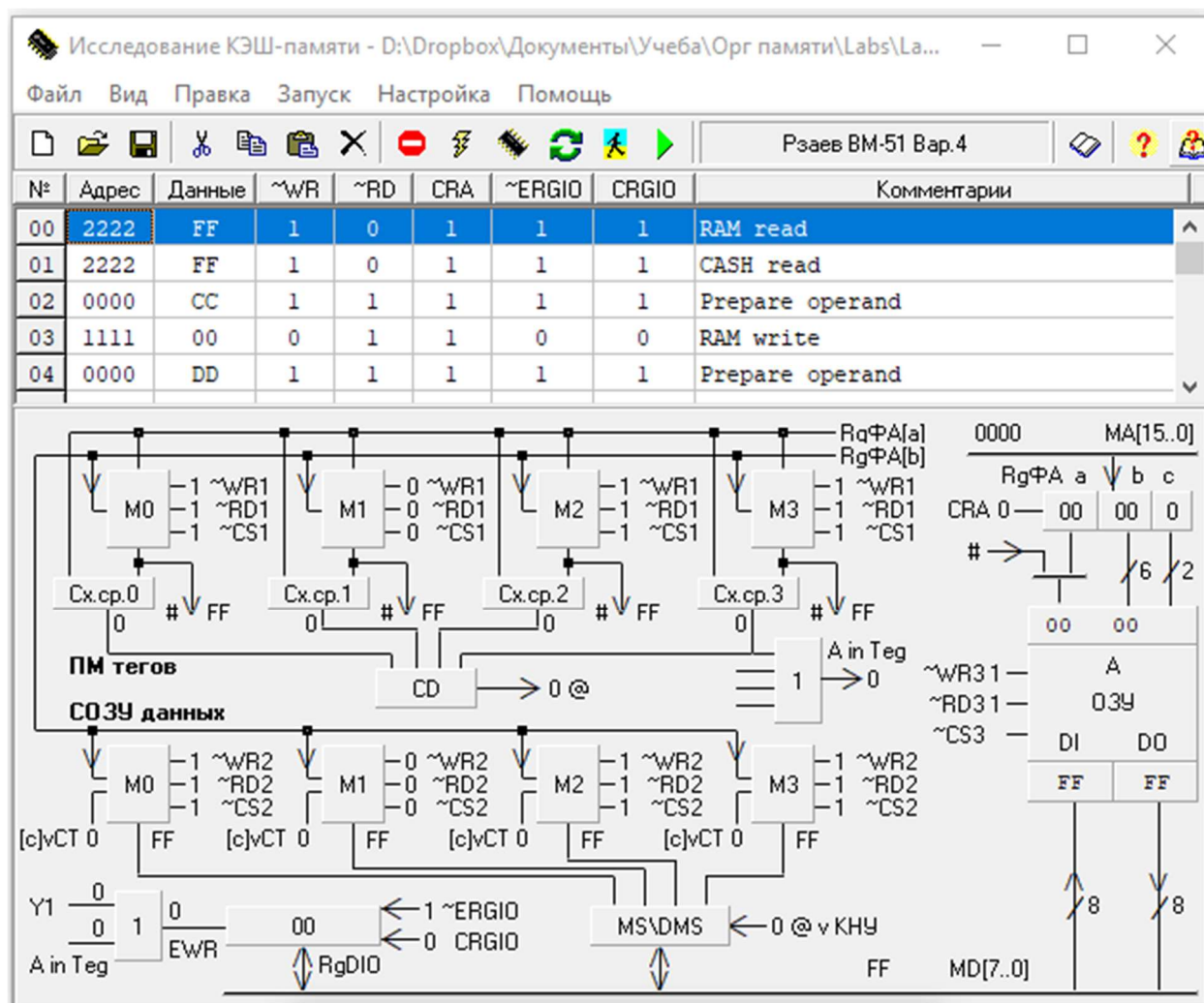


Рисунок 3 – Экранная форма второго задания

Граф-схема контролера кэш-памяти представлена на рисунке 4.

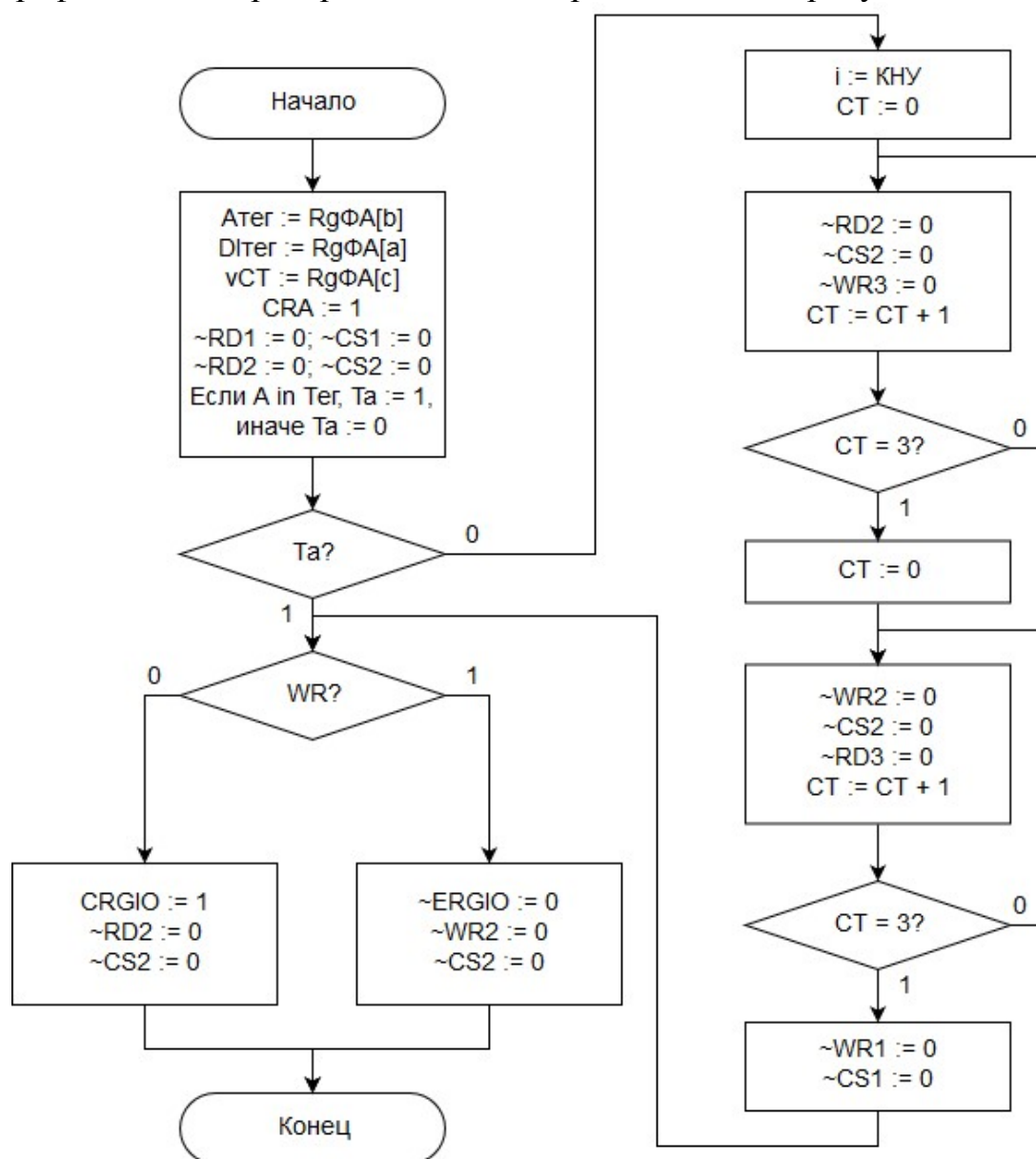


Рисунок 4 – Граф-схема контролера кэш-памяти

Экранная форма третьего задания представлена на рисунке 5. В данном задании представлен кэш с прямым распределением, с расслоением КЭШ-памяти, в качестве стратегии замещения используется прямое отображение, а в качестве стратегии обновления – регистровая обратная запись. Время обращения к памяти представлено в таблице 3.

Таблица 3 – Время обращения к памяти

	A in Tag	A not in Tag
Чтение	$\tau_{\text{тер}} + \tau_{\text{созу}}$	$2\tau_{\text{тер}} + \tau_{\text{озу}} + 2\tau_{\text{созу}}$
Запись	$\tau_{\text{тер}} + \tau_{\text{созу}}$	$2\tau_{\text{тер}} + \tau_{\text{озу}} + 2\tau_{\text{созу}}$

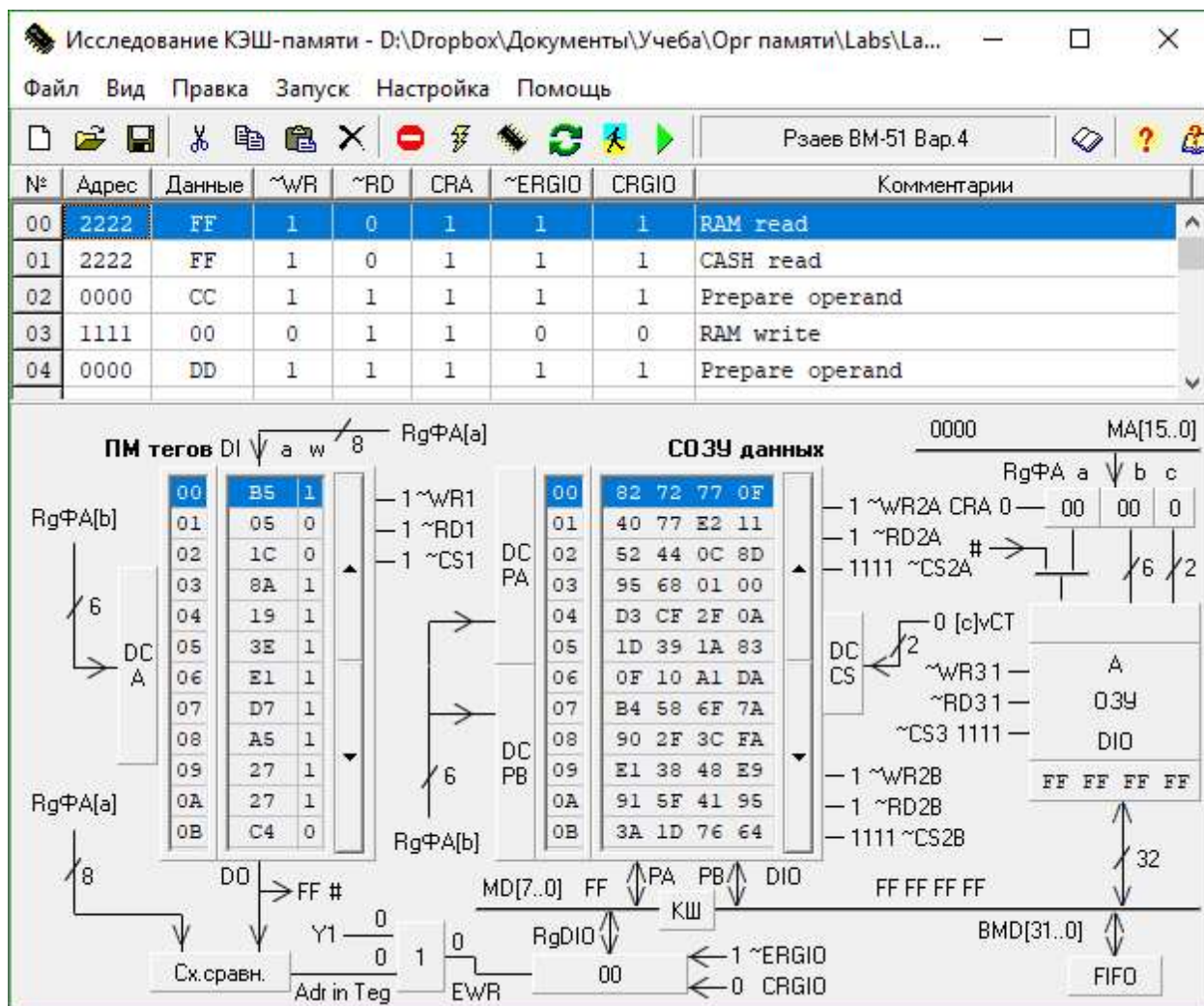


Рисунок 5 – Экранная форма третьего задания

Граф-схема контроллера кэш-памяти представлена на рисунке 6.

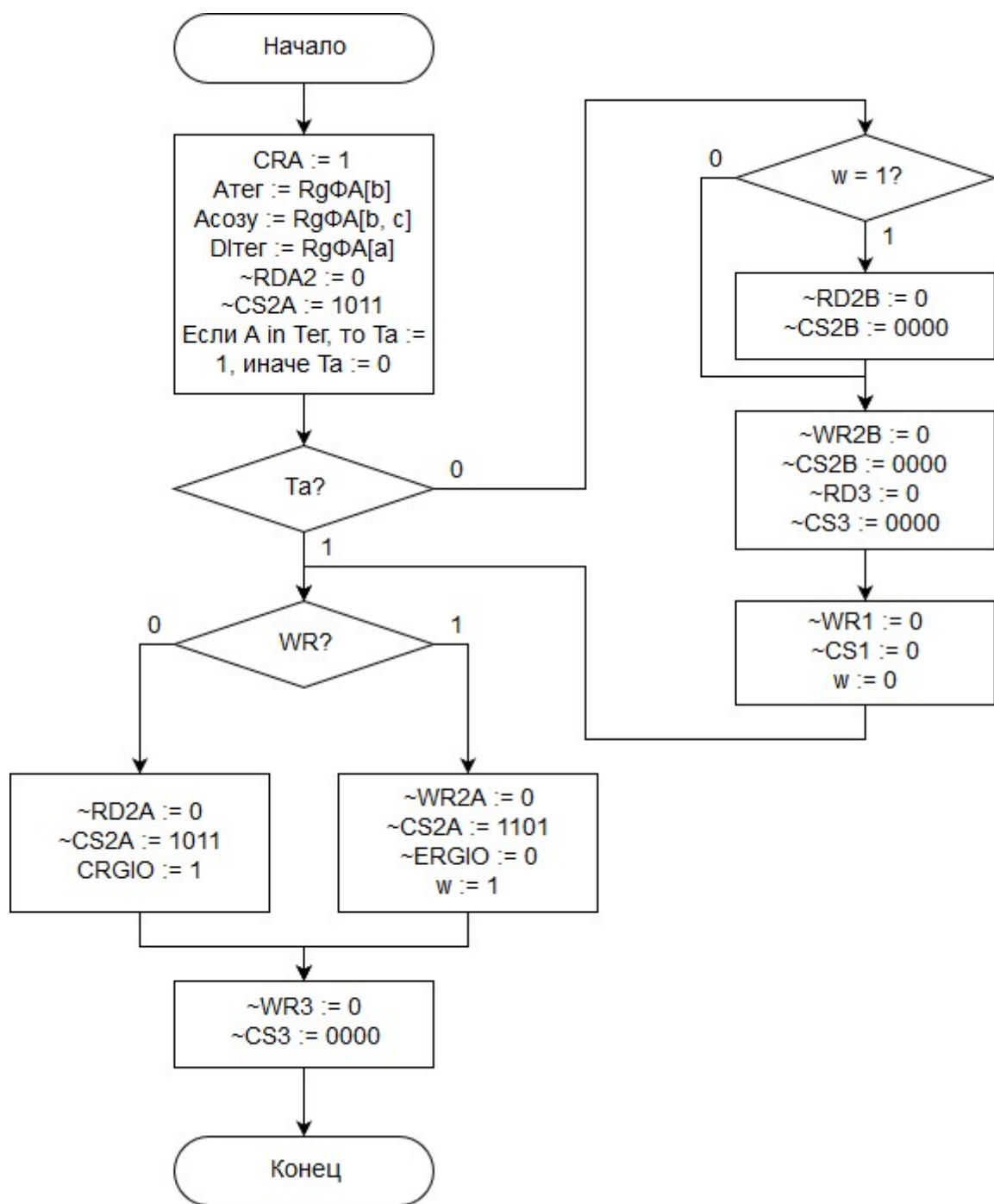


Рисунок 6 – Граф-схема контролера кэш-памяти

Экранная форма четвертого задания представлена на рисунке 7. В данном задании представлен кэш с ассоциативным распределением, с расслоением памяти ОЗУ, в качестве стратегии замещения используется бит неиспользования, а в качестве стратегии обновления – регистровая буферизованная запись. Время обращения к памяти представлено в таблице 4.

Таблица 4 – Время обращения к памяти

	A in Tag	A not in Tag
Чтение	$\tau_{\text{тег}} + \tau_{\text{созу}}$	$2\tau_{\text{тег}} + 4\tau_{\text{озу}} + 5\tau_{\text{созу}}$
Запись	$\tau_{\text{тег}} + \tau_{\text{созу}}$	$2\tau_{\text{тег}} + 4\tau_{\text{озу}} + 5\tau_{\text{созу}}$

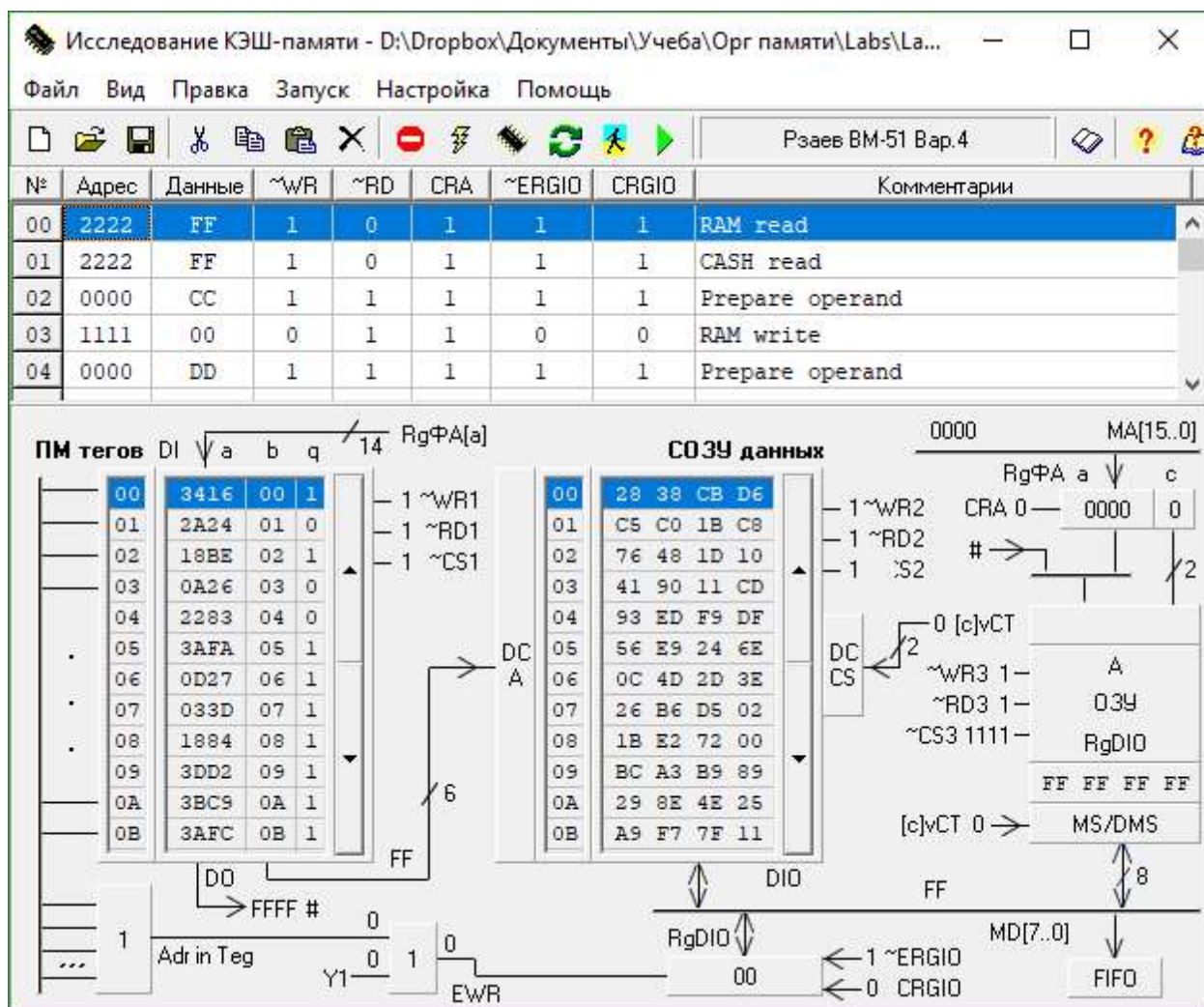


Рисунок 7 – Экранная форма четвертого задания

Граф-схема контролера кэш-памяти представлена на рисунке 8.

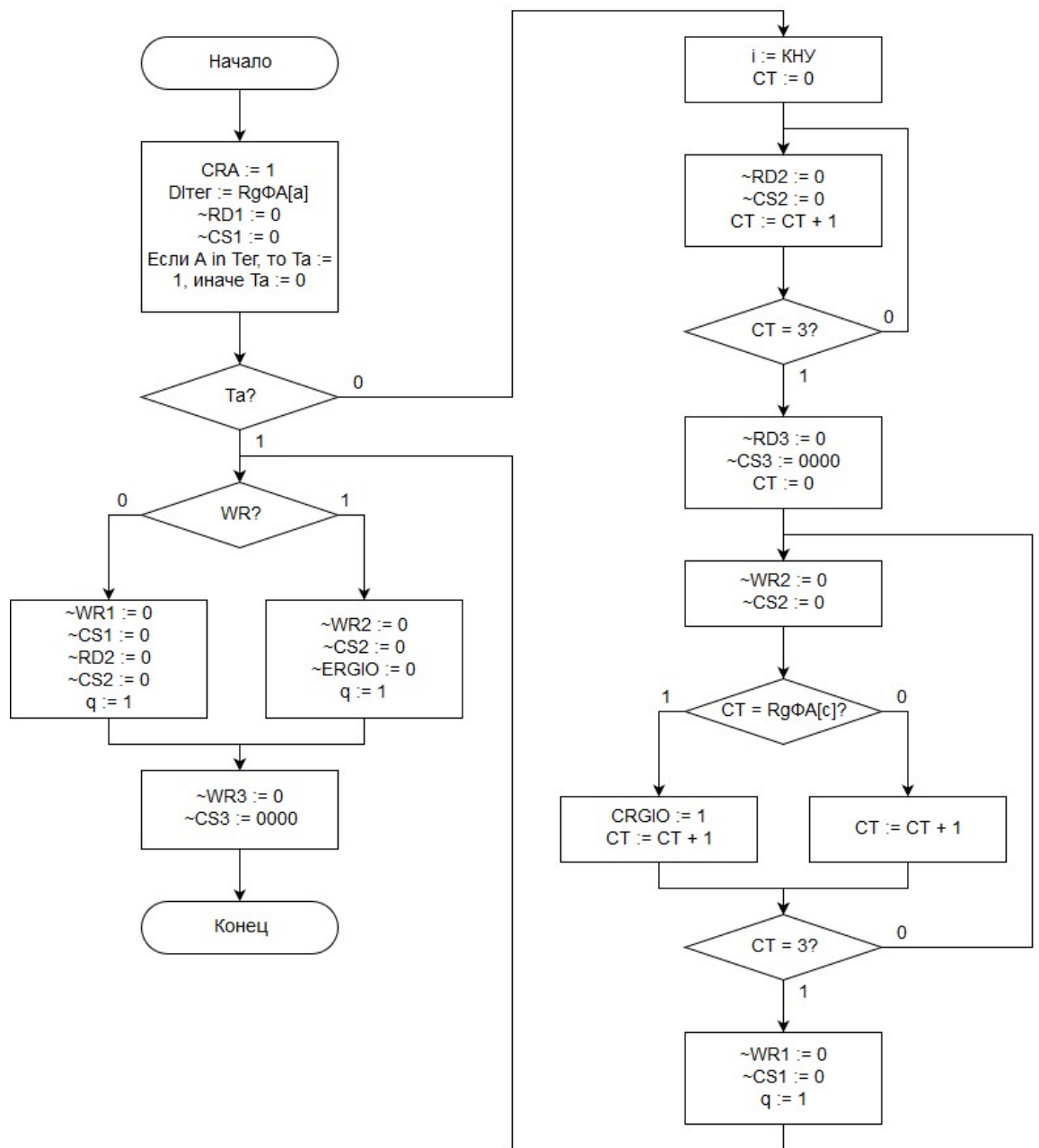


Рисунок 8 – Граф-схема контролера кэш-памяти

3 Вывод

В ходе выполнения лабораторной работы было установлено, что в заданиях присутствуют следующие методы распределения: ассоциативное, частично-ассоциативное, прямое.

При ассоциативном распределении разрядность физический адрес делится на две части – а (адрес строки – тег строки) и с (адрес слова в строке). При замещении строк кандидатами на удаление могут выступать любые строки в кэш-памяти. в зависимости от принятой стратегии, а, следовательно, обеспечивается эффективное использование кэш-памяти для хранения наиболее активных строк. Однако, память тегов строится на основе дорогого ассоциативного ЗУ.

В прямом распределении с целью уменьшения аппаратных затрат для представления адреса строки физический адрес разбивается на 3 части: поле c указывает на адрес слова в строке, а разряды a и b – на адрес строки в ОП. Так, структуру ОП можно представить в виде матрицы $a \times b$. Поле b (индекс) указывает на множество строк, а поле a – это тег для выбора одной строки из этого ряда. Поиск строки выполняется следующим образом: поле b указывает на группу строк, а по тегу определяется принадлежность запрашиваемой строки кэш-памяти. Данный вид распределения прост в реализации и имеет достаточно высокое быстродействие, но существует большая вероятность промахов при обращении к кэш-памяти или вероятность частого замещения строк кэш-памяти, т.к. место, где хранится строка в кэш-памяти однозначно определяется номером индекса строки (группы строк).

Частично-ассоциативное распределение является развитием метода прямого и ассоциативного распределения. Для выбора группы строк используется метод прямого распределения, а для выбора модуля в группе (строки) – метод полностью ассоциативного распределения. При данном виде распределения можно получить достаточно большую ёмкость кэш-памяти. Также присутствует небольшое число промахов.

Методы обновления кэш-памяти, присутствующие в заданиях: сквозная, простая обратная (перезапись строки в ОП и при чтении, и при записи), флаговая регистровая обратная (перезапись строки в ОП выполняется только если флаг записи равен 1), регистровая буферизованная запись (строка для перезаписи помещается в буфер, процессор начинает работать с КЭШ-памятью сразу после обновления строки, удаляемая строка параллельно записывается в ОП).

Методы замещения кэш-памяти, присутствующие в заданиях: циклическое удаление, стратегия PLRU, бит неиспользования и прямое отображение