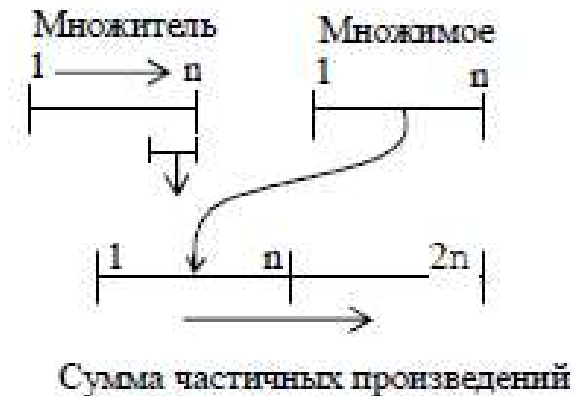


## 1. Алгоритм умножения чисел с ФЗ первым способом в прямом коде



### Разрядность регистров:

- Множителя и множимого –  $n$ ;
- Суммы частичных произведений –  $2n$ ;

Множимое следует прибавлять в старшие  $n$  разрядов регистра суммы частичных произведений.

### Особенность 1 способа:

в цикле умножения возможно временное переполнение разрядной сетки (ПРС) в регистре суммы частичных произведений, которое ликвидируется при очередном сдвиге вправо.

### Алгоритм

1. Определить знак произведения путем сложения по модулю два знаковых разрядов сомножителей.
2. Проверить множимое на равенство нулю: если равно нулю, операцию умножения следует прекратить, т.к. результат будет также равным нулю.
3. Проверить множитель на равенство нулю: если равен нулю, операцию умножения следует прекратить, т.к. результат будет также равным нулю.
4. Выполнить цикл умножения по следующим правилам:
  - 4.1. произвести анализ очередного разряда множителя.
  - 4.2. Произвести суммирование множимого с суммой частичных произведений (ЧП), если цифра множителя «1», иначе перейти к п.5 алгоритма.
5. Произвести сдвиг множителя и суммы ЧП на один разряд вправо.
6. Присвоить модулю произведения знак из п.1 данного алгоритма.

## 2. Схема операционного автомата

При выборе операционных блоков необходимо помнить, что основная цель курсовой работы – **минимизация аппаратных затрат**. Но чрезмерное упрощение ОА часто влечет существенное усложнение УА (и замедление), поэтому должен быть достигнут некий компромисс.

**Будем руководствоваться следующими соображениями:**

- Из описания 1 способа следует, что регистр суммы ЧП (и, как следствие, сумматор) имеет двойную разрядность. Но, поскольку выходная шина имеет разрядность  $n$ , то младшие разряды произведения округляются, поэтому не имеет смысла хранить их и можем сократить разрядность суммы частичных произведений и сумматора до  $n$ .
- Так как возможно временное ПРС, то в сумматоре должен быть либо разряд переноса, либо дополнительный бит (последнее предпочтительно, т.к. экономя один бит мы не выигрываем в аппаратуре, но усложняем логику сумматора).
- Если один из операндов равен нулю, то и знак результата должен быть равен нулю, вне зависимости от знака второго операнда.

Операционный автомат **должен обеспечивать** (следует из словесного описания алгоритма):

- Хранение операндов и суммы ЧП
- Определение знака произведения
- Проверку операндов на равенство нулю и выдачу нулевого результата, если один из сомножителей равен нулю
- Исключение возникшего временного ПРС
- Суммирование множимого и суммы ЧП
- Сдвиг множителя и суммы ЧП
- Подсчет количества циклов умножения

С учетом сказанного, операционный автомат должен содержать:

- 31-разрядный сдвиговый регистр RG1 для хранения модуля множителя;
- D-триггер Т для хранения знака множителя;
- 32-разрядный регистр RG2 для хранения множимого со знаком;

- 32-разрядный регистр RG3 для хранения модуля суммы ЧП (дополнительный старший бит отводится для возможности исключения временного ПРС);
- 6-разрядный инкрементный счетчик тактов СТ;
- 32-разрядный сумматор SM;
- 31-разрядную схему «ИЛИ» с прямым и инверсным выходами для проверки операндов на равенство нулю (обратить внимание, что **одна** схема будет использоваться для поочередной проверки обоих операндов);
- Элементы «XOR» и «И» для определения знака результата;
- Усилитель-формирователь для выдачи результата на ШИВых.

Из УА в ОА необходимо подать следующие **управляющие сигналы**:

Сигнал	Микрооперация
y0	запись в RG1, запись знака множителя в Т, обнуление RG3, обнуление СТ
y1	запись в RG2,
y2	запись в СТ
y3	сдвиг RG1 вправо $RG1 := R1(RG1)$ , сдвиг RG3 вправо $RG3 := R1(RG3)$ , $CT = CT + 1$
y4	запись в RG3
y5	выдача результата

Из ОА в УА необходимо передать следующие **осведомительные сигналы**:

Сигнал	Логическое условие (состояние ОА)
X	проверка наличия операндов на ШИВх
P1 = 1	один из операндов равен нулю
P2 = 1	необходимо выполнять сложение суммы ЧП и множимого
P3 = 1	цикл умножения завершен
Z	проверка возможности выдачи результата на ШИВых

С учетом изложенного, схема ОА представлена на рисунке 1 (**обратить внимание**, что разработка схемы ОА должна вестись одновременно и в тесной взаимосвязи с разработкой содержательной ГСА).

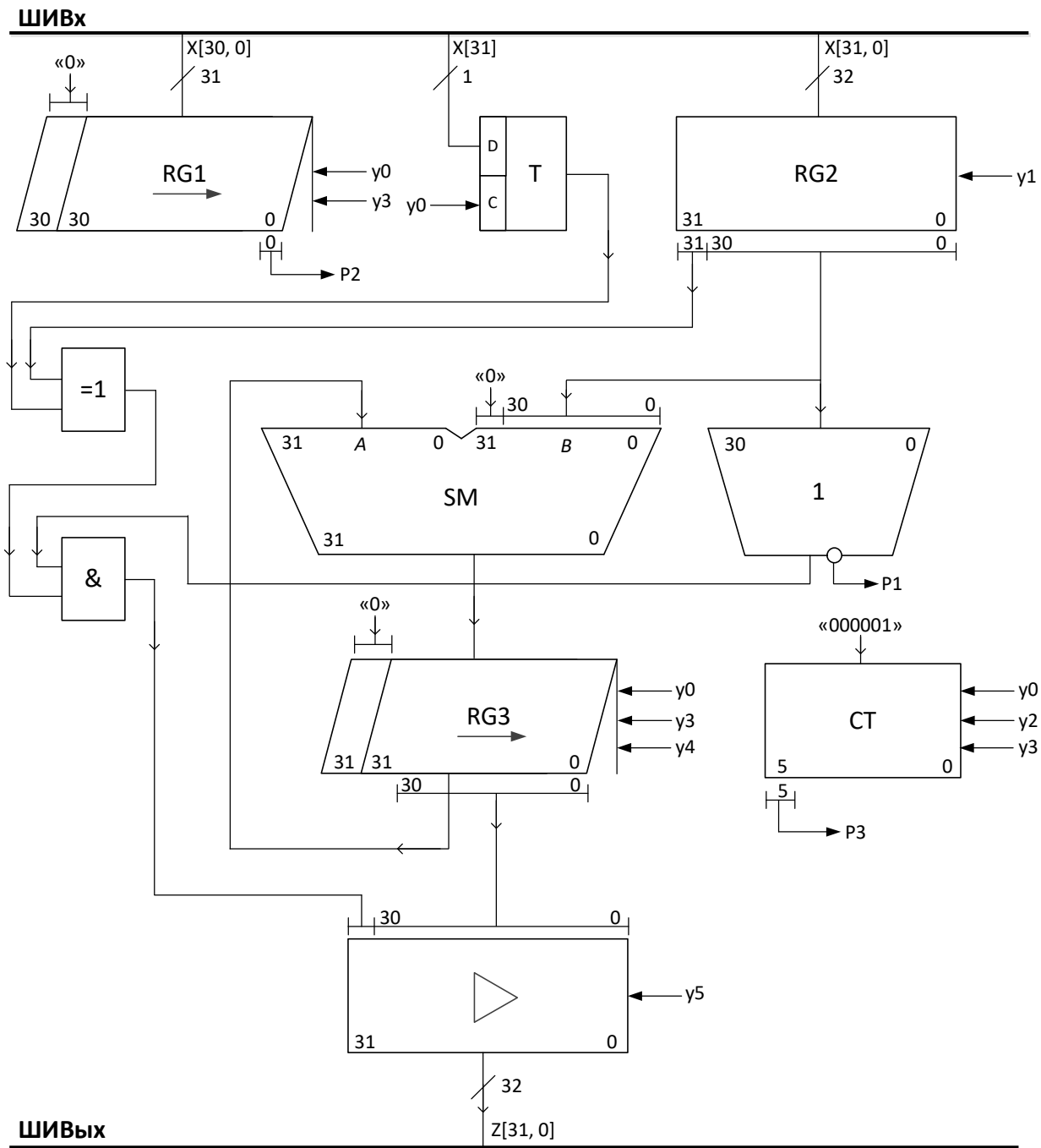


Рисунок 1 – Схема операционного автомата

3. Содержательная ГСА

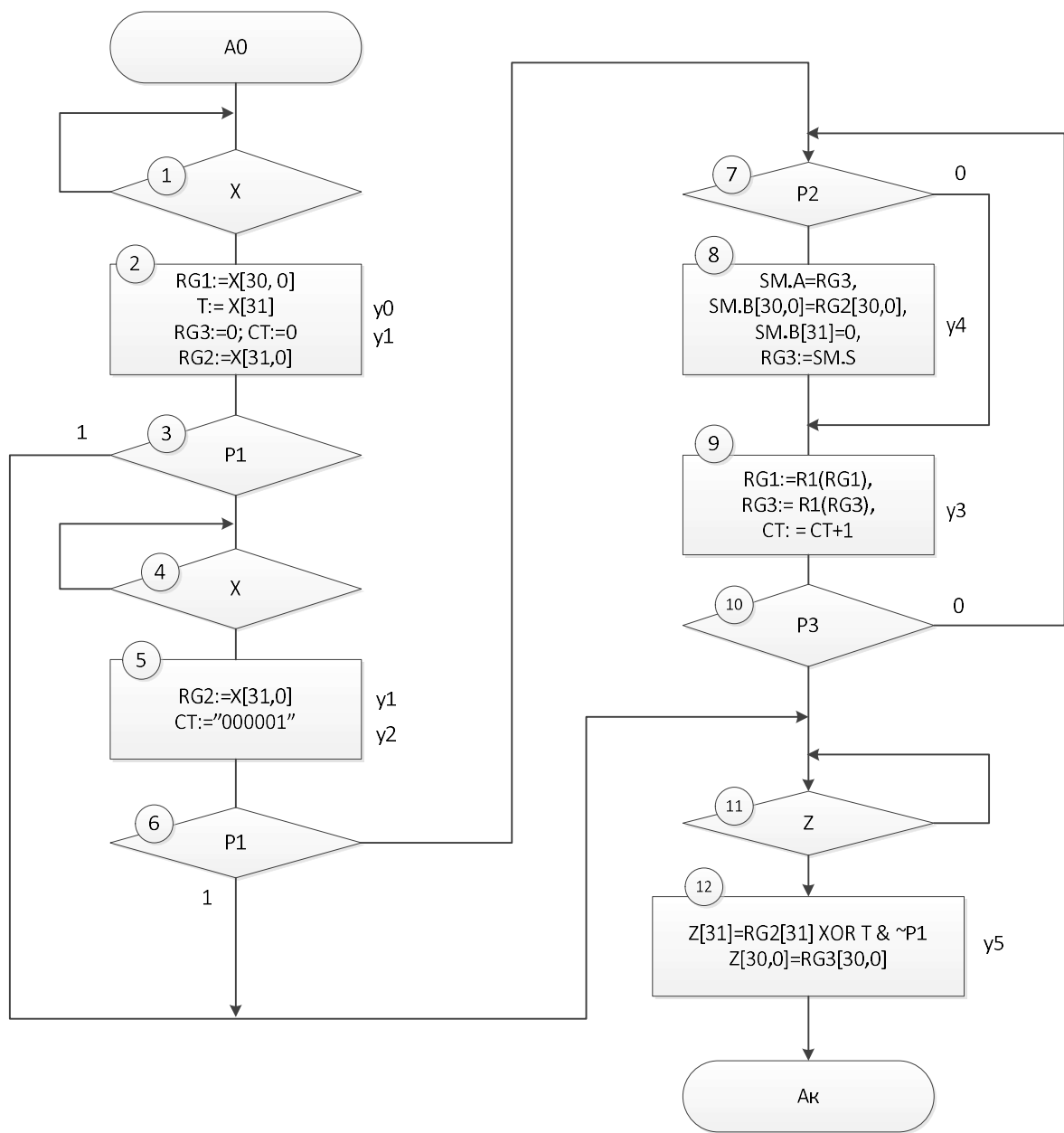


Рисунок 2 – Содержательная ГСА

Построение отмеченной ГСА

Для разметки граф-схемы алгоритма каждой совокупности микроопераций, находящихся в операторных вершинах, ставятся в соответствие управляющие микрокоманды (МК) Y1...Y13. Эти МК являются выходными сигналами УА и обеспечивают выполнение требуемых действий в соответствии со списком микроопераций (МО) ОА. Совокупность МО для каждой операторной вершины образует МК, список которых представлен в таблице 1.

Таблица 1 – Список микрокоманд

МК	Совокупность МО
----	-----------------

Y1	y0, y1
Y2	y1, y2
Y3	y4
Y4	y3
Y5	y5

Во всех операторных вершинах ГСА проставляют символы из множества выходных сигналов УА – Y1, ... , Y11. В каждой операторной вершине ГСА вслед за символом МК в скобках указываются наборы МО, образующие каждую МК.

Каждой условной вершине содержательной ГСА ставится в соответствие один из входных сигналов управляющего автомата X1...X10.

Таблица 2 – Список входных сигналов для управляющего автомата

Входной сигнал УА	Логическое условие ОА (осведомительные сигналы)
X1	X
X2	p1
X3	p2
X4	p3
X5	Z

*В соответствии с моделью Мили:*

- вход вершины, следующей за начальной, и вход конечной вершины отмечается символом начального состояния автомата a0;
- входы всех вершин, следующих за операторными, отмечаются символами a1, ... , ak;
- если вход вершины отмечается, то только одним символом;
- входы различных вершин, за исключением конечной, отмечаются различными символами.

*В соответствии с моделью Мура:*

- символом начального состояния автомата b0 отмечаются начальная и конечная вершины;
- различные операторные вершины отмечаются различными символами b1,..., bk;
- все операторные вершины должны быть отмечены, то есть каждой МК, отдельно представленной в ГСА, ставится в соответствие отдельное состояние автомата Мура;

- в логических вершинах ГСА, реализующих режим ожидания, существует возвратная дуга, когда один из выходов вершины подан на ее вход; на этой дуге необходимо вводить дополнительное фиктивное состояние автомата Мура.

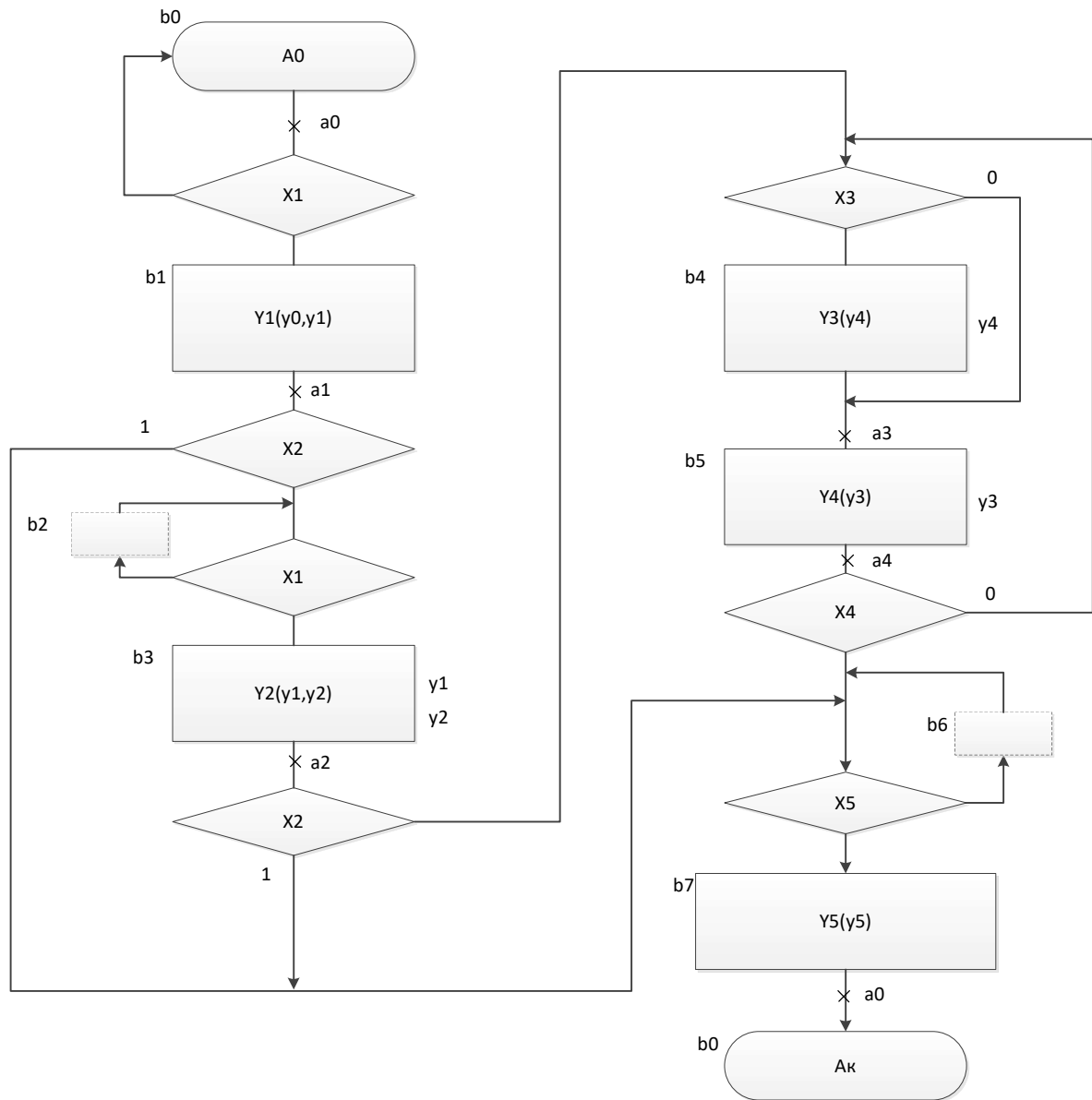


Рисунок 3 – Отмеченная ГСА