

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное бюджетное образовательное учреждение
высшего профессионального образования
«Вятский государственный университет»
Факультет автоматики и вычислительной техники
Кафедра электронных вычислительных машин

РАЗРАБОТКА МИКРОПРОГРАММЫ ДЛЯ ОПЕРАЦИОННОГО УСТРОЙСТВА

Отчет по лабораторной работе №1 по дисциплине
«Организация ЭВМ и систем»
Задание 8

Выполнил студент группы ИВТ-21 _____/Рзаев А. Э./
Проверил преподаватель _____/Гагарский К. Н./

Киров 2017

1 Задание

Выполнить сдвиг 8-разрядного двоичного кода X на N разрядов в сторону младших разрядов (сдвиг логический)

2 Граф-схема алгоритма

Граф-схема алгоритма представлена на рисунке 1.

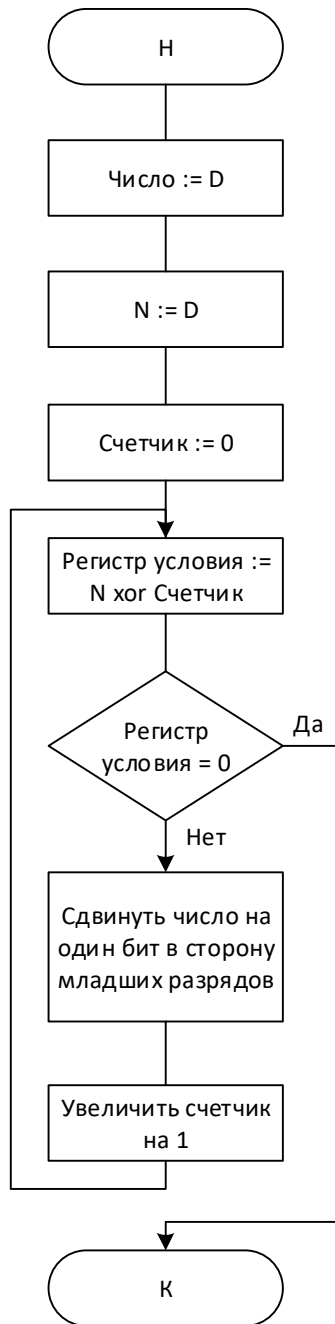


Рисунок 1 – Граф-схема алгоритма

3 Распределение регистров ОУ

Регистр	Комментарий
0	Число, результат
1	N
2	Счетчик
3	
4	
5	
6	
7	
8	
9	
10	
11	
12	
13	
14	
15	
RQ	Условие

4 Граф-схема микропрограммы

Граф-схема микропрограммы представлена на рисунке 2.

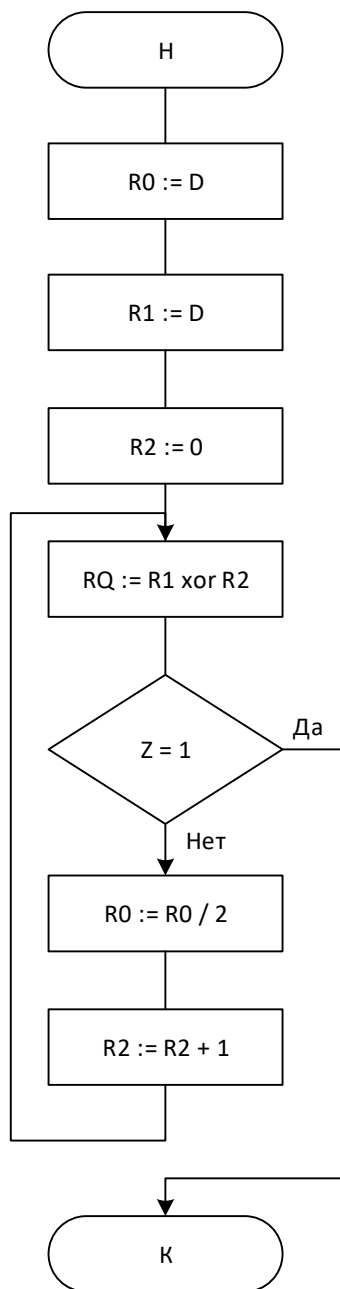


Рисунок 2 – Граф-схема микропрограммы

5 Текст отлаженной программы

Микропрограмма сдвига 8-разрядного двоичного кода X на N разрядов в сторону младших разрядов.

МК	Операционная часть								
№	Коды микроопераций			Данные	Адрес РЗУ		Упр. сигналы		
	I8-I6	I5-I3	I2-I0	D7-D0	A3-A0	B3-B0	C0	^OE	SC1-SC0
00	010	011	111	11000000	0000	0000	0	1	00
R0 := D									
01	010	011	111	00000100	0000	0001	0	1	00
R1 := D									
02	010	100	100	*****	0010	0010	0	1	00
R2 := 0									
03	000	110	001	*****	0001	0010	0	1	00
Q := R1 xor R2									
04	101	011	100	*****	0000	0000	0	1	00
R0 := R0 / 2									
05	010	000	100	*****	0010	0010	1	1	00
R2 := R2 + 1									
06	001	011	100	*****	0000	0000	0	0	00
Выход									