

FET: Construcción, uso y presupuesto para una unidad

Proyecto TCDS

October 17, 2025

Respuesta directa

Se entrega un manual conciso para construir y operar un solo transistor de coherencia (FET), con metas de locking ajustadas usando los últimos datos PWS de Voyager (corridas del usuario). Se incluye presupuesto en MXN y la mano de obra separada. Compila sin figuras externas.

1 Principio de operación

Modelo efectivo de oscilador cercano a Hopf con inyección coherente:

$$\dot{z} = (\mu_{\text{eff}} + i\omega_0)z - (1 + ic)|z|^2z + K z_{\text{in}}.$$

La puerta de coherencia u_g controla μ_{eff} . La inyección (A_c , f_{in}) genera bloqueo de fase con lengua(s) de Arnold. Salida observada en frecuencia y fase.

2 Arquitectura funcional mínima

- **Entrada RF** → C1 (acople AC) → nodo de inyección al FET.
- **Puerta de coherencia** u_g → R3 con filtro C3 a masa.
- **Carga** R1 desde V_{cc} al drenador; R2 a masa en la fuente + C2 de desacoplamiento.
- **Salida** por C4 al LNA/analizador (no cargar el oscilador).
- **Referencias** comunes de 10.00 MHz; blindaje tipo Faraday; plano de masa continuo.

3 Instrumentalización

Cadena recomendada. Generador RF coherente (1–6 GHz, ref. 10 MHz) → atenuador → C1 → FET; u_g con DAC aislado → R3/C3; drenador: R1 a V_{cc} y C4 a LNA/analizador; lectura de Δf , $S_\phi(f)$ y $\sigma_y(\tau)$. Control térmico de $\pm 0.50^\circ\text{C}$.

Procedimiento.

1. Calentamiento 30 min. Referencia común 10.00 MHz. Blindaje cerrado.
2. Ajustar u_g hasta borde de auto-oscilación. Medir f_0 y línea base sin inyección.
3. Inyectar $f_{\text{in}} \approx f_0$ y barrer potencia/frecuencia. Mapear $\Delta f_{\text{lock}}(A_c)$.
4. Cerrar lazo sobre u_g para maximizar LI y R con $RMSE_{SL}$ mínimo.
5. Controles: gemelo sin cavidad, inversión de fase, fuera de banda, dummy loads.

4 KPIs y metas con datos Voyager

Se usaron los CSV del usuario (PWS promedio y etapas) para estimar la variabilidad ambiental anual $\sigma_{\text{env}} = \text{std}(n_e)/\text{mean}(n_e)$ y fijar metas por régimen:

$$LI_{\text{meta}} = 1 - \beta \sigma_{\text{env}}, \quad \beta = 0.3, \quad RMSE_{SL,\text{meta}} \in [0.03, 0.12] \text{ según } LI.$$

Política operativa:

- Régimen cuasi-estacionario (baja σ_{env}): exigir $LI \geq 0.95$, $RMSE_{SL} \leq 0.05$.
 - Régimen turbulento (alta σ_{env}): $0.85 \leq LI < 0.95$, $0.05 < RMSE_{SL} \leq 0.10$ con PLL de lectura.
 - Ventanas $p:q$: 1:1–3:2 en baja σ_{env} ; 1:1–5:3 en alta σ_{env} .
- Criterio de aceptación MP: locking estable con $LI \geq 0.90$, $R \geq 0.95$, $RMSE_{SL} < 0.10$ y monotonía de $\Delta f_{\text{lock}}(A_c)$.

5 Diseño electrónico mínimo

Componentes típicos:

- FET: MOSFET/JFET canal N de alta g_m (p. ej. 2N7000 como placeholder).
 - R1: 100–330.00 Ω (carga de drenador). R2: 100–1000.00 Ω (fuente). R3: 10.00 k Ω (polarización u_g).
 - C1: 10–100.00 pF NP0 (acople RF). C2: 10.00 μF + 100.00 nF (desacoplo). C3: 100.00 nF (filtro u_g). C4: 1.00 nF (acople salida).
 - LNA banda ancha para lectura. V_{cc} 5–12.00 V regulado, ruido $< 1.00 \text{ mV}_{\text{pp}}$.
- PCB de 2 capas con plano de masa, trazas de 50 Ω en C1 y C4, desacoplos a $< 10.00 \text{ mm}$ del dispositivo, blindaje metálico.

6 Puesta en marcha y uso

1. **Base.** Sin inyección: medir f_0 , ancho de línea y $S_\phi(f)$.
2. **Bloqueo.** Inyectar f_{in} y barrer \pm algunos kHz. Registrar mapas Δf_{lock} vs. potencia.
3. **Optimización.** Ajustar u_g y fase relativa para maximizar LI con $RMSE_{SL}$ mínimo. Documentar ATA y $Q_\Sigma = f_0/\Delta f$.
4. **Controles.** Repetir con dispositivo dummy y fuera de banda; verificar que $LI \rightarrow 0$ sin inyección.

7 Presupuesto en MXN (1 unidad)

Precios de referencia nacionales. Dos escenarios: *Base* y *Base+GPSDO+control térmico* usados para cumplir $LI \geq 0.95$ sostenido.

Concepto	Cant.	Costo unit. (MXN)	Subtotal (MXN)
MOSFET 2N7000 (placeholder FET)	1	9.4	9.4
Conectores SMA para PCB	2	40.4	80.8
Cable RG316 SMA-SMA	1	92.7	92.7
Caja blindaje aluminio	1	192.6	192.6
PCB 2 capas 10×10 (prorratoe 1/10)	1	73.8	73.8
Pasivos R/C varios	1	100.0	100.0
LNA banda ancha (opcional)	1	199.8	199.8
Total materiales Base			749.1
GPSDO 10 MHz económico (opcional)	1	1800.0	1800.0
Control térmico simple (almohadilla+sensor)	1	350.0	350.0
Total Base + GPSDO + control térmico			2899.1

Mano de obra (separada). Tarifa de referencia ingeniero electrónico: 273.00 MXN/h. Tareas y tiempos:

- Esquemático y verificación: 2 h
- PCB/Logística/Perforado: 3 h

- Ensamble y soldadura: 3 h
 - Pruebas básicas y reporte: 3 h
- Total: $11 \text{ h} \times 273 = \mathbf{3003} \text{ MXN}$.

8 Seguridad y riesgos

No exceder 12 V ni 10 mA de drenador. Mantener blindaje cerrado. Referencia común de 10 MHz para todo el instrumental. Control térmico para estabilidad de μ_{eff} . Artefactos RF y deriva térmica son los riesgos dominantes.

9 Anexo: netlist SPICE mínimo

```
* FET mínimo (NGSPICE)
VCC VCC 0 DC 5
VUG GC 0 DC 0.8
VIN IN 0 SIN(0 0.1 1e6)
R1 VCC D 220
R2 S 0 330
R3 GC G 10k
C1 IN G 47p
C2 S 0 10u
C2b S 0 100n
C3 GC 0 100n
C4 D OUT 1n
Cvcc VCC 0 100n
M1 D G S S NM1
.model NM1 NMOS (LEVEL=1 VT0=1 KP=5e-3 L=1u W=200u LAMBDA=0.02)
RLOAD OUT 0 1e9
.tran 0.1u 10m
.control
.run
.plot V(OUT)
.endc
.end
```

10 Autocrítica y trazabilidad

Base técnica y KPIs alineados al MP. Las metas LI y $RMSE_{SL}$ se fijaron con los CSV PWS del usuario mediante σ_{env} ; $\beta = 0.3$ es un cierre de ingeniería y puede recalibrarse cuando existan LI medidos del FET. El presupuesto separa materiales de mano de obra; el escenario con GPSDO y control térmico se recomienda si el objetivo es $LI \geq 0.95$ sostenido. Falsación explícita: ausencia de locking con $A_c > 0$ o no-monotonicidad de $\Delta f_{\text{lock}}(A_c)$.