

FET como Instrumento de Coherencia

Comparativo Funcional, Vías de Desarrollo y Fronteras Tecnológicas
(Ruta A cerrada + Preámbulo explícito para Ruta B)

Genaro Carrasco Ozuna

Proyecto TCDS / Motor Sincrónico de Luz (MSL)

ORCID: 0009-0005-6358-9910

Enero 2026

Abstract

Se presenta un comparativo funcional entre tecnologías existentes (transistores clásicos, sincronización por PLL/locking, memristores y computación cuántica) y el Transistor de Coherencia (FET) definido aquí *exclusivamente* como instrumento experimental (Ruta A). Ruta A busca evidencia reproducible de control de coherencia Σ bajo un parámetro de control Q , imponiendo un filtro de honestidad entrópica (E–Veto) mediante la condición $\Delta H \leq -0.20$. La Ruta B (dispositivo integrado tipo transistor) queda acotada como frontera futura, condicionada a evidencia instrumental portable.

Contents

1 Comparativo funcional (qué conmuta cada tecnología)	3
1.1 Variable conmutada y límites	3
1.2 Diferencia operativa clave	3
2 Marco mínimo TCDS para el dispositivo	3
2.1 Variables ontológicas mínimas	3
2.2 Ley del Balance Coherencial	3
3 Ruta A: FET como instrumento (alcance cerrado)	3
3.1 Definición instrumental	3
3.2 Esquema funcional (bloques)	4
3.3 –metrics (detalladas)	4
3.4 KPIs mínimos (convergencia + reproducibilidad)	5
4 E–Veto: filtro de honestidad entrópica	5
4.1 Entropía espectral (Shannon)	5
4.2 Criterio E–Veto (no negociable)	5

5 Vías de desarrollo (Ruta A)	6
5.1 Roadmap instrumental	6
5.2 Formato de trazabilidad (mínimo)	6
6 Preámbulo formal a Ruta B (frontera, no promesa)	6
7 Fronteras tecnológicas futuras (desde Ruta A)	6
7.1 Qué habilita Ruta A (inmediato)	6
7.2 Límites duros (fallos estructurales)	7
8 Glosario	7
9 Bibliografía (técnica, como contraste)	7

1 Comparativo funcional (qué conmuta cada tecnología)

1.1 Variable conmutada y límites

Tecnología	Variable controlada	Dominio	Límite principal
MOSFET/BJT	Corriente / conductancia	Energía	Disipación térmica / fugas
PLL / Locking	Fase / frecuencia	Tiempo	Locking espurio / artefactos
Memristor	Estado histórico	Memoria	Deriva / variabilidad / ruido
Qubits	Estado cuántico	Probabilidad	Decoherencia / escalado
FET (Ruta A)	Coherencia Σ	Orden	Apofenia (bloqueada por E-Veto)

Table 1: Comparativo de funcionalidad: el FET Ruta A conmuta orden (coherencia) y exige verificación entrópica.

1.2 Diferencia operativa clave

Las tecnologías clásicas conmutan variables físicas locales (corriente, fase, memoria, estado cuántico). En Ruta A, el FET es un **instrumento de decisión causal**: no optimiza una señal por estética, sino que decide si existe transición *ruido*→*coherencia* bajo control.

2 Marco mínimo TCDS para el dispositivo

2.1 Variables ontológicas mínimas

Se usa el conjunto $(Q, \Sigma, \varphi, \chi)$:

- χ : sustrato inerte (hardware + entorno + sistema físico acoplado).
- Q : empuje/control (fase, ganancia, retardo o acoplamiento).
- Σ : coherencia observable (variable ingenieril).
- φ : fricción total (ruido, deriva, pérdidas, latencia).

2.2 Ley del Balance Coherencial

$$Q \cdot \Sigma = \varphi. \tag{1}$$

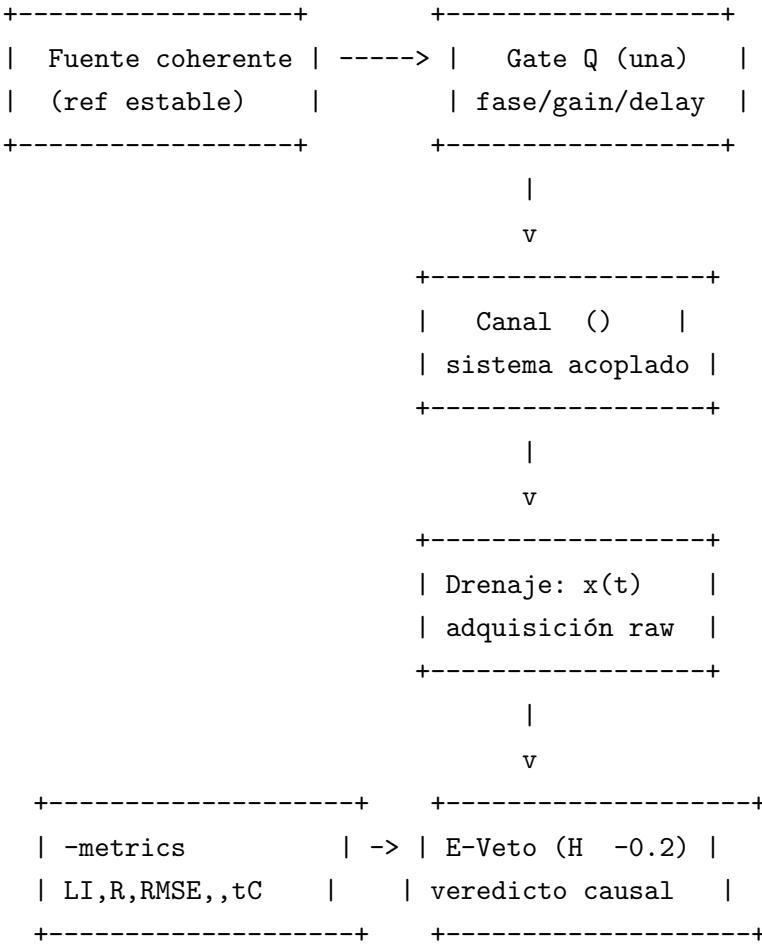
Interpretación: el diseño busca aumentar Q útil y/o disminuir φ para inducir coherencia medible.

3 Ruta A: FET como instrumento (alcance cerrado)

3.1 Definición instrumental

FET (Ruta A): instrumento activo que *modula* condiciones de sincronización mediante un control Q y *mide* coherencia Σ con métricas auditables, aceptando evidencia sólo si supera E-Veto.

3.2 Esquema funcional (bloques)



3.3 -metrics (detalladas)

Sea $x(t)$ la señal del drenaje en una ventana W_k . Se parte la ventana en subventanas $p : q$ (por ejemplo primera mitad y segunda mitad).

Índice de bloqueo (LI).

$$LI_k = \left| \frac{\text{Cov}\left(x_k^{(p)}, x_k^{(q)}\right)}{\sigma\left(x_k^{(p)}\right) \sigma\left(x_k^{(q)}\right)} \right| \in [0, 1]. \quad (2)$$

Correlación R.

$$R_k = \text{corr}\left(x_k, x_k^{\text{ref}}\right). \quad (3)$$

RMSE_SL (error de estabilidad/locking). Se define un parámetro de estabilidad $s(t)$ (p.ej. fase estimada, pendiente local o marcador de locking) y su referencia $\hat{s}(t)$:

$$\text{RMSE-SL}_k = \sqrt{\frac{1}{N} \sum_{i=1}^N (s_{k,i} - \hat{s}_{k,i})^2}. \quad (4)$$

Curvatura coherencial.

$$\kappa_\Sigma = \max_t \left| \frac{d^2}{dt^2} LI(t) \right|. \quad (5)$$

Tiempo causal.

$$t_C \equiv \frac{d\Sigma}{dt}. \quad (6)$$

3.4 KPIs mínimos (convergencia + reproducibilidad)

Perfil de aceptación (FET-Lab):

$$LI \geq 0.90, \quad R > 0.95, \quad \text{RMSE-SL} < 0.10, \quad \text{rep} \geq 0.95. \quad (7)$$

Pero esta convergencia no es válida sin E-Veto (Sección 4).

4 E-Veto: filtro de honestidad entrópica

4.1 Entropía espectral (Shannon)

Sea X_i el espectro (FFT u otro) en bins $i = 1, \dots, N$. Definimos una distribución de energía:

$$p_i = \frac{|X_i|^2}{\sum_{j=1}^N |X_j|^2}, \quad \sum_{i=1}^N p_i = 1. \quad (8)$$

Entropía:

$$H = - \sum_{i=1}^N p_i \ln p_i. \quad (9)$$

Caída respecto al máximo teórico $H_{\max} = \ln N$:

$$\Delta H = H - H_{\max}. \quad (10)$$

4.2 Criterio E-Veto (no negociable)

$$\Delta H \leq -0.20 \quad \Rightarrow \quad \text{válido (diseño entrópico superado)}. \quad (11)$$

Si $\Delta H > -0.20$, el resultado se declara **bloqueado por E-Veto** aunque LI o R sean altos.

5 Vías de desarrollo (Ruta A)

5.1 Roadmap instrumental

Fase	Objetivo	Evidencia mínima	Riesgo dominante
A1	Demostrador de mesa	1 ventana que pase E-Veto	Sesgo / artefactos
A2	Instrumento repetible	rep $\geq 95\%$ con config fija	Deriva / entorno
A3	Coherencímetro	decisión portable del criterio	Ruido externo / EMI

Table 2: Ruta A: desarrollo como instrumento (no como transistor integrado).

5.2 Formato de trazabilidad (mínimo)

Artefactos por corrida:

- `raw_signal.csv` (señal cruda).
- `report.json` (métricas por ventana y veredicto).
- `manifest.json` (parámetros + versiones).
- `config_hash` (sha256 del manifiesto).

6 Preámbulo formal a Ruta B (frontera, no promesa)

Este documento deja Ruta B acotada como frontera futura. Ruta B sólo se habilita si Ruta A demuestra:

1. **Modulación reversible:** existe $\Sigma(Q)$ con inducción y supresión bajo control.
2. **Robustez entrópica:** $\Delta H \leq -0.20$ persiste bajo perturbaciones razonables.
3. **Relación estable:** el mapeo $Q \rightarrow \Sigma$ no depende de “tuning” manual.
4. **Escalado:** la reproducibilidad no colapsa al aumentar nodos/canales.

Ruta B no se asume. Se define como objetivo condicionado.

7 Fronteras tecnológicas futuras (desde Ruta A)

7.1 Qué habilita Ruta A (inmediato)

- Instrumentación anti-apofenia: separa estructura superficial de coherencia causal.
- Detección de transiciones: usa κ_Σ y t_C como marcadores de fase.
- Validación de sincronía no trivial: locking sin ΔH negativo se descarta.

7.2 Límites duros (fallos estructurales)

- **PLL disfrazado:** LI alto con ΔH no negativo.
- **No-portabilidad:** dependencia extrema del entorno (φ domina).
- **Métrica mutable:** redefinir $LI/R/RMSE$ entre versiones destruye auditoría.

8 Glosario

Término	Definición
Σ	Coherencia observable (variable ingenieril)
Q	Empuje/control (fase, ganancia, retardo, acoplamiento)
φ	Fricción total (ruido, pérdidas, deriva, latencia)
χ	Sustrato inerte (hardware + entorno)
LI	Locking Index: proxy de bloqueo/estacionamiento
R	Correlación con referencia o canal acoplado
$RMSE_{SL}$	Error de estabilidad/locking (definición explícita)
κ_Σ	Curvatura coherencial (detector de transición)
t_C	Tiempo causal: gradiente de coherencia
$H, \Delta H$	Entropía espectral y caída respecto a $\ln N$
E-Veto	Regla: sin $\Delta H \leq -0.20$ no hay validez causal

Table 3: Glosario mínimo del documento.

9 Bibliografía (técnica, como contraste)

References

- [1] C. E. Shannon, “A Mathematical Theory of Communication,” *Bell System Technical Journal*, 1948.
- [2] A. Pikovsky, M. Rosenblum, J. Kurths, *Synchronization: A Universal Concept in Nonlinear Sciences*, Cambridge University Press, 2001.
- [3] F. M. Gardner, *Phaselock Techniques*, Wiley, 2005.
- [4] S. H. Strogatz, *Sync: The Emerging Science of Spontaneous Order*, Hyperion, 2003.
- [5] G. Carrasco Ozuna, *Canon Operacional TCDS: Sincronón y Hunter V16.3*, Diciembre 2025.