

Estudio científico integral — TMRCU y el Transistor de Coherencia (SYNCTRON/ΣFET)

Compilación narrativa de conceptos, aplicaciones y vías de investigación

Autor: Genaro Carrasco Ozuna — Proyecto TMRCU / MSL

Introducción

Este estudio sintetiza, en clave narrativa y técnica, todos los elementos desarrollados en el trabajo reciente: la definición del Transistor de Coherencia (SYNCTRON/ΣFET), su fundamento matemático en la TMRCU, las métricas de coherencia, la arquitectura funcional, los fenómenos físicos empleados, la validación con el estado del arte, los prototipos viables hoy, el instructivo de puesta en marcha, la lógica Σ , las rutas de innovación y los alcances y riesgos. El objetivo es dejar un documento utilizable en laboratorio y, a la vez, coherente con la ontología de la TMRCU.

1. Definición y propósito del SYNCTRON/ΣFET

El SYNCTRON/ΣFET es un transistor de coherencia: un oscilador no lineal cuyo estado lógico operativo es el grado de sincronización $\Sigma \in [0,1]$. En lugar de conmutar tensiones estáticas, conmuta entre regímenes de fase: régimen libre (Σ bajo) y régimen bloqueado (locking, Σ alto). Este dispositivo permite computar con coherencia (Σ -computing) y sirve de ladrillo elemental para arreglos que implementan mapeos a Kuramoto/Ising.

2. Fundamento TMRCU y ecuaciones de operación

2.1 Sector $\Sigma-\chi$ y control de coherencia

Lagrangiano efectivo:

$$\mathcal{L} = 1/2 (\partial\Sigma)^2 + 1/2 (\partial\chi)^2 - V(\Sigma, \chi)$$

$$V = (-1/2 \mu^2 \Sigma^2 + 1/4 \lambda \Sigma^4) + 1/2 m_\chi \chi^2 + (g/2) \Sigma^2 \chi^2$$

Ecuación de evolución mesoescala y ley de control:

$$\partial_t \Sigma = \alpha \Delta_g \Sigma - \beta \varphi + Q, Q_{ctrl} = -\gamma (\Sigma - \Sigma_{tgt}) - \delta \partial_t \Sigma$$

Versión discreta (CGA):

$$\dot{\Sigma}_i = \alpha \sum_{j \in \square_i} (\Sigma_j - \Sigma_i) - \beta \varphi_i + Q_i$$

2.2 Métricas operativas

El estado de coherencia se cuantifica con:

$R(t) = |(1/N) \sum_k e^{\{i\theta_k(t)\}}|$, $LI = |\{e^{\{i(\theta_{out} - \theta_{in})\}}\}|$
Estas métricas soportan especificaciones de aceptación (ΣMP) y permiten comparar configuraciones y lazos de control.

3. Narrativa de diseño

La decisión de computar con coherencia surge de alinear la TMRCU con una ingeniería verificable: la dinámica colectiva de osciladores. Kuramoto ofrece la mínima ontología matemática para que la coherencia sea una variable de estado y no un epifenómeno. El SYNCSTRON emerge entonces como transductor práctico que permite preparar, medir y controlar Σ con instrumentación estándar.

4. Arquitectura funcional

El ΣFET integra cuatro puertos: inyección de referencia (RF/óptica/magnónica), sesgo/actuación (corriente, gate u_g , acople K, 2f-drive), lectura RF y control Σ en lazo cerrado. Es compatible con núcleos SHNO (magnónica), VO_2 (Mott) y VCO CMOS/SIW/DOPO.

5. Fenómenos físicos explotados

- Umbral de Hopf y auto-oscilación.
- Inyección y bloqueo de fase (injection-locking) con rango de captura dimensionable.
- Lenguas de Arnold (sincronización p:q) para modulación y compuertas.
- Desplazamiento de frecuencia Δf , tironeo y pulling controlados por K y u_g .

6. Validación con el estado del arte

Plataformas existentes demuestran los principios requeridos: SHNO con sincronización y control de fase en arreglos; VO_2 con redes de osciladores compatibles CMOS; y Coherent Ising Machines (DOPO) y computación por osciladores en RF. Estas evidencias permiten fijar especificaciones realistas para Fase-I/II.

7. Prototipos realizables hoy

Ruta A — Electrónica RF (mínimo viable)

VCO no lineal + inyección RF; medición de LI y R. Instrumentación: generador RF, coupler, atenuadores, Bias-T, SA/VNA y lock-in/PLL.

Ruta B — VO_2 (estado sólido accesible)

Micro-osciladores VO_2 acoplados; lectura y control de coherencia; integración perimetral CMOS.

Ruta C — SHNO (magnónica)

SHNO de nanoconstricción con acople por ondas de espín; control de fase y sincronización en arreglos; lectura RF 5–20 GHz.

8. Instructivo de puesta en marcha (F1→F2)

- 1 1. Caracterizar el núcleo NLO en régimen libre (f_0 , Δf , potencia, ruido de fase).
- 2 2. Acoplar referencia y barrer f_{in} y potencia; medir LI y mapas de Arnold.
- 3 3. Cerrar lazo de control Σ con Q_{ctrl} (PID/SMC) actuando en u_g /corriente/campo.
- 4 4. Aplicar criterios SMP: locking estable; $RMSE_{SL} < 0.1$; $LI \geq 0.9$ o $R > 0.95$; reproducibilidad $\geq 95\%$ en 100 ciclos.

9. Lógica Σ básica (dos entradas)

$C\Sigma A$ (acople/AND): locking fuerte solo si A y B activos ($\Sigma \approx \Sigma_A \cdot \Sigma_B$).

$C\Sigma D$ (XOR por desincronización): acoplos en oposición de fase (π -shift) para $\Sigma \approx \Sigma_A + \Sigma_B - 2\Sigma_A\Sigma_B$.

10. Vías de innovación

- Arreglos 2D Kuramoto 32×32 para annealing (Ising) y recuperación de patrones.
- CIMs híbridos (óptico-magnónico) y DOPO como fuentes/acoples de coherencia.
- Periferia VO_2 -CMOS para control Σ y front-ends sensoriales.
- Ruteo de coherencia en SHNO con acople de fase variable en chip.

11. Alcances, límites y riesgos

Valida: conmutación por coherencia, compuertas Σ , mapas de Arnold, netlist Σ -IR. No valida por sí solo la ontología última (MEI/CGA). Riesgos: dispersión de dispositivos, ruido de fase, sensibilidad térmica.

12. Conclusión

El SYNCNTRON/ Σ FET es realizable con tecnología actual y consolida un programa de ingeniería de coherencia coherente con la TMRCU. Provee una vía falsable y auditabile para llevar la teoría a banco mediante dispositivos y métricas reproducibles.