

Nom i Cognoms: _____ Possible sol.lució _____

1) Omple la següent taula amb els valors corresponents després d'executar la instrucció: *addwf 0x20, 1*

	abans	després
0x20	16	37
W	21	21

2) Et sembla una bona idea implementar una rutina recursiva en un PIC18? Justifica la resposta.

No, amb només 31 adreces de pila (pels retorns de les crides), segurament no podrem implementar cap rutina que tingui sentit.

3) Si cada instrucció 'one-word' necessita del cicle de fetch i del cicle d'execució, justifica perquè s'afirma que la CPU executa (amb excepcions) una instrucció nova a cada cicle.

Gràcies al pipe-line, mentre la CPU executa la instrucció actual, s'està fent el *fetch* de la següent.

4) En una arquitectura PIC18, quina relació hi ha entre la memòria RAM i els registres.

La memòria RAM està implementada en registres. Entre ells trobem el de propòsit general (el que seria la RAM en si) i els de funció especial (més lligats a l'entrada-sortida)

5) Defineix els conceptes, i explica les diferències entre una memòria estàtica i una memòria dinàmica.

Les dues són volàtils. Una s'implementa en base a biestables, requerint una alimentació elèctrica contínua, i la dinàmica en base a capacitats, requerint un refresc periòdic de la informació.

6) Amb quin valor es carrega el registre PC quan es produeix un reset del micro?

0x0000

7) Si executem la instrucció *clrf 0x30, a*. Quin registre s'esborrarà si $a=1$?

El registre situat a l'adreça 0x30 del bank indicat pel BSR

i si $a=0$?

El registre 0x30 de l'access bank.

8) Justifica si és certa l'afirmació següent: “Quan executem la instrucció *addwf 0x20, W* (essent $W=0$), el resultat de la suma es guarda al registre W , que es troba a l'adreça 0 de memòria”.

Si, es guarda al registre W , però aquest no es troba a l'adreça 0. Per tant és falsa.

9) Les instruccions single-word es codifiquen en una paraula de 16 bits. Si una instrucció com el *addwf 0x20, d, a* codifica en 6 bits la instrucció, en 1 el destí i en 1 el access, com podem arribar, amb els 8 bits restants, a adreçar qualsevol registre de dades del PIC?

Amb els 8 bits restants podem adreçar 256 posicions, és a dir, el contingut d'un banc. Per adreçar tota la memòria ens cal també el BSR.

10) Per quin motiu una instrucció de salt condicional com un *BZ addr* (branch if zero) a vegades s'executa en un cicle i a vegades en dos?

Si el flag Z es troba actiu (l'anterior operació de l'ALU ha tingut zero com a resultat), caldrà fer un salt. Sinó seguirem l'execució normal (instrucció de $PC+2$).

En el cas d'haver de fer el salt el fetch de la instrucció a $PC+2$ no serà vàlid i caldrà esperar un nou cicle per fer el fetch de la instrucció on saltem.

CLRF	Clear f	ADDWF	ADD W to f								
Syntax:	CLRF f{,a}	Syntax:	ADDWF f{,d{,a}}								
Operands:	$0 \leq f \leq 255$ $a \in [0,1]$	Operands:	$0 \leq f \leq 255$ $d \in [0,1]$ $a \in [0,1]$								
Operation:	$000h \rightarrow f$, $1 \rightarrow Z$	Operation:	$(W) + (f) \rightarrow \text{dest}$								
Status Affected:	Z	Status Affected:	N, OV, C, DC, Z								
Encoding:	<table border="1"><tr><td>0110</td><td>101a</td><td>ffff</td><td>ffff</td></tr></table>	0110	101a	ffff	ffff	Encoding:	<table border="1"><tr><td>0010</td><td>01da</td><td>ffff</td><td>ffff</td></tr></table>	0010	01da	ffff	ffff
0110	101a	ffff	ffff								
0010	01da	ffff	ffff								
Description:	Clears the contents of the specified register. If 'a' is '0', the Access Bank is selected.	Description:	Add W to register 'f'. If 'd' is '0', the result is stored in W. If 'd' is '1', the result is stored back in register 'f' (default).								