

Nom i Cognoms: _____

Computer Interfacing. Tercer parcial, 16/1/2018

*Responen les preguntes a l'espai reservat. **Justifiqueu** les respostes.*

Poseu el nom a tots els fulls.

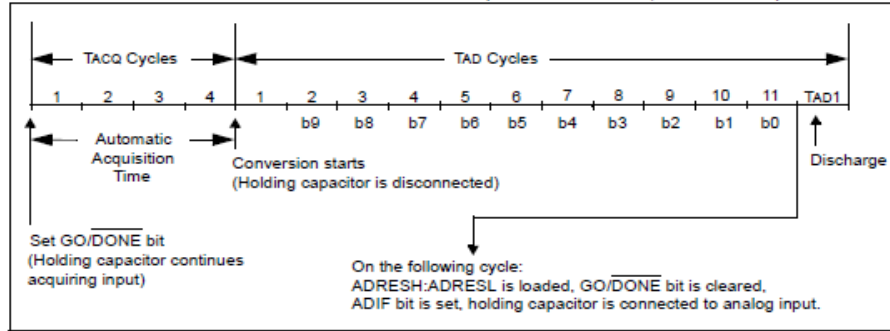
- 1) Volem capturar un senyal de vídeo analògic provinent d'una càmera que té un sensor CCD de tal manera que a partir de la digitalització obtinguem un vídeo amb una resolució de **640x480 píxels per imatge i 30 imatges per segon**. Els píxels venen seqüencialment per una única línia i un cop convertit cada píxel estarà representat per un únic valor de 10 bits (la imatge no és en color).

Penseu que seria possible realitzar aquesta digitalització amb el conversor AD del PIC18F4550 funcionant amb un oscil·lador a 20MHz? Justifica la resposta amb els càlculs pertinents (2 punts).

- 2) Descriu breument els sistemes de detecció d'errors de comunicació del bus SPI (1 punt).

Nom i Cognoms: _____

FIGURE 21-5: A/D CONVERSION TAD CYCLES (ACQT<2:0> = 010, TACQ = 4 TAD)



Requirements:

Tad>0,8us

Tacq>2,45us

PIC18F family

	7	6	5	4	3	2	1	0
value after reset	ADFM	--	ACQT2	ACQT1	ACQT0	ADCS2	ADCS1	ADCS0
	0	0	0	0	0	0	0	0

ADFM: A/D result format select bit

0 = left justified

1 = right justified

ACQT2:ACQT0: A/D acquisition time select bits

000 = 0 TAD(1)

001 = 2 TAD

010 = 4 TAD

011 = 6 TAD

100 = 8 TAD

101 = 12 TAD

110 = 16 TAD

111 = 20 TAD

ADCS2:ADCS0: A/D conversion clock select bits

000 = FOSC/2

001 = FOSC/8

010 = FOSC/32

011 = FRC (clock derived from A/D RC oscillator)

100 = FOSC/4

101 = FOSC/16

110 = FOSC/64

111 = FRC (clock derived from A/D RC oscillator)

Note 1: If the A/D FRC clock source is selected, a delay of one TCY (instruction cycle) is added before the A/D clock starts. This allows the SLEEP instruction to be executed before starting a conversion.

Figure 12.10a ADCON2 register (PIC18F8X8X/8X2X/6X2X/2X20/4x20/1220/1320)
(redraw with permission of Microchip)

Nom i Cognoms: _____

- 3) Es vol configurar la USART del microcontrolador PIC18F4550 per realitzar unes transmissions molt precises a 9600, 19200, 38400, 57600 i 115200 bps. Quina seria la freqüència mínima més adequada de l'oscil·lador del sistema (F_{osc}) per obtenir amb precisió les velocitats de transmissió referides anteriorment? (2 punts).

TABLE 20-1: BAUD RATE FORMULAS

Configuration Bits			BRG/EUSART Mode	Baud Rate Formula
SYNC	BRG16	BRGH		
0	0	0	8-bit/Asynchronous	$F_{osc}/[64(n+1)]$
0	0	1	8-bit/Asynchronous	
0	1	0	16-bit/Asynchronous	$F_{osc}/[16(n+1)]$
0	1	1	16-bit/Asynchronous	
1	0	x	8-bit/Synchronous	$F_{osc}/[4(n+1)]$
1	1	x	16-bit/Synchronous	

Legend: x = Don't care, n = value of SPBRGH:SPBRG register pair

- 4) Calculeu el temps que es trigaria en fer la transmissió per USB a FS (12 Mbps) d'un paquet que conté **64 Bytes** de dades com el representat a sota si TOTS ells tenen valor 255 (és a dir 64*8 uns). I si fossin 64 bytes tots ells a zero? (1 punt).

Format dels paquets

00000001						
IDLE	SOP	PID	DATA	CRC	EOP	IDLE
	8b	8b	0 a 1023Bytes	5 o 16b	2b	

Nom i Cognoms: _____

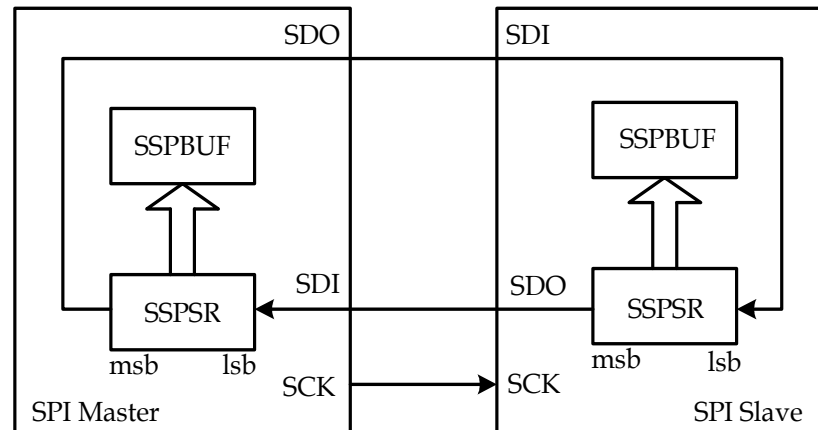
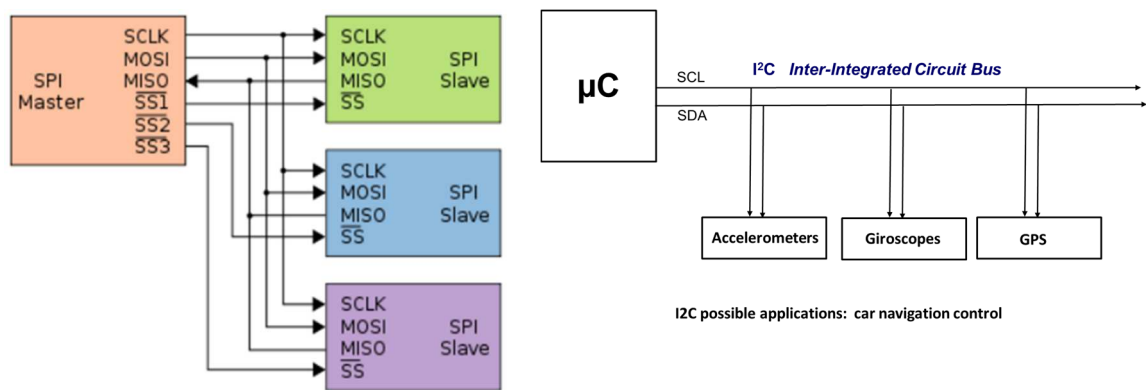
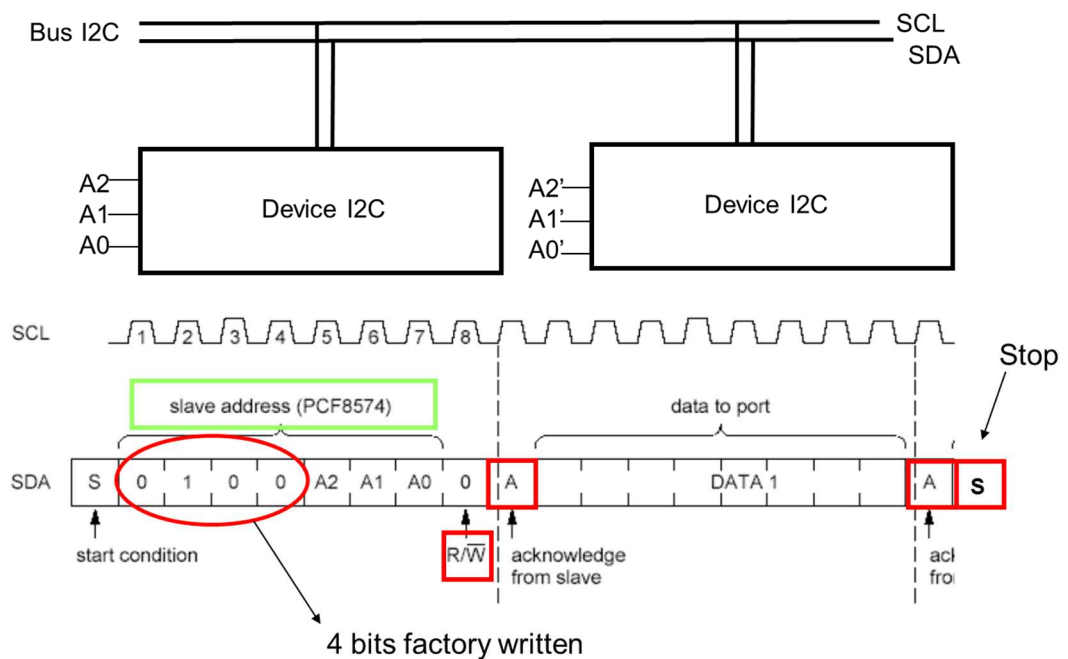


Figure 10.3 Connection between an SPI master and an SPI slave



SPI vs I2C SETUP

I²C Inter-Integrated Circuit Bus



Nom i Cognoms: _____ Possible Solució _____

- 5) Tenim el conversor AD del PIC configurat amb una $V_{ref-} = 1V$ i $V_{ref+} = 4V$. Fosc és 8MHz, i el bit ADFM està a 1 (justificat a la dreta). Li posem un senyal a l'entrada (constant), el convertim (respectant les restriccions de T_{ad} i T_{acq}) i obtenim als registres ADRESH:ADRESL el valor,

ADRESH : ADRESL
----- 01 00101111

Quina tensió analògica (en Volts) tenim a l'entrada del conversor AD? (1,5 punts).

- 6) Volem enviar 240 Bytes per una línia sèrie configurada a 19200 bps, 8P1 (8 bits per byte, paritat parell i 1 bit de stop). Calcula, sense tenir en compte el software associat, ni el manegament o existència d'errors, el temps necessari per la seva transmissió (1 punt).

- 7) Indica si les afirmacions següents sobre el bus I2C són certes (**C**) o falses (**F**) (1,5 punts, 0.25 per encert, -0,25 per error):

El bus I2C és diferencial. Per això té els cables D+ i D-.

El bus I2C està pensat per treballar dins d'un circuit imprès on hi comunica xips.

El bus I2C és més ràpid que el bus SPI a l'hora de fer una transmissió de 8 bits.

El bus I2C és asíncron. No té una línia de *clock* per marcar el temps de cada bit.

Si en un bus I2C no funciona un dispositiu esclau, tots els altres fallaran també.

Un bus I2C pot tenir un màxim total de 7 dispositius connectats.