

Nom i Cognoms: _____

Contesteu en aquest mateix full en l'espai reservat de cada pregunta. Raoneu totes les respostes. Les respostes que no vagin acompanyades d'una mínima explicació no s'admetran.

1. La següent funció encén un led col.locat al pin CCP2 del PIC (amb Fosc=8MHz) durant exactament 10ms.

```
void EncenLED10ms ( void )
{
    T1CON=0x95;
    CCPR2=10000;
    T3CCP1=0;
    T3CCP2=0;
    TRISCbits.CCP2=0;
    CCP2CON=0x09;
}
```

Modifiqueu el que calgui perquè el LED s'encengui durant 120ms (2 punts). Justifiqueu la resposta.

Veiem que el prescaler configurat a T1CON és de 1:2 (al Timer 1 entra $(f_{osc}/4)/2 \rightarrow 1\mu s$) i que per tant compta fins a 10000 amb el CCPR2 ($10000\mu s = 10ms$).

Com que 120000 no cap en 16 bits del CCPR2, tenim dues opcions: o posar el prescaler a 1:4 (T1CON = A5) i posar 60000 al CCPR2, o posar el prescaler a 1:8 (T1CON=B5) i posar 30000 al CCPR2. Les dues són vàlides.

2. Amb 8MHz de CLK del sistema, podem usar la unitat CCP1 per tenir una interrupció CCP1IF cada 1 segon (mode 1010 del CCP)? Justifiqueu la resposta. (1 punt)

No, perquè hauríem de comptar 2.000.000 de tics. Aquest valor no cap en 16 bits del CCPR1 i el prescaler més gran que podem usar és de 8 que implicaria posar un valor de 250000 que tampoc cap en 16 bits.

3. Emprant el mode Toggle (mode CCP = 0010) quina és la freqüència més baixa que podem generar al pin CCP1 amb el xip emprat a laboratori (oscil.lador a 8MHz)? Justifica la resposta (2 punts).

Si posem el màxim prescaler (1:8) i carreguem al registre CCP1R el màxim valor 65535, ens dóna una freqüència de:

$$(F_{osc}/4) \cdot (1/8) \cdot (1/65536) = 3,814 \text{ Hz.}$$

Com que emprem el mode toggle (cada cop canvia l'estat 1/0), la freqüència de sortida serà la meitat, per tant 1,9 Hz.

Nom i Cognoms: _____

Contesteu en aquest mateix full en l'espai reservat de cada pregunta. Raoneu totes les respostes. Les respostes que no vagin acompanyades d'una mínima explicació no s'admetran.

4. Si s'utilitza una entrada connectada a una interrupció (per exemple la **INT0**) per, en la subrutina d'interrupció, 'capturar' l'instant de temps precís en que hi ha un flanc de pujada, quines seran les principals fonts de variabilitat en els resultats obtinguts? Quin és el maquinari adequat per a aquests tipus de tasques? (1 punt)

Les principals fonts que farien variar els resultats són l'efecte d'atendre a altres possibles interrupcions que puguin co-existir amb la INT0 i la variabilitat en latència de les interrupcions (3 o 4 cicles). Recordar que un retard constant no provocaria una variabilitat en els resultats, només un offset que es podria compensar. El maquinari adient és el CCP en mode Capture.

5. En el PIC18 cal respectar l'ordre de lectura de la part baixa (TMR_L) i alta (TMR_{HighByte}) dels comptadors de 16 bits. Quin és l'error màxim (mesurat en ticks del comptador) que es podria atribuir al fet de no respectar l'esmentat ordre de lectura? (1 punt)

Com que el timer és de 16 bits s'han de fer dues lectures per llegir el registre TMR complet. Si no es respecta l'ordre correcte (recordar que llegir el registre TMR_L realitza una copia de la part alta en el registre auxiliar TMR_H) llavors es llegirà qualsevol valor emmagatzemat anteriorment en aquest registre. L'error pot arribar a ser dels 8 bits més significatius del registre de 16 bits és a dir 65280.

6. Atesa la següent nota (extreta del full tècnic del PIC18), en quin cas es generaria una interrupció immediatament després d'habilitar les interrupcions? (1 punt)

Note: Interrupt flag bits are set when an interrupt condition occurs regardless of the state of its corresponding enable bit or the global interrupt enable bit. User software should ensure the appropriate interrupt flag bits are clear prior to enabling an interrupt. This feature allows for software polling.

Cas que s'hagi produït una interrupció mentre les interrupcions estaven inhabilitades i que no s'hagin netejat els flags d'interrupció associats (o amb posterioritat a netejar els flags).

7. Quina seria el nombre màxim de consignes diferents de potències PWM que es podrien generar, si el període del clock que entra en el Timer 2 és de 1 μ seg (amb prescaler 1:1) i el valor del PR2 és 200? I si el valor que entra en el Timer 2 fos de 3 μ seg i prescaler 1:4 ? (2 punts)

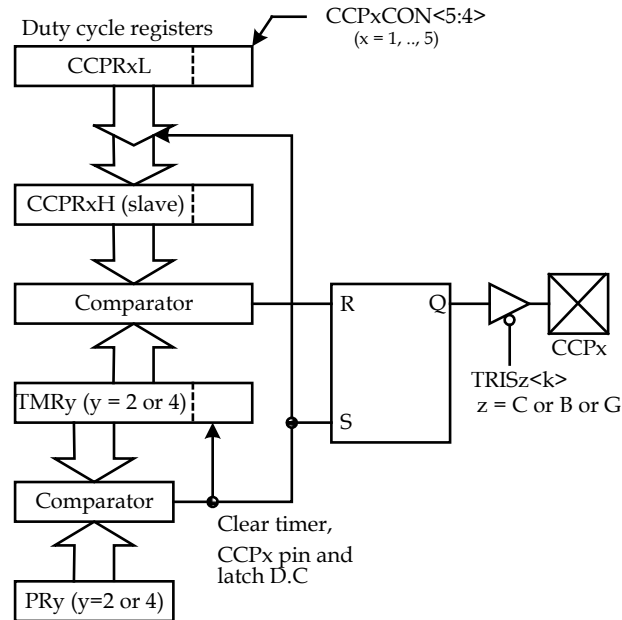


Figure 8.24 Simplified PWM block diagram (redraw with permission of Microchip)

Si el registre del PR2 és igual a 200, 200 tics del Timer defineixen el període del PWM, en conseqüència només es podran ajustar *duty cycles* de 0 a com a molt 200. Com que el registre CCPR afegeix dos bits extra ($CCPxCON<5:4>$) per augmentar la resolució del PWM obtenim 804 *duty cycles* diferents. Aquest valors de *duty cycles* diferents és INDEPENDENT de la freqüència que li entra al TIMER (segona qüestió).