

Començat el dijous, 29 octubre 2020, 16:07

Estat Acabat

Completat el dijous, 29 octubre 2020, 16:43

Temps emprat 36 minuts 8 segons

Punts 16,00/19,00

Qualificació 8,42 sobre 10,00 (84%)

Pregunta **1**

Completa

Puntuació 1,00
sobre 1,00

Usant un clock de CPU de 4MHz, el temps d'execució d'una instrucció (no de salt) 'single-word' en microsegons, serà de

Resposta:

1

Pregunta **2**

Completa

Puntuació 4,00
sobre 4,00

En el PIC18F45K22, el bus d'adreces de la memòria de programa és de 21 bits, i el bus de dades és de 16 bits. El bus d'adreces de la memòria RAM és de 12 bits, i el bus de dades és de 8 bits.

Pregunta **3**

Completa

Puntuació 1,00
sobre 1,00

Treballar usant 'Access bank' a la RAM és més ràpid que treballar amb la RAM banquejada i disposem de més memòria

Trieu-ne una:

Respostes

☐ Vertader

☒ Fals

Pregunta **4**

Completa

Puntuació 1,00
sobre 1,00

Quina és, en bits, l'amplada de la pila del 18F45K22 ?

Trieu-ne una:

☐ a. 31 bits

☐ b. 8 bits, que és l'amplada del bus de dades

☐ c. 20 bits

☐ d. 16 bits perquè a cada posició hi va un word

☐ e. 5 bits perquè te 31 nivells

☐ f. 32 bits per poder guardar una double word

☒ g. 21 bits

☐ h. 12 bits perquè a cada posició hi va una @ de memòria

Pregunta **5**

Completa

Puntuació 1,00
sobre 1,00

Totes les instruccions del 18F45K22 ocupen 16 bits

Trieu-ne una:

Respostes

☐ Vertader

☒ Fals

Pregunta **6**

Completa

Puntuació 0,00
sobre 1,00

Trieu la correcta:

En el 18F45K22 tenim un espai d'adreçament en la memòria de programa de

32KB

però nomès estan físicament implementats

16KB

Pregunta **7**

Completa

Puntuació 0,00
sobre 1,00

L'avantatge d'un arquitectura Harvard enfront d'una Von Neumann és que permet la concurrència en l'accés a dades i instruccions. És més eficient en termes d'escala d'integració.

Trieu-ne una:

Respostes

☒ Vertader

☐ Fals

Pregunta **8**

Completa

Puntuació 1,00
sobre 1,00

Usant un clock de CPU de 4MHz, el temps d'execució (en microsegons) d'una instrucció que provoca un salt i precedeix a una instrucció 'double word' serà de

Resposta:

Pregunta **9**

Completa

Puntuació 1,00
sobre 1,00

A cada cicle d'instrucció s'executa una instrucció 'single-word'

Trieu-ne una:

Respostes

☐ Vertader

☒ Fals

Pregunta **10**

Completa

Puntuació 0,00
sobre 1,00

A cada cicle d'instrucció s'executa una instrucció si aquesta no és una instrucció de salt

Trieu-ne una:

Respostes

☒ Vertader

☐ Fals

Pregunta **11**

Completa

Puntuació 1,00
sobre 1,00

Usant un clock de CPU de 4MHz, el temps d'execució d'una instrucció 'single word' que provoca un salt, en microsegons, serà de

Resposta:

Pregunta **12**

Completa

Puntuació 1,00
sobre 1,00

El byte menys significatiu d'una instrucció, s'emmagatzema sempre en una adreça parell de la memòria de programa

Trieu-ne una:

Respostes

☒ Vertader

☐ Fals

Pregunta **13**

Completa

Puntuació 3,00
sobre 3,00

El vector de reset està ubicat a la posició 0x , el vector d'interrupcions de baixa prioritat està ubicat a la posició 0x , i el d'alta prioritat a la posició 0x

Pregunta **14**

Completa

Puntuació 1,00
sobre 1,00

L'avantatge d'una arquitectura Harvard enfront d'una Von Neumann és que permet la concurrència en l'accés a dades i instruccions. És més eficient en termes de velocitat.

Trieu-ne una:

Respostes

☒ Vertader

☐ Fals

[◀ Presentació pel tema 2: arquitectura
HW i SW del PIC \(updated 19/9\)](#)

[Salta a...](#)

[Test Atenea 2. Assembler del PIC. DATA
LÍMIT: 4-11-2020 ▶](#)