Nom i Cognoms:_

1) Què tenim de mal fet en aquest codi de les rutines d'interrupció de les entrades externes 0 i 1 que compten els respectius polsos arribats?

ORG 0x08

ISR_hi btfss INTCON,INT0IF ; check interrupt source

retfie fast ; not caused by INT0, return

incf count0,F

bcf INTCON, INT0IF ;clear interrupt bit

retfie fast

ORG 0x18

ISR_lo INTCON3,INT1IF ; check interrupt source btfss

retfie fast

incf

; not caused by INT1, return count1,F

movff count,PORTD

; output count to LEDs bcf INTCON3, INT1IF ;clear interrupt bit

retfie fast

la instrucció retfie fast no es pot utilitzar mai en una low priority interrupt!

2) Quan permetem dos nivells d'interrupció (RCON.IPEN=1) podem habilitar les de nivell baix sense habilitar les de nivell alt?

no, si mirem l'esquema de com es genera la interrupció low, la porta and té tres entrades i una d'elles és l'habilitació de la interrupció de nivell alt.

3) A banda de l'adreça de retorn, quins són els tres registres que representen el context d'un programa que cal salvar quan entra una rutina d'interrupció?

El BSR (registre selector de banks), el W (working register) i l'STATUS de l'ALU

4) Si decidim preparar així l'arribada d'interrupcions externes INT0, on hi hem connectat un botó que ja hem comprovat que funcioni bé:

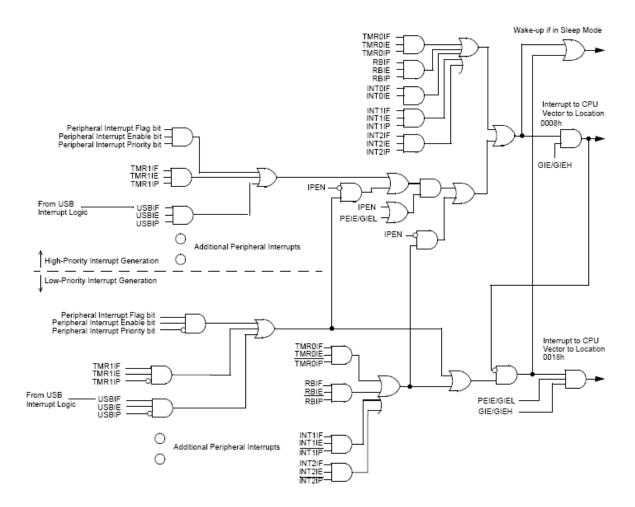
bsf RCON,IPEN ;Habilitem prioritats
bsf INTCON,GIEH ;Habilitem les d'alta prioritat

bsf INTCON,INT0IE ;Habilitem la màscara de la interrupció INT0

...

Pot ser que ens salti la rutina d'interrupció instantàniament sense que ens dongui temps a tornar apretar el botó? Perquè?

Si, perquè a l'inicialització de la interrupció ens hem oblidat de resetejar l'interrupt flag INT0F, així que en podem tenir de pendents.



Nom i Cognoms:____

5) Si posem 4 displays de 7 segments a bits lliures dels ports A, B, C i D del nostre micro, podrem donar 10mA de corrent a tots els LEDS quan representem el número 8888? Perquè?

Absolute Maximum Ratings ^(†)	
Ambient temperature under bias	40°C to +85°C
Storage temperature	65°C to +150°C
Voltage on any pin with respect to Vss (except VDD and MCLR) (Note 3)	0.3V to (VDD + 0.3V)
Voltage on VDD with respect to Vss	0.3V to +7.5V
Voltage on MCLR with respect to Vss (Note 2)	0V to +13.25V
Total power dissipation (Note 1)	1.0W
Maximum current out of Vss pin	300 mA
Maximum current into VDD pin	250 mA
Input clamp current, lik (Vi < 0 or Vi > VDD)	±20 mA
Output clamp current, lok (Vo < 0 or Vo > VDD)	
Maximum output current sunk by any I/O pin	25 mA
Maximum output current sourced by any I/O pin	25 mA
Maximum current sunk by all ports	200 mA
Maximum current sourced by all ports	200 mA

En principi **no** perquè al encendres 7 leds a cada un dels 4 displays hi haurà en total 28 leds amb un consum de 280mA. La màxima corrent xuclada o donada pel conjunt de ports serà de 200mA (darrers dos paràmetres).

Es podria aconseguir fent que dos dels displays estiguin posats a Pull-up, xuclant corrent pel port, i dos a Pull-down, donant corrent pel port.

6) Si a un bit del port A li entrem un senyal sinuidal centrat a 1.8V, amb amplitud de 1V i freqüència de 100Hz, quina probabilitat hi ha de llegir un '1' en un moment triat a l'atzar? I la de llegir un '0'? (suposeu VDD=4V) Justifica gràficament la resposta.

Calculem Vih per Vdd=4V i dóna 1.8V, calculem Vil per Vdd=4V i dóna 0.6V. Com que el sinus està centrat als 1.8V, el 50% del temps estarem per sobre Vih i llegirem un '1'. Si ara pensem en la part inferior del sinus veiem que mai baixa per sota de Vil, per tant MAI llegirem un zero.

DC CHA	ARACTE	RISTICS	Standard Operating Conditions (unless otherwise stated) Operating temperature -40°C ≤ TA ≤ +85°C for industrial				
Param No.	Symbol	Characteristic	Min	Max	Units	Conditions	
	VIL	Input Low Voltage					
		I/O Ports (except RC4/RC5 in USB mode):					
D030		with TTL Buffer	Vss	0.15 VDD	V	VDD < 4.5V	
D030A			_	0.8	V	4.5V ≤ VDD ≤ 5.5V	
D031		with Schmitt Trigger Buffer	Vss	0.2 VDD	V	2	
		RB0 and RB1	Vss	0.3 VDD	l .	When in I ² C™ mode	
D032		MCLR	Vss	0.2 VDD	٧		
D032A		OSC1 and T1OSI	VSS	0.3 VDD	V	XT, HS, HSPLL modes ⁽¹⁾	
D033		OSC1	Vss	0.2 VDD	V	EC mode ⁽¹⁾	
	VIH	Input High Voltage I/O Ports (except RC4/RC5 in USB mode):					
D040		with TTL Buffer	0.25 VDD + 0.8V	VDD	V	VDD < 4.5V	
D040A			2.0	VDD	V	4.5V ≤ VDD ≤ 5.5V	
D041		with Schmitt Trigger Buffer	0.8 VDD	VDD	V		
		RB0 and RB1	0.7 VDD	VDD	V	When in I ² C mode	
D042		MCLR	0.8 VDD	VDD	V		
D042A		OSC1 and T1OSI	0.7 VDD	VDD	V	XT, HS, HSPLL modes ⁽¹⁾	
D043		OSC1	0.8 VDD	VDD	V	EC mode ⁽¹⁾	

7) Tindrà el mateix efecte executar aquests dos codis?

TRISA = 0xFE; PORTA=0xFF; LATA=0x01; TRISA=0x00;

No, el de l'esquerra configura el port a amb 7 bits d'entrada i el de menys pes de sortida i hi treiem un FF, la sortida serà ZZZZZZZI (on Z és alta impedància). El de la dreta el configura tot com a sortida i hi treu un 1, per tant la sortida seria 00000001.

8) En la pantalla LCD emprada a la pràctica, i amb les connecxions realitzades, com podem escriure el contingut de la memòria de generació de caràcters, CGRAM? i com podem llegir-la?

Per escriure fariem:

XLCDCommand(setCGAaddress), amb l'adreça que volguem i després XLCDPut(valor), per anar omplint la memòria.

Per llegir no farem res, perquè les connexions fetes a la placa impedien la lectura de dades de l'LCD.

Table 7.6 HD44780 instruction set

Instruction	Code									Description	Execution
Instruction	RS	R/\overline{W}	В7	B6 E	35 B4	В3	B2	B1	B0	Description	time
Clear display	0	0	0	0	0 0	0	0	0	1	Clears display and returns cursor to the home position (address 0).	1.64 ms
Cursor home	0	0	0	0 (0 0	0	0	1	*	Returns cursor to home position (address 0). Also returns display being shifted to the original position. DDRAM contents remain unchanged.	1.64 ms
Entry mode set	0	0	0	0 (0 0	0		I/D	S	Set cursor move direction (I/D), specifies to shift the display (S). These operations are performed during data read/write.	40 μs
Display on/off control	0	0	0		0 0	1		С	В	Sets on/off of all display (D), cursor on/off (C) and blink of cursor position character (B).	40 μs
Cursor /display shift	0	0	0	0 (0 1	S/C	R/I	_ *	*	Sets cursor-move or display-(S/C), shift direction (R/L). DDRAM contents remains unchanged.	40 μs
Function set	0	0	0	0	1 DL	N	F	*	*	Sets interface data length (DL), number of display line (N) and character font (F).	40 μs
Set CGRAM address	0	0	0		CGR.					Sets the CGRAM address. CGRAM data is sent and received after this setting.	40 μs
Set DDRAM address	0	0	1	D	DRA	M a	.dd1	ess		Sets the DDRAM address. DDRAM data is sent and received after this setting.	$40~\mu s$
Read busy flag and address counter	0	1	BF	add	RAM lress	•		AM	[Reads busy flag (BF) indicating internal operation is being performed and reads CGRAM or DDRAM address counter contents (depending on previous instruction).	0 μs
Write to CGRAM or DDRAM	1	0			write					Writes data to CGRAM or DDRAM.	40 μs
Read from CGRAM or DDRAM	1	1			read	dat	a			Reads data from CGRAM or DDRAM.	40 μs