

Nom i Cognoms:_____

Contesteu en aquest mateix full en l'espai reservat de cada pregunta. Raoneu totes les respostes. Les respostes que no vagin acompanyades d'una mínima explicació no s'admetran.

1. La següent funció encén un led col.locat al pin CCP2 del PIC (amb Fosc=8MHz) durant exactament 10ms.

```
void EncenLED10ms ( void )
{
    T1CON=0x95;
    CCPR2=10000;
    T3CCP1=0;
    T3CCP2=0;
    TRISCbits.CCP2=0;
    CCP2CON=0x09;
}
```

Modifiqueu el que calgui perquè el LED s'encengui durant 120ms (2 punts). Justifiqueu la resposta.

2. Amb 8MHz de CLK del sistema, podem usar la unitat CCP1 per tenir una interrupció CCP1IF cada 1 segon (mode 1010 del CCP)? Justifiqueu la resposta. (1 punt)
3. Emprant el mode Toggle (mode CCP = 0010) quina és la freqüència més baixa que podem generar al pin CCP1 amb el xip emprat a laboratori (oscil.lador a 8MHz)? Justifica la resposta (2 punts).

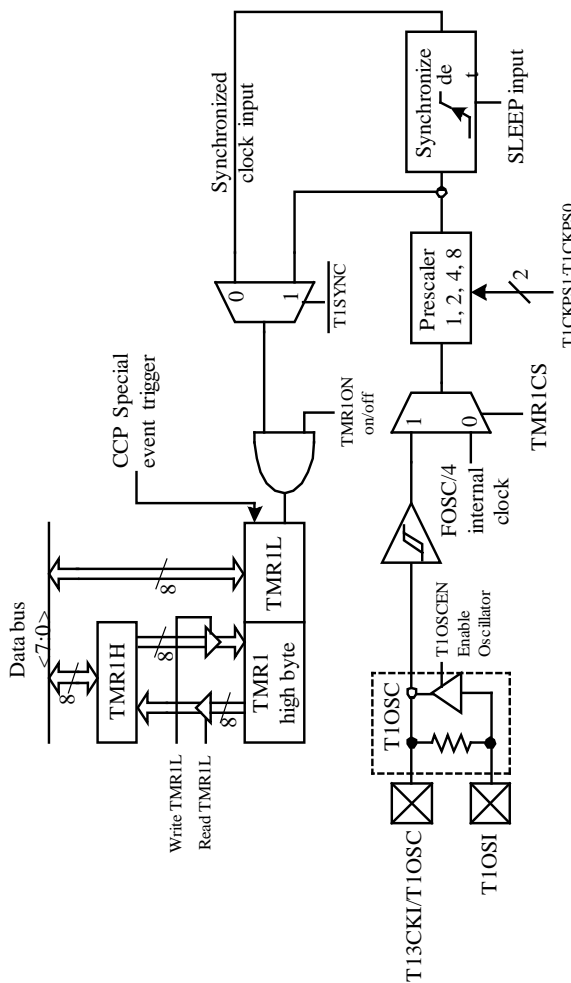


Figure 8.3 Timer1 block diagram: 16-bit mode (redraw with permission of Microchip)

7	6	5	4	3	2	1	0
RD16	--	TICKPS1	TICKPS0	T1OSCEN	T1SYN	TMR1CS	TMR1ON
0	0	0	0	0	0	0	0

RD16: 16-bit read/write mode enable bit
 0 = Enables read/write of Timer1 in two 8-bit operations
 1 = Enable read/write of Timer1 in 16-bit operation

TICKPS1:TICKPS0: Timer1 input clock prescale select bits
 00 = 1:1 prescale value
 01 = 1:2 prescale value
 10 = 1:4 prescale value
 11 = 1:8 prescale value

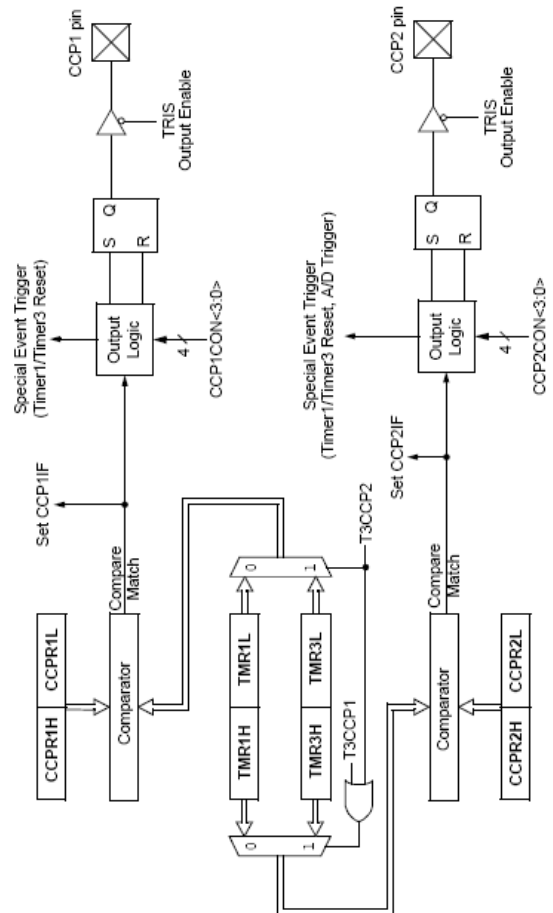
T1OSCEN: Timer1 oscillator enable bit
 0 = Timer1 oscillator is shut off
 1 = Timer1 oscillator is enabled

T1SYN: Timer1 external clock input synchronization select bit
 When TMR1CS = 1
 0 = Synchronize external clock input
 1 = Do not synchronize external clock input
 When TMR1CS = 0
 This bit is ignored.

TMR1CS: Timer1 clock source select bit
 0 = Instruction cycle clock (FOSC/4)
 1 = External clock from pin RC0/T1OSO/T13CKI

TMR1ON: Timer1 on bit
 0 = Stop Timer1
 1 = Enables Timer1

Figure 8.4. T1CON contents (redraw with permission of Microchip)



7	6	5	4	3	2	1	0
--	--	DCxB1	DCxB0	CCPxM3	CCPxM2	CCPxM1	CCPxM0
0	0	0	0	0	0	0	0

DCxB1:DCxB0: PWM duty cycle bit 1 and bit 0 for CCP module x
 capture mode:

unused

compare mode:

unused

PWM mode:

These two bits are the lsbs (bit 1 and bit 0) of the 10-bit PWM duty cycle.

CCPxM3:CCPxM0: CCP module x mode select bits

0000 = capture/compare/PWM disabled (resets CCPx module)

0001 = reserved

0010 = compare mode, toggle output on match (CCPxIF bit is set)

0100 = capture mode, every falling edge

0101 = capture mode, every rising edge

0110 = capture mode, every 4th rising edge

0111 = capture mode, every 16th rising edge

1000 = compare mode, initialize CCP pin low, on compare match force CCP pin high (CCPxIF bit is set)

1001 = compare mode, initialize CCP pin high, on compare match force CCP pin low (CCPxIF bit is set)

1010 = compare mode, generate software interrupt on compare match (CCP pin unaffected, CCPxIF bit is set).

1011 = compare mode, trigger special event (CCPxIF bit is set)

For CCP1 and CCP2: Timer1 or Timer3 is reset on event

For all other modules: CCPx pin is unaffected and is configured as an I/O port.

11xx = PWM mode

Figure 8.10 CCPxCON register (x = 1,...,5) (redraw with permission of Microchip)

Nom i Cognoms: _____

Contesteu en aquest mateix full en l'espai reservat de cada pregunta. Raoneu totes les respostes. Les respostes que no vagin acompanyades d'una mínima explicació no s'admetran.

4. Si s'utilitza una entrada connectada a una interrupció (per exemple la **INT0**) per, en la subrutina d'interrupció, 'capturar' l'instant de temps precís en que hi ha un flanc de pujada, quines seran les principals fonts de variabilitat en els resultats obtinguts? Quin és el maquinari adequat per aquests tipus de tasques? (1 punt)

5. En el PIC18 cal respectar l'ordre de lectura de la part baixa (TMRL) i alta (TMRHighByte) dels comptadors de 16 bits. Quin és l'error màxim (mesurat en *ticks* del comptador) que es podria atribuir al fet de no respectar l'esmentat ordre de lectura? (1 punt)

6. Atesa la següent nota (extreta del full tècnic del PIC18), en quin cas es generaria una interrupció immediatament després d'habilitar les interrupcions? (1 punt)

<p>Note: Interrupt flag bits are set when an interrupt condition occurs regardless of the state of its corresponding enable bit or the global interrupt enable bit. User software should ensure the appropriate interrupt flag bits are clear prior to enabling an interrupt. This feature allows for software polling.</p>
--

7. Quina seria el nombre màxim de consignes diferents de potències PWM que es podrien generar, si el període del clock que entra en el Timer 2 és de 1 μ seg (amb prescaler 1:1) i el valor del PR2 és 200? I si el valor que entra en el Timer 2 fos de 3 μ seg i prescaler 1:4 ? (2 punts)

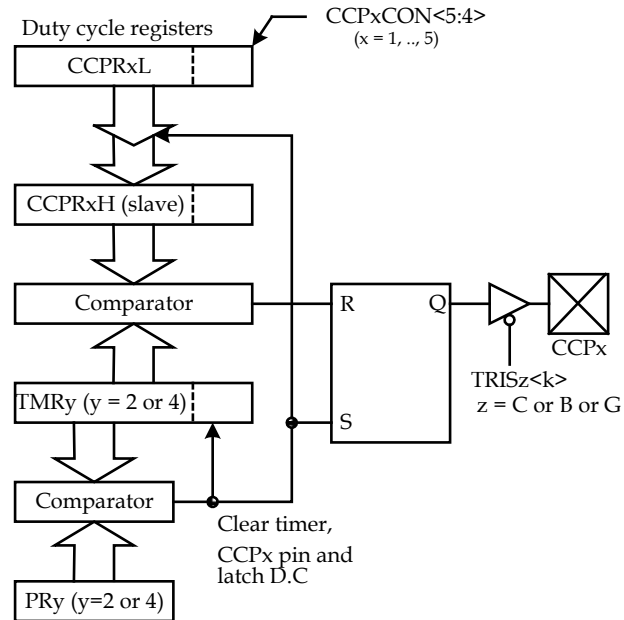


Figure 8.24 Simplified PWM block diagram (redraw with permission of Microchip)