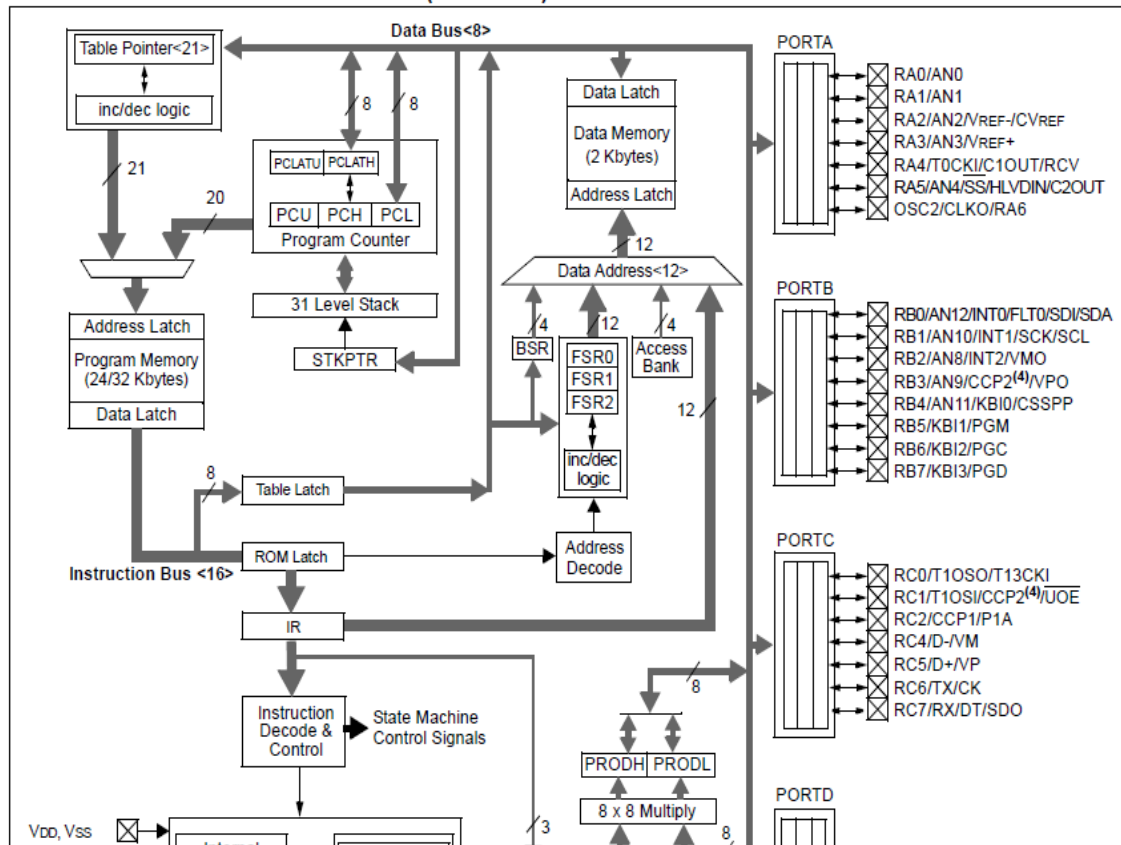


Cognoms i Nom: _____

Doc. Identitat: _____

Totes les respostes han d'estar degudament justificades

1) Per poder adreçar la totalitat de la memòria de programa en el PIC18F4550 són necessaris 21 bit. En canvi, segons el diagrama de blocs de la CPU del PIC18F4550 de la figura, el bus per transportar les adreces que van del Program Counter cap al multiplexor que marcarà la posició de memòria de programa que volem adreçar té 20 bits. Explica aquesta circumstància. (1 punts)

FIGURE 1-2: PIC18F4455/4550 (40/44-PIN) BLOCK DIAGRAM

2) Quin és el factor més important que heu de considerar a l'hora de decidir si en el vostre programa fareu servir el mode d'adreçament Access bank ó Banked memory, per a accedir a la memòria de dades? (1,5 punts)

3) En un microcontrolador de les característiques del PIC18F es considera ampliar la memòria RAM fins a 64KBytes, organitzada en bancs de 1KBytes. Tenint en compte aquesta modificació, **responen de forma justificada** les següents preguntes: (2 punts)

a) És possible tenir memòria de programa i memòria de dades separades ?

b) És possible mantenir el mecanisme de l'*access bank* ?

c) Quin seria el nombre mínim de bits necessaris pel LSFR (adreçament indirecte) ?

d) Quin seria el nombre mínim de bits necessaris pel BSR ?

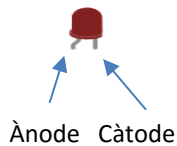
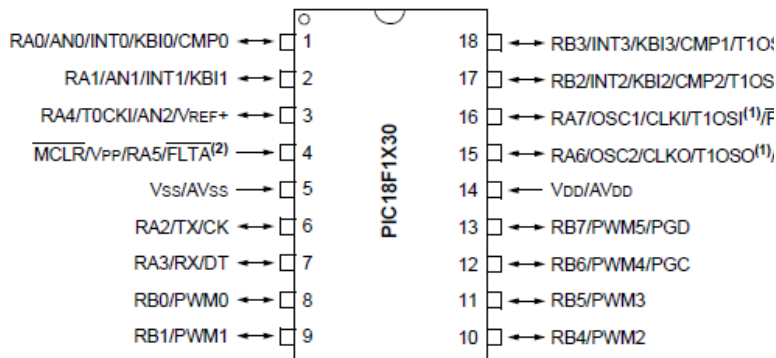
e) Quin seria el nombre mínim de bits necessaris, a incloure en una instrucció, per a indicar la posició a accedir dintre de l'*access bank* ?

Cognoms i Nom: _____

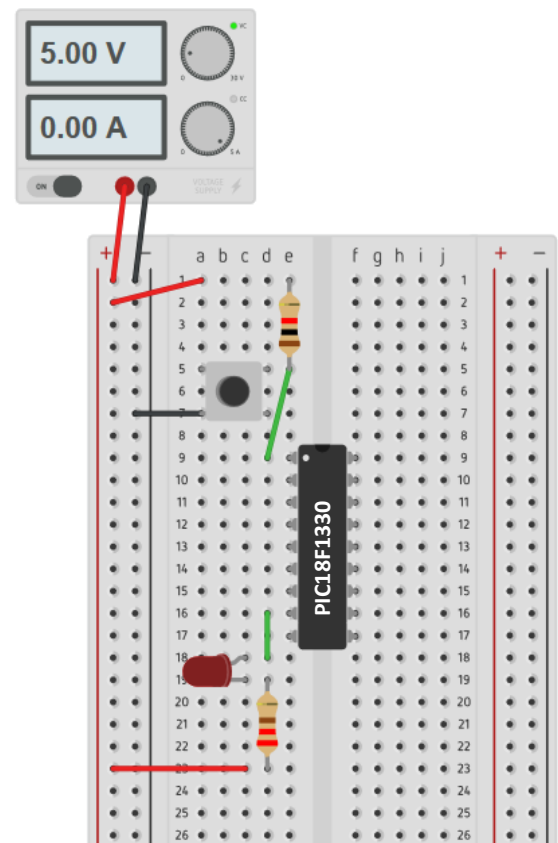
Doc. Identitat: _____

Totes les respostes han d'estar degudament justificades

4) Identifica els possibles errors que no permeten el funcionament correcte del circuit muntat sobre protoboard de la figura (senyal d'entrada binari generat amb un polsador, i visualització del senyal de sortida amb un LED), i per cada cas, quina seria la forma de solucionar el problema. (2 punts)



Resistència superior= 10KΩ
 Resistència inferior= 220Ω
 Tensió llindà LED 1,9 V



5) Segons l'especificació de la instrucció de salt relatiu BRA, entre quins valors pot estar el literal que indiquem com a operand de la instrucció. (1,5 punts)

BRA Unconditional Branch

Syntax: [label] BRA n

Operation: (PC) + 2 + 2n → PC

Status Affected: None

Encoding:

1101	0nnn	nnnn	nnnn
------	------	------	------

Description: Add the 2's complement number '2n' to the PC. Since the PC will have incremented to fetch the next instruction, the new address will be PC+2+2n. This instruction is a two-cycle instruction.

Words: 1

Cycles: 2

6) Indica el valor final de totes les posicions de la memòria de dades i registres de la CPU que modifica l'execució del següent conjunt d'instruccions. A la taula adjunta s'indica el valor de la memòria RAM abans l'execució (descripció parcial).

(2 punts)

.....

i EQU 0x0B

movlb 0x04

lfsr 0, 0x000

lfsr 1, 0x100

lfsr 2, 0x200

movlw 0x03

movwf i,0

Loop

movf POSTINC1, W, 0

addwf POSTDEC2, W, 0

movwf POSTINC0, 0

decfsz i,F,A

goto Loop

fi nop

goto fi

END

@ RAM	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0x00_	F0	F1	F2	F3	F4	F5	F6	F7	F8	F9	FA	FB	FC	FD	FE	FF
0x0F_	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
0x10_	10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E	1F
0x1F_	30	2F	2E	2D	2C	2B	2A	29	28	27	26	25	24	23	22	21
0x20_	20	31	32	33	34	35	36	37	38	39	3A	3B	3C	3D	3E	3F

@ RAM	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0x00_				F3	F4	F5	F6	F7	F8	F9	FA		FC	FD	FE	FF
0x0F_	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
0x10_	10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E	1F
0x1F_	30	2F	2E	2D	2C	2B	2A	29	28	27	26	25	24	23	22	21
0x20_	20	31	32	33	34	35	36	37	38	39	3A	3B	3C	3D	3E	3F