

Nom i Cognoms: \_\_\_\_\_ Una possible solució \_\_\_\_\_

1) Volem controlar la il.luminació d'un led utilitzant la sortida PWM del PIC18F4550. Per a tal fi, generarem un senyal de 1KHz usant la unitat PWM. Si el micro treballa amb un rellotge de 1MHZ (Fosc), amb quants nivells d'intensitat de llum diferents (com a màxim) podrem encendre el led?

CCPRXL:CCPCON<5:4> = 1MHz / 1KHz = 1000 nivells  
(no cal prescaler, podríem comptar fins a 1023)

2) Amb quin valor hauríem de programar el registre PR2 per a generar el senyal de la pregunta anterior? Justifiqueu la resposta.

$1\text{MHz}/4 = (\text{PR2} + 1) * 1\text{KHz}$   
 $\text{PR2} = 249$

3) Volem que un altaveu connectat al pin de sortida CCP1 del PIC18F4550, generi un so permanent amb to de Do (261,626Hz) . Detalla el valor que s'ha d'escriure a CCPR1 de la unitat compare (configurada en mode toggle) per a poder obtenir el senyal de la freqüència desitjada. Considereu que la freqüència de rellotge del micro és de 1Mhz. Justifiqueu la resposta.

$T_{DO} = 1 / 261,626 = 3,82\text{ms}$   
Cal fer un toggle cada  $T_{DO}/2$ .  $\rightarrow T = 1,91\text{ms}$   
 $T_{tic} = 1\mu\text{s} * 4 = 4\mu\text{s}$   
 $1,91\text{ms} / 4 \mu\text{s} = 477,5$  . (No cal prescaler)

CCPR = 478  
Prescaler = 1/1

4) Un enginyer de telecomunicacions programa els registres de control del A/D del PIC18F4550 amb els següents valors: ADCS2:ADCS0=010 i ACQT2:ACQT0=101. Si el micro treballa a una freqüència de rellotge de 8Mhz, quin serà el retard des del moment que s'ordena la conversió (GO/DONE=1) fins que aquesta acaba (GO/DONE=0) ?

ADCS2:ADCS0=010  $\rightarrow F_{osc}/32 = 250\text{KHz} \rightarrow T_{AD} = 4\mu\text{s}$   
 $T_{Conv} = 12 * T_{AD} = 48\mu\text{s}$   
ACQT2:ACQT0=101  $\rightarrow T_{acq} = 12 T_{AD} = 48\mu\text{s}$   
 $T = T_{Conv} + T_{acq} = 96\mu\text{s}$ . (totalment desmesurat)

	7	6	5	4	3	2	1	0
	ADFM	--	ACQT2	ACQT1	ACQT0	ADCS2	ADCS1	ADCS0
value after reset	0	0	0	0	0	0	0	0

ADFM: A/D result format select bit

0 = left justified

1 = right justified

ACQT2:ACQT0: A/D acquisition time select bits

000 = 0 TAD(1)

001 = 2 TAD

010 = 4 TAD

011 = 6 TAD

100 = 8 TAD

101 = 12 TAD

110 = 16 TAD

111 = 20 TAD

ADCS2:ADCS0: A/D conversion clock select bits

000 = FOSC/2

001 = FOSC/8

010 = FOSC/32

011 = FRC (clock derived from A/D RC oscillator)

100 = FOSC/4

101 = FOSC/16

110 = FOSC/64

111 = FRC (clock derived from A/D RC oscillator)

**Note 1:** If the A/D FRC clock source is selected, a delay of one TCY (instruction cycle) is added before the A/D clock starts. This allows the SLEEP instruction to be executed before starting a conversion.

Figure 12.10a ADCON2 register (PIC18F8X8X/8X2X/6X2X/2X20/4x20/1220/1320)  
(redraw with permission of Microchip)

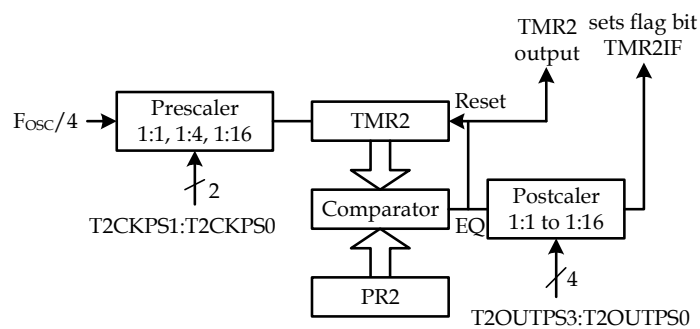
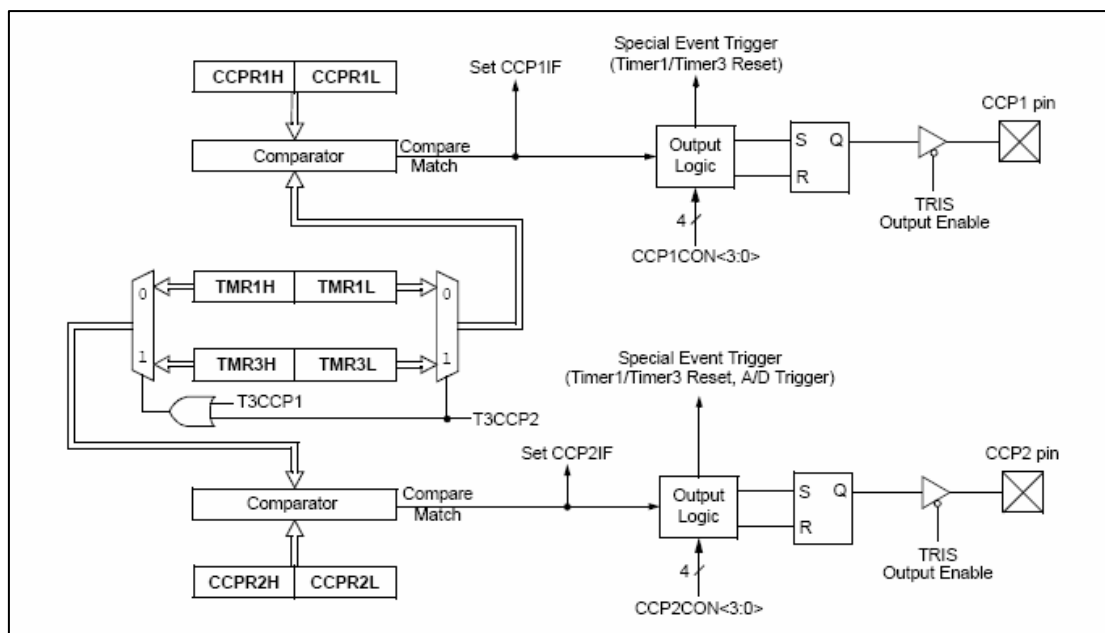


Figure 8.5 Timer2 block diagram (redraw with permission of Microchip)

**Nom i Cognoms:** \_\_\_\_\_ **Una possible solució** \_\_\_\_\_

5) Donat l'esquema del Timer 2, indiqueu **tots** els possibles valors dels *prescalers*, *postscalers* i de PR2 amb els quals podríem obtenir exactament 500 interrupcions per segon si el rellotge del sistema (Fosc) oscil·la a 4MHz?

Els valors adequats del Prescaler, PR2 i Postscaler han de complir que

$$\text{Prescaler} * \text{PR2} * \text{Postscaler} = 2000,$$

amb els valors possibles de Postscaler = {1,4,16} i de Postscaler = {1...16} amb la restricció que  $0 < \text{PR2} < 256$ , i PR2 enter.

Aquest valors són :

<b>PRESCALER</b>	<b>PR2</b>	<b>POSTSCALER</b>
4	125	4
4	100	5
16	25	5
1	250	8
1	200	10
4	50	10
16	125	1
4	250	2
1	125	16

6) En una conversió A/D, quina és la diferència entre el temps d'adquisició i el temps de conversió ?

El temps d'adquisició és el temps que triga en carregar-se el condensador de manteniment (HOLD) amb el senyal de l'entrada i la desconexió del interruptor de mostreig (SAMPLING). El temps de conversió és el temps que es triga el mòdul d'aproximacions successives en convertir el voltatge que entrega el condensador en el seu valor equivalent en digital.

7) S'ha de dissenyar un sistema d'adquisició d'un sensor de força amb un rang de 5 a 200 Newtons amb una resolució de 0,1 Newtons. El sistema sensor/amplificador treballa linealment i proporciona un senyal analògic amb una excursió de 3 a 5 Volts dins del rang de forces mencionat. Es demana:

7.1) Nombre de bits del convertidor A/D necessaris per tal d'obtenir la resolució esmentada.

El rang de treball és de 5 a 200 Nw el que dóna una excursió de 195 Nw. Per obtenir la resolució del conversor A/D cal que  $195 \text{ Nw} / 2^N < 0,1 \text{ Nw}$ , amb el que s'obté una resolució mínima de **11 bits**.

7.2) Nivell de soroll (en mil·li Volts) màxim tolerat de manera que aquest produeixi un error inferior a 0,2 Newtons.

Cal calcular el voltatge equivalent a 0,2 Nw, el que passa per trobar l'equivalència Nw/Volts:

$$K = (5\text{v} - 3\text{v}) / 195 \text{ Nw} = 10,26 * 10^{-3} \text{ V/Nw}$$

Llavors, el soroll màxim acceptable és de  $0,2 \text{ Nw} * K = \mathbf{2,05 \text{ mV}}$ .

7.3) Quines haurien de ser les tensions de referència del ADC?

Cal que les tensions de referència del convertor A/D s'ajustin al màxim possible als voltatges màxim i mínim del senyal a l'entrada. Es a dir, a  **$V_{REF+} = 5$  i  $V_{REF-} = 3$** .

7.4) Si el filtre *anti-aliasing* que incorpora el sensor té una freqüència de tall de 350 Hz, quina seria la freqüència mínima de mostreig?

La freqüència mínima de mostreig ha de ser el doble de la freqüència de tall del filtre-*anti-aliasing*, en aquest cas seria de **700Hz**.

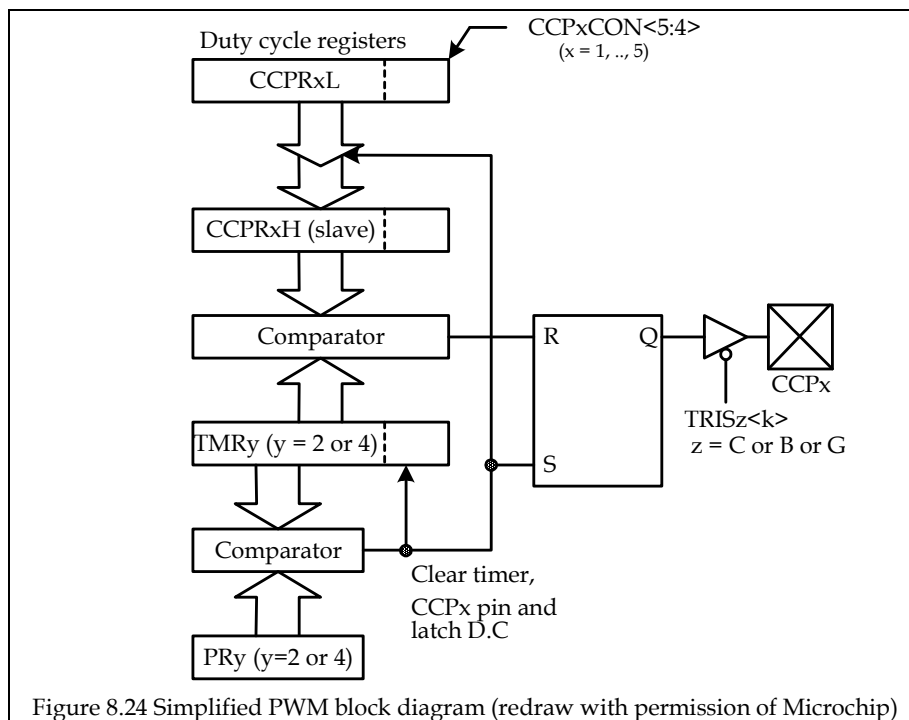


Figure 8.24 Simplified PWM block diagram (redraw with permission of Microchip)