Cognoms i Nom: \_\_\_\_ UNA POSSIBLE SOLUCIÓ \_

Doc. Identitat:

Totes les respostes han d'estar degudament justificades

1. Amb el propòsit de disposar d'una entrada digital i el seu complementari, un estudiant proposa el circuit adjunt, on A està connectat al pin RAO i B al pin RA1. Indiqueu en una taula la tensió (VA i VB) i el valor lògic en A i B en funció de l'estat (obert/tancat) del polsador – Els pins RA0 i RA1 estan configurats com a entrada digital-. El circuit proposat és una opció adequada?

Sinó és adequada, proposeu una alternativa vàlida.

(1,5 punts)

Considereu els següents valors típics:

$$V_{DD}$$
= 5 V,  $V_{SS}$ = 0 V,  $V_{ILmax}$ = 0.8 V,  $V_{IHmin}$ = 2 V,  $I_{Imax}$ = ±200 nA  $V_{OLmax}$ = 0.6 V,  $V_{OHmin}$ = 4.3 V,  $I_{Omax}$ = ±25 mA

## **Pulsador Obert**

$$V_A>= 5v-7K*200nA= 4,98 \ V.$$
 Com  $4,98 \ V>= V_{IHmin}$  tenim un "1" lògic a A.  $V_B<= 3K*200nA= 0,6 \ mV.$  Com  $0,6 \ mV <= V_{ILmax}$  tenim un "0" lògic a B.



**Pulsador Tancat** A i B són el mateix punt elèctric. Tenim les dues resistències

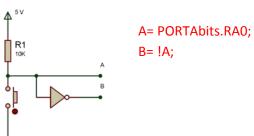
formant un divisor de tensió, per tant  $V_A=V_B=(3K/7K+3K)*5V=1,5 V$ Com V<sub>ILmax</sub> <1,5< V<sub>IHmin</sub>, ens trobem en el cas que aquesta tensió no correspon ni a un valor vàlid per un "0" lògic, ni a un valor vàlid per un "1".

Pulsador	<b>V</b> <sub>A</sub>	Α	$V_{B}$	В
Obert	≈5 V	I	≈0 V	П
Tancat	1,5 V	Indefinit	1,5 V	Indefinit

Aquest circuit no funciona correctament per generar un senyal digital, ja que quan el polsador està tancat, les tensions  $V_A$  i  $V_B$  no corresponen ni a '0' lògic ni '1' lògic i per tant el comportament del circuit serà indeterminat (no es pot establir si els 1,5 V seran interpretats pel microcontrolador com un '0' o com '1').

Les alternatives possibles són: 1) Afegir una porta NOT o 2) Generar el valor complementari per software (A= !B)

Opció 1 Opció 2



En l'opció 1, en els moments de canvi de A, els dos senyal (A i B) tenen el mateix valor lògic degut al temps de propagació de la porta NOT (t<sub>pNOT</sub>). L'opció 2 no presenta aquest problema, però implica afegir algunes línies de codi addicionals al programa.

2) Descriu detalladament com funciona la jerarquia d'interrupcions en el PIC18F4550 en funció del bit IPEN. (1 punt) El bit IPEN activa o desactiva el sistema de prioritats de interrupcions.

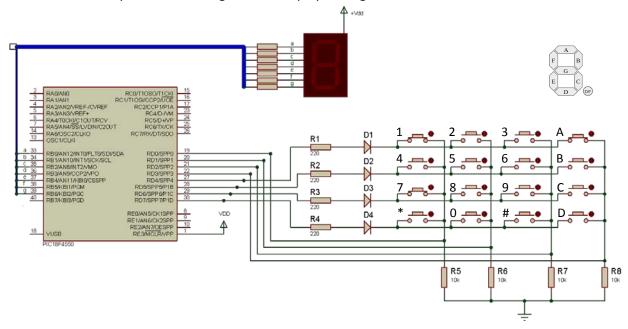
Si IPEN= 0 no s'aplica cap sistema de prioritats, és a dir, cap interrupció pot interrompre l'execució de la rutina d'atenció a la interrupció. Amb IPEN=0 totes les interrupcions es tracten en la rutina d'atenció a la interrupció d'alta prioritat. Les interrupcions es poden habilitar/deshabilitar de forma global amb el bit GIE, i les interrupcions provinents dels perifèrics es poden habilitar/deshabilitar amb el bit PIE.

En el cas que IPEN= 1, una interrupció d'alta prioritat pot interrompre l'execució d'una rutina d'atenció a una interrupció de baixa prioritat. En aquest cas, dues interrupcions amb la mateixa prioritat tampoc es podran interrompre. El nivell de prioritat de cada interfície queda definit pel bit associat IP (Interrupt Priority). Cada nivell de prioritat és pot habilitar o deshabilitar de forma independent amb els bits GIEH i GIEL.

3) A partir del conjunt teclat – display set-segments utilitzat al laboratori:

(3 punts)

- a) Configureu els registres necessaris per a que els bits dels ports B i D d'E/S realitzin la funció requerida.
- b) Escriu el codi d'una rutina que retorni un valor de 0 a 15 en funció de la tecla polsada. Si no es polsa cap tecla, la rutina retorna el valor 255 (considereu que hi ha com a màxim una tecla polsada).
- C) Escriu el codi necessari per mostrar el dígit 2 en el display set segments.



- a)
  El port B ha d'estar configurat com sortida TRISB= 0x00
  El 4 bits més baixos de port D han d'estar configurats com entrada, i els 4 bits més alts com a sortida TRISD= 0x0F
- b) Programa per fer Scan matrix del teclat 4x4 de la figura

char mapa\_tecles[16]={'1','2','3','A','4','5','6','B','7','8','9','C','\*','0','#','D'};

```
void llegir_teclat() {
   unsigned char i, columna;
   i= 0;
   while (i<4) {
      PORTD = (0x10<<i); // Activem fila
      delay_ms(5); // esperem la propagació del senyal i que les entrades RD0 .. RD3 siguin estables
      columna=PORTD&0x0F; // Llegim columna
      if ( columna ) break; // Tecla pulsada
      i++; // Seguent fila
   }
   if (columna) return mapa_tecles[i*4+columna]); // Si fila<>0 retornem el char associat a la tecla pulsada
   else return 255; // No hi ha tecla polsada
}
```

c) Per mostrar un '2' al 7-segments cal encendre els LEDs a, b, d, e i g, i per tant cal fixar un '0' en els pins de sortida associats (el 7-segments és d' ànode comú), i '1' en els pins de sortida associats als LEDs c i f.

PORTB= 0b10100100= 0xA4= 164 (el bit 7 és indiferent ... ho deixem a '1' -no actiu en aquest cas-)

Cognoms i Nom:	UNA POSSIBLE SOLUCIÓ	Doc. Identitat:	

Totes les respostes han d'estar degudament justificades

4) Explica el motiu pel qual per llegir el valor del TMRO primer s'ha de llegir la part baixa (TMROL) i després la part alta (TMROH) i quan volem escriure un valor en el TMRO primer hem d'escriure la part alta (TMROH) i després la part baixa (TMROL). (1 punt)

El valor del TMRO no és accessible directament. S'hi accedeix a traves del TMROH que actua com a buffer. Quan es llegeix el valor del TMROL el valor de la part alta del registre passa al registre TMROH i és per això que en una lectura primer hem d'accedir a la part baixa.

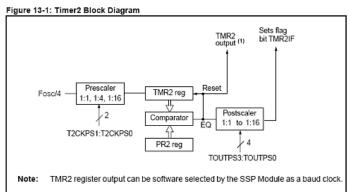
Quan fem una escriptura del valor TMROL també es carrega la part alta del registre TMRO amb el valor de TMROH. Per tant primer hem d'estar segurs de que el valor de TMROH és el correcte abans de fer l'escriptura del TMROL.

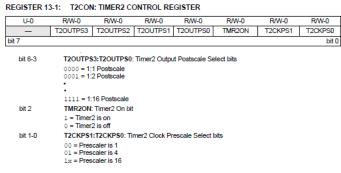
5) En referència als Timers del PIC18F

(3,5 punts)

a) Volem generar un senyal quadrat periòdic de 2Khz mitjançant el Timer2 d'un PIC18F4550 que treballa amb un oscil·lador a 8MHz. Considerem que ja hem configurat i programat una rutina d'interrupció que complementa un pin d'un port d'E/S pel que volem generar aquest senyal.

Quins valors hem de fixar al prescaler, al registre PR2 i al postscaler per tal de generar aquest senyal amb la màxima exactitud?





La freqüència del senyal que volem generar és de 2 KHz i per tant el seu període és de 1/2000 = 0,0005 segons. Com que haurem de canviar el valor del pin de sortida cada mig període haurem de provocar un canvi (una interrupció) cada 0,00025 segons.

La freqüència d'entrada del timer2 és de Fosc/4 per tant té un període de 0,5 microsegons. Per tal de poder mesurar 0,00025 segons necessitem comptar fins a:

0,00025 / (0.0000005) = 500;

Com que el valor 500 supera el valor màxim que podem guardar en 8 bits necessitem utilitzar un prescalar. Podem fer servir el prescalar de 4 i llavors el registre PR2 haurà de valdre 125 o bé utilitzar el prescalar de 16, i en aquest cas caldria que el registre PR2 valgués 31 (valor exacte seria 31,25, i per tant tenim més exactitud amb el prescaler de 4).

b) Configura adequadament els bits necessaris per a que cada cop que s'activi el flag TRM2IF s'executi la rutina d'atenció a la interrupció d'alta prioritat

```
Registre RCON - IPEN = 1 activem jerarquia d'interrupcions
Registre INTCON
GIE = 1 activem a nivell general les interrupcions
PEIE = 1 activem les interrupcions del grup de perifèrics
Registre PIE1 - TMR2IE = 1 activem la interrupció del TIMER2
Registre IPR1 - TMP2IP = 1 configurem la interrupció del TIMER2 com d'alta prioritat
```

c) Escriu en llenguatge C el codi de la rutina d'atenció a la interrupció que implementa la part A del problema suposant que hem de treure el senyal pel pin RC3 que ja ha estat configurat com pin digital de sortida.

## REGISTER 9-1: INTCON: INTERRUPT CONTROL REGISTER REGISTER 9-2: INTCON2: INTERRUPT CONTROL REGISTER 2 R/W-0 R/W-0 R/W-0 R/W-0 R/W-0 R/W-0 R/W-0 R/W-x R/W-1 R/W-1 R/W-1 R/W-1 R/W-1 U-0 R/W-1 RBIF<sup>(1)</sup> TMR0IF INT0IF RBPU GIE/GIEH PEIE/GIEL TMR0IE INT0IE RBIE INTEDG0 INTEDG1 INTEDG2 TMR0IP RBIP REGISTER 9-3: INTCON3: INTERRUPT CONTROL REGISTER 3 RCON: RESET CONTROL REGISTER R/W-0 R/W-0 R/W-1<sup>(1)</sup> INT1IF INT2IP INT1IP INT2IE INT1IE INT2IF IPEN SBOREN PD POR BOR REGISTER 9-6: PIE1: PERIPHERAL INTERRUPT ENABLE REGISTER 1 PIR1: PERIPHERAL INTERRUPT REQUEST (FLAG) REGISTER 1 R/W-0 R.n R-0 R/W-0 R/W-0 R/W-0 R/W-0 SPPIE(1) RCIE TXIE SSPIE CCP1IE TMR2IE TMR1IE TMR1IF

REGISTER 9-8:	IPR1:	PERIPHERAL	. INTERRUI	PT PRIORITY	REGISTER 1	
R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1

CCP1IP

TMR2IP

SPPIP<sup>(1)</sup> ADIP RCIP TXIP SSPIP