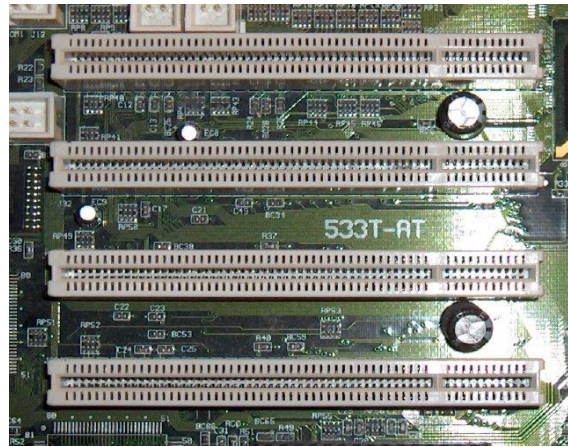


Alumno: José Francisco Arévalo Arévalo

BUS PCI

Es un bus que permite conectar dispositivos dentro de la computadora para ampliar sus capacidades. El estándar PCI original proporciona una tasa de transferencia de datos de 133 Mbps.

El bus de interconexión de componentes periféricos (PCI Peripheral Component Interconnect) tiene un elevado ancho de banda con un protocolo plug and play((en español "enchufar, conectar y usar") es la tecnología o cualquier avance que permite a un dispositivo informático ser conectado a una computadora sin tener que configurar, mediante jumpers o software específico (no controladores)



proporcionado por el fabricante, ni proporcionar parámetros a sus controladores), diseñado para cumplir con las más altas demandas de funcionamiento de los componentes periféricos de alto desempeño de PCs y estaciones de trabajo, y para tener gran variedad de aplicaciones. Este estándar se ha convertido rápidamente en el más aceptado en la industria de los computadores y es ampliamente utilizado para aplicaciones tales como video, sistemas de audio, tarjetas aceleradoras de gráficos, adaptadores de red, tarjetas de adquisición de datos y dispositivos de almacenamiento de datos.

La arquitectura PCI también se conoce como PCI convencional. Esta tecnología fue introducida en 1992 por Intel. En las computadoras anteriores, había dos a cinco tarjetas PCI. Cada tarjeta requería una ranura abierta en la placa base. Además, requería un panel extraíble en la parte posterior de la unidad del sistema. Agregar tarjetas PCI era una manera fácil de actualizar una computadora porque ayuda a

los usuarios a agregar mejores tarjetas de video, a redes de cable o inalámbricas más rápidas o a agregar nuevos puertos como USB 2.0.

El estándar PCI original de 32 bits y 33 MHz fue capaz de enviar y recibir datos a una velocidad de 133 Mbps. El 64bit, 66MHz es un estándar actualizado que admite una velocidad de transferencia de datos más rápida a una frecuencia de hasta 533 MHz. En el año 1998, las organizaciones IBM, HP y Compaq introdujeron PCI –X (PCI extendido). Proporciona una tasa de transferencia de datos de hasta 1064MHz. Además, es compatible con versiones anteriores de PCI.

En el típico sistema el firmware (o sistema operativo) consulta todos los PCI al inicio (vía espacio configuración PCI) para averiguar que dispositivos están presentes y qué recursos, diciendo a cada dispositivo cuál es su alojamiento. El espacio de configuración de PCI también contiene una pequeña cantidad de información de cada dispositivo el cual, ayuda al sistema operativo a elegir sus drivers, o al menos tener un diálogo acerca de la configuración del sistema.

Los dispositivos pueden tener una ROM que contiene códigos ejecutables para los x86 o procesadores PA-RISC, un driver Open Firmware o un controlador EFI. Estos son típicamente necesarios para dispositivos usados durante el inicio del sistema, antes de que sus controladores sean cargados por el sistema operativo.

Además están los PCI Latency Timers, que son mecanismos para que los dispositivo PCI Bus-mastering compartan el bus PCI de manera más justa. Donde 'justa' en este caso significa que los dispositivos no usarán una porción tan grande del ancho de banda del bus PCI disponible tal que otros dispositivos no sean capaces de realizar su trabajo. Esto no aplica a PCI-Express.

El modo de funcionamiento de esto es porque cada dispositivo PCI puede operar en modo "maestro de buses" que es requerido para implementar un reloj, llamado reloj de latencia que limita el tiempo que cada dispositivo puede ocupar el bus PCI.

Cuando el contador alcanza el 0 el dispositivo es solicitado para abandonar el bus. Si no hay ningún otro dispositivo esperando la propiedad del bus puede simplemente volver a obtenerlo y transferir más datos.

Revisiones

Revisión	Fecha de lanzamiento	Frecuencia	Voltaje	Ancho	
PCI 1.0	1992	33 MHz	Nil	32 bits	133 Mb/s
				64 bits	266 s
PCI 2.0	1993	33 MHz	3,3 V / 5 V	32 bits	132 s
				64 bits	264 s
PCI 2.1	1995	33 MHz	3,3 V / 5 V	32 bits	132 s
				64 bits	264 s
		66 MHz	3,3 V	32 bits	264 s
				64 bits	528 s
PCI 2.2	1998	33 MHz	3,3 V / 5 V	32 bits	132 s
				64 bits	264 s
		66 MHz	3,3 V	32 bits	264 s
				64 bits	528 s
PCI 2.3	2002	33 MHz	3,3 V / 5 V	32 bits	132 s
				64 bits	264 s
		66 MHz	3,3 V	32 bits	264 s
				64 bits	528 s
PCI-X 1.0	1999	66 MHz	3,3 V	32 bits	264 s
				64 bits	528 s
		100 MHz	3,3 V	32 bits	400 s
				64 bits	800 s
		133 MHz	3,3 V	32 bits	532 s
				64 bits	1.064 s

PCI-X 2.0	2002	66 MHz	3,3 V	32 bits	264 s
				64 bits	528 s
		100 MHz	3,3 V	32 bits	400 s
				64 bits	800 s
		133 MHz	3,3 V	32 bits	532 s
				64 bits	1.064 s
		266 MHz	3,3 V / 1,5 V	32 bits	1.064 s
				64 bits	2.128 s
		533 MHz	3,3 V / 1,5 V	32 bits	2.128 s
				64 bits	4.256 s

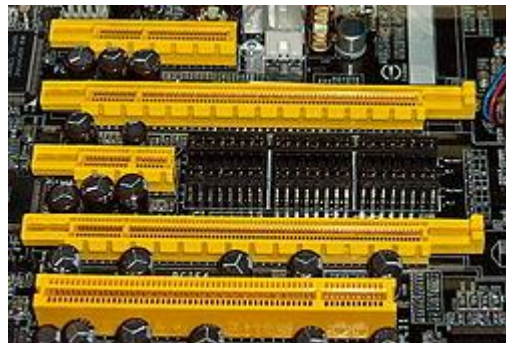
PCI EXPRES

PCI Express (abreviado PCIe o PCI-e) es un bus (conjunto de conductores de señal) de comunicación de datos, serial, punto a punto o "dedicado", mejora del bus paralelo y compartido anterior, el bus PCI. Este sistema es apoyado principalmente por Intel, que empezó a desarrollar el estándar con nombre de proyecto Arapahoe después de retirarse del sistema Infiniband.

Resulta que las conexiones paralelas tienen sus propios problemas a medida que las velocidades aumentan cada vez más, por ejemplo, los cables pueden interferir entre sí de forma electromagnética, por lo que ahora el péndulo está girando hacia conexiones en serie altamente optimizadas. Las mejoras en el hardware y en el proceso de dividir, etiquetar y reensamblar paquetes han llevado a conexiones en serie mucho más rápidas, como USB 2.0 y FireWire.

PCI Express es una conexión en serie que funciona más como una red que como un bus. En lugar de un bus que maneja datos de múltiples fuentes, PCIe tiene un interruptor que controla varias conexiones seriales punto a punto. Estas conexiones se extienden desde el conmutador, lo que lleva directamente a los dispositivos donde deben ir los datos. Cada dispositivo tiene su propia conexión dedicada, por lo que los dispositivos ya no comparten el ancho de banda como lo hacen en un bus normal.

PCI Express está pensado para ser usado solo como bus local, aunque existen extensores capaces de conectar múltiples placas base mediante cables de cobre o incluso fibra óptica. Debido a que se basa en el bus PCI, las tarjetas actuales pueden ser reconvertidas a PCI Express cambiando solamente la capa física. La velocidad superior del PCI Express permitirá reemplazar casi todos los demás buses, AGP y PCI incluidos.



La idea de Intel es tener un solo controlador PCI Express comunicándose con todos los dispositivos, en vez de con el actual sistema de puente norte y puente sur.