CT-H Projekt 3

2.1.1 Bauteile L1 und L2

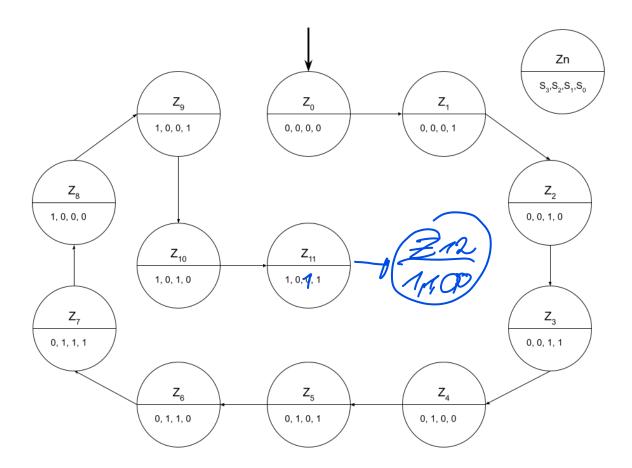
L1: NAND, weil es immer eine 1 ausgibt wenn die Eingänge nicht alle an sind (mindestens 1 aus ist)

L2: AND: es müssen beide 1 sein, sodass am Ausgang eine 1 ausgegeben wird

V

2.1.2 Zustandsdiagramm von SW und SN1

 $(S_3,S_2,S_1,S_0$ sind die Speicher, die für dieses Schaltwerk nötig sind)





2.1.3 Anzahl benötigter Leitungen + Zustandsfolgetabelle

Man braucht 4 Leitungen, da man 4 Speicher benötigt. $(log_2(12) = 3,58 \rightarrow 4)$

	t			t + 1					
Zustan d	S ₃	S ₂	S ₁	S ₀	S_3	S ₂	S ₁	S ₀	Folgezustand
Z ₀	0	0	0	0	0	0	0	1	Z ₁
Z ₁	0	0	0	1	0	0	1	0	Z_2
Z_2	0	0	1	0	0	0	1	1	z_3
Z_3	0	0	1	1	0	1	0	0	Z_4
Z_4	0	1	0	0	0	1	0	1	Z ₅
Z ₅	0	1	0	1	0	1	1	0	Z ₆
Z ₆	0	1	1	0	0	1	1	1	Z ₇
Z ₇	0	1	1	1	1	0	0	0	Z ₈
Z ₈	1	0	0	0	1	0	0	1	z_9
Z_9	1	0	0	1	1	0	1	0	Z ₁₀
Z ₁₀	1	0	1	0	1	0	1	1	Z ₁₁
Z ₁₁	1	0	1	1	1	1	0	0	Z ₁₂
Z ₁₂	1	1	0	0					

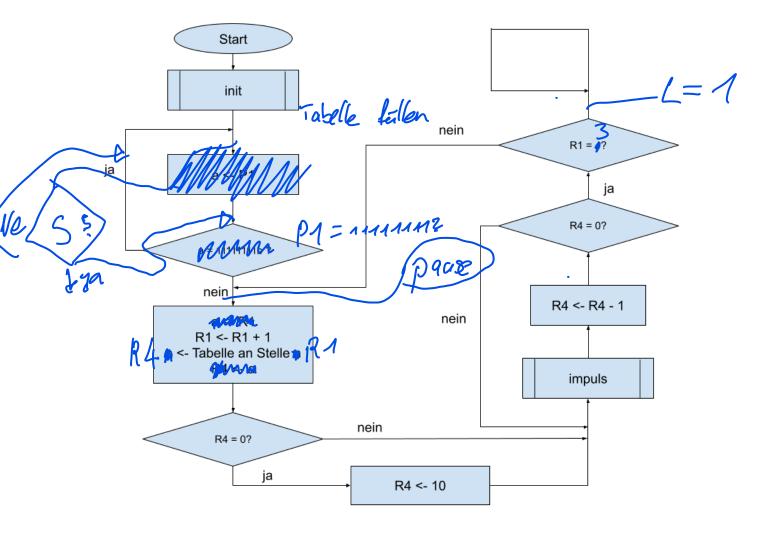
2.1.4 Wahrheitstabelle von SN1

Zustand	S ₃	S ₂	S ₁	S ₀	А	L
z_0	0	0	0	0	0	0
Z ₁	0	0	0	1	0	0
Z_2	0	0	1	0	1	0
Z ₃	0	0	1	1	1	0
Z ₄	0	1	0	0	0	0
Z ₅	0	1	0	1	0	0
Z ₆	0	1	1	0	1	0
Z ₇	0	1	1	1	0	0
Z ₈	1	0	0	0	0	0
Z ₉	1	0	0	1	1	0
Z ₁₀	1	0	1	0	1	0
Z ₁₁	1	0	1	1	1	0
Z ₁₂	1	1	0	0	0	1

2.2.1 Lösungsansatz für Unterprogramm Impuls (Zählschleife)

Ich würde es mit Hilfe von verschachtelten Zählschleifen realisieren.
Bei Assembler ist dies leichter zu berechnen, da Befehle eine bestimmte Zeit zur Ausführung benötigen. In C ist dies komplizierter, da es sich bei C um eine Hochsprache handelt und nicht ganz so hardwarenah wie Assembler ist. Das heißt in C muss man die Verzögerung,wenn man Zählschleifen verwendet, mit probieren finden.

2.2.2 PAP / Struktogramm für Hauptprogramm



2.2.3 Timer-Interrupt Initialisierung, ISR

```
init_delay_50_timer:
setb ea; globale interrupt freigabe
setb et0; ueblerauf timer0 freigabe
mov tmod, #1d; modus 1 -> 16 bit timer (ohne Nachladen)
mov th0, #3Ch; 3C in th0
mov tl0, #0b0h; B0 in tl0
                            -> 3CB0 -> 50 ms
setb tr0; startet timer
; ISR
org 0Bh
      clr TR0; stoppt timer
      ;timer neu laden
      cpl Ausgang
      mov th0, #3Ch; 3C in th0
      mov tl0, #0B0h; B0 in tl0
                                 -> 3CB0 -> 50 ms
      setb tr0; startet timer
      reti
```

2.2.4 Zählschleife/Timer

	Zählschleife	Timer	
Prozessorbelastung	sehr hoch, da der mc mit zählen beschäftigt ist	überhaupt nicht, kann also noch andere Befehle verarbeiten	
Genauigkeit	durch Rechenfehler können sich schnell ungenauigkeiten einschleichen	wenn man es richtig berechnet, sehr genau	
Sonstiges	mc ist beschäftigt	mc kann anderes noch machen	

