## Relatório de APC - Multiplicador Serial

O multiplicador foi basicamente dividido em três partes: operativa, controle e controle do LCD. A parte operativa do projeto foi realizada conforme a especificação do trabalho, a parte de controle foi desenvolvida através de uma máquina de estados e o controle do LCD foi adaptado de um exemplo obtido da internet.

A figura 1 apresenta um diagrama de blocos da arquitetura desenvolvida. O módulo *divisor de clock* foi omitido na imagem, visto que este apenas recebe um *clock* de 50MHz e devolve um clock de 50KHz.

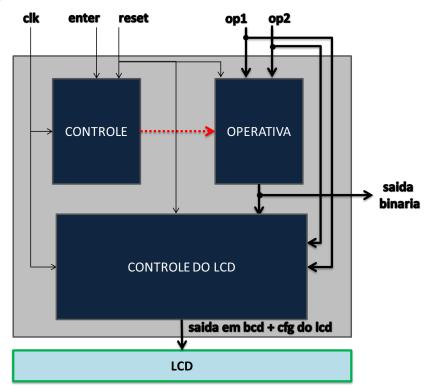


Figura 1. Diagrama de blocos do Multiplicador Serial

Conforme dito anteriormente, a parte de operativa foi desenvolvida seguindo a especificação do trabalho. A parte de controle é dada por uma máquina de estados que contém seis estados, como demonstrado na figura 2.

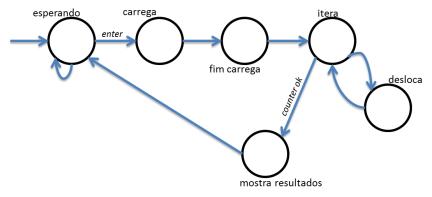


Figura 2. Máquina de estados do Bloco de Controle

- O estado esperando aguarda o usuário apertar o botão *enter* após o inserir os valores de entrada a serem calculados.
- O estado carrega gera os sinais de controle que vão carregar para os buffers MR e MD os valores inseridos pelo usuário. Além disso, o mesmo também apaga qualquer resíduo que haja no buffer PR e zera o contador de somas.
- O estado fim carrega apenas seta as variáveis de reset dos buffers e do contador em zero novamente.
- O estado itera o valor do bufferPR, efetuando o deslocamento do buffer para direita, ao passo que altera a variável saída retorno, que envia os bits mais significativos para o somador.
- O estado desloca efetua o deslocamento do *bufferMR*, o qual o bit menos significativo define se o valor a ser somado com a saída de quatro bits do *bufferPR* é o valor armazenado no *bufferMD* ou zero.
- O estado mostra resultados simplesmente ativa uma variável de saída que serve para atualizar o resultado na saída a ser informada para o usuário. OBS: esta parte de alterar a saída para o usuário apenas quando o controle atinge este estado não foi de fato implementada.