### «به نام خدا»

استاد: دكتر ميثم عبداللهي

نام: فاطمه زهرا بخشنده

شماره دانشجویی: 98522157

# گزارش تمرین چهارم:

فایل مربوط به هر سوال تمرین، در فایل زیپ قرار داده شده است.

### توضيحات هر سوال:

### سوال اول:

در این سوال، مداری طراحی می کنیم که دنباله ای از بیت ها را جدا جدا دریافت کرده، و هر n بیت را در یک vector به نام output\_frame خروجی می دهد.

```
entity SerialToParallel is
    generic (n: integer := 4);
    port
    (
        clk: in std_logic;
        input_bit: in std_logic;
        output_frame: out std_logic_vector(n - 1 downto 0);
        output_changing: out std_logic_vector(n - 1 downto 0)
    );
end SerialToParallel;
```

یک خروجی دیگر با عنوان output\_changing قرار دادم که وضعیت frame را در هر لحظه نشان می دهد. اما خروجی اصلی که output\_frame است تنها زمانی آپدیت می شود که n بار بیت جدید بگیریم، سپس در لبه بالا رونده کلاک بعدی، output\_frame آپدیت شده و n بیت دریافتی اخیر را نشان می دهد.

n یک یارامتر است که می توانیم به دلخواه مقدار آن را تغییر دهیم.

```
architecture Behavioral of SerialToParallel is
    signal frame: std_logic_vector(n - 1 downto 0) := (others => '0');
    shared variable count: integer := 0;
    begin
        process (clk, input_bit)
            if (clk'event and clk='1') then
                 frame(n - 1 downto 1) <= frame(n - 2 downto 0);</pre>
                 frame(0) <= input_bit;</pre>
                 count := count + 1;
                 if (count > n) then
                     count := 1;
                     output_frame <= frame;
                 end if;
            end if;
        end process;
        output_changing <= frame;</pre>
        --output_frame <= frame;
end Behavioral;
```

عملکرد مدار به این صورت است که هر دفعه یک بیت به عنوان ورودی می گیرد، در صورت بالا بودن لبه کلاک، این بیت را به frame که یک vector با اندازه n است اضافه می کند.

اضافه شدن این بیت به frame به دلیل اینکه مقدار n هر مقداری می تواند باشد، با shift انجام می شود. یعنی هر دفعه که بیت جدید می آید یک شیفت به راست داریم و بیت جدید در خانه frame 0 قرار می گیرد.

یک count هم تعریف شده تا هر موقع n بیت پشت هم دریافت کردیم frame را در output\_frame و نشان می دهد.

فایل testbench نیز برای این سوال موجود است. به دلیل استفاده از پارامتر n در سوال، در testbench یک constant parameter تعریف کرده و از GENERIC MAP استفاده می کنیم.

بیت هارا نیز به این صورت به مدار می دهیم:

```
-- Stimulus process
stim_proc: process
begin
    input_bit<='0';

    wait for clk_period; -- 6ns
    input_bit<='1';

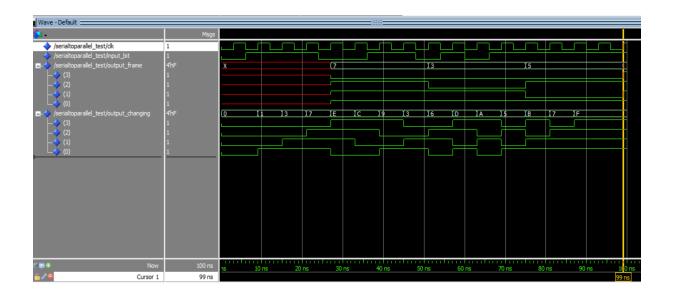
    wait for clk_period; -- 6ns
    input_bit<='1';

    wait for clk_period; -- 6ns
    input_bit<='1';

    wait for clk_period; -- 6ns
    input_bit<='0';

    wait for clk_period; -- 6ns
    input_bit<='0';
```

### در نهایت نتیجه به صورت زیر است:



می بینیم که وکتور output\_frame پس از گرفتن هر 4 بیت آپدیت می شود و 4 بیت گرفته شده اخیر را نشان می دهد.

### سوال دوم:

در این سوال، یک وکتور 16 تایی را به عنوان ورودی می گیریم. که یکی از اعداد 0 تا 16 را به فرمت unary نمایش می دهد.

سپس در هنگام لبه بالا رونده کلاک، با استفاده از یک حلقه for، تعداد یک های ورودی را شمرده و در variable number می ریزیم. که این عدد همان عددی که برای خروجی می خواهیم است. برای نمایش آن به صورت vrctor از std\_logic\_vector(number) می ریزیم.

مقدار output همان مقدار باینری ورودی ما است.

```
entity UnaryToBinary is
   port
   clk: in std_logic;
   input: in std_logic_vector(15 downto 0);
   output: out std_logic_vector(4 downto 0)
end UnaryToBinary;
architecture Behavioral of UnaryToBinary is
   SHARED variable number : unsigned(4 downto 0) := "00000";
   begin
        process(clk, input)
        begin
            if (clk'event and clk='1') then
                number := "00000";
                for i in input'range loop --check for all the bits.
                    if(input(i) = '1') then --check if the bit is '1'
                        number := number + 1; --if its one, increment the number.
                    end if;
                end loop;
                output <= std_logic_vector(number);</pre>
```

در فایل تست بنچ نیز ورودی هارا به این صورت به مدار می دهیم:

```
-- Stimulus process
stim_proc: process
begin
wait for clk period;
wait for clk_period;
wait for clk_period;
wait;
end process;
```

## در نهایت waveform به صورت زیر است:



### سوال سوم:

در این سوال، باید یک عدد سه رقمی را به صورت bcd در 12 بیت از ورودی بگیریم. و آن را به فرمت باینری نشان دهیم.

برای تبدیل bcd به باینری در هنگام لبه بالا رونده کلاک، به صورت زیر عمل می کنیم:

```
entity BCDToBinary is
   Port
   (
      clk: in std_logic;
      input: in std_logic_vector(11 downto 0); -- input BCD number
      output: out std_logic_vector(10 downto 0) -- output Binary number
   );
end BCDToBinary;

architecture Behavioral of BCDToBinary is
   begin
   process (clk, input)
   begin
   if (clk'event and clk='1') then
      output <= (input(11 downto 8) * "1100100") -- digit_1 * 100
      + (input(7 downto 4) * "1010") -- + digit_2 * 10
      + input(3 downto 0); -- + digit_3 * 1
   end if;

end process;
end Behavioral;</pre>
```

در فایل تست بنچ نیز ورودی هارا به این صورت به مدار می دهیم:

```
-- Stimulus process
stim_proc: process
begin

wait for clk_period;
input<= "011101100111";

wait for clk_period;
input<= "010101000011";

wait for clk_period;
input<= "011110000111";

wait for clk_period;
input<= "100110011001";

wait for clk_period;
input<= "00010010001";

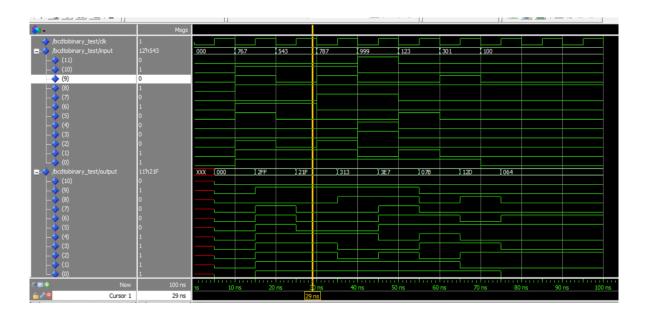
wait for clk_period;
input<= "000100000001";

wait for clk_period;
input<= "0001000000001";

wait for clk_period;
input<= "0001000000000";

wait;
end process;
```

### در نهایت خروجی waveform به صورت زیر است:



### سوال چهارم:

در این سوال، یک مدار Stopwatch با ورودی های کلاک و reset و سه خروجی (سگمنت ها) طراحی می کنیم.

```
entity Stopwatch is

generic (frequency: integer := 1);

PORT (

clk: in std_logic;

reset: in std_logic;

start: in std_logic;

segment_1: out std_logic_vector(7 downto 0);

segment_2: out std_logic_vector(7 downto 0);

segment_3: out std_logic_vector(7 downto 0)

segment_3: out std_logic_vector(7 downto 0)

segment_3: out std_logic_vector(7 downto 0)

ightharpoonup (1);

segment_3: out std_logic_vector(7 downto 0)

ightharpoonup (2);

segment_3: out std_logic_vector(7 downto 0)

ightharpoonup (3);

segment_3: out std_logic_vector(7 downto 0)

ightharpoonup (3);

segment_3: out std_logic_vector(7 downto 0)

ightharpoonup (3);

segment_3: out std_logic_vector(7 downto 0)
```

پارامتر generic فرکانس را برابر یک در نظر می گیریم. از یک شمارشگر count استفاده کرده و در هر کلاک آن را زیاد می کنیم. اگر سیگنال reset فعال باشد، مقدار هر سه seconds\_1 و seconds\_2 و minute را صفر می کنیم.

در غیر این صورت هنگام لبه بالا رونده کلاک، تغییرات لازم را روی این سه سیگنال، بسته به مقدار قبلی آن ها، اعمال می کنیم.

در process آخر، هر بار که مقدار این سه سیگنال تغییر کند، عددی که روی segment ها نشان می دهیم را طبق مقدار آن آپدیت می کنیم. بیت هایی که بر حسب هر عدد باید به یک segment داده شود با استفاده از case، طبق جدول زیر set می کنیم.

	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0	HEX value	- A A A A A
	dot	g	f	e	d	С	b	a		
DIGIT										
0	0	0	1	1	1	1	1	1	0x3F	f
1	0	0	0	0	0	1	1	0	0x06	9
2	0	1	0	1	1	1	1	1	0x5B	
3	0	1	0	0	1	1	1	1	0x4F	е с
4	0	1	1	0	0	1	1	0	0x66	d P
5	0	1	1	0	1	1	0	1	0x6D	
6	0	1	1	1	1	1	0	0	0x7C	e d <sup>com</sup> c P
7	0	0	0	0	0	1	1	1	0x07	www.alselectro.con
8	0	1	1	1	1	1	1	1	0x7F	
9	0	1	1	0	1	1	1	1	0x6F	
	8	4	2	1	8	4	2	1		

در فایل تست بنچ نیز ورودی هارا به این صورت به مدار می دهیم:

```
-- Stimulus process

stim_proc: process
begin

wait for clk_period; --10ns
reset<='1';

wait for clk_period; --10ns
reset<='0';

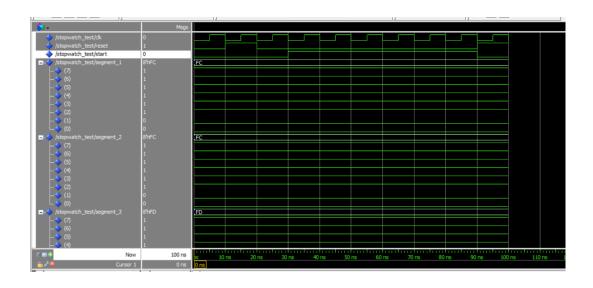
start<='0';

wait for clk_period; --10ns
start<='1';

wait for clk_period*6; --60ns
start<='0';
reset<='1';

wait;
end process;
```

در نهایت خروجی waveform به صورت زیر است:



#### سوال ينجم:

در این سوال، ابتدا یک ماژول به عنوان پرسپترون با 3 جفت ورودی و 1 خروجی طراحی می کنیم. که خروجی را با فرمول ذکر شده محاسبه می کند:

```
entity Perceptron is

Port

(

x0, w0: in integer;
x1, w1: in integer;
x2, w2: in integer;
output: out integer
);
end Perceptron;

architecture Behavioral of Perceptron is
begin

output <= (x0 * w0) + (x1 * w1) + (x2 * w2);

end Behavioral;
```

در entity اصلی MLP، سه ورودی مدل به همراه 15 وزن را به عنوان input می گیریم. و با توجه به شکل سوال، دو خروجی داریم.

برای استفاده از ماژول پرسپترون در MLP کامپوننت آن را به صورت زیر تعریف می کنیم. سپس مطابق شکل سوال و طبق وزن های داده شده در ورودی، 5 نود پرسپترون را به هم می بندیم.

```
architecture Behavioral of MLP is
    COMPONENT Perceptron
    Port
        x0, w0: in integer;
        x1, w1: in integer;
        x2, w2: in integer;
        output: out integer
    end COMPONENT;
    signal p1_out, p2_out, p3_out : integer;
    signal output1, output2 : integer;
begin
    p1 : Perceptron
    port map(
        x0 => x0, w0 => w00,
        x1 \Rightarrow x1, w1 \Rightarrow w10,
        x2 => x2, w2 => w20,
        output => p1_out);
    p2 : Perceptron
    port map(
        x0, w01,
        x1, w11,
x2, w21,
        p2 out):
```

در فایل تست بنچ ابتدا وزن هارا مشخص کرده، و هر دفعه، خروجی را با ورودی های x مختلف می سنجیم:

```
-- Stimulus process
stim_proc: process
begin

w00<= 1; w01<= 2; w02<= 3;
w10<= 4; w11<= 5; w12<= 6;
w20<= 7; w21<= 8; w22<= 9;
w30<= 10; w31<= 11;
w40<= 12; w41<= 13;
w50<= 14; w51<= 15;

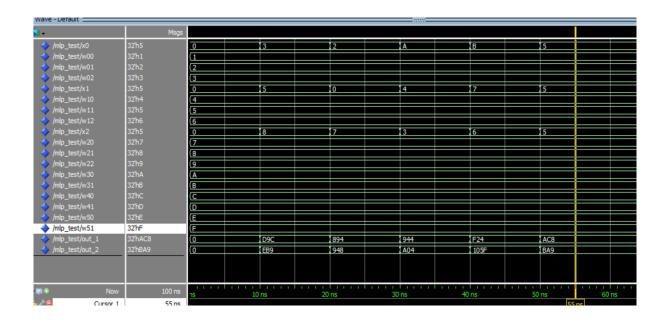
wait for 10 ns;
x0<= 3;
x1<= 5;
x2<= 8;

wait for 10 ns;
x0<= 2;
x1<= 0;
x2<< 7;

wait for 10 ns;
x0<= 2;
x1<= 0;
x2<= 3;
w1<= 0;
x2<= 7;

wait for 10 ns;
x0<= 10;
x1<= 4;
x2<= 3;
wait for 10 ns;
```

در نهایت خروجی waveform به صورت زیر است:



می بینیم خروجی ها با وزن های داده شده، طبق هر ورودی به درستی محاسبه می شوند.