



25
SOICT

YEARS ANNIVERSARY

ĐẠI HỌC BÁCH KHOA HÀ NỘI
VIỆN CÔNG NGHỆ THÔNG TIN VÀ TRUYỀN THÔNG



ĐẠI HỌC BẠCH KHOA HÀ NỘI
VIỆN CÔNG NGHỆ THÔNG TIN VÀ TRUYỀN THÔNG

ĐIỆN TỬ CHO CÔNG NGHỆ THÔNG TIN

Electronics for Information Technology

IT3420

Đỗ Công Thuần

Bộ môn Kỹ thuật Máy tính

Email: thuandc@soict.hust.edu.vn

Thông tin chung

- Tên học phần: **Điện tử cho Công nghệ thông tin**
- Mã học phần: IT3420
- Khối lượng: 2 (2-1-0-4)
- Lý thuyết/Bài tập: 30/15 tiết
- Đánh giá: 50% - 50%
- Tài liệu học tập:
 - Lecture slides
 - Textbooks
 - *Introductory Circuit Analysis* (2015), 10th – 13th ed., Robert L. Boylestad
 - *Electronic Device and Circuit Theory* (2013), 11th ed., Robert L. Boylestad, Louis Nashelsky
 - *Microelectronics Circuit Analysis and Design* (2006), 4th ed., Donald A. Neamen
 - *Digital Electronics: Principles, Devices and Applications* (2007), Anil K. Maini

Nội dung

- Khái niệm chung về ĐT cho CNTT
- Chương 1: Linh kiện thụ động và ứng dụng
- Chương 2: Linh kiện bán dẫn và ứng dụng
- Chương 3: Khuếch đại thuật toán
- Chương 4: Cơ sở lý thuyết mạch số
- Chương 5: Các cổng logic cơ bản
- Chương 6: Mạch tổ hợp
- Chương 7: Mạch dãy

Chương 5:

Các cổng logic cơ bản

1. Đại số Boole
2. Biểu diễn biến và hàm logic
3. Các tiên đề và định lý
4. Tối thiểu hóa hàm logic
5. Các cổng logic cơ bản

Bài giảng có sử dụng hình vẽ, text từ các tài liệu tham khảo:

***Digital electronics: Principles, Devices, and Applications, Anil Kumar Maini 2007
John Wiley & Sons***

***Fundamentals of Logic Design, Seventh Edition, Charles H. Roth, Jr. and Larry L.
Kinney***

***Digital Fundamentals, Thomas L. Floyd, Eleventh Edition, Pearson Education
Limited 2015***

Nội dung

1. Đại số Boole
2. Biểu diễn biến và hàm logic
3. Các tiên đề và định lý
4. Tối thiểu hóa hàm logic
5. Các cổng logic cơ bản

Nội dung

1. Đại số Boole
2. Biểu diễn biến và hàm logic
3. Các tiên đề và định lý
4. Tối thiểu hóa hàm logic
5. Các cổng logic cơ bản

Đại số Boole

- Do George Boole sáng lập vào thế kỷ 19
- Là công cụ toán học khá đơn giản cho phép mô tả mối liên hệ giữa các đầu ra của mạch logic với các đầu vào của nó dưới dạng biểu thức logic
- Là cơ sở lý thuyết và công cụ cho phép nghiên cứu, mô tả, phân tích, thiết kế và xây dựng các hệ thống số, hệ thống logic, mạch số ngày nay.
- Các hằng, biến và hàm chỉ nhận giá trị: 0 hoặc 1

Đại số Boole

- Mạch logic (mạch số) hoạt động dựa trên chế độ nhị phân:

- Điện thế ở đầu vào bằng 0 hoặc bằng 1 với 0 hay 1 tượng trưng cho các khoảng điện thế được định nghĩa sẵn.

- VD: $0 \rightarrow 0.8V$: 0

- $2.5 \rightarrow 5V$: 1



Cho phép sử dụng Đại số Boole như là một công cụ để phân tích và thiết kế các hệ thống số.

- Các phần tử logic cơ bản:
 - Còn gọi là các cổng logic, mạch logic cơ bản
 - Là các khối cơ bản cấu thành nên các mạch logic và hệ thống số khác

Đại số Boole

- **Biến logic:** là 1 đại lượng có thể biểu diễn bằng 1 ký hiệu nào đó, về mặt giá trị chỉ lấy giá trị 0 hoặc 1.
- **Hàm logic:** là biểu diễn của nhóm các biến logic, liên hệ với nhau thông qua các phép toán logic, về mặt giá trị cũng lấy giá trị 0 hoặc 1.
- **Phép toán logic:** có 3 phép toán logic cơ bản:
 - Phép VÀ - "AND"
 - Phép HOẶC - "OR"
 - Phép ĐẢO - "NOT"

Đại số Boole

- Các giá trị 0, 1 không tượng trưng cho các con số thực mà **tượng trưng cho trạng thái giá trị điện thế** hay còn gọi là mức logic (logic level)
- Một số cách gọi khác của 2 mức logic:

Mức logic 0	Mức logic 1
Sai (False)	Đúng (True)
Tắt (Off)	Bật (On)
Thấp (Low)	Cao (High)
Không (No)	Có (Yes)
(Ngắt) Open switch	(Đóng) Closed switch

Nội dung

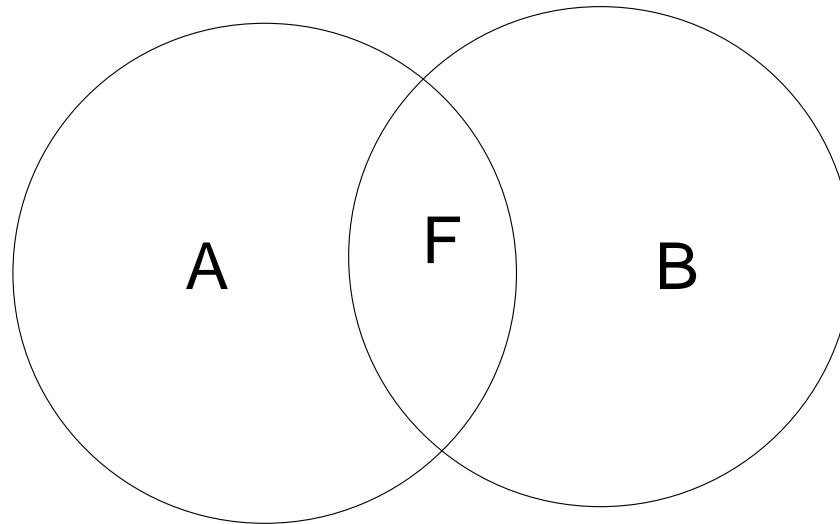
1. Đại số Boole
2. Biểu diễn biến và hàm logic
3. Các tiên đề và định lý
4. Tối thiểu hóa hàm logic
5. Các cổng logic cơ bản

Biểu diễn biến và hàm logic

- Biểu đồ Venn (Ơle)
- Biểu thức đại số
- Bảng trạng thái
- Bảng Karnaugh
- Biểu đồ thời gian

Biểu đồ Venn

- Mỗi biến logic chia không gian thành 2 không gian con.
 - Không gian con thứ nhất, biến nhận giá trị đúng ($=1$)
 - Không gian con còn lại, biến nhận giá trị sai ($=0$)
- Ví dụ: $F = A \text{ AND } B$



Biểu thức đại số

- Phép **VÀ** – **AND**: \cdot
- Phép **HOẶC** – **OR**: $+$
- Phép **ĐẢO** – **NOT**: $\bar{}$
- **Ví dụ:**
 - $F = A \text{ AND } B$ hay $F = A.B$
 - $F = A \text{ OR } B$ hay $F = A+B$
 - $F = \text{NOT}(A)$ hay $F = \bar{A}$

Bảng trạng thái

- Bảng trạng thái mô tả sự phụ thuộc đầu ra vào các mức điện thế đầu vào của các mạch logic.
- Để biểu diễn 1 hàm logic n biến cần sử dụng bảng có:
- $(n+1)$ cột:
 - n cột đầu tương ứng với n biến
 - cột còn lại tương ứng với giá trị của hàm
- 2^n hàng:
 - tương ứng với 2^n giá trị của tổ hợp biến

$$F = A+B$$

A	B	F
0	0	0
0	1	1
1	0	1
1	1	1

Bảng Karnaugh

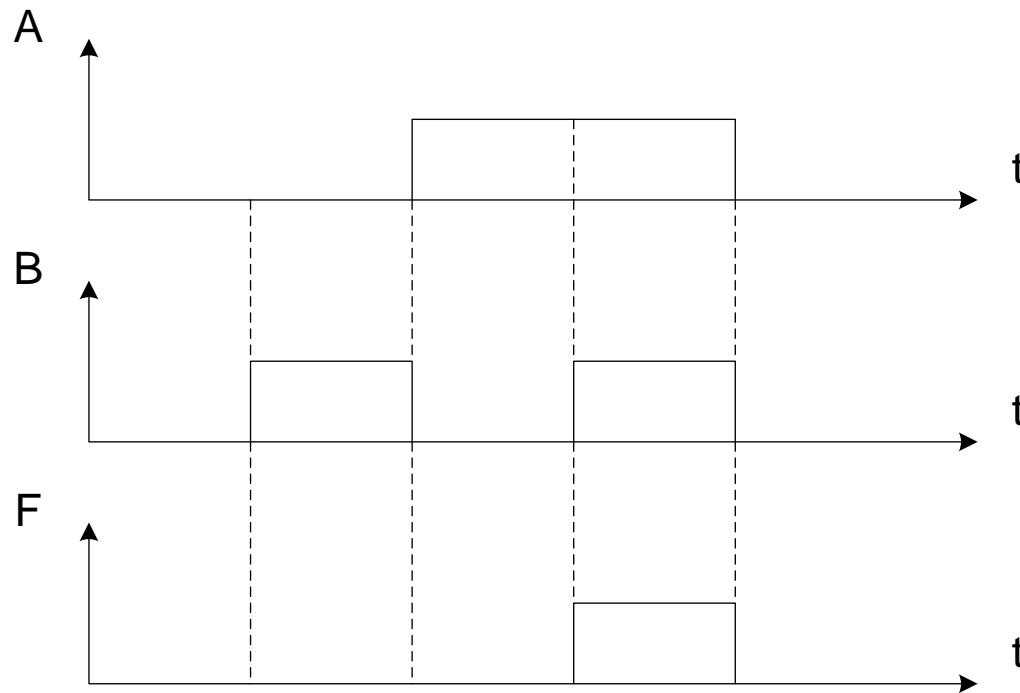
- Là cách biểu diễn **tương đương** của bảng trạng thái.
- **Mỗi ô trên bìa tương ứng với 1 dòng của bảng thật.**
- Tọa độ của ô xác định giá trị của tổ hợp biến.
- Giá trị của hàm được ghi vào ô tương ứng.

$$\mathbf{F = A.B}$$

a\b	0	1
0	0	0
1	0	1

Biểu đồ thời gian

- Là đồ thị biểu diễn sự biến đổi theo thời gian của biến và hàm logic
- **Ví dụ:** với $F = A \cdot B$



Nội dung

1. Đại số Boole
2. Biểu diễn biến và hàm logic
3. Các tiên đề và định lý
4. Tối thiểu hóa hàm logic
5. Các cổng logic cơ bản

Các tiên đề và định lý

- Khái niệm biểu thức tương đương, bù, đối ngẫu
- Các tiên đề và định đề
- Các định lý (17)

Biểu thức tương đương

- Hai biểu thức được gọi là tương đương nếu biểu thức này bằng 1 **khi và chỉ khi** biểu thức kia bằng 1, biểu thức này bằng 0 **khi và chỉ khi** biểu thức kia bằng 0.

Biểu thức bù (đảo)

- Hai biểu thức được gọi là bù nếu **biểu thức này bằng 1 khi và chỉ khi biểu thức kia bằng 0** và ngược lại.
- Cách lấy biểu thức bù:** Đổi phép nhân thành phép cộng và ngược lại; 0 thành 1 và ngược lại; **nguyên biến thành đảo biến và ngược lại.**

- Biểu thức:

$$\overline{A}.B + A.\overline{B}$$

- Biểu thức bù tương đương:

$$(A + \overline{B}).(\overline{A} + B)$$

- Biểu thức:

$$\overline{A}.\overline{B} + A.B$$

- Biểu thức bù tương đương:

$$(A + B).(\overline{A} + \overline{B})$$

Ví dụ 1

- Tìm biểu thức bù của:

$$[(A.\overline{B} + \overline{C}).D + \overline{E}].F$$

- ✓ Biểu thức bù tương đương:

$$[(\overline{A} + B).C + \overline{D}].E + \overline{F}$$

Biểu thức đối ngẫu

- Biểu thức đối ngẫu đạt được bằng cách đổi phép nhân thành phép cộng, phép cộng thành phép nhân và ngược lại, 0 thành 1 và ngược lại, **các quan hệ khác giữ nguyên.**

- Biểu thức:

$$\overline{A}.B + A.\overline{B}$$

- Đối ngẫu:

$$(\overline{A} + B).(A + \overline{B})$$

- Biểu thức:

$$(A + B).(\overline{A} + \overline{B})$$

- Đối ngẫu:

$$A.B + \overline{A}.\overline{B}$$

Ví dụ 2

- Tìm biểu thức đối ngẫu của:

$$A.\overline{B} + B.\overline{C} + C.\overline{D}$$

- ✓ Biểu thức đối ngẫu tương đương:

$$(A + \overline{B}).(B + \overline{C}).(C + \overline{D})$$

Ví dụ 3

- Rút gọn biểu thức:

$$(A.B + C.D).[(\overline{A} + \overline{B}).(\overline{C} + \overline{D})]$$

✓ Kết quả:

$$(A.B + C.D).[(\overline{A} + \overline{B}).(\overline{C} + \overline{D})] = 0$$

Các định đề quan trọng

- $1 \times 1 = 1$
- $1 \times 0 = 0$
- $0 \times 1 = 0$
- $0 \times 0 = 0$
- $\overline{0} = 1$
- $\overline{1} = 0$
- $0 + 0 = 0$
- $0 + 1 = 1$
- $1 + 0 = 1$
- $1 + 1 = 1$

Các định lý

- Định lý 1: phần tử 0, 1

$$(a) 0.X = 0$$

$$(b) 1 + X = 1$$

- Chứng minh:

$$X = 0$$

$$\text{LHS} = 0.X = 0.0 = 0 = \text{RHS}$$

$$X = 1$$

$$\text{LHS} = 0.1 = 0 = \text{RHS}$$

Các định lý

- Định lý 2 – Đồng nhất

$$(a) 1.X = X$$

$$(b) 0 + X = X$$

- Chứng minh:

$$X = 0 \quad \text{LHS} = 1.0 = 0 = \text{RHS}$$

$$X = 1 \quad \text{LHS} = 1.1 = 1 = \text{RHS}$$

Các định lý

- Định lý 3 – Bất biến

$$(a) X.X.X \dots X = X$$

$$(b) X + X + X + \dots + X = X$$

- Ví dụ:

$$\begin{aligned} & (A.\overline{B}.\overline{B} + C.C).(A.\overline{B}.\overline{B} + A.\overline{B} + C.C) \\ &= (A.\overline{B} + C).(A.\overline{B} + A.\overline{B} + C) \\ &= (A.\overline{B} + C).(A.\overline{B} + C) \\ &= A.\overline{B} + C \end{aligned}$$

Các định lý

- Định lý 4 - Bù

$$(a) \quad X.\overline{X} = 0$$

$$(b) \quad X + \overline{X} = 1$$

- Chứng minh:

$$X = 0, \overline{X} = 1$$

$$X.\overline{X} = 0.1 = 0$$

$$X = 1, \overline{X} = 0$$

$$X.\overline{X} = 1.0 = 0$$

- Mở rộng:

$$(A + B.C)(\overline{A + B.C}) = 0$$

$$(A + B.C) + (\overline{A + B.C}) = 1$$

Ví dụ 4

- Rút gọn biểu thức

$$[1 + L.M + L.\overline{M} + \overline{L}.M].[(L + \overline{M}).(\overline{L}.M) + \overline{L}.\overline{M}.(L + M)]$$

✓ Kết quả:

$$1.(0 + 0) = 1.0 = 0.$$

Các định lý

- Định lý 5 – Định luật hoán vị

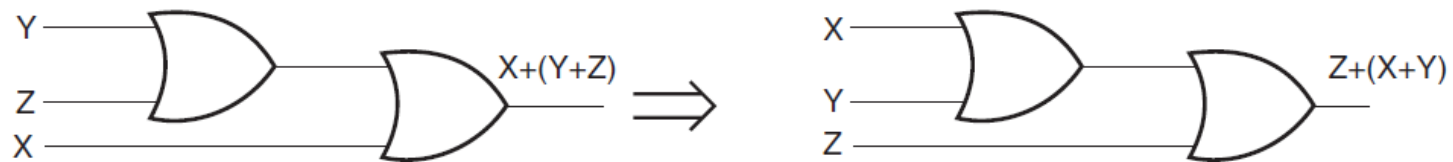
$$(a) \ X + Y = Y + X$$

$$(b) \ X.Y = Y.X$$

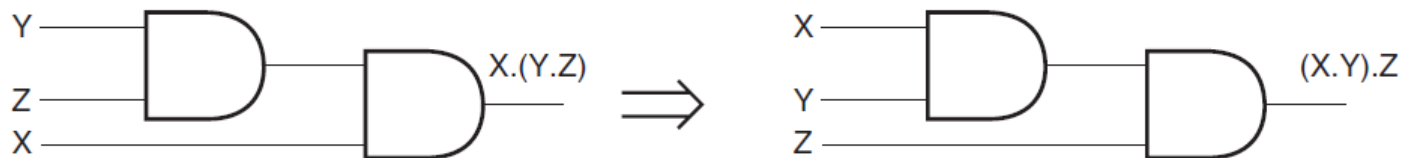
Các định lý

- Định lý 6 – Định luật kết hợp

$$(a) X + (Y + Z) = Y + (Z + X) = Z + (X + Y)$$



$$(b) X.(Y.Z) = Y.(Z.X) = Z.(X.Y)$$



Các định lý

- Định lý 7 – Định luật phân phối

$$(a) X.(Y + Z) = X.Y + X.Z$$

$$(b) X + Y.Z = (X + Y).(X + Z)$$

- Chứng minh:

X	Y	Z	Y+Z	XY	XZ	X(Y+Z)	XY+XZ
0	0	0	0	0	0	0	0
0	0	1	1	0	0	0	0
0	1	0	1	0	0	0	0
0	1	1	1	0	0	0	0
1	0	0	0	0	0	0	0
1	0	1	1	0	1	1	1
1	1	0	1	1	0	1	1
1	1	1	1	1	1	1	1

Ví dụ 5

- Rút gọn biểu thức:

$$\begin{aligned}\overline{A}.\overline{B} + \overline{A}.B + A.\overline{B} + A.B &= \\ &= \overline{A}.(\overline{B} + B) + A.(\overline{B} + B) \\ &= \overline{A}.1 + A.1 \\ &= \overline{A} + A \\ &= 1\end{aligned}$$

Ví dụ 6

- Rút gọn biểu thức:

$$\begin{aligned}(\bar{A} + \bar{B}).(\bar{A} + B).(A + \bar{B}).(A + B) &= \\&= (\bar{A} + \bar{B}.B).(A + \bar{B}.B) \\&= (\bar{A} + 0).(A + 0) \\&= \bar{A}.A \\&= 0\end{aligned}$$

Các định lý

- Định lý 8:

$$(a) \quad X.Y + X.\overline{Y} = X$$

$$(b) \quad (X + Y).(X + \overline{Y}) = X$$

- Chứng minh:

$$X.Y + X.\overline{Y} = X.(Y + \overline{Y}) = X.1 = X$$

$$(X + Y).(X + \overline{Y}) = X + Y.\overline{Y} = X + 0 = X$$

Ví dụ 7

- Rút gọn biểu thức:

$$\begin{aligned} &A.\overline{B}.\overline{C}.\overline{D} + A.\overline{B}.\overline{C}.D + A.\overline{B}.C.\overline{D} + A.\overline{B}.C.D \\ &+ A.B.\overline{C}.\overline{D} + A.B.\overline{C}.D + A.B.C.\overline{D} + A.B.C.D \end{aligned}$$

✓ Kết quả:

$$= A$$

Các định lý

- Định lý 9:

$$(a) (X + \overline{Y}).Y = X.Y$$

$$(b) X.\overline{Y} + Y = X + Y$$

- Chứng minh: **Là định lý đối ngẫu của định lý 8.**

Các định lý

- Định lý 10: Hấp thụ

$$(a) \quad X + X.Y = X$$

$$(b) \quad X.(X + Y) = X$$

- Chứng minh:

$$X + X.Y = X.(1 + Y) = X.1 = X$$

Ví dụ 8

- Rút gọn biểu thức:

$$A + A.\overline{B} + A.\overline{B}.\overline{C} + A.\overline{B}.C + \overline{C}.B.A = A$$

- Rút gọn biểu thức:

$$(\overline{A} + B + \overline{C}).(\overline{A} + B).(C + B + \overline{A}) = \overline{A} + B$$

Các định lý

- Định lý 11:

$$(a) Z.X + Z.\bar{X}.Y = Z.X + Z.Y$$

$$(b) (Z + X).(Z + \bar{X} + Y) = (Z + X).(Z + Y)$$

- Chứng minh:

X	Y	Z	ZX	ZY	$Z\bar{X}$	$Z\bar{X}Y$	$ZX + Z\bar{X}Y$	$ZX + ZY$
0	0	0	0	0	0	0	0	0
0	0	1	0	0	1	0	0	0
0	1	0	0	0	0	0	0	0
0	1	1	0	1	1	1	1	1
1	0	0	0	0	0	0	0	0
1	0	1	1	0	0	0	1	1
1	1	0	0	0	0	0	0	0
1	1	1	1	1	0	0	1	1

Ví dụ 9

- Rút gọn biểu thức:

$$\begin{aligned} & (A + \overline{B}).(\overline{A} + \overline{B} + C).(\overline{A} + \overline{B} + D) \\ &= (A + \overline{B}).(\overline{B} + C).(\overline{A} + \overline{B} + D) \\ &= (A + \overline{B}).(\overline{B} + C).(\overline{B} + D) \end{aligned}$$

Các định lý

- Định lý 12: Đồng thuận

$$(a) X.Y + \overline{X}.Z + Y.Z = X.Y + \overline{X}.Z$$

$$(b) (X + Y).(\overline{X} + Z).(Y + Z) = (X + Y).(\overline{X} + Z)$$

- Chứng minh:

X	Y	Z	XY	$\overline{X}Z$	YZ	$XY + \overline{X}Z + YZ$	$XY + \overline{X}Z$
0	0	0	0	0	0	0	0
0	0	1	0	1	0	1	1
0	1	0	0	0	0	0	0
0	1	1	0	1	1	1	1
1	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0
1	1	0	1	0	0	1	1
1	1	1	1	0	1	1	1

Ví dụ 10

- Rút gọn biểu thức:

$$A.B.C + \overline{A}.C.D + \overline{B}.C.D + B.C.D + A.C.D =$$

✓ Kết quả:

$$= A.B.C + C.D$$

Ví dụ 11

- Chứng minh rằng:

$$\begin{aligned} &A.B.C.D + A.B.\overline{C}.\overline{D} + A.B.C.\overline{D} + A.B.\overline{C}.D + \\ &+ A.B.C.D.E + A.B.\overline{C}.\overline{D}.\overline{E} + A.B.\overline{C}.D.E \\ &= A.B \end{aligned}$$

✓ Kết quả:

$$\begin{aligned} &= A.B.C.D + A.B.\overline{C}.\overline{D} + A.B.C.\overline{D} + A.B.\overline{C}.D \\ &= A.B.(C.D + \overline{C}.\overline{D} + C.\overline{D} + \overline{C}.D) = A.B \end{aligned}$$

Các định lý

- Định lý 13: Định lý DeMorgan

$$(a) \overline{[X_1 + X_2 + X_3 + \dots + X_n]} = \overline{X_1} \cdot \overline{X_2} \cdot \overline{X_3} \cdot \dots \cdot \overline{X_n}$$

$$(b) \overline{[X_1 \cdot X_2 \cdot X_3 \cdot \dots \cdot X_n]} = [\overline{X_1} + \overline{X_2} + \overline{X_3} + \dots + \overline{X_n}]$$

- Chứng minh:

$$\text{LHS} = \overline{[X_1 + X_2 + X_3 + \dots + X_n]} = \overline{[0 + 0 + 0 + \dots + 0]} = \overline{0} = 1$$

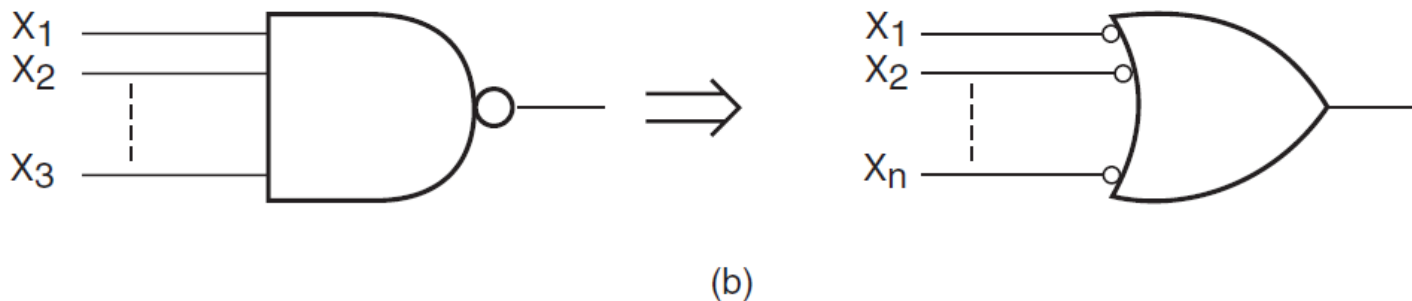
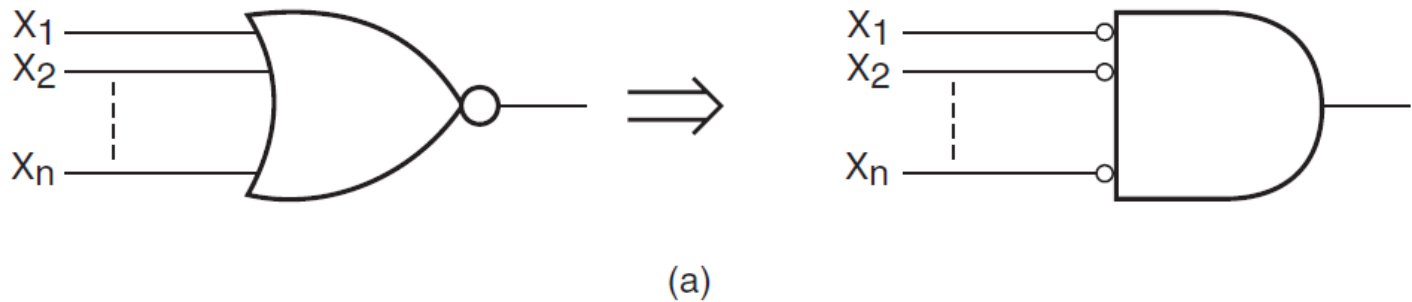
$$\text{RHS} = \overline{X_1} \cdot \overline{X_2} \cdot \overline{X_3} \cdot \dots \cdot \overline{X_n} = \overline{0} \cdot \overline{0} \cdot \overline{0} \cdot \dots \cdot \overline{0} = 1 \cdot 1 \cdot 1 \cdot \dots \cdot 1 = 1$$

$$\text{LHS} = \overline{[X_1 + X_2 + X_3 + \dots + X_n]} = \overline{[1 + 0 + 0 + \dots + 0]} = \overline{1} = 0$$

$$\text{RHS} = \overline{X_1} \cdot \overline{X_2} \cdot \overline{X_3} \cdot \dots \cdot \overline{X_n} = \overline{1} \cdot \overline{0} \cdot \overline{0} \cdot \dots \cdot \overline{0} = 0 \cdot 1 \cdot 1 \cdot \dots \cdot 1 = 0$$

Các định lý

- Định lý 13: Định lý DeMorgan



Các định lý

- Định lý 14: Chuyển vị

$$(a) X.Y + \overline{X}.Z = (X + Z).(\overline{X} + Y)$$

$$(b) (X + Y).(\overline{X} + Z) = X.Z + \overline{X}.Y$$

- Chứng minh:

X	Y	Z	XY	$\overline{X}Z$	X+Z	$\overline{X} + Y$	$XY + \overline{X}Z$	$(X+Z)(\overline{X} + Y)$
0	0	0	0	0	0	1	0	0
0	0	1	0	1	1	1	1	1
0	1	0	0	0	0	1	0	0
0	1	1	0	1	1	1	1	1
1	0	0	0	0	1	0	0	0
1	0	1	0	0	1	0	0	0
1	1	0	1	0	1	1	1	1
1	1	1	1	0	1	1	1	1

Ví dụ 12

- 1 biến có phần bù ở thành phần còn lại:

$$\overline{A}.B + A.\overline{B} = (A + B).(\overline{A} + \overline{B})$$

$$A.B + \overline{A}.\overline{B} = (A + \overline{B}).(\overline{A} + B)$$

Các định lý

- Định lý 15:

$$(a) \quad X.f(X, \overline{X}, Y, Z, \dots) = X.f(1, 0, Y, Z, \dots)$$

$$(b) \quad X + f(X, \overline{X}, Y, Z, \dots) = X + f(0, 1, Y, Z, \dots)$$

- Hoặc:

$$(a) \quad \overline{X}.f(X, \overline{X}, Y, Z, \dots) = \overline{X}.f(0, 1, Y, Z, \dots)$$

$$(b) \quad \overline{X} + f(X, \overline{X}, Y, Z, \dots) = \overline{X} + f(1, 0, Y, Z, \dots)$$

Ví dụ 13

- Rút gọn biểu thức:

$$A.[\overline{A}.B + A.\overline{C} + (\overline{A} + D).(A + \overline{E})] =$$

✓ Kết quả:

$$= A.[0.B + 1.\overline{C} + (0 + D).(1 + \overline{E})]$$

$$= A.(\overline{C} + D)$$

Ví dụ 14

- Rút gọn biểu thức:

$$\overline{A} + [\overline{A}.B + A.\overline{C} + (\overline{A} + B).(A + \overline{E})] =$$

✓ Kết quả:

$$\begin{aligned} &= \overline{A} + [0.B + 1.\overline{C} + (0 + B).(1 + \overline{E})] \\ &= \overline{A} + \overline{C} + B \end{aligned}$$

Các định lý

- Định lý 16:

$$(a) f(X, \bar{X}, Y, \dots, Z) = X.f(1, 0, Y, \dots, Z) + \bar{X}.f(0, 1, Y, \dots, Z)$$

$$(b) f(X, \bar{X}, Y, \dots, Z) = [X + f(0, 1, Y, \dots, Z)][\bar{X} + f(1, 0, Y, \dots, Z)]$$

- Chứng minh:

$$\begin{aligned} f(X, \bar{X}, Y, \dots, Z) &= X.f(X, \bar{X}, Y, \dots, Z) + \bar{X}.f(X, \bar{X}, Y, \dots, Z) \\ &= X.f(1, 0, Y, \dots, Z) + \bar{X}.f(0, 1, Y, \dots, Z) \end{aligned}$$

$$\begin{aligned} f(X, \bar{X}, Y, \dots, Z) &= [X + f(X, \bar{X}, Y, \dots, Z)][\bar{X} + f(X, \bar{X}, Y, \dots, Z)] \\ &= [X + f(0, 1, Y, \dots, Z)][\bar{X} + f(1, 0, Y, \dots, Z)] \end{aligned}$$

Các định lý

- Định lý 17: Phủ định đúp

$$\overline{\overline{X}} = X$$

Ví dụ 15

- Chứng minh biểu thức:

$$L.(M + \overline{N}) + \overline{L}.\overline{P}.Q = (L + \overline{P}.Q).(\overline{L} + M + \overline{N})$$

✓ Kết quả:

- Đặt: $L = X, (M + \overline{N}) = Y$ and $\overline{P}.Q = Z$

$$L.(M + \overline{N}) + \overline{L}.\overline{P}.Q = X.Y + \overline{X}.Z$$

$$= (X + Z).(\overline{X} + Y)$$

$$= (L + \overline{P}.Q)(\overline{L} + M + \overline{N})$$

$$= \text{RHS}$$

Ví dụ 16

- Chứng minh biểu thức:

$$\begin{aligned}[A.\overline{B} + \overline{C} + \overline{D}].[D + (E + \overline{F}).G] &= \\ &= D.(A.\overline{B} + \overline{C}) + \overline{D}.G.(E + \overline{F})\end{aligned}$$

✓ Kết quả:

- Đặt: $\overline{D} = X$, $A.\overline{B} + \overline{C} = Y$ and $(E + \overline{F}).G = Z$

$$\begin{aligned}[A.\overline{B} + \overline{C} + \overline{D}].[D + (E + \overline{F}).G] &= \\ &= (X + Y).(\overline{X} + Z) = X.Z + \overline{X}.Y \\ &= \overline{D}.G.(E + \overline{F}) + D.(A.\overline{B} + \overline{C}) = \text{RHS}\end{aligned}$$

Ví dụ 17 Tổng kết

- Rút gọn biểu thức:

$$\begin{aligned} &A.B.C + A.B.\overline{C} + A.\overline{B}.C + A.\overline{B}.\overline{C} + \\ &+ \overline{A}.B.C + \overline{A}.B.\overline{C} + \overline{A}.\overline{B}.\overline{C} + \overline{A}.\overline{B}.C = \end{aligned}$$

✓ Đáp án:

$$= 1$$

Ví dụ 18 Tổng kết

- Rút gọn biểu thức:

$$(\overline{A} + B + \overline{C}).(\overline{A} + B + C).(C + D).(C + D + E) =$$

✓Đáp án:

$$=(\overline{A} + B).(C + D)$$

Ví dụ 19 Tổng kết

- Rút gọn biểu thức:

$$\begin{aligned} & \overline{B}.\overline{C}.\overline{D}.\overline{E} + B.\overline{C}.\overline{D}.E + \overline{A}.B.C.E + A.B.C.D.E + \\ & + A.\overline{B}.C.\overline{D}.\overline{E} + \overline{A}.B.\overline{C}.D.E + \overline{A}.\overline{B}.D.\overline{E} \\ & + \overline{A}.\overline{B}.C.\overline{D}.\overline{E} + A.\overline{B}.\overline{C}.D.\overline{E} = \end{aligned}$$

✓ Đáp án:

$$\begin{aligned} & = B.E + \overline{B}.D.\overline{E} + \overline{B}.\overline{D}.\overline{E} \\ & = B.E + \overline{B}.\overline{E} \end{aligned}$$

Tổng kết

- Các định luật cơ bản:

Hoán vị: $X.Y = Y.X$, $X + Y = Y + X$

Kết hợp: $X.(Y.Z) = (X.Y).Z$, $X + (Y + Z) = (X + Y) + Z$

Phân phối: $X.(Y + Z) = X.Y + X.Z$, $(X + Y).(X + Z) = X + Y.Z$

Tổng kết

- Các định lý cơ bản:

Stt	Tên gọi	Dạng tích	Dạng tổng
1	Đồng nhất	$X.1 = X$	$X + 0 = X$
2	Phần tử 0, 1	$X.0 = 0$	$X + 1 = 1$
3	Bù	$X.\bar{X} = 0$	$X + \bar{X} = 1$
4	Bất biến	$X.X = X$	$X + X = X$
5	Hấp thụ	$X + X.Y = X$	$X.(X + Y) = X$
6	Phủ định đúp	$\bar{\bar{X}} = X$	
7	Định lý DeMorgan	$\overline{(X.Y.Z...)} = \bar{X} + \bar{Y} + \bar{Z} + ...$	$\overline{(X + Y + Z + ...)} = \bar{X}.\bar{Y}.\bar{Z}...$

Nội dung

1. Đại số Boole
2. Biểu diễn biến và hàm logic
3. Các tiên đề và định lý
4. Tối thiểu hóa hàm logic
5. Các cổng logic cơ bản

Tối thiểu hoá hàm logic

- Một hàm logic được gọi là tối thiểu hoá nếu như nó **có số lượng số hạng ít nhất và số lượng biến ít nhất**.
- Mục đích:
 - Mỗi hàm logic có thể được biểu diễn bằng các biểu thức logic khác nhau → Có một mạch thực hiện tương ứng.
 - **Hàm (biểu thức) logic càng đơn giản thì mạch thực hiện càng đơn giản.**
- Các phương pháp để tối thiểu hoá hàm logic:
 - Phương pháp đại số
 - Phương pháp bảng Karnaugh
 - Phương pháp Quine Mc. Cluskey

Phương pháp đại số

- Dựa vào các định lý đã học để đưa biểu thức về dạng tối giản
- Ví dụ: Đưa hàm logic về dạng tối giản

$$f = AB + \bar{A}C + BC$$

- Áp dụng định lý $A + \bar{A} = 1$ và $X + XY = X$

$$\begin{aligned} f &= AB + \bar{A}C + BC(A + \bar{A}) \\ &= AB + ABC + \bar{A}C + \bar{A}BC \\ &= AB + \bar{A}C \end{aligned}$$

Ví dụ 20

- Đưa hàm logic về dạng tối giản

$$f = AB + BCD + \bar{A}C + \bar{B}C$$

- Áp dụng định lý $A + \bar{A} = 1$ và $X + XY = X$

$$\begin{aligned} f &= AB + BCD(A + \bar{A}) + \bar{A}C + \bar{B}C \\ &= (AB + ABCD) + (\bar{A}BCD + \bar{A}C) + \bar{B}C \\ &= AB + \bar{A}C + \bar{B}C = AB + \overline{AB}.C \\ &= AB(1 + C) + \overline{AB}.C \\ &= AB + C \end{aligned}$$

Bảng trạng thái

- Còn gọi là bảng chân lý/bảng thật
- Liệt kê giá trị mỗi biến và hàm theo từng cột riêng biệt.
- Hàm n biến có 2^n tổ hợp, các tổ hợp này được ký hiệu bởi m_i với $i=0-2^n-1$, còn gọi là hạng tích hay mintex
- **Ưu điểm:** rõ ràng, trực quan, xác định giá trị biến vào thì có thể tìm được giá trị đầu ra.
- **Nhược điểm:** Phức tạp nếu số biến nhiều, không thể dùng các công thức và định lý để tính toán.

m	A	B	C	f
m₀	0	0	0	0
m₁	0	0	1	0
m₂	0	1	0	0
m₃	0	1	1	0
m₄	1	0	0	0
m₅	1	0	1	0
m₆	1	1	0	0
m₇	1	1	1	1

Các dạng biểu diễn hàm

- Có 2 dạng biểu diễn: dạng tuyến (**tổng các tích**) và dạng hội (**tích các tổng**).
- Nếu mỗi hạng tích hay hạng tổng có đủ mặt các biến thì gọi là dạng chuẩn.
- Tổng quát, hàm logic n biến có thể biểu diễn chỉ bằng 1 dạng tổng các tích (m_i : mintex)

$$f(X_{n-1}, \dots, X_0) = \sum_{i=0}^{2^n-1} a_i m_i$$

hoặc tích các tổng (M_i : maxtex)

$$f(X_{n-1}, \dots, X_0) = \prod_{i=0}^{2^n-1} (a_i + M_i)$$

a_i : nhận giá trị 0 hoặc 1

Dạng tuyến – Tổng các tích

- Dạng tổng quát: $f(X_{n-1}, \dots, X_0) = \sum_{i=0}^{2^n-1} a_i m_i$ a_i : nhận giá trị 0 hoặc 1

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

$$Y = \bar{A} \cdot \bar{B} \cdot \bar{C} + \bar{A} \cdot B \cdot C + A \cdot B \cdot \bar{C} + A \cdot \bar{B} \cdot C + A \cdot B \cdot C$$

➡ $f(A, B, C) = \sum 0, 3, 5, 6, 7$

Dạng hội – Tích các tổng

- Dạng tổng quát:

$$f(X_{n-1}, \dots, X_0) = \prod_{i=0}^{2^n-1} (a_i + M_i) \quad a_i: \text{nhận giá trị 0 hoặc 1}$$

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

$$Y = (A + B + \bar{C}).(A + \bar{B} + C).(\bar{A} + B + C)$$

➡ $f(A, B, C) = \prod 1, 2, 4$

Dạng hội \rightarrow Dạng tuyển

✓ Khai triển các thừa số

✓ Loại bỏ dư thừa

$$\begin{aligned} Y &= (A + B + \bar{C}).(A + \bar{B} + C).(\bar{A} + B + \bar{C}) \\ &= \bar{A} \bar{B} \bar{C} + \bar{A}.B.C + A.B.\bar{C} + A.\bar{B}.C \\ &\quad + A.B.C \end{aligned}$$

Dạng tuyển \rightarrow Dạng hội

✓ Lấy hàm đối ngẫu

✓ Triển khai thừa số

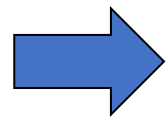
✓ Loại bỏ dư thừa

✓ Lấy đối ngẫu

$$Y = A.B + \bar{A}.\bar{B}$$

$$\begin{aligned}\text{Dual} &= (A + B).(\bar{A} + \bar{B}) \\ &= A.\bar{A} + A.\bar{B} + B.\bar{A} + B.\bar{B} \\ &= 0 + A.\bar{B} + B.\bar{A} + 0 \\ &= A.\bar{B} + \bar{A}.B\end{aligned}$$

The dual of $(A.\bar{B} + \bar{A}.B) = (A + \bar{B}).(\bar{A} + B)$


$$A.B + \bar{A}.\bar{B} = (A + \bar{B}).(\bar{A} + B)$$

Bảng Karnaugh

- Tổ chức của bảng Karnaugh
 - Các tổ hợp biến được viết theo 1 dòng và 1 cột.
 - Một hàm logic n biến có 2^n ô
 - Mỗi ô thể hiện 1 hạng tích hay một hạng tổng, hạng tích trong 2 ô kề cận chỉ khác nhau 1 biến
- Tính tuần hoàn của bảng Karnaugh
 - Các ô đầu dòng và cuối dòng, đầu cột và cuối cột khác nhau 1 biến nên cũng được gọi là các ô kề cận.
- Thiết lập bảng Karnaugh của 1 hàm
 - Dưới dạng chuẩn tổng các tích: ghi giá trị 1 ứng với các ô hạng tích có mặt, ô còn lại lấy giá trị 0
 - Dưới dạng tích các tổng: ghi giá trị 0 với các ô ứng với hạng tổng

A \ B	0	1
0		
1		

A \ BC	00	01	11	10
0				
1				

AB \ CD	00	01	11	10
00				
01				
11				
10				

Bảng Karnaugh

- Được dùng để rút gọn những hàm ≤ 5 biến.

- **Các bước thực hiện:**

- Gộp các ô kế cận có giá trị '1' lại thành từng nhóm 2, 4, ..., 2^i ô.
- Số ô trong mỗi nhóm càng lớn thì kết quả thu được càng tối giản.
- Một ô có thể được gộp nhiều lần trong các nhóm khác nhau.
- Nếu gộp theo các ô có giá trị '0' sẽ thu được biểu thức bù của hàm.
- Thay mỗi nhóm bằng một hạng tích mới, trong đó giữ lại các biến giống nhau theo dòng và cột.
- Cộng các hạng tích mới được hàm đã tối giản.

CD \ AB	00	01	11	10
00			1	1
01			1	1
11	1	1	1	1
10			1	1

$f_1 = AB$ $f_2 = C$

Phương pháp Quine Mc. Cluskey

- Tối thiểu hoá được hàm nhiều biến và có thể thực hiện nhờ phần mềm máy tính.
- Dựa vào định luật bù
- **Các bước thực hiện:**
 - Lập bảng liệt kê các hạng tích dưới dạng nhị phân theo từng nhóm với số bit 1 giống nhau, và xếp theo số bit 1 tăng dần.
 - Gộp 2 hạng tích của mỗi cặp nhóm chỉ khác nhau 1 bit để tạo các nhóm mới. Trong mỗi nhóm mới, giữ lại các biến giống nhau, biến bị bỏ đi thay bằng một dấu ngang (-).
 - Lặp lại cho đến khi trong các nhóm tạo thành không có khả năng gộp nữa. Mỗi lần rút gọn, đánh dấu # vào các hạng ghép cặp được.
 - Các hạng không đánh dấu # trong mỗi lần rút gọn sẽ được tập hợp lại để lựa chọn biểu thức tối giản.

Phương pháp Quine Mc. Cluskey

- Ví dụ: $f(A, B, C, D) = \sum(10,11,12,13,14,15)$
- Bước 1: Lập bảng

Bảng a		Bảng b	
Hạng tích sắp xếp	Nhị phân (ABCD)	Rút gọn lần 1 (ABCD)	Rút gọn lần thứ 2 (ABCD)
10	1 0 1 0	1 0 1 - # (10,11)	1 1 - - (12,13,14,15)
<u>12</u>	<u>1 1 0 0</u>	1 - 1 0 # (10,14)	1 - 1 - (10,11,14,15)
11	1 0 1 1	1 1 0 - # (12,13)	
13	1 1 0 1	<u>1 1 - 0</u> # (12,14)	
<u>14</u>	<u>1 1 1 0</u>	1 - 1 1 # (11,15)	
15	1 1 1 1	1 1 - 1 # (13,15)	
		1 1 1 - # (14,15)	

Phương pháp Quine Mc. Cluskey

- Ví dụ: $f(A, B, C, D) = \sum(10,11,12,13,14,15)$
- Bước 1: Lập bảng
- Bước 2: Thực hiện nhóm các hạng tích sao cho khả năng phủ là lớn nhất:

<i>A BCD</i>	10	11	12	13	14	15
1 1 - -			x	x	x	x
1 - 1 -	x	x			x	x

Nội dung

1. Đại số Boole
2. Biểu diễn biến và hàm logic
3. Các tiên đề và định lý
4. Tối thiểu hóa hàm logic
5. Các cổng logic cơ bản

Các cổng logic cơ bản

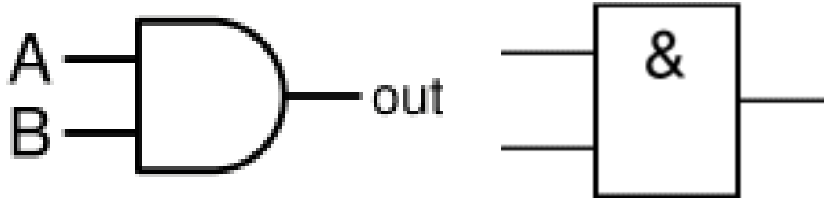
- Khái niệm
- Thực hiện phần tử AND, OR dùng Diode
- Thực hiện phần tử NOT dùng Transistor
- Các mạch tích hợp số

Khái niệm

- Có 3 phép toán logic cơ bản:
 - VÀ (AND)
 - HOẶC (OR)
 - ĐẢO (NOT)
- Phần tử logic cơ bản (mạch logic cơ bản, cổng logic) thực hiện phép toán logic cơ bản:
 - Cổng **VÀ** (**AND** gate)
 - Cổng **HOẶC** (**OR** gate)
 - Cổng **ĐẢO** (**NOT** inverter)
- Các mạch số đặc biệt khác: các cổng NAND, NOR, XOR, XNOR

Cổng VÀ (AND gate)

- Chức năng:
 - Thực hiện phép toán logic VÀ (AND)
 - Đầu ra chỉ bằng 1 khi tất cả các đầu vào bằng 1
- Cổng VÀ 2 đầu vào:
 - Ký hiệu:



- Bảng thật:
- Biểu thức: $out = A . B$

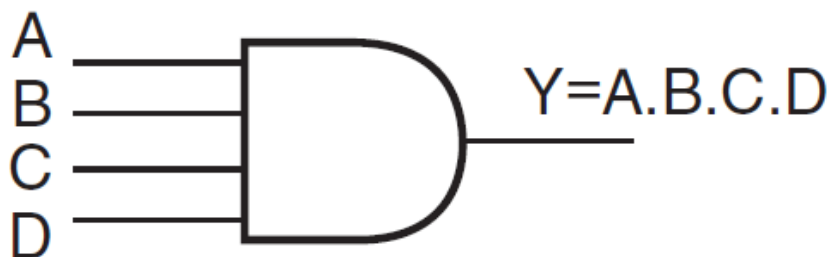
A	B	out
0	0	0
0	1	0
1	0	0
1	1	1

Cổng VÀ (AND gate)

- Cổng VÀ 3 đầu vào:



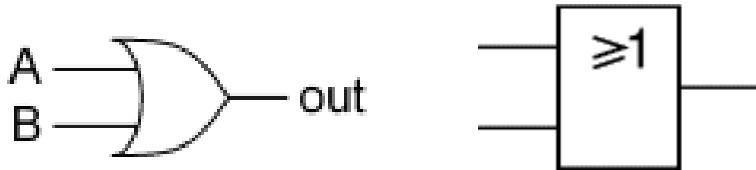
- Cổng VÀ 4 đầu vào



A	B	C	D	Y
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

Cổng HOẶC (OR gate)

- Chức năng:
 - Thực hiện phép toán logic HOẶC (OR)
 - Đầu ra chỉ bằng 0 khi tất cả các đầu vào bằng 0
- Cổng HOẶC 2 đầu vào:
 - Ký hiệu:

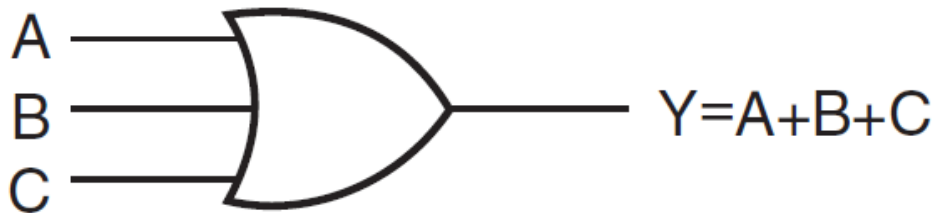


A	B	out
0	0	0
0	1	1
1	0	1
1	1	1

- Bảng thật:
- Biểu thức: $out = A + B$

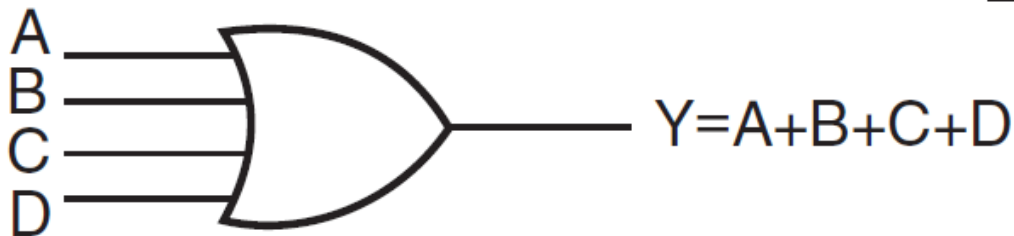
Cổng HOẶC (OR gate)

- Cổng HOẶC 3 đầu vào:



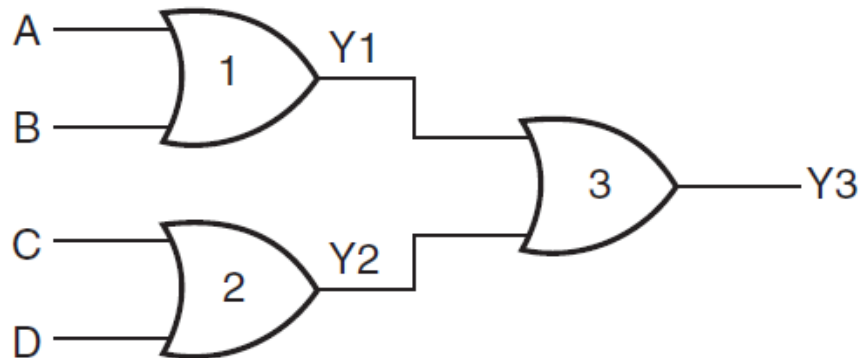
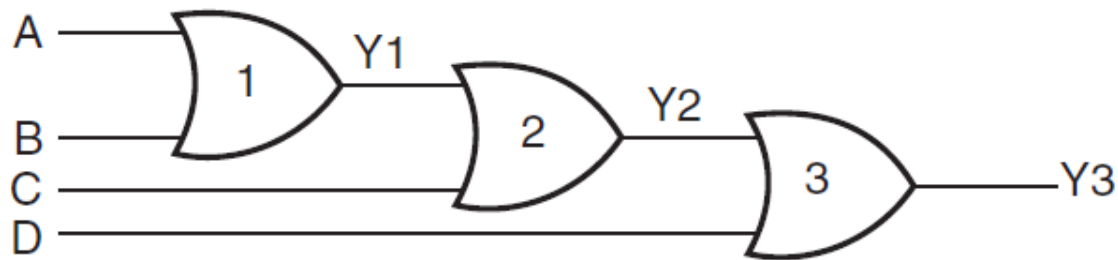
A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

- Cổng HOẶC 4 đầu vào:



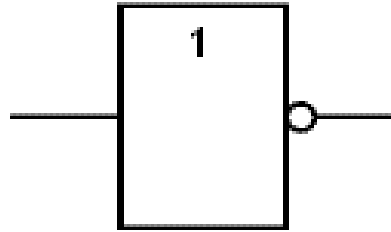
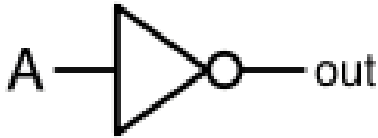
Ví dụ 21

- Thiết kế mạch OR có 4 đầu vào sử dụng cổng OR 2 đầu vào.



Cổng ĐẢO (NOT inverter)

- Chức năng:
 - Thực hiện phép toán logic ĐẢO (NOT)
- Cổng ĐẢO chỉ có 1 đầu vào:
 - Ký hiệu:



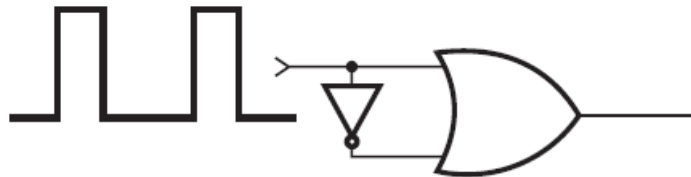
- Bảng thật:
- Biểu thức:

$$\text{out} = \overline{A}$$

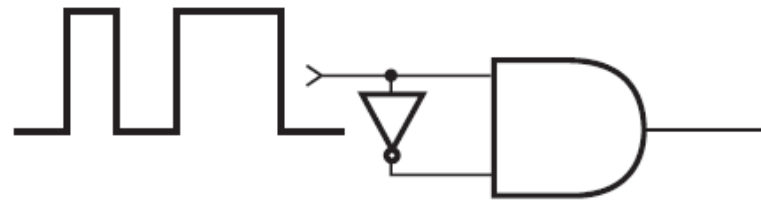
A	out
0	1
1	0

Ví dụ 22

- Vẽ đầu ra với các mạch sau:



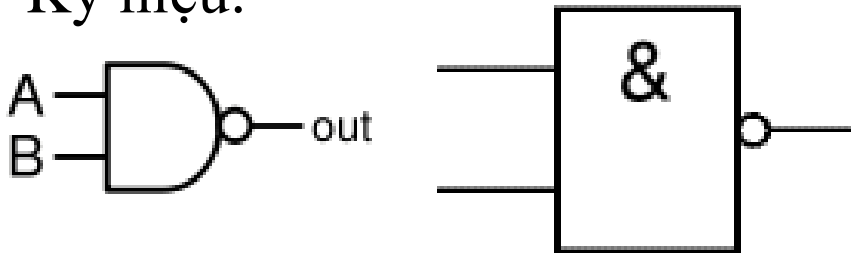
(a)



(b)

Cổng VÀ ĐẢO (NAND gate)

- Chức năng:
 - Thực hiện phép ĐẢO của phép toán logic VÀ
 - Đầu ra chỉ bằng 0 khi tất cả các đầu vào bằng 1
- Cổng VÀ ĐẢO 2 đầu vào:
 - Ký hiệu:



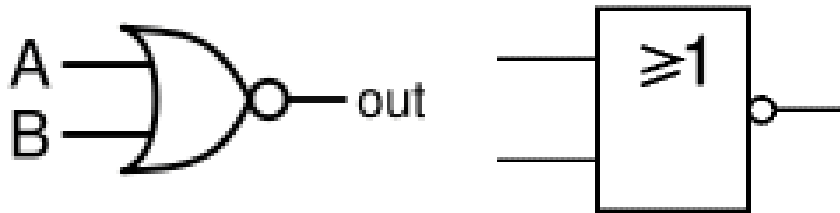
- Bảng thật:
- Biểu thức: _____

$$\text{out} = A . B$$

A	B	out
0	0	1
0	1	1
1	0	1
1	1	0

Cổng HOẶC ĐẢO (NOR gate)

- Chức năng:
 - Thực hiện phép ĐẢO của phép toán logic HOẶC
 - Đầu ra chỉ bằng 1 khi tất cả các đầu vào bằng 0
- Cổng HOẶC ĐẢO 2 đầu vào:
 - Ký hiệu:



- Bảng thật:
- Biểu thức:

$$\text{out} = \overline{A + B}$$

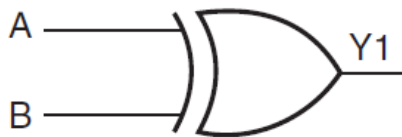
A	B	out
0	0	1
0	1	0
1	0	0
1	1	0

Cổng XOR (XOR gate)

- Chức năng:
 - Exclusive-OR
 - Thực hiện biểu thức logic HOẶC CÓ LOẠI TRỪ (phép toán XOR - hay còn là phép cộng module 2)
 - Đầu ra chỉ bằng 0 khi tổng số đầu vào bằng 1 là số chẵn

- Cổng XOR 2 đầu vào:

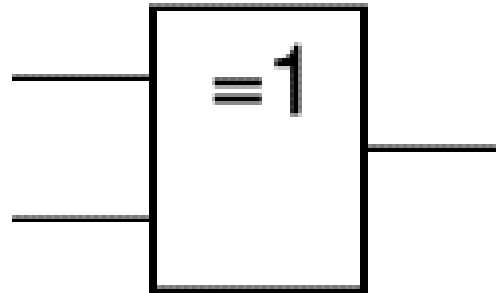
- Ký hiệu:



- Bảng thật:

- Biểu thức:

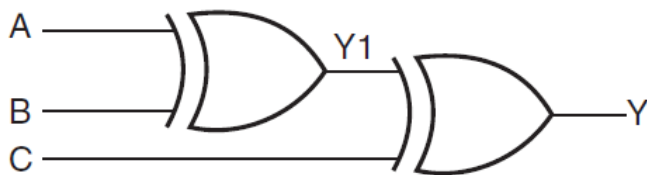
$$out = A \oplus B = \bar{A}.B + A.\bar{B}$$



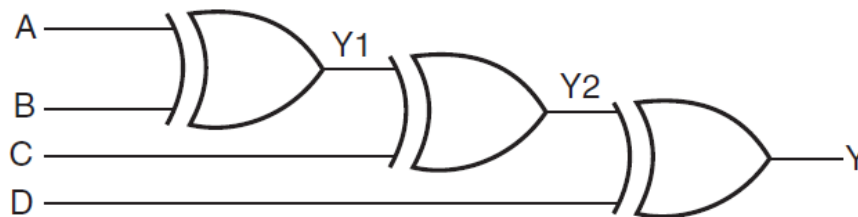
A	B	out
0	0	0
0	1	1
1	0	1
1	1	0

Ví dụ 23

- Thiết kế mạch XOR có 3, 4 đầu vào sử dụng cổng XOR 2 đầu vào.



(a)



(b)

3-input XOR gate			
A	B	C	Output
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

Ví dụ 24

- Thiết kế mạch NOT sử dụng cổng XOR 2 đầu vào.

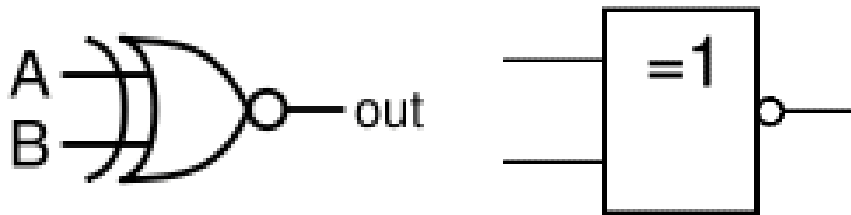


A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

Cổng XNOR (XNOR gate)

- Chức năng:
 - Exclusive-NOR
 - Thực hiện phép ĐẢO của phép toán XOR
 - Đầu ra chỉ bằng 1 khi tổng số đầu vào bằng 1 là số chẵn
- Cổng XNOR 2 đầu vào:

- Ký hiệu:



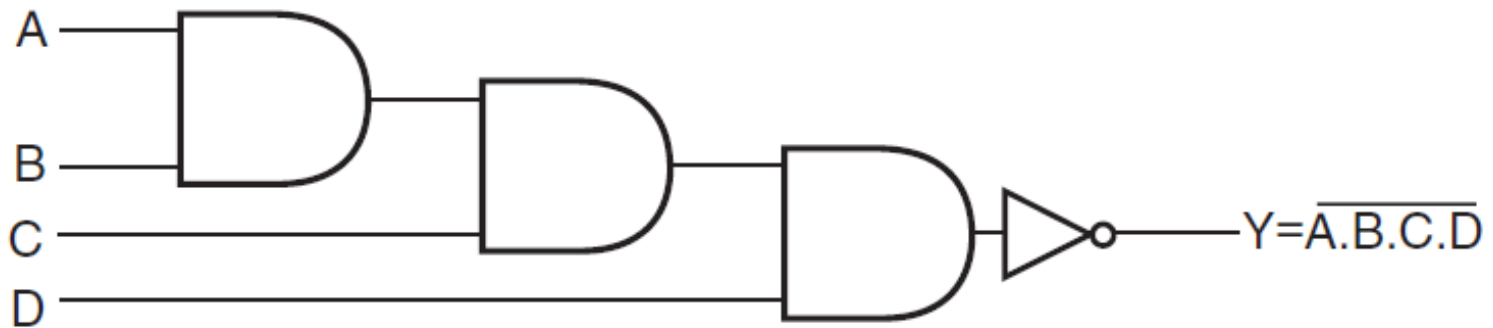
- Bảng thật:
- Biểu thức:

$$out = A \oplus B = A.B + \overline{A}.\overline{B}$$

A	B	out
0	0	1
0	1	0
1	0	0
1	1	1

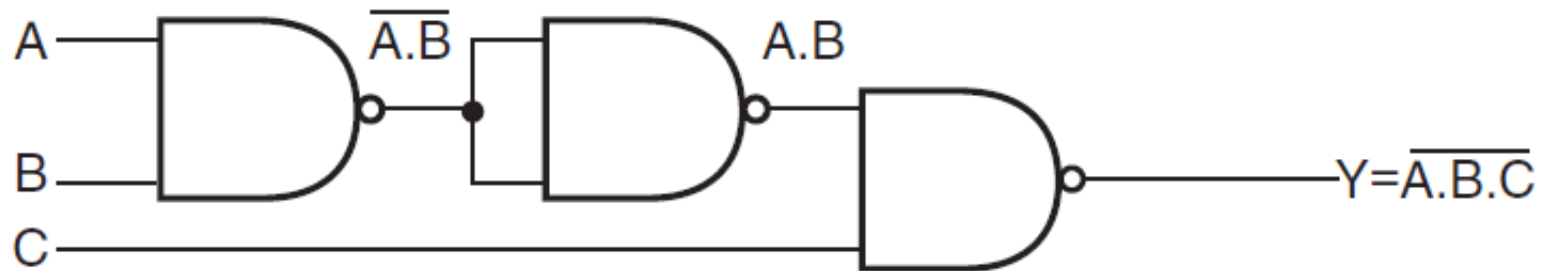
Ví dụ 25

- Thiết kế mạch NAND 4 đầu vào sử dụng cổng AND 2 đầu vào và cổng NOT.



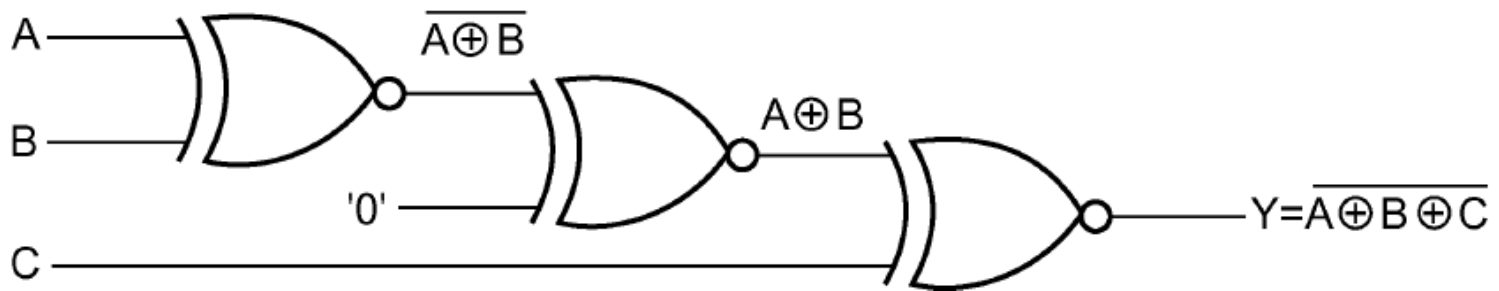
Ví dụ 26

- Thiết kế mạch NAND 3 đầu vào sử dụng cổng NAND 2 đầu vào.



Ví dụ 27

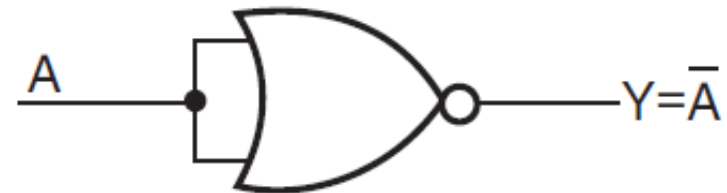
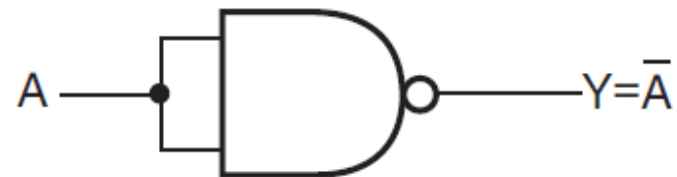
- Thiết kế mạch XNOR 3 đầu vào sử dụng cổng XNOR 2 đầu vào.



Ví dụ 28

- Thiết kế mạch NOT sử dụng:

- Cổng NAND 2 đầu vào.
- Cổng NOR 2 đầu vào
- Cổng XNOR 2 đầu vào



Bài tập 1

- a) Thiết kế mạch NAND 8 đầu vào sử dụng cổng AND 2 đầu vào và cổng NAND 2 đầu vào.

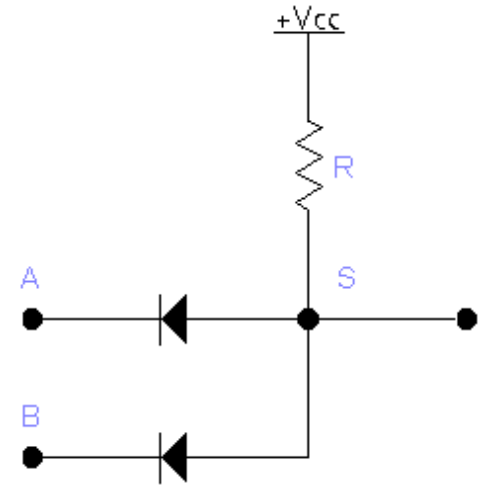
- b) Thiết kế mạch XNOR 8 đầu vào sử dụng số lượng cổng 2 đầu vào ít nhất.

Các cổng logic cơ bản

- Khái niệm
- Thực hiện phần tử AND, OR dùng Diode
- Thực hiện phần tử NOT dùng Transistor
- Các mạch tích hợp số

Phần tử AND 2 đầu vào dùng Diode

- Xét mạch ở hình bên.
- Giả sử lấy TTL làm chuẩn cho hoạt động của mạch.
- Lần lượt đặt điện áp 0V và 5V vào 2 đầu vào A và B, sau đó đo điện áp tại đầu ra S, ta có: **$S = A.B$**



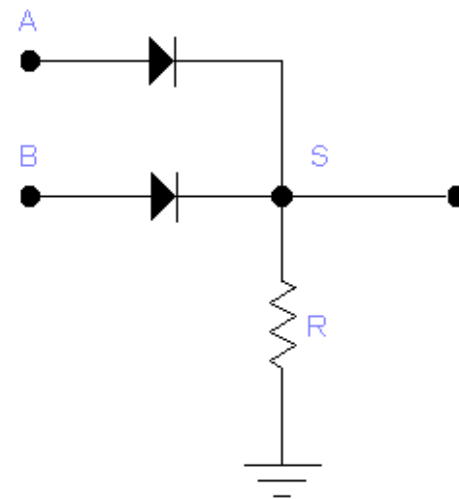
U_A	U_B	U_S	
0	0	0	D_A, D_B thông
0	5	0	D_A thông, D_B tắt
5	0	0	D_A tắt, D_B thông
5	5	5	D_A, D_B tắt

→

A	B	S
0	0	0
0	1	0
1	0	0
1	1	1

Phần tử OR 2 đầu vào dùng Diode

- Xét mạch ở hình bên.
- Giả sử lấy TTL làm chuẩn cho hoạt động của mạch.
- Lần lượt đặt điện áp 0V và 5V vào 2 đầu vào A và B, sau đó đo điện áp tại đầu ra S, ta có: **$S = A + B$**



U_A	U_B	U_S	
0	0	0	D_A, D_B tắt
0	5	5	D_A tắt, D_B thông
5	0	5	D_A thông, D_B tắt
5	5	5	D_A, D_B thông

→

A	B	S
0	0	0
0	1	1
1	0	1
1	1	1

Các cổng logic cơ bản

- Khái niệm
- Thực hiện phần tử AND, OR dùng Diode
- Thực hiện phần tử NOT dùng Transistor
- Các mạch tích hợp số

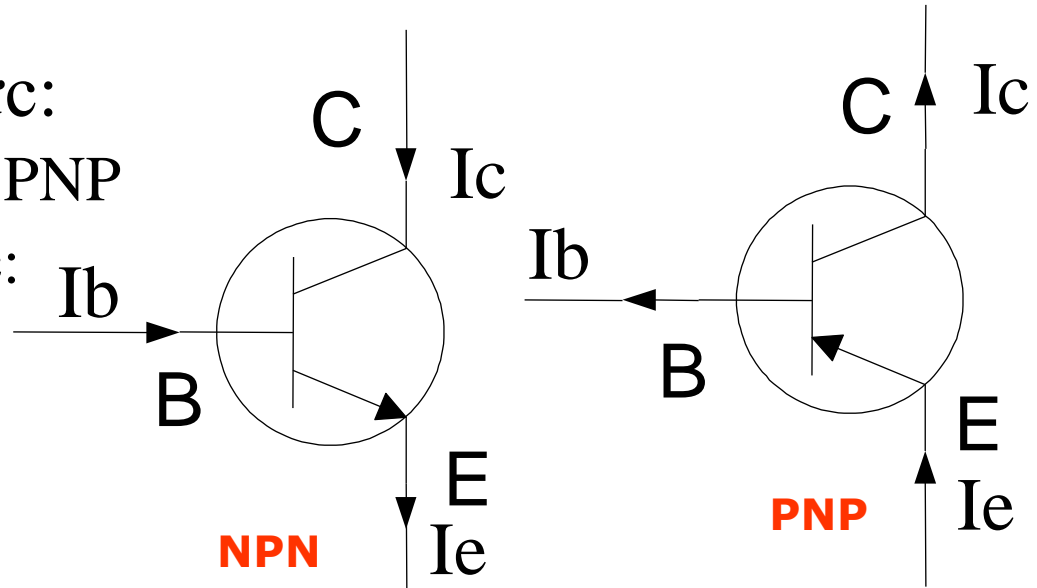
Thực hiện phần tử NOT

- Transistor lưỡng cực:

- Có 2 loại: NPN và PNP

- Transistor có 3 cực:

- B: Base
- C: Collector
- E: Emitter



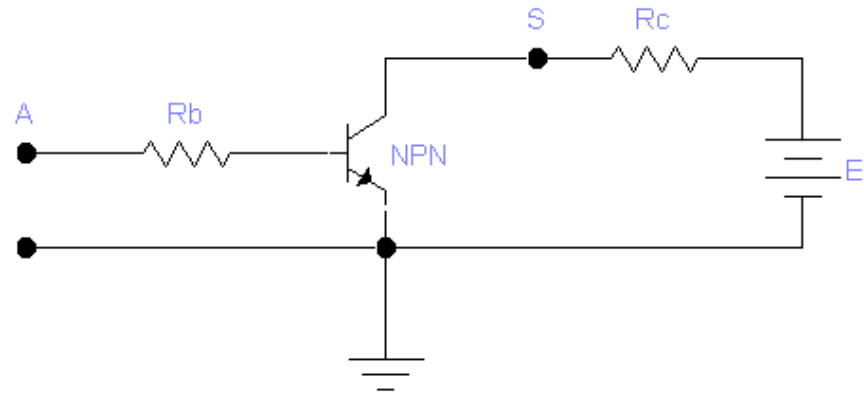
- Chức năng: Dùng để khuếch đại (thông) dòng I_C bằng việc điều khiển dòng I_B

- Hoạt động:

- $I_B = 0$, Transistor làm việc ở chế độ không khuếch đại (tắt), $I_C = 0$
- $I_B > 0$, Transistor làm việc ở chế độ khuếch đại (thông), $I_C = \beta \cdot I_B$, trong đó β là hệ số khuếch đại.

Thực hiện phần tử NOT dùng Transistor

- Xét mạch ở hình sau.



- Giả sử lấy TTL làm chuẩn cho hoạt động của mạch.
- Lần lượt đặt điện áp 0V và 5V vào đầu vào A và chọn R_b đủ nhỏ sao cho Transistor thông bão hòa, sau đó đo điện áp tại đầu ra S, ta có:

U_A	U_S
0	5 T tắt
5	0 T thông

→

A	S
0	1
1	0

$$S = \overline{A}$$

Các cổng logic cơ bản

- Khái niệm
- Thực hiện phần tử AND, OR dùng Diode
- Thực hiện phần tử NOT dùng Transistor
- Các mạch tích hợp số

Các mạch tích hợp số

- Các phần tử logic được cấu thành từ các linh kiện điện tử
- Các linh kiện điện tử này khi kết hợp với nhau thường ở dạng các mạch tích hợp hay còn gọi là IC (Integrated Circuit).
- Mạch tích hợp hay còn gọi là IC, chip, vi mạch, bo... có đặc điểm:
 - Ưu điểm: mật độ linh kiện, làm giảm thể tích, giảm trọng lượng và kích thước mạch.
 - Nhược điểm: hỏng một linh kiện thì hỏng cả mạch.
- Có 2 loại mạch tích hợp:
 - Mạch tích hợp tương tự: làm việc với các tín hiệu tương tự
 - Mạch tích hợp số: làm việc với các tín hiệu số

Phân loại mạch tích hợp số

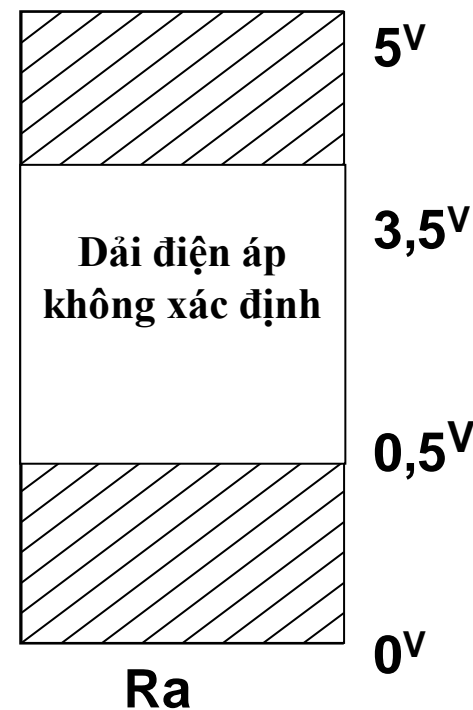
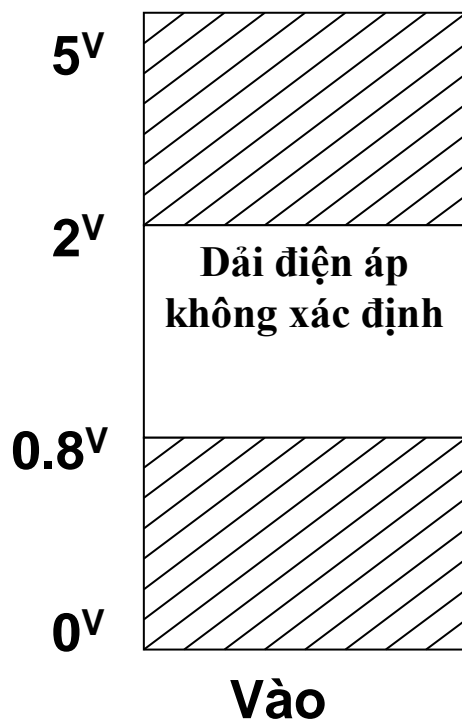
- Theo mật độ linh kiện:
 - Tính theo số lượng cổng (gate).
 - Một cổng có khoảng $2 \div 10$ transistor
 - VD: cổng NAND 2 đầu vào có cấu tạo từ 4 transistor
 - Có các loại sau:
 - SSI - Small Scale Integration: các vi mạch có mật độ tích hợp cỡ nhỏ: < 10 cổng/chip
 - MSI - Medium Scale Integration: các vi mạch có mật độ tích hợp cỡ trung bình: $10 \div 100$ cổng/chip
 - LSI - Large Scale Integration: các vi mạch có mật độ tích hợp cỡ lớn: $100 \div 1000$ cổng/chip
 - VLSI - Very Large Scale Integration: các vi mạch có mật độ tích hợp cỡ rất lớn: $10^3 \div 10^6$ cổng/chip
 - ULSI - Ultra Large Scale Integration: các vi mạch có mật độ tích hợp cỡ cực kỳ lớn: $> 10^6$ cổng/chip

Phân loại mạch tích hợp số (tiếp)

- Theo bản chất linh kiện được sử dụng:
 - IC sử dụng Transistor lưỡng cực:
 - RTL Resistor Transistor Logic (đầu vào mắc điện trở, đầu ra là Transistor)
 - DTL Diode Transistor Logic (đầu vào mắc Diode, đầu ra là Transistor)
 - TTL Transistor Transistor Logic (đầu vào mắc Transistor, đầu ra là Transistor)
 - ECL Emitter Coupled Logic (Transistor ghép nhiều cực emitter)
 - IC sử dụng Transistor trường - FET (Field Effect Transistor)
 - MOS Metal Oxide Semiconductor
 - CMOS Complementary MOS

Đặc tính điện của IC

- Dải điện áp quy định mức logic
- VD: với chuẩn TTL ta có:

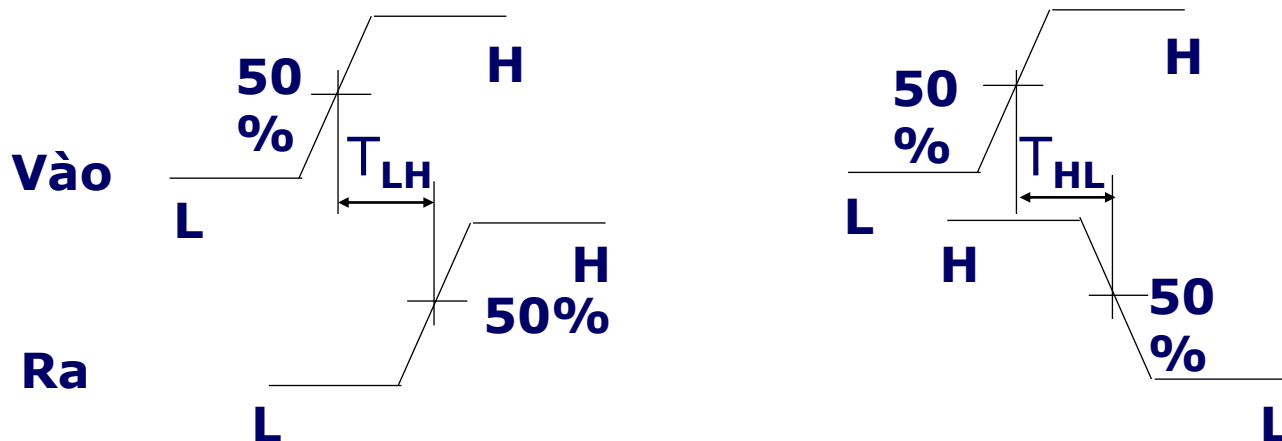


Đặc tính điện của IC (tiếp)

- Thời gian truyền: tín hiệu truyền từ đầu vào tới đầu ra của mạch tích hợp phải mất một khoảng thời gian nào đó. Thời gian đó được đánh giá qua 2 thông số:
 - Thời gian trễ
 - Thời gian chuyển biến

Đặc tính điện của IC

- Thời gian trễ: là thời gian trễ thông tin của đầu ra so với đầu vào

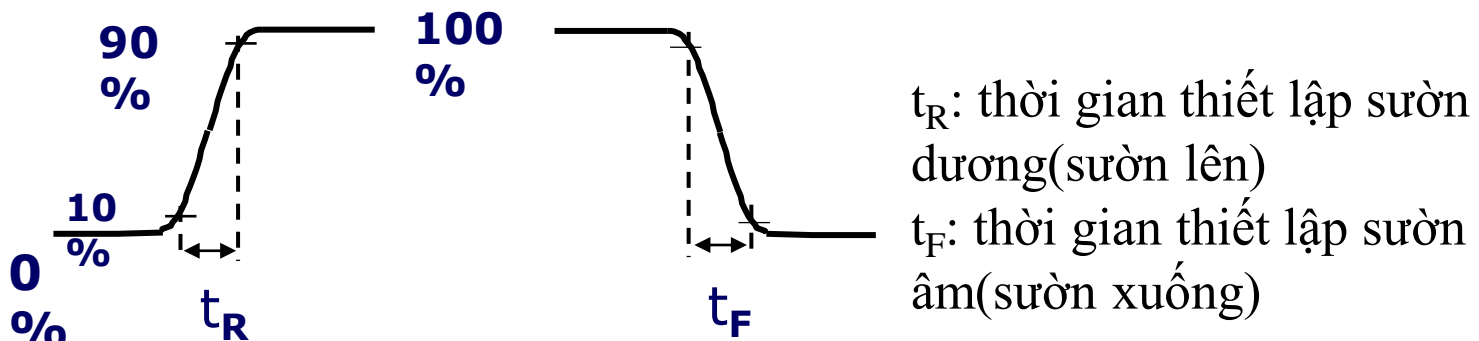


Thời gian trễ trung bình được đánh giá:

$$T_{tb} = (T_{LH} + T_{HL})/2$$

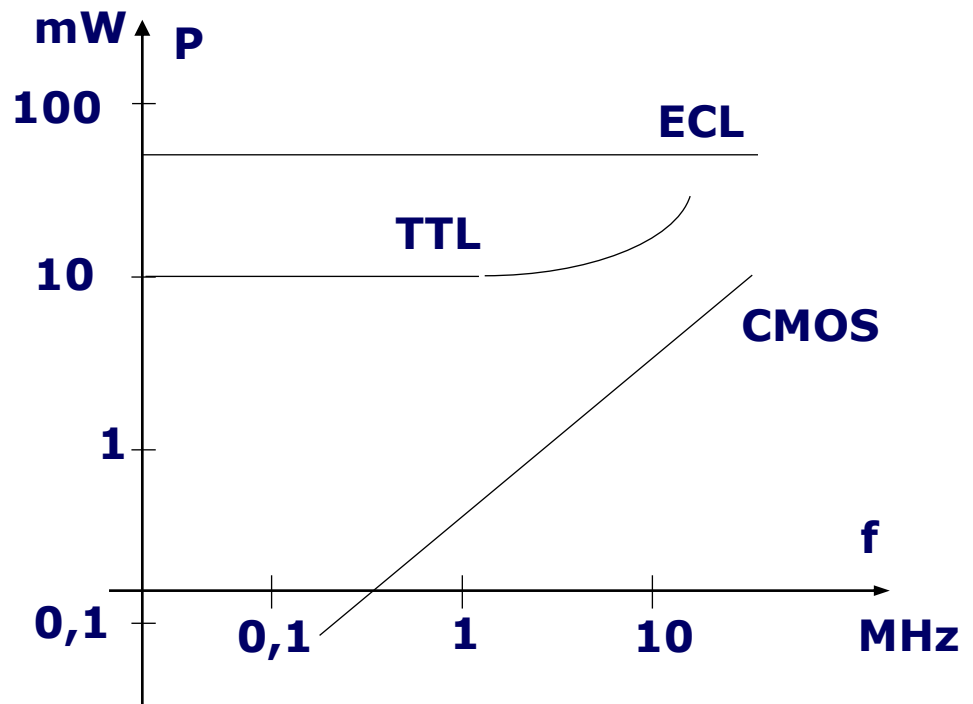
Đặc tính điện của IC

- Thời gian chuyển biến: là thời gian cần thiết để chuyển biến từ mức 0 lên mức 1 và ngược lại.
 - Thời gian chuyển biến từ 0 đến 1 còn gọi là thời gian thiết lập sườn dương
 - Thời gian chuyển biến từ 1 đến 0 còn gọi là thời gian thiết lập sườn âm
 - Trong lý thuyết: thời gian chuyển biến bằng 0
 - Trong thực tế, thời gian chuyển biến được đo bằng thời gian chuyển biến từ 10% đến 90% giá trị biên độ cực đại.



Đặc tính điện của IC

- Công suất tiêu thụ ở chế độ động:
 - Chế độ động là chế độ làm việc có tín hiệu.
 - Là công suất tổn hao trên các phần tử trong vi mạch, nên cần càng nhỏ càng tốt.
 - Công suất tiêu thụ ở chế độ động phụ thuộc:
 - Tần số làm việc.
 - Công nghệ chế tạo: công nghệ CMOS có công suất tiêu thụ thấp nhất.

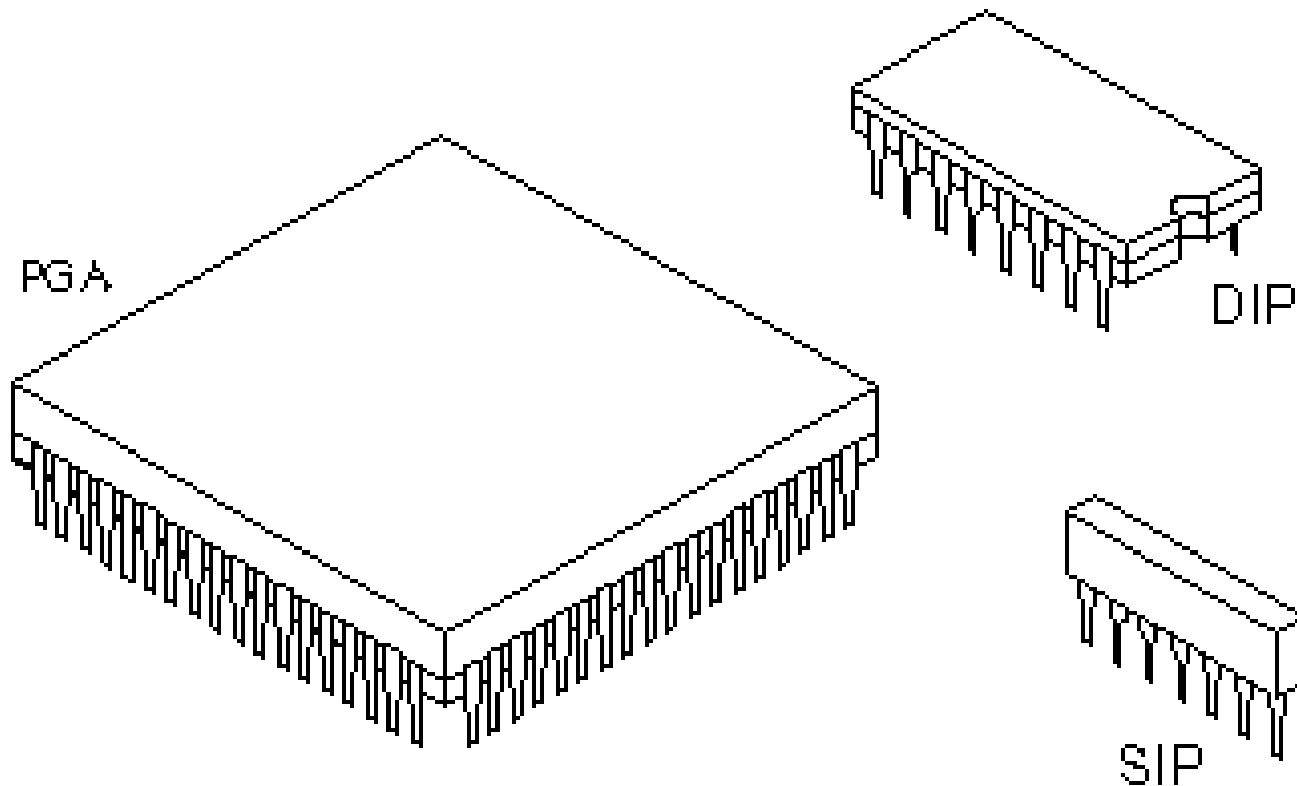


Đặc tính cơ của IC

- Có 2 loại thông dụng:
 - Vỏ tròn bằng kim loại, số chân < 10
 - Vỏ dẹt bằng gốm, chất dẻo, có 3 loại
 - IC một hàng chân SIP (Single Inline Package) hay SIPP (Single Inline Pin Package)
 - IC có 2 hàng chân DIP (Dual Inline Package)
 - IC chân dạng lưới PGA (Pin Grid Array): vỏ vuông, chân xung quanh

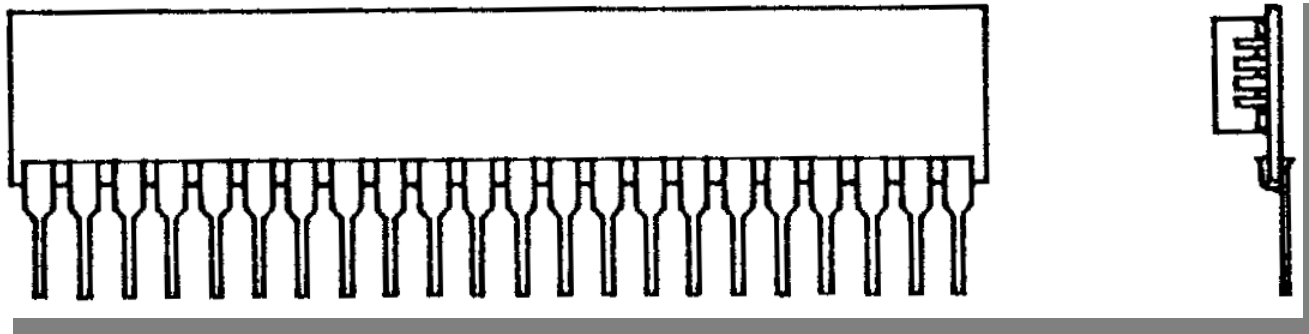
Đặc tính cơ của IC (tiếp)

- Một số dạng IC:



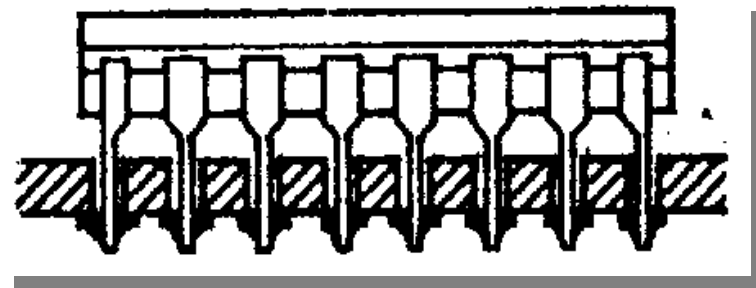
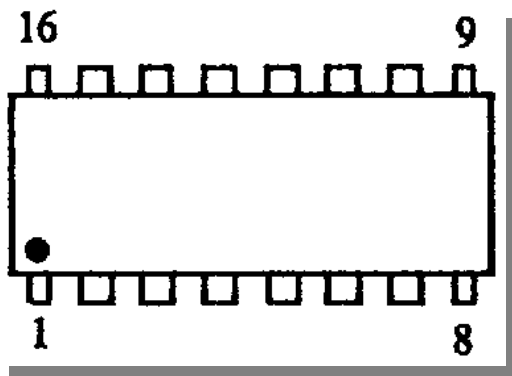
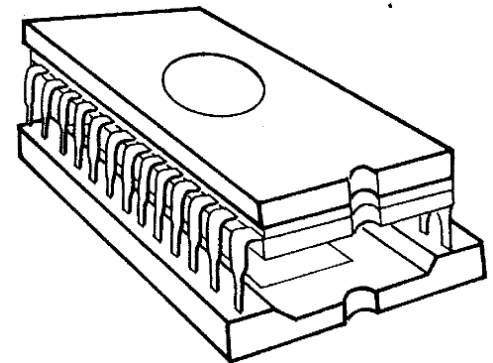
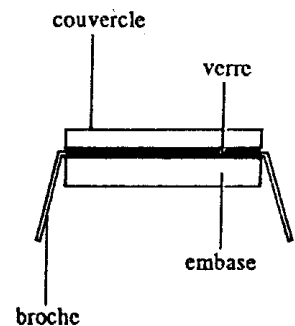
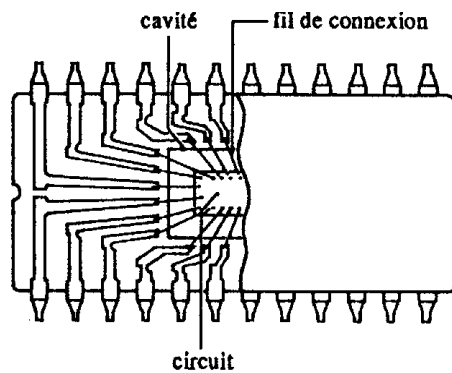
Đặc tính cơ của IC

- SIL (Single In Line)



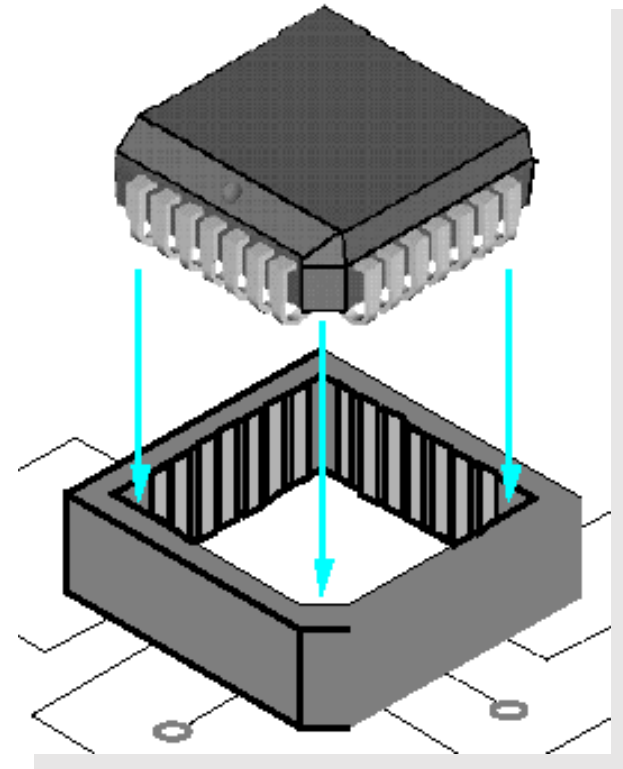
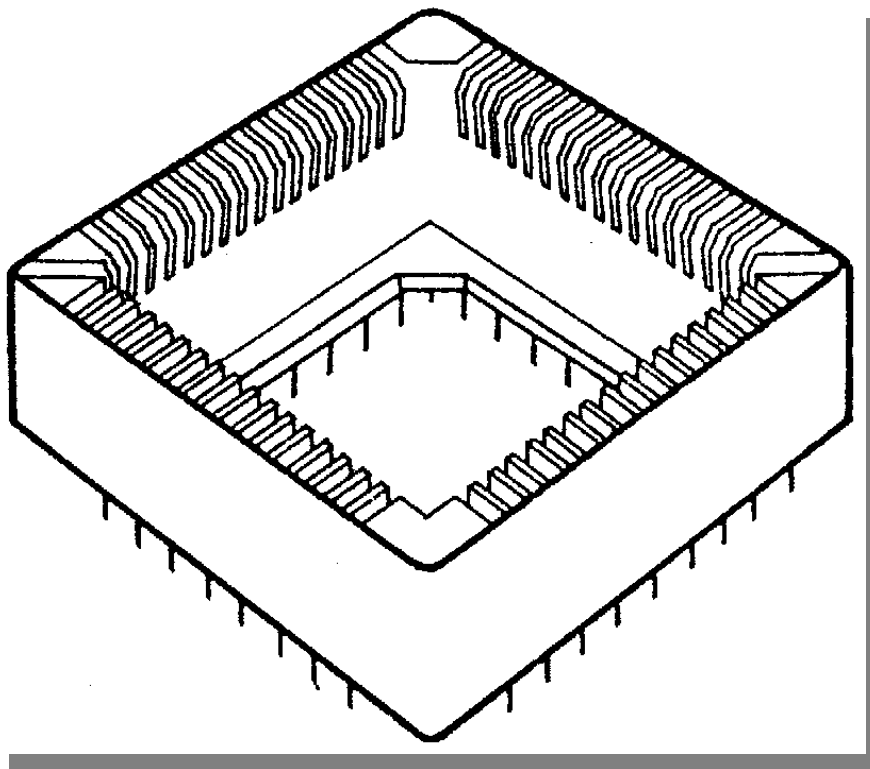
Đặc tính cơ của IC

- DIL (Dual In Line): số chân từ 8 đến 64



Đặc tính cơ của IC

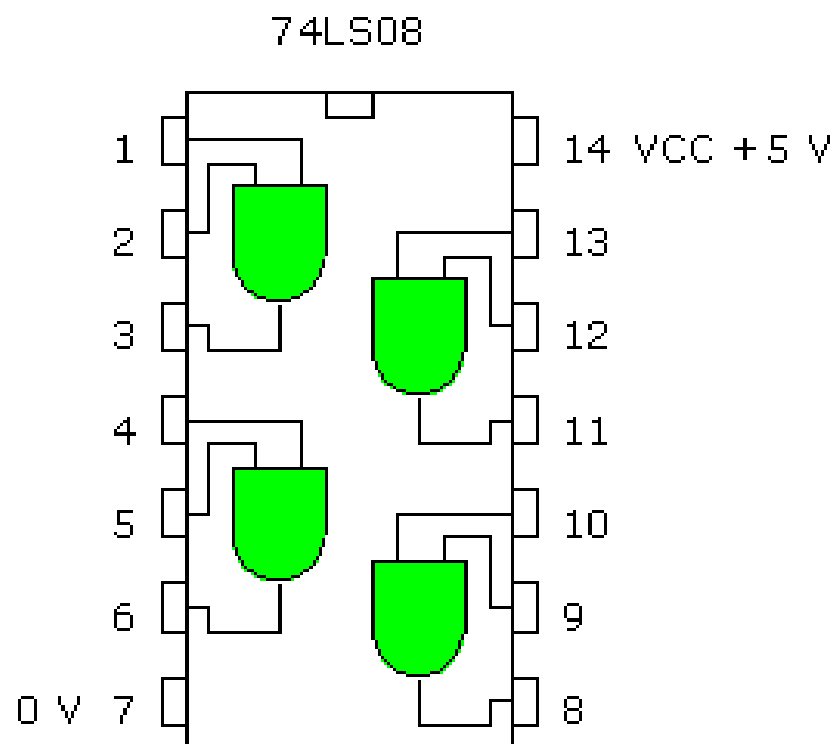
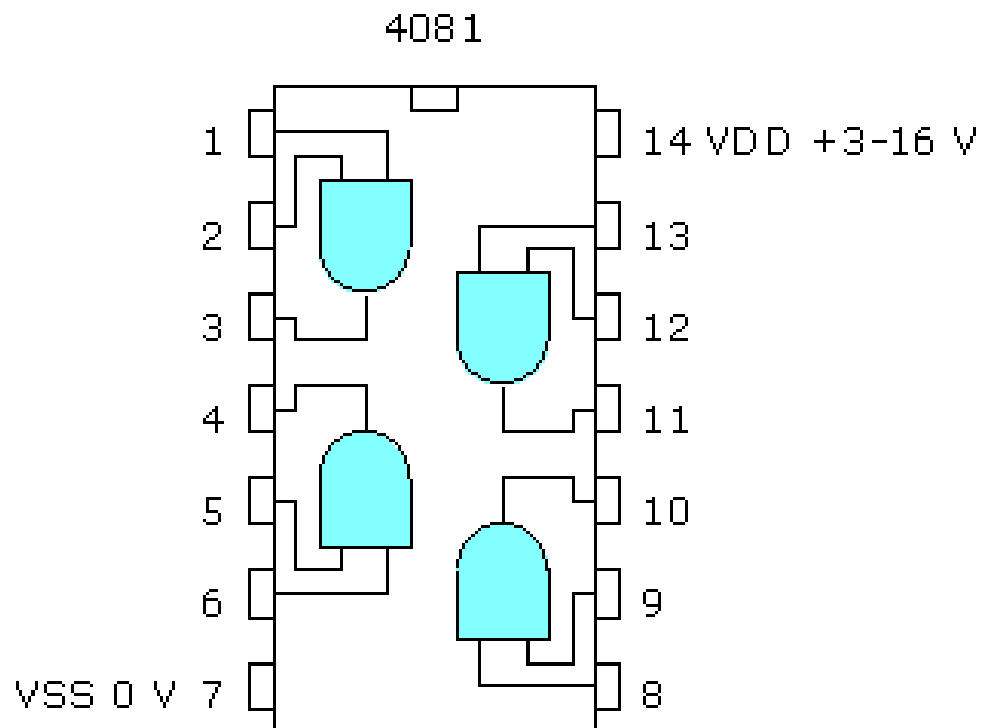
- Vỏ hình vuông



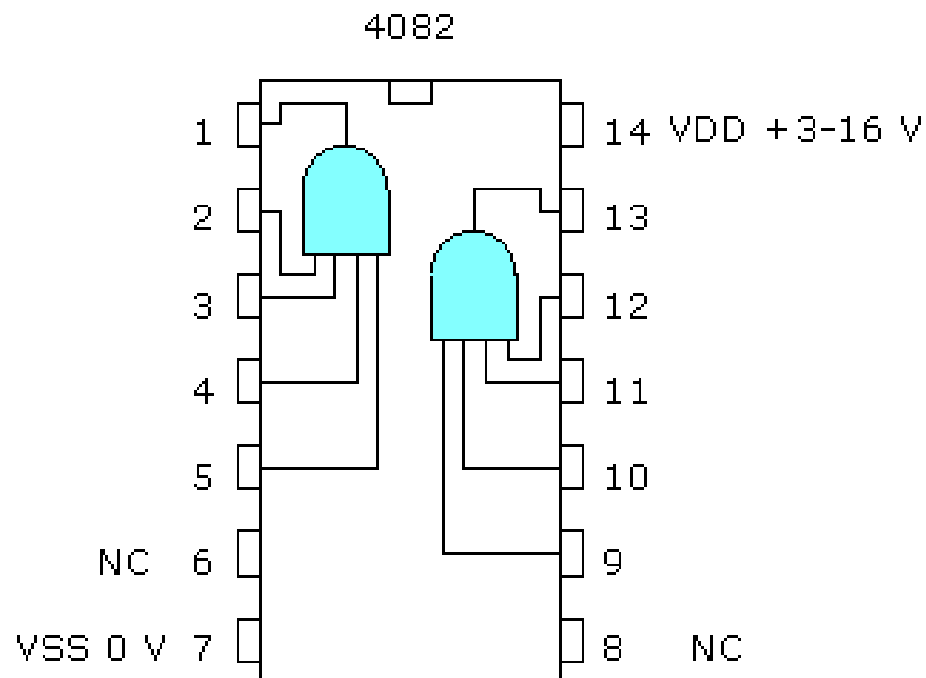
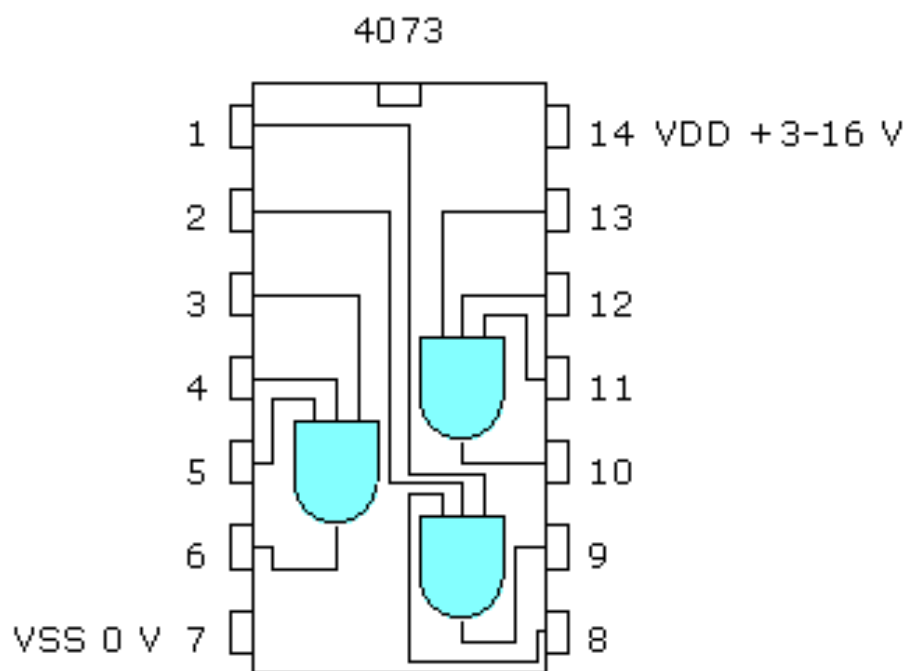
Đặc tính nhiệt của IC

- Mỗi một loại IC được chế tạo để sử dụng ở một điều kiện môi trường khác nhau tùy theo mục đích sử dụng nó.
 - IC dùng trong công nghiệp: $0^{\circ}\text{C} \div 70^{\circ}\text{C}$
 - IC dùng trong quân sự: $-55^{\circ}\text{C} \div 125^{\circ}\text{C}$

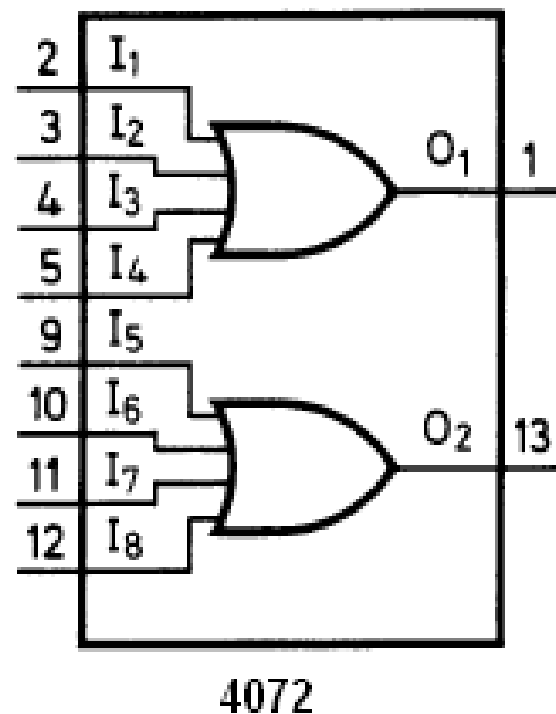
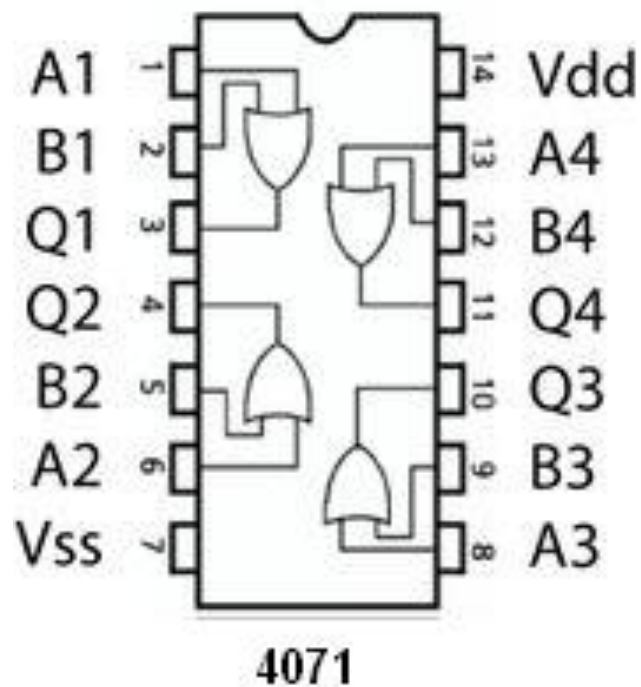
Phần tử AND dùng IC



Phần tử AND dùng IC

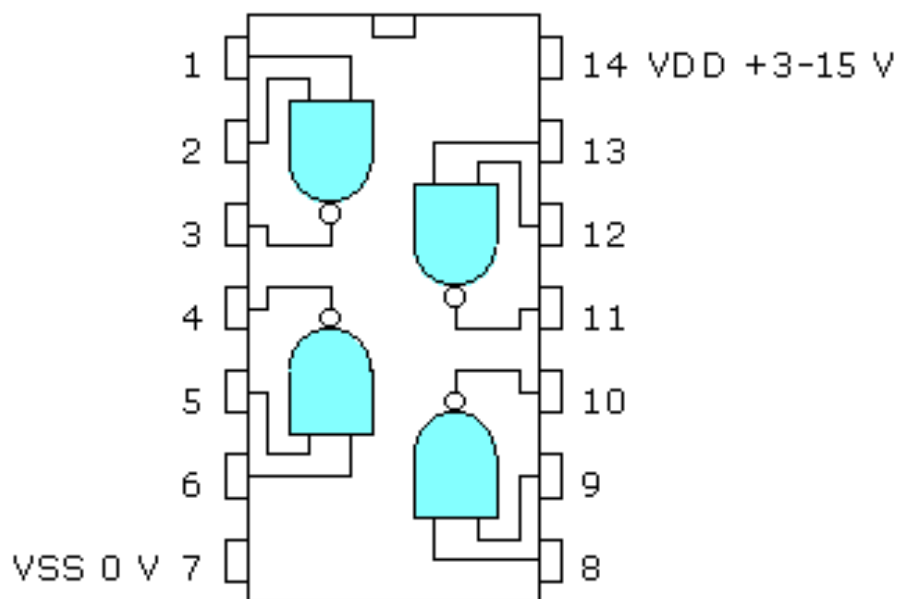


Phần tử OR dùng IC

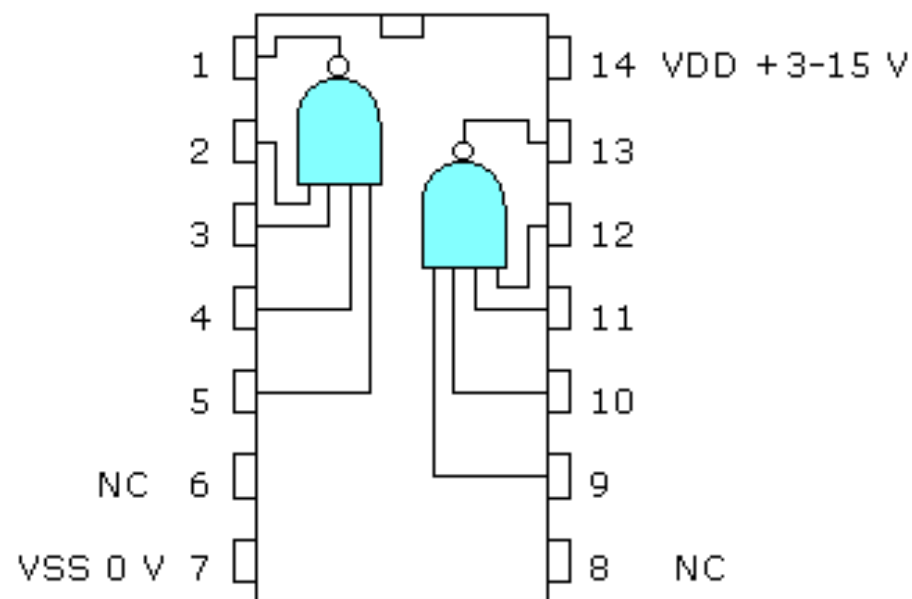


Phần tử NAND dùng IC

4011

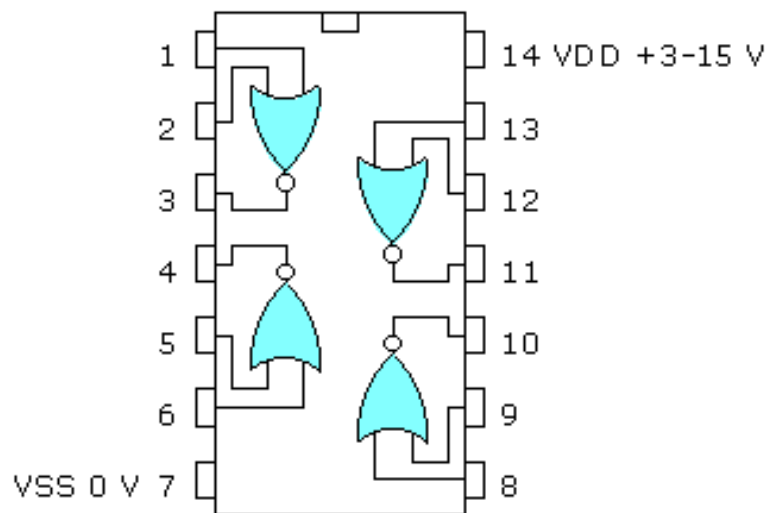


4012

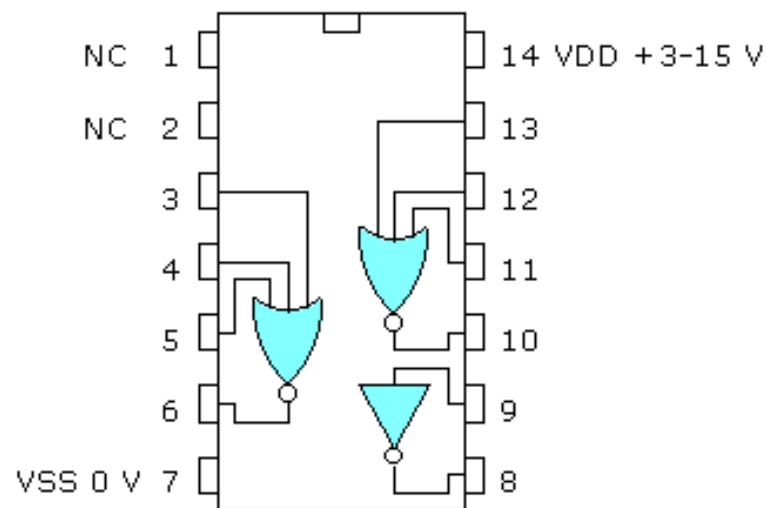


Phần tử NOR dùng IC

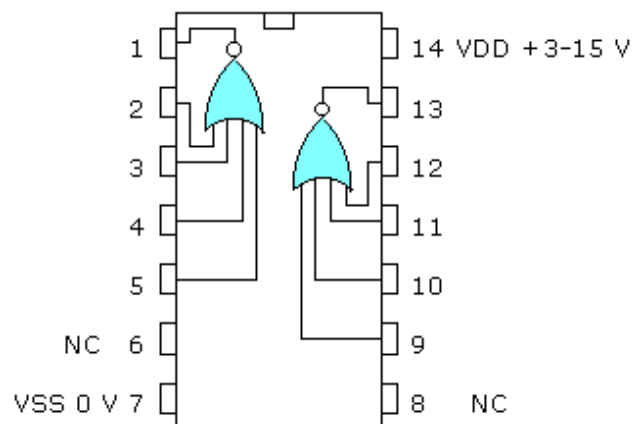
4001



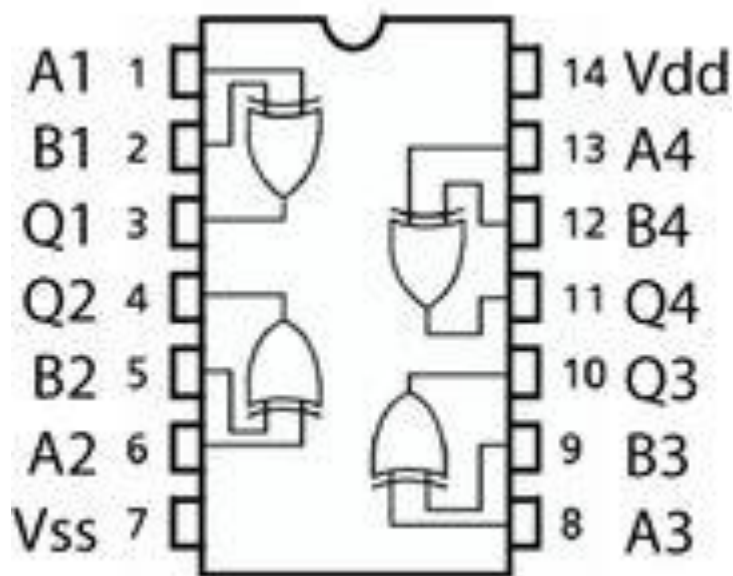
4000



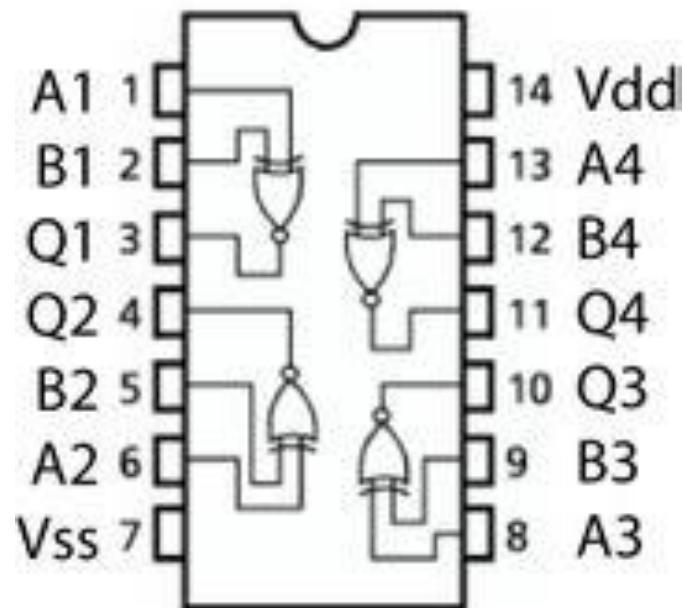
002



Phần tử XOR và XNOR dùng IC



4070/4030



4077

Các phần tử logic cơ bản

- AND: 74LS08
 - OR: 74LS32
 - NOT: 74LS04/05
 - NAND: 74LS00
 - NOR: 74LS02
 - XOR: 74LS136
 - NXOR: 74LS266
-
- Đọc thêm trong tài liệu MultiSim