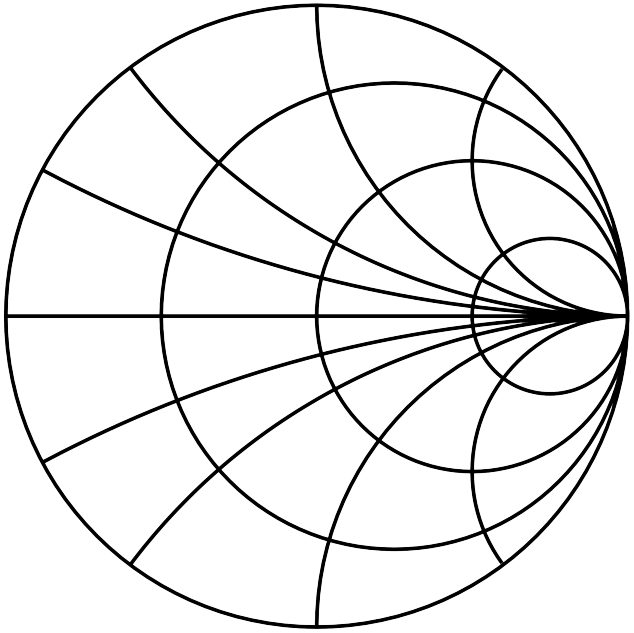
自己紹介



じがへるつ
(@10mozet)

- 技術系同人「じがへるつ工房」主宰
- 測定器おたく
- ペーパー1陸技・電気通信主任・二種電工

いろいろ作ってます

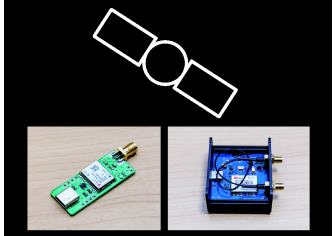
2-ch Digital Voltage/Current Meter
±15 V/±0.4 A 2-ch Bipolar Power Supply
30 V/1.5 A 2-ch Power Supply
12V/1A 4-ch Bipolar Power Supply
600 MHz 4-ch Signal Generator
10V/0.2A 2-ch Bipolar Power Supply
15 V/1A 2-ch Power Supply
2-ch Digital Voltage/Current Meter
4-ch RF VGA
2-Port SA Unit
4-Port VNA Unit

いろいろ書いてます

N1

GPS電子工作クックブック

著：じがへるつ

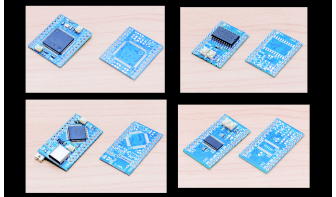


じがへるつ工房

N3

Mbedで始めるLPCマイコン

著：じがへるつ

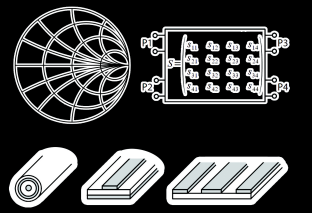


じがへるつ工房

N5

趣味の高周波回路ノート

著：じがへるつ

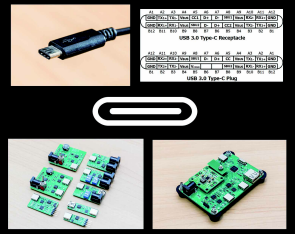


じがへるつ工房

N7

Type-C電子工作クックブック

著：じがへるつ

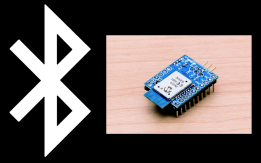


じがへるつ工房

N2

BLE電子工作クックブック

著：じがへるつ

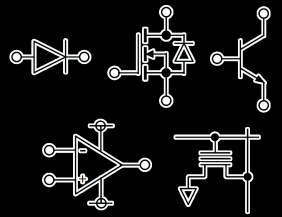


じがへるつ工房

N4

趣味の半導体デバイスノート

著：じがへるつ

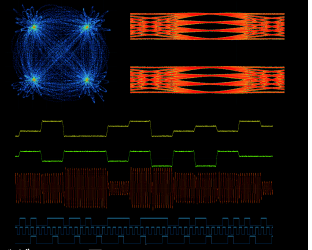


じがへるつ工房

N6

波形で理解するディジタル変調復調

著：じがへるつ

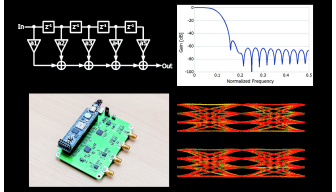


じがへるつ工房

N8

FPGAによる信号処理入門

著：じがへるつ



じがへるつ工房

写真1 今回は定番USB-シリアル変換のUSB Type-C版回路を自作してみる

じがへるつ工房

じがへるつ

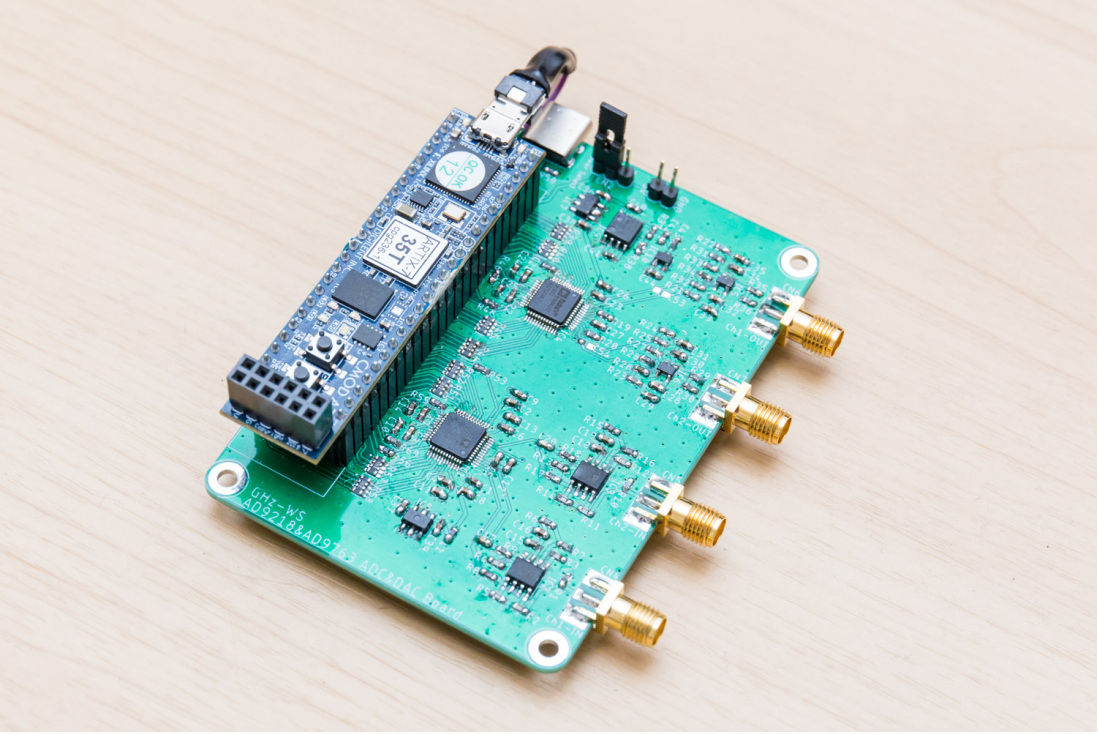
＋ フォロー

技術系同人サークル「じがへるつ工房」のBOOTH通販サイトです。

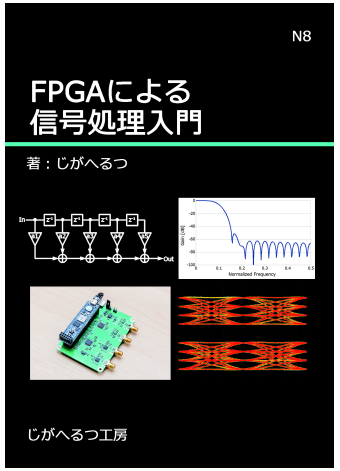
10mozet

Boothで販売中！

今日話すこと



FPGAで信号処理やったる！



おことわり
この本のコピペ
です

Motivation

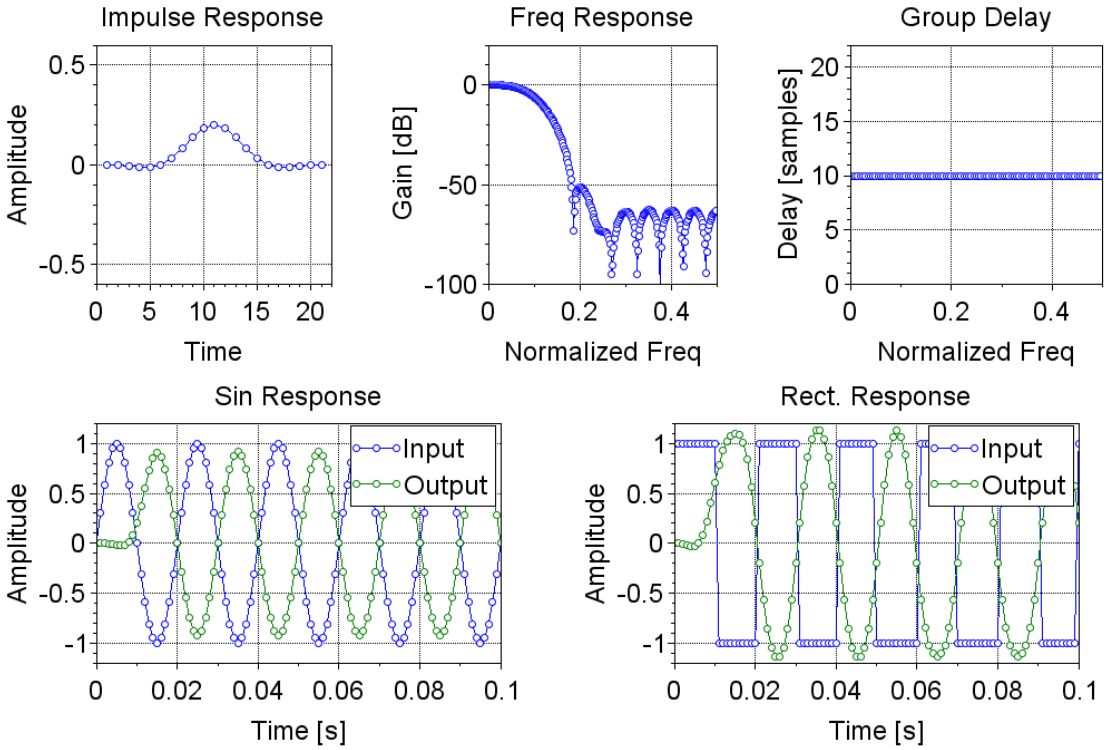
1. ディジタルフィルタをFPGAで動かしてみたい
   PC上で動かすのではなく、FPGAにリアルタイム処理させたい
   FPGAで数値演算させる練習をしたい

2. ミックスドシグナル回路の勉強をしたい
   ADC・DACの使い方、アナログフロントエンドの作り方も含めて

3. 任意波形発生器を作りたい
   アイパターンを出したい

ディジタルフィルタとは

ディジタルデータの波形に対して、数値演算でフィルタするやつ
時間無いので飛ばします。

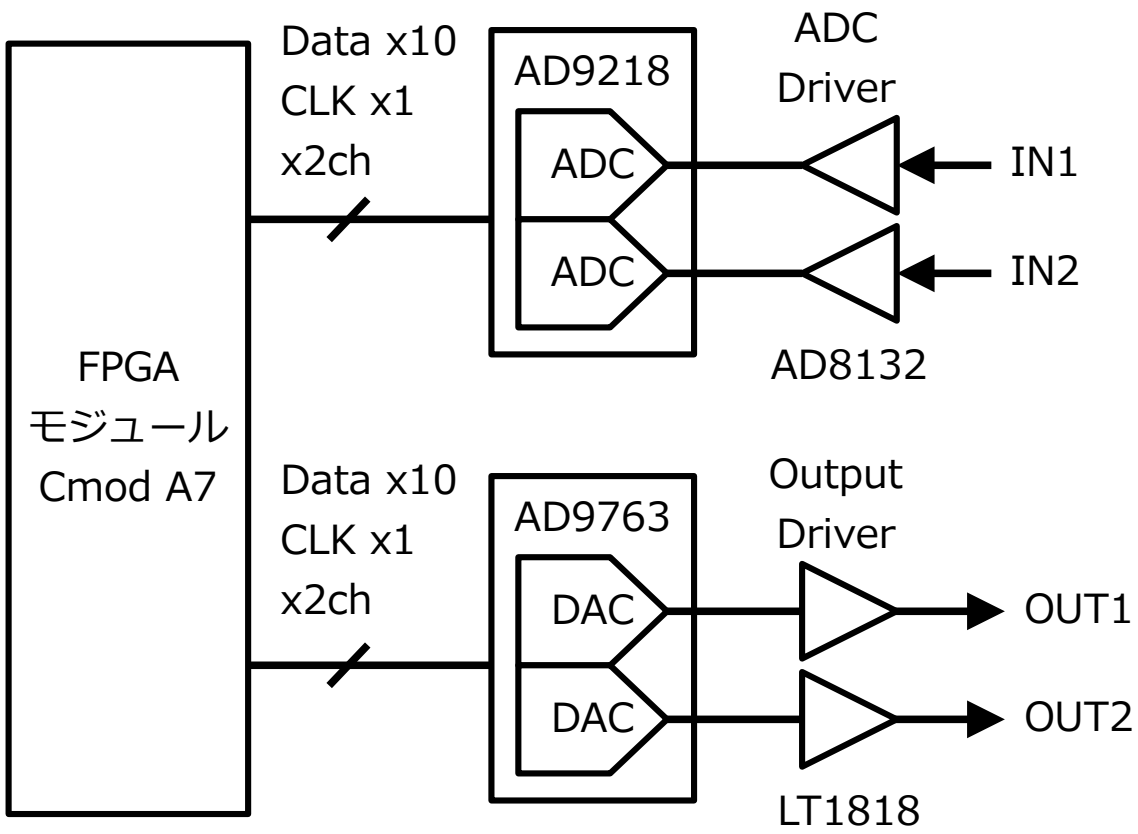


←Scilabで設計ツール作った

github.com/ghz-ws/fpga_dsp

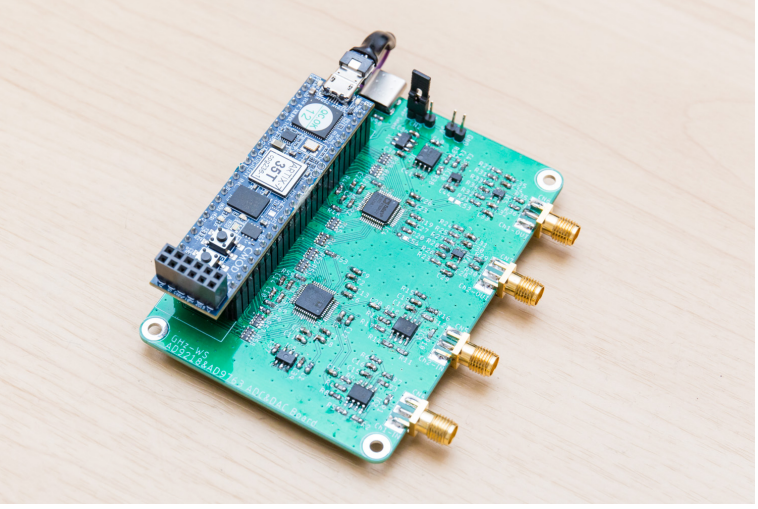
ディジタルフィルタが宿る依代の製作

FPGAにADCとDAC繋いだボード

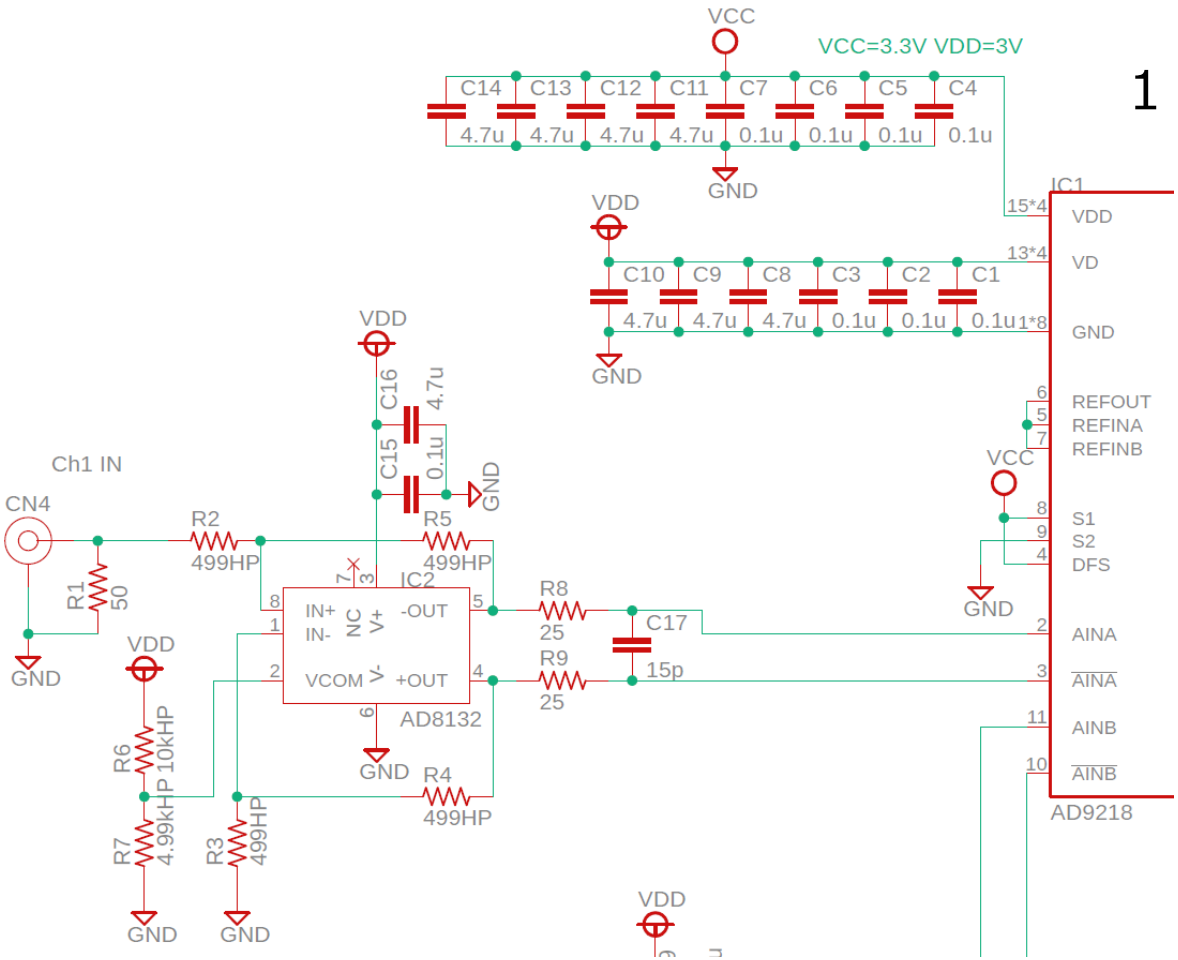


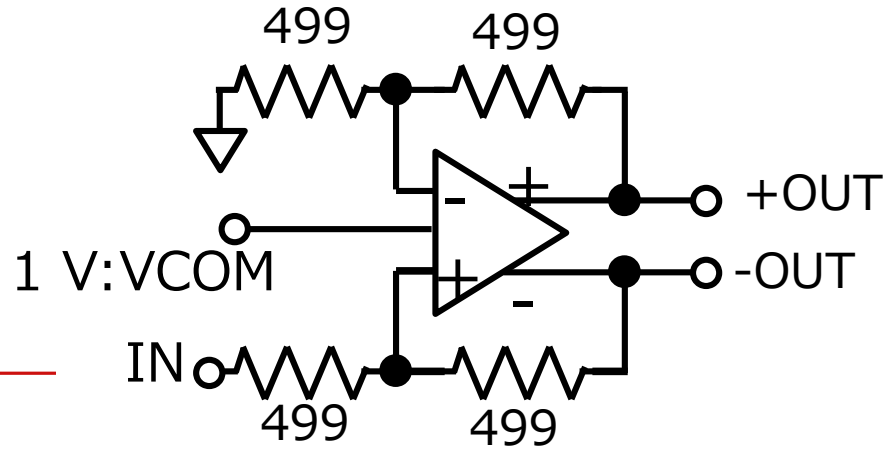
ADC: AD9218-40
10-bits, 40Msps, 2-ch

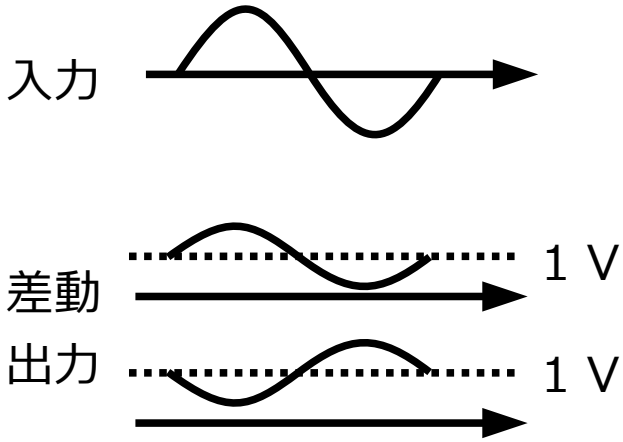
DAC: AD9763
10-bits, 125Msps, 2-ch



ADC周り

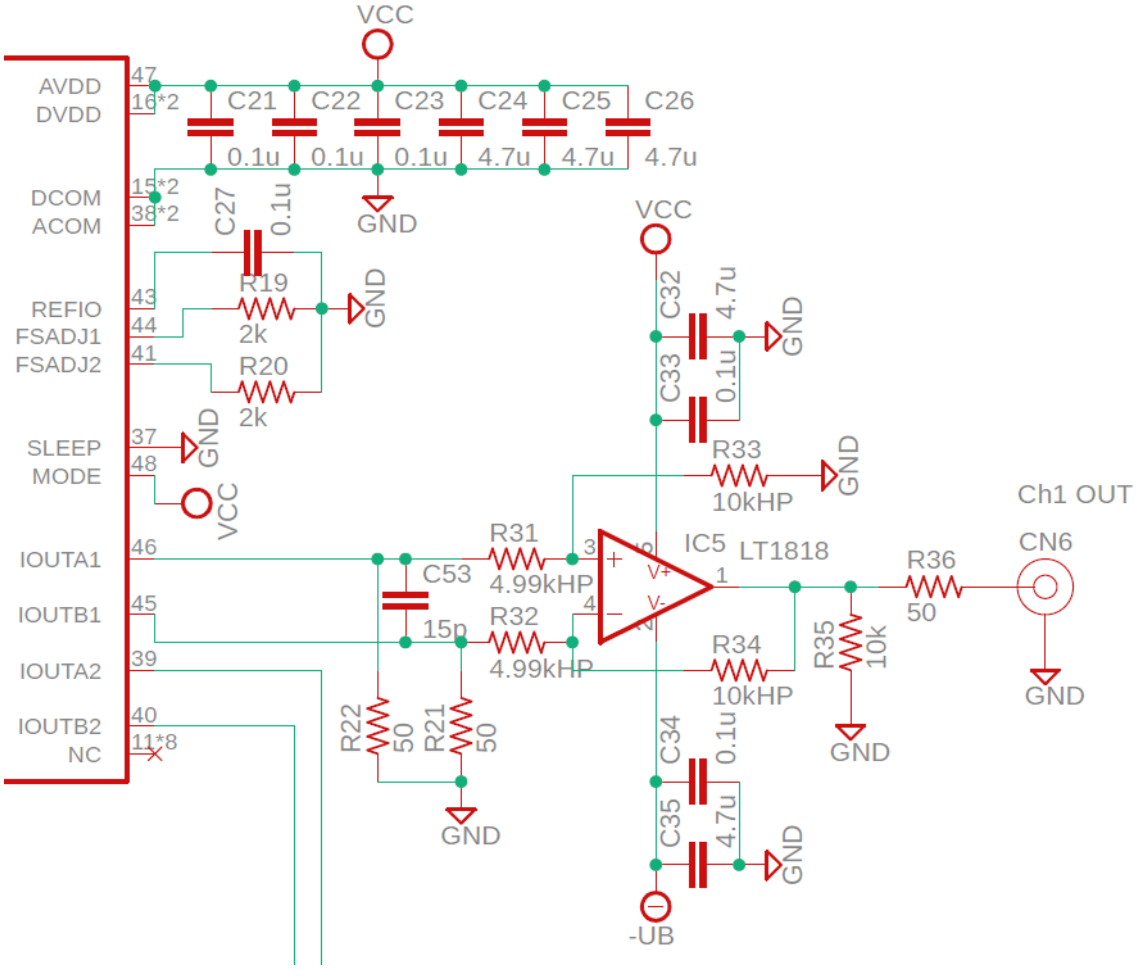


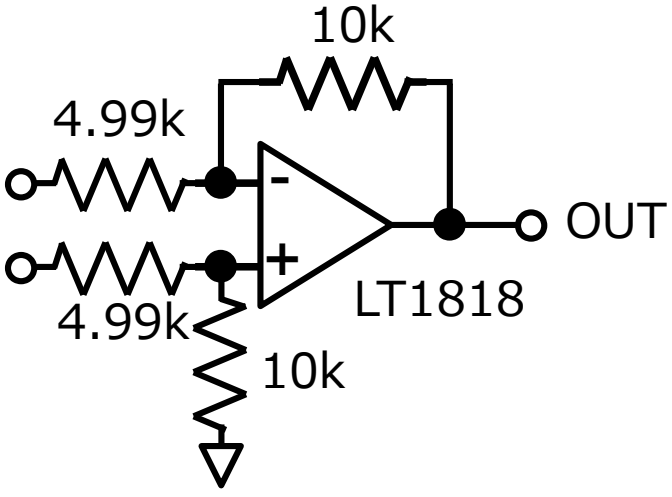


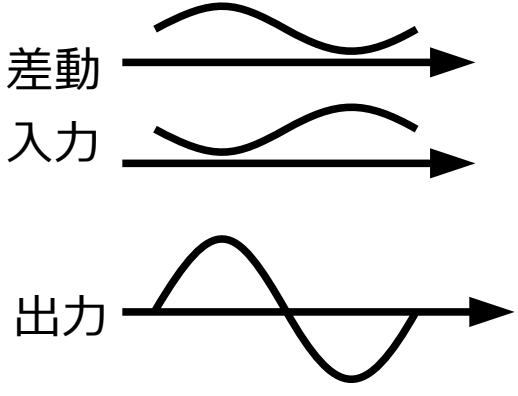


お好みで、入力にアンチエイリアスフィルタを入れる。

DAC周り

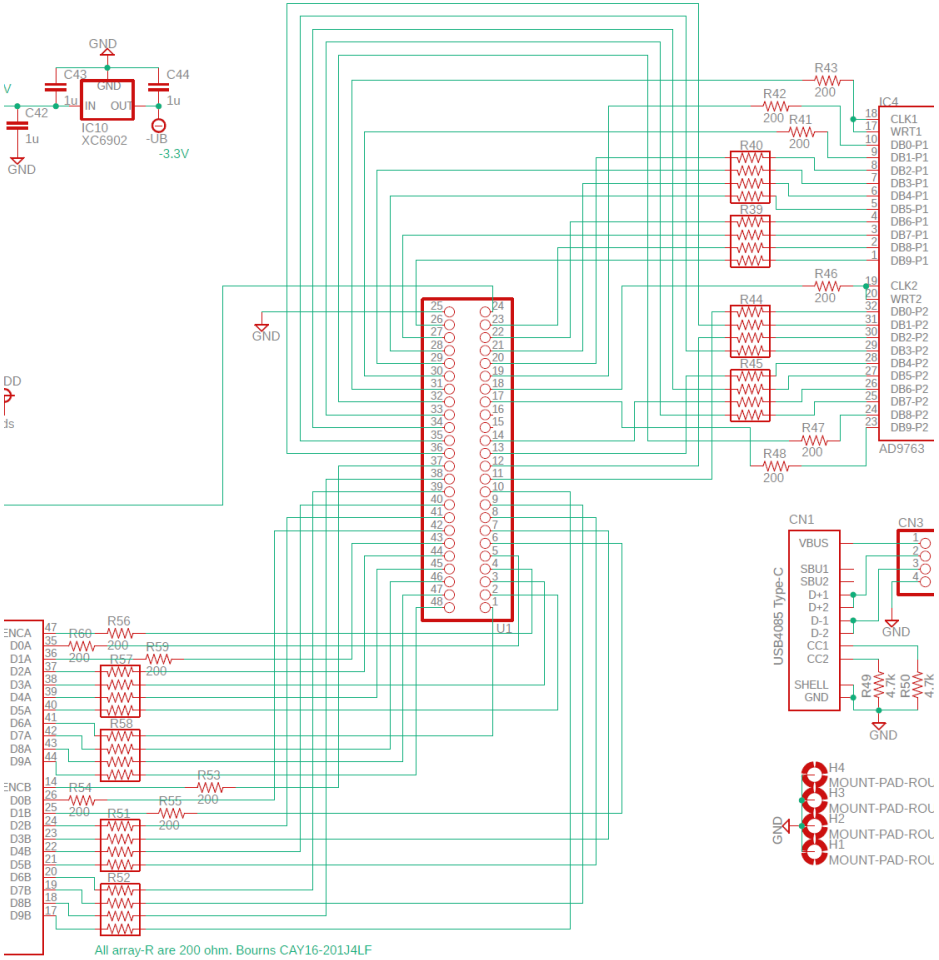






お好みで、出力に再構成フィルタを入れる。

ADC・DAC配線

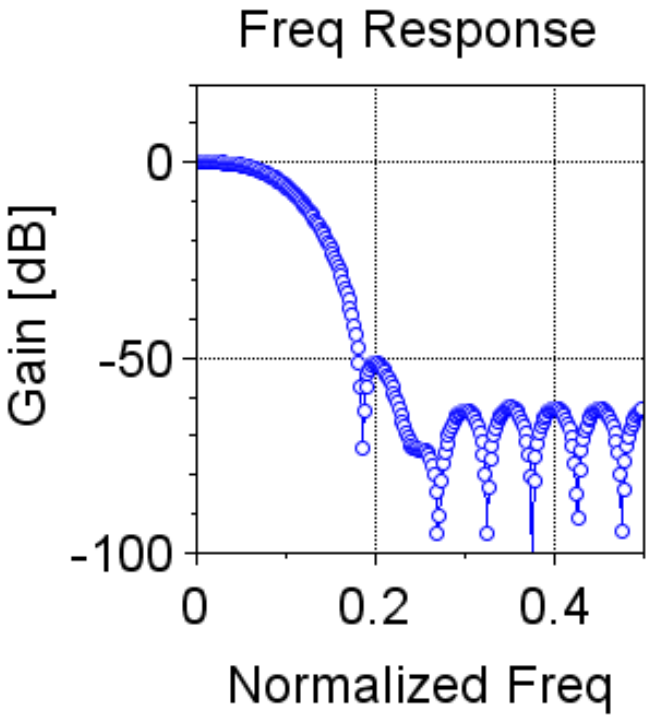


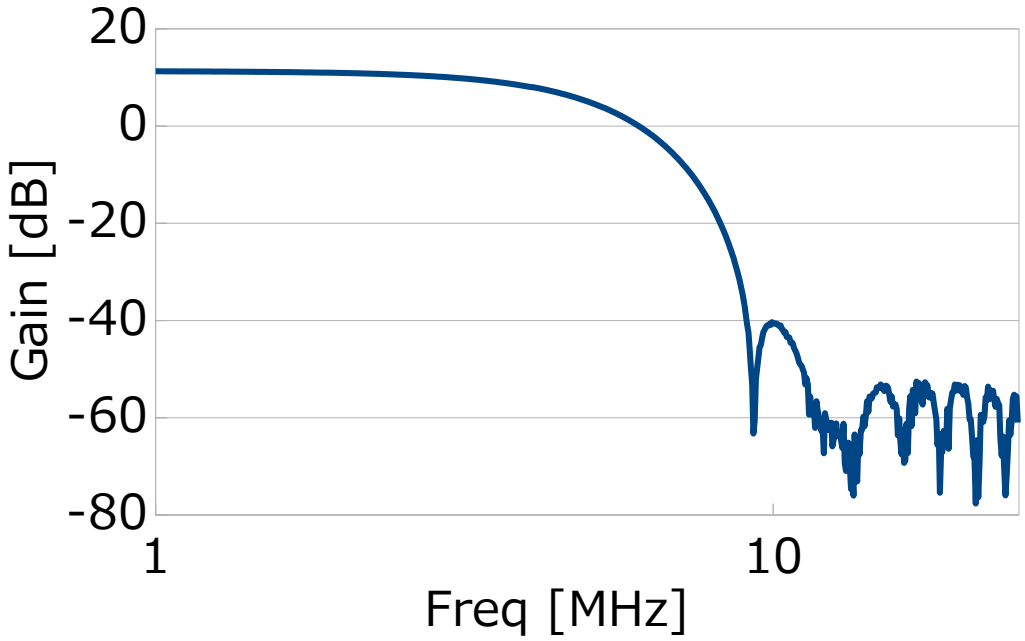
- (10ビット+クロック)×4ch=44本のIOを配線するのキツイ＼(^o^)／
- Cmod A7のピン全部使って足りた
- ダンピング抵抗200Ωくらい入れとく
- インピーダンス制御されてないPCBで3.3V IOをブン回すから50MHzくらいが限界(T_T)

理想→LVDSのやつ & インピーダンス制御PCB

実際に動かしてみた

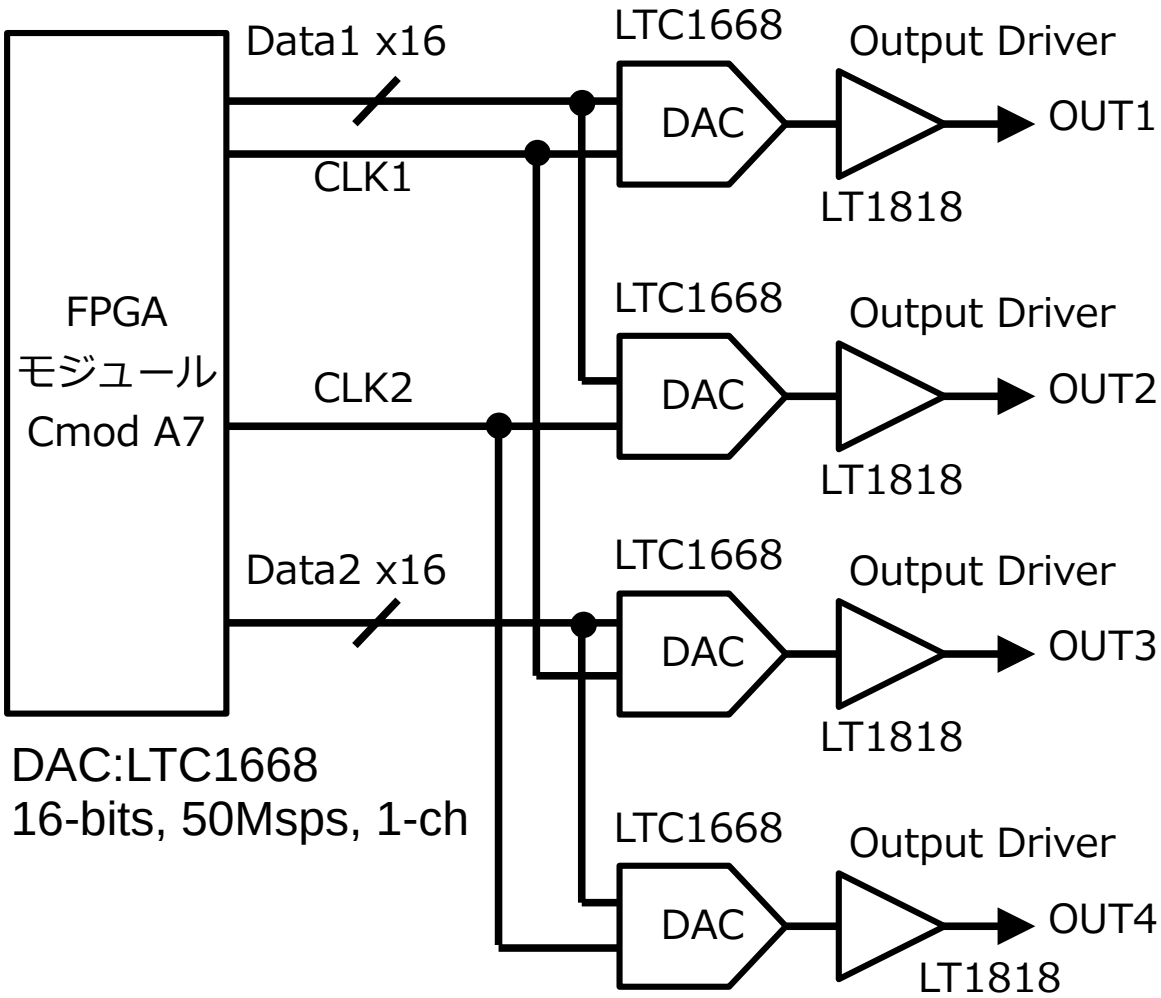
ADC・DAC・フィルタは全て50Msps

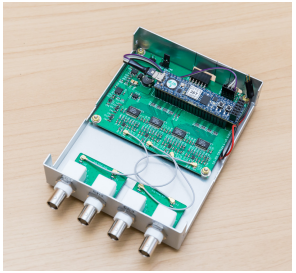


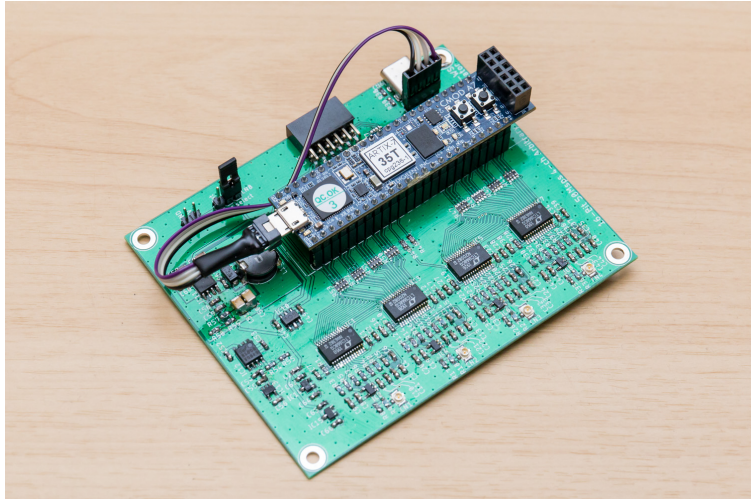


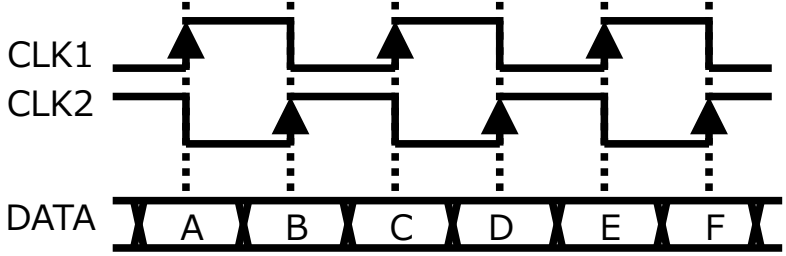
ﾖｼｯ☆

任意波形発生器の製作





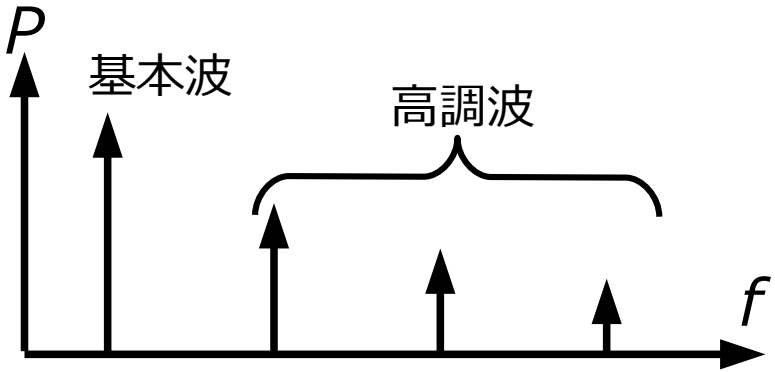




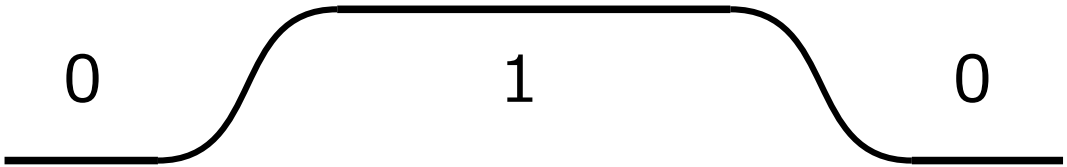
ピンが足らんので無理やり動かす

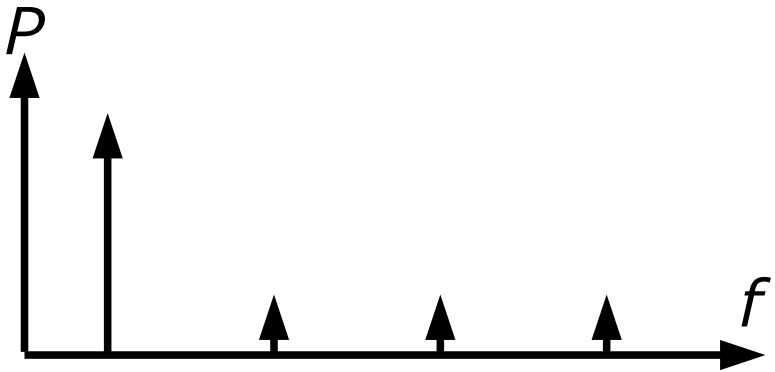
ロールオフフィルタ

フィルタ前



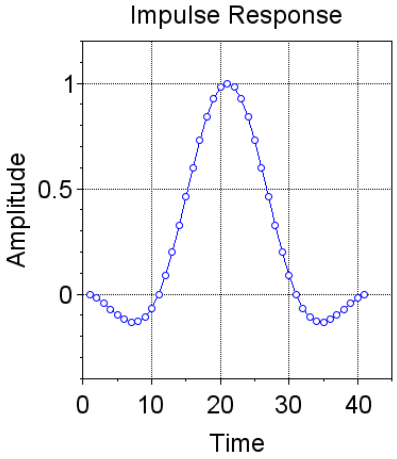
フィルタ後

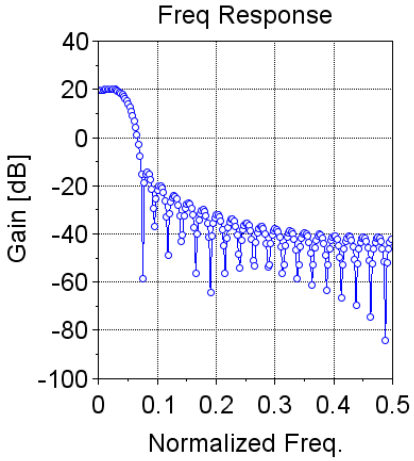


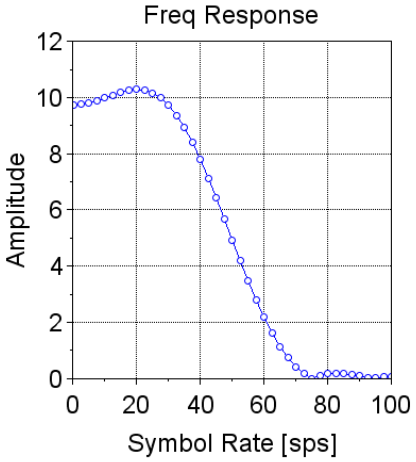


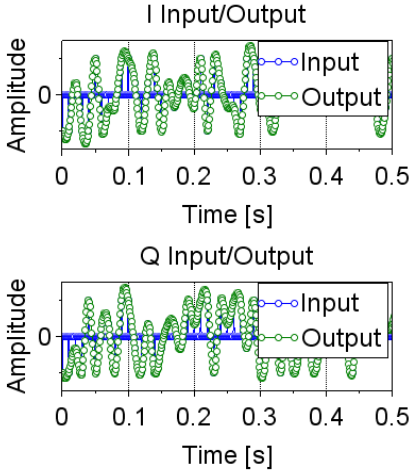
データ信号に対してフィルタして高調波をカットする

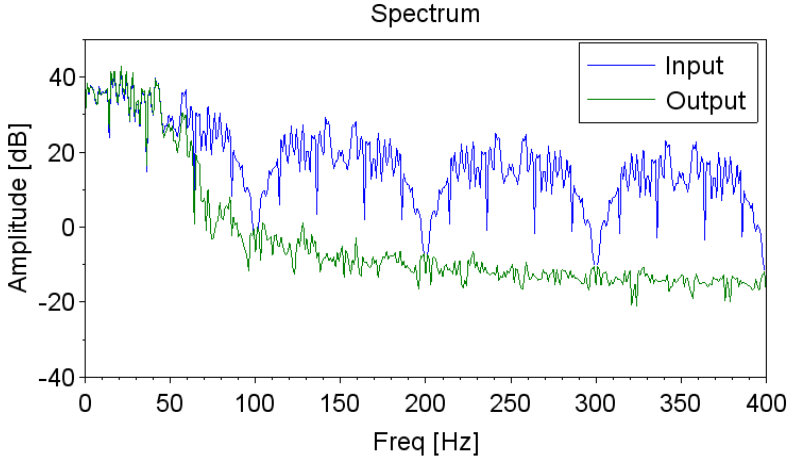
レイズドコサインフィルタ設計ツール

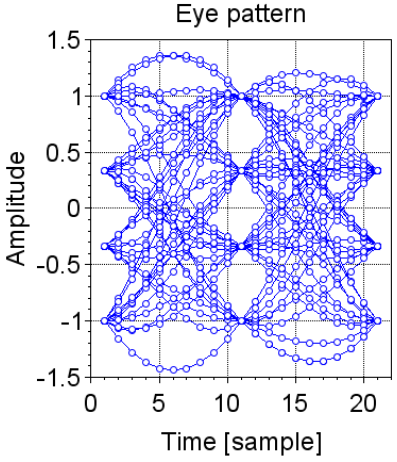


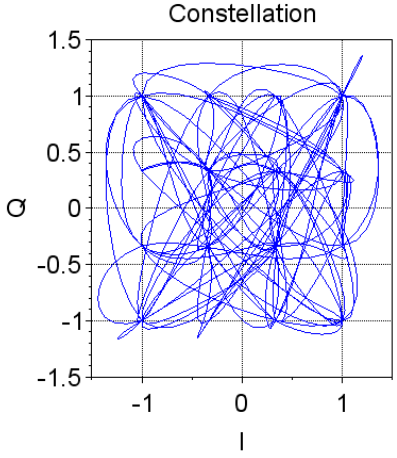




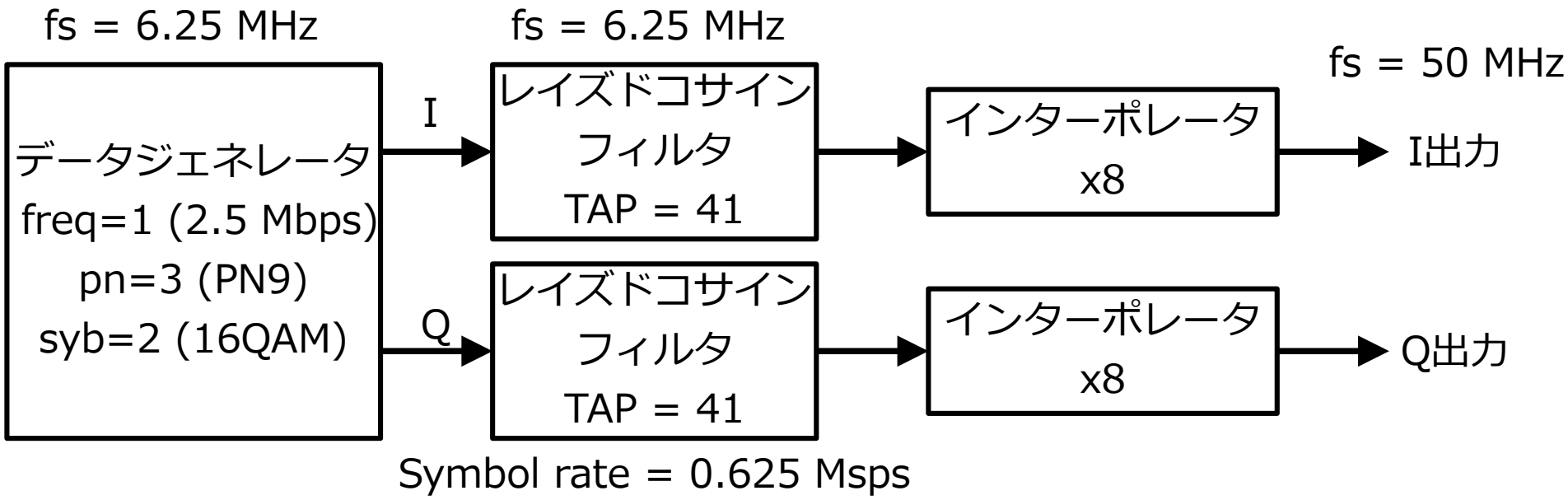






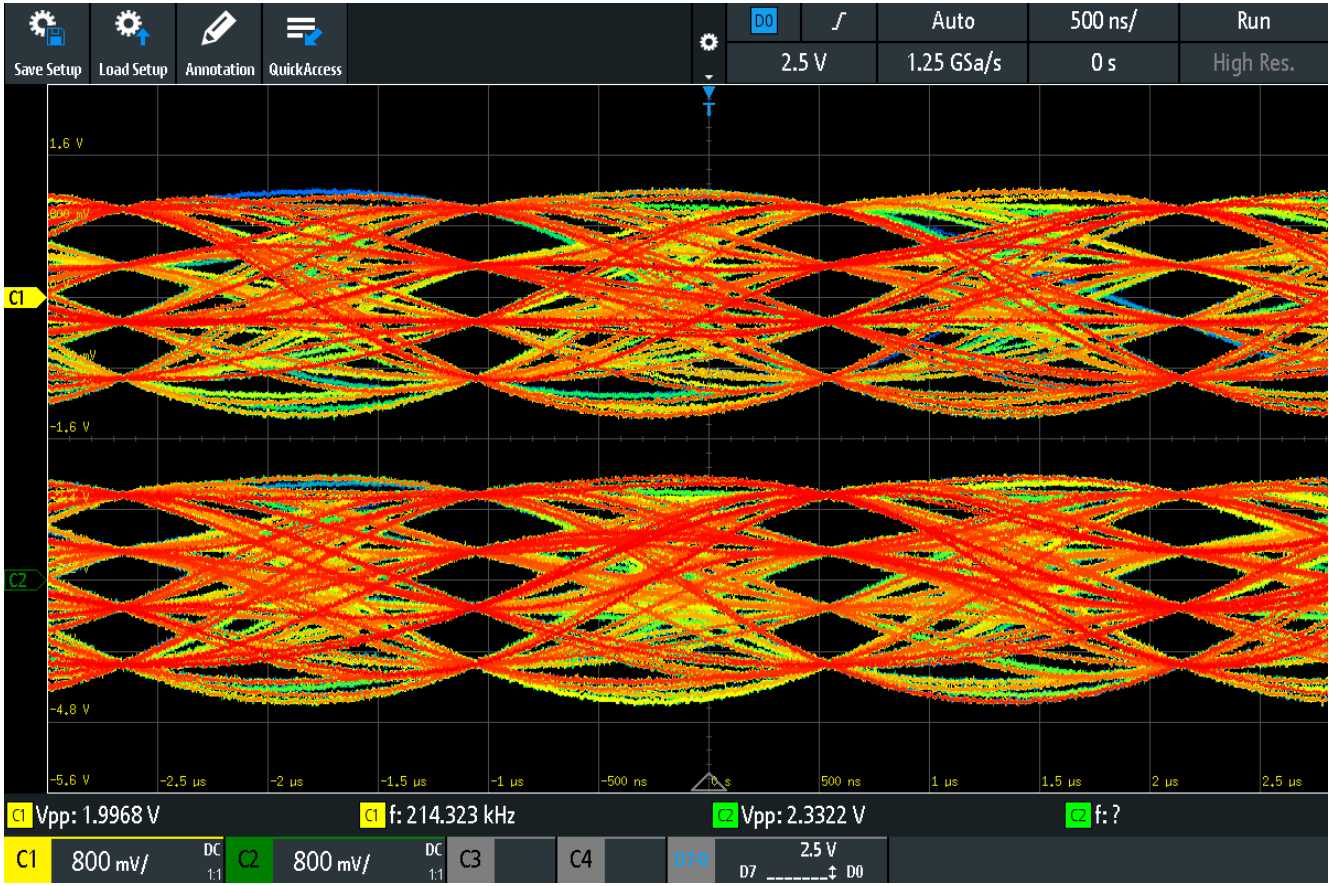


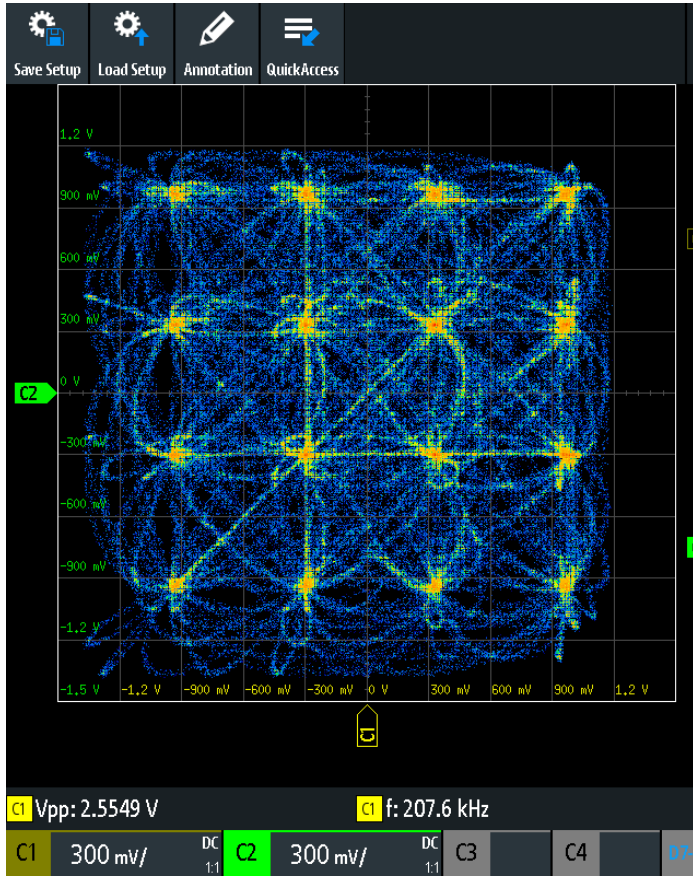
ベースバンドジェネレータ



データジェネレータでランダムディジタル信号(PRBS)を作り、レイズドコサインフィルタでロールオフする。

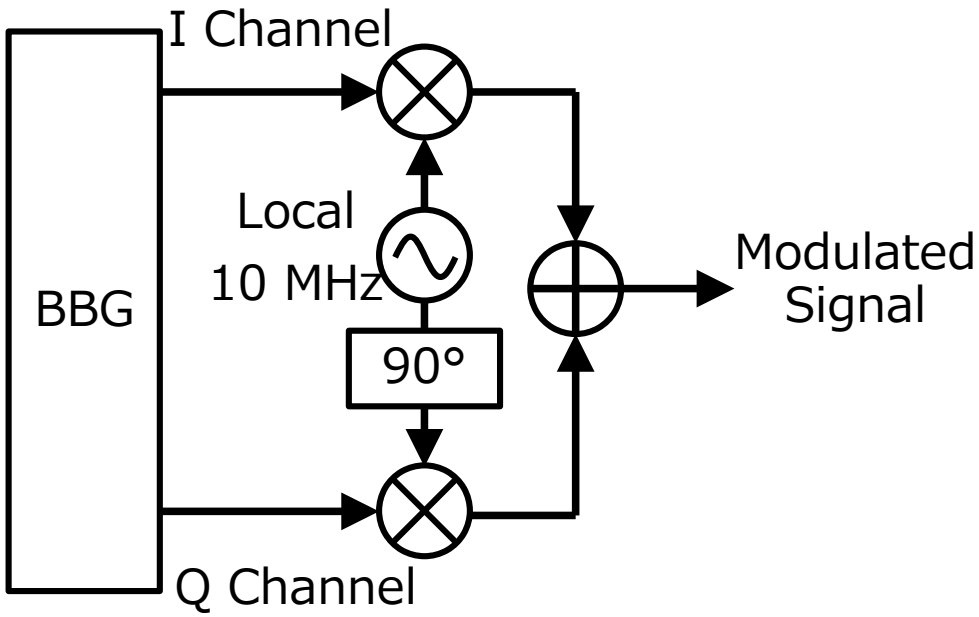
ベースバンドジェネレータ

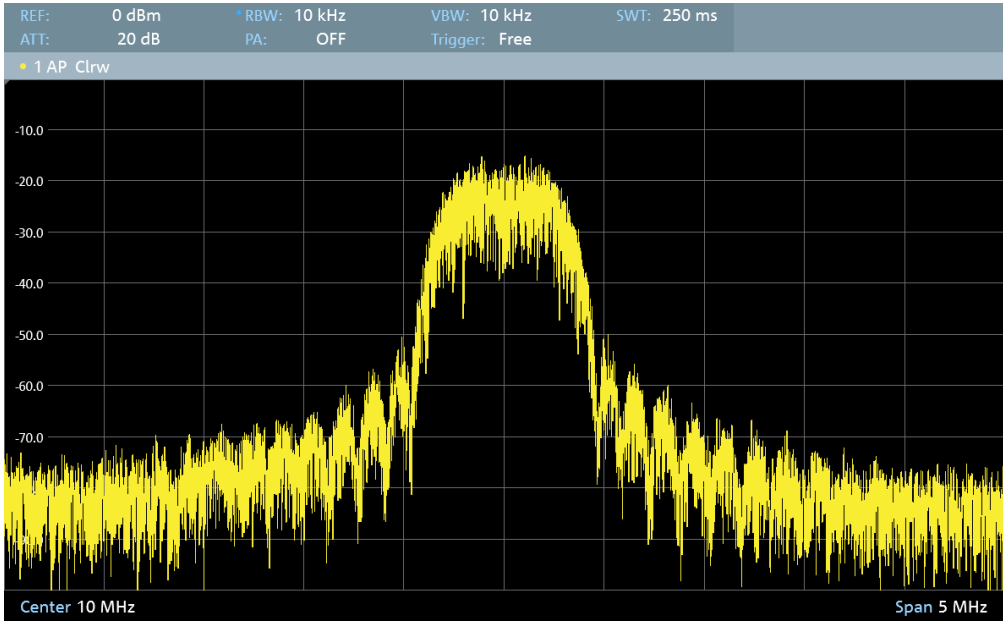


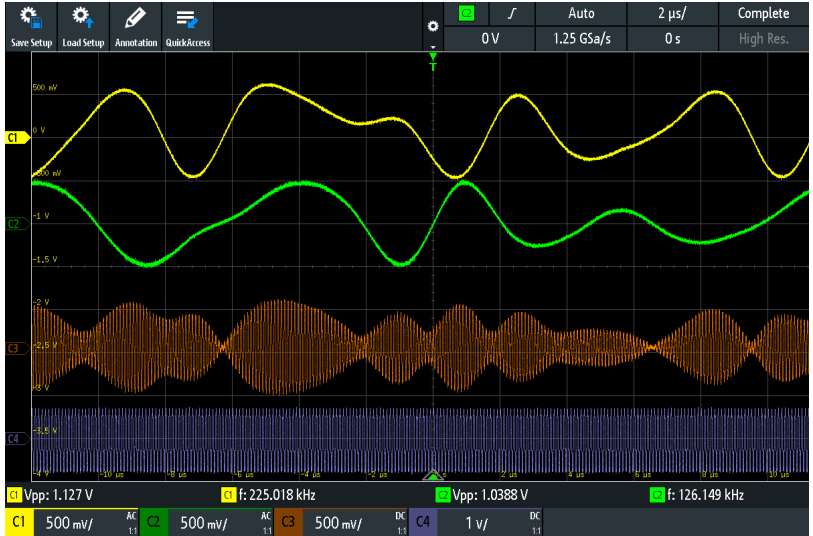


ヨシッ☆

トランスミッタ

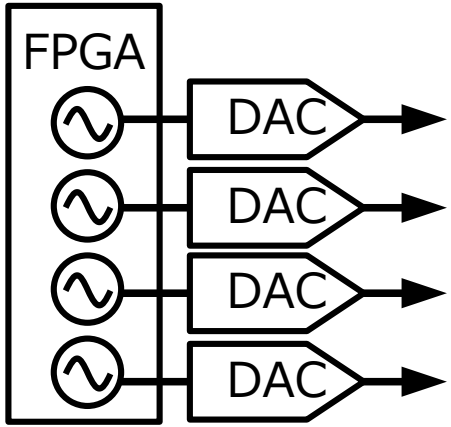


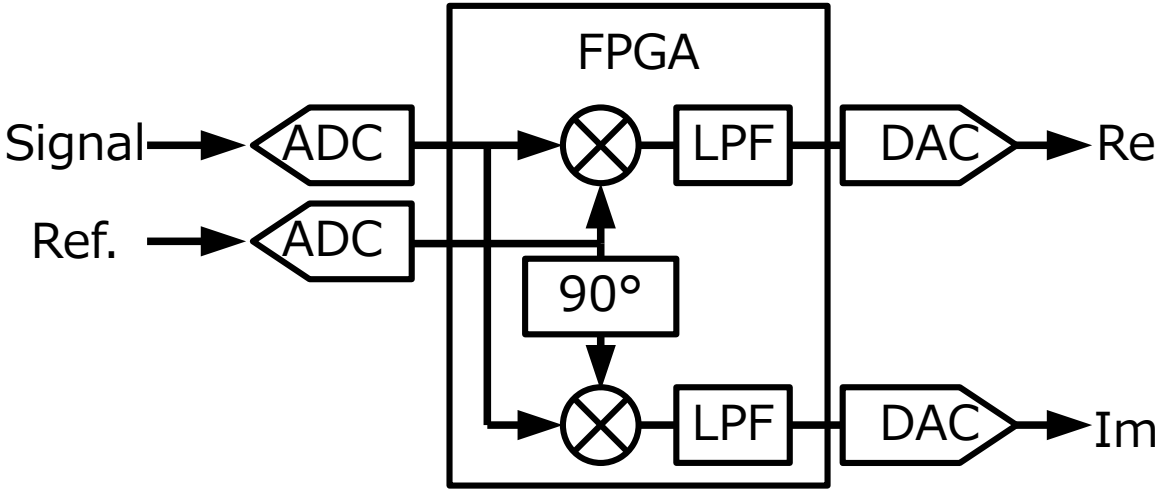


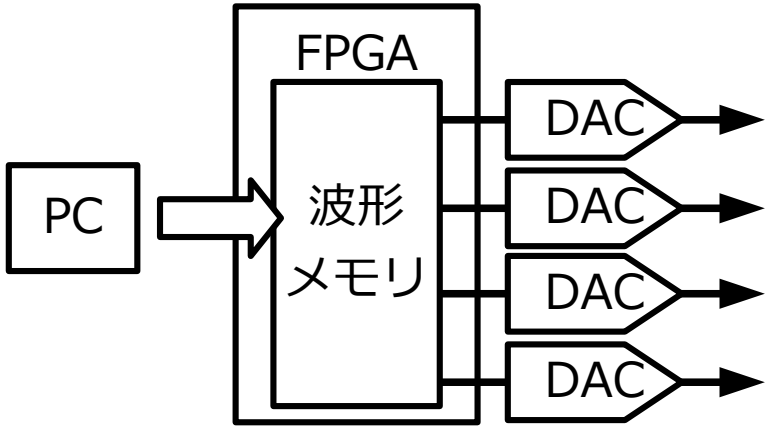


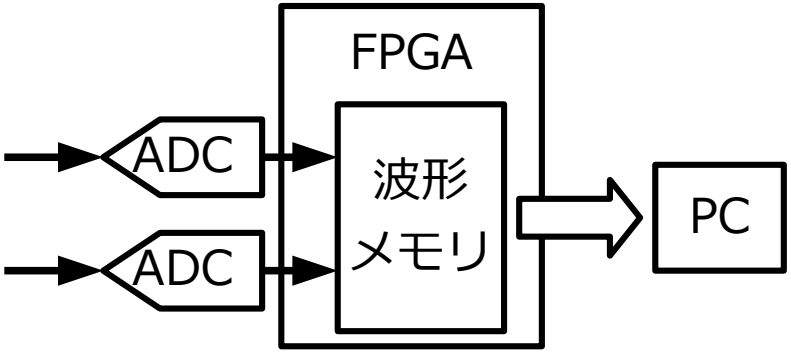
アンテナに繋いで撒き散らすのはNG

FPGAだからアナタ次第





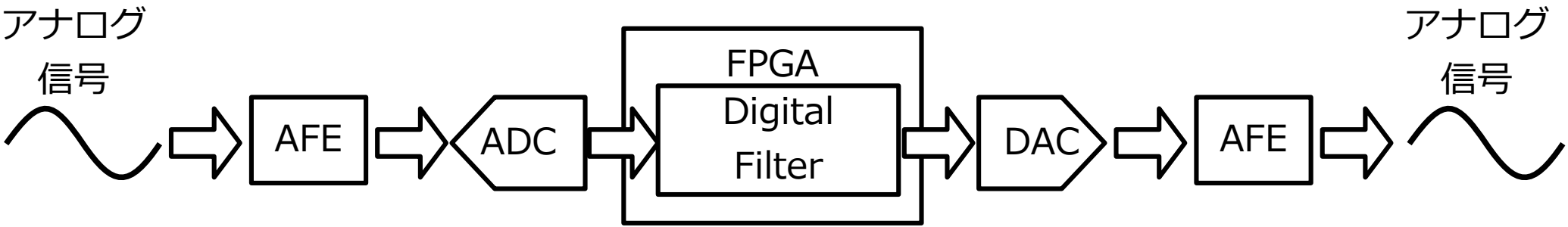




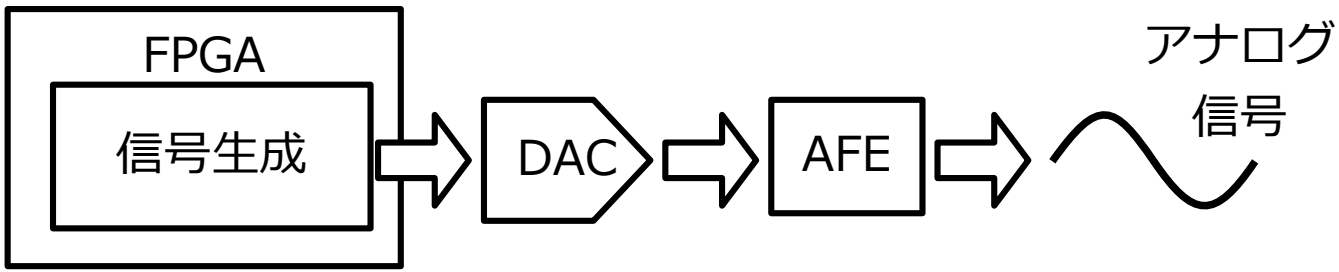
Thank you.

最終的に目指すもの

AFE: アナログフロントエンド

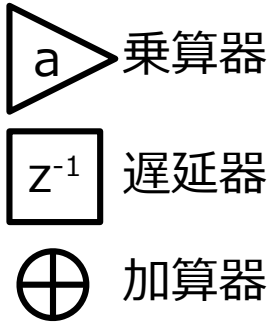


ディジタルフィルタシステム



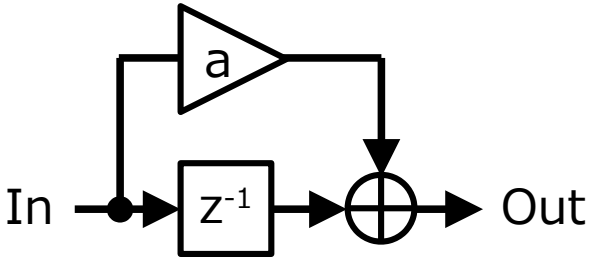
任意波形発生器

ディジタルフィルタとは



ディジタルデータの波形に対して、数値演算でフィルタする。

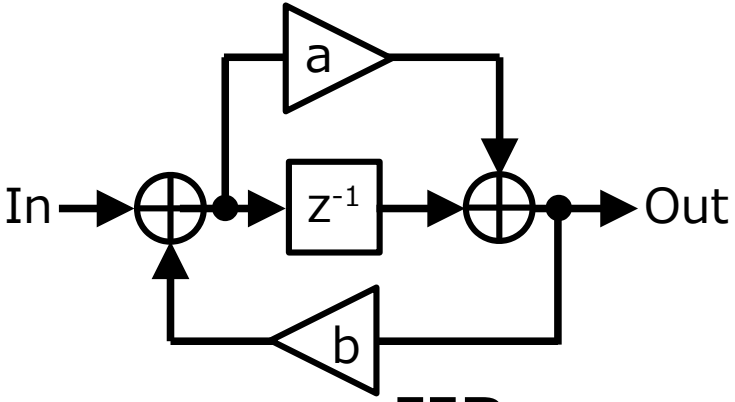
ex)無線送受信でのベースバンド生成・再生、SDR、MRI



FIR

フィードバックがない

設計&作るの簡単だけど特性が微妙



IIR

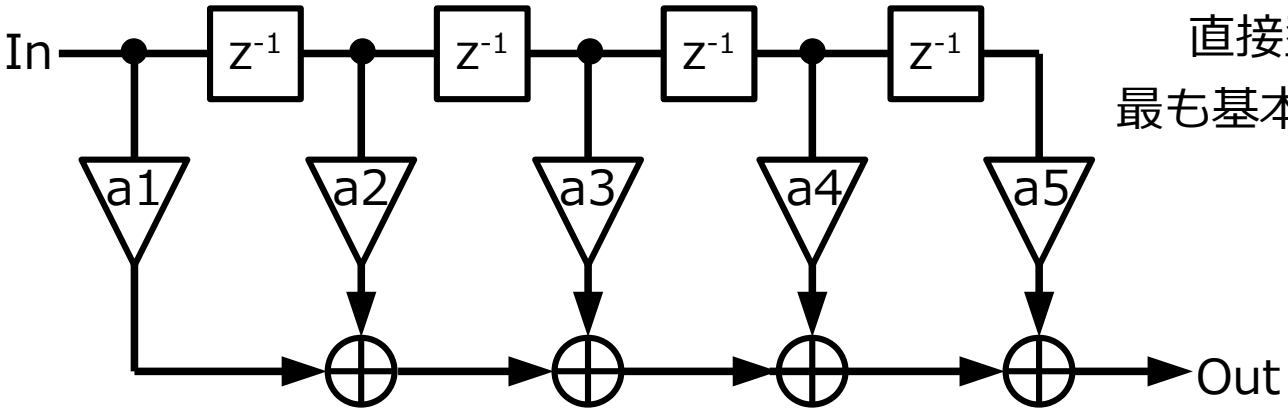
フィードバックがある

設計&作るの難しいけど特性は良い

IIRはよく分からなかったので、FIRで行きます！

ディジタルフィルタの設計

ディジタルフィルタ設計の厳密な論理は専門書参照
コンピュータを用いた数値演算でフィルタ係数を求める。



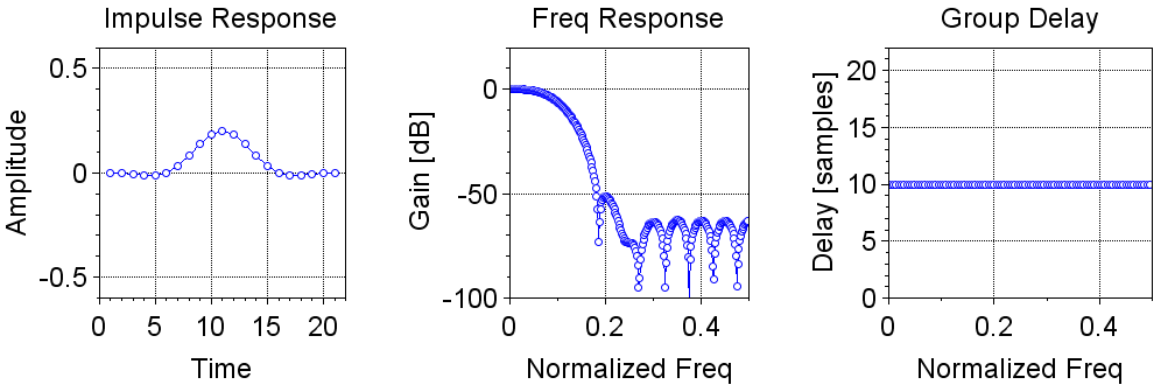
直接型FIRフィルタ
最も基本的なFIRフィルタ

乗算器の数はタップ長と呼ばれ、タップ長が長いほどより急峻な特性を持つ。
a1~a5はフィルタ係数と呼ばれ、入力信号とフィルタ係数とを乗算する。
ディジタルフィルタ設計は、フィルタ係数を求める。

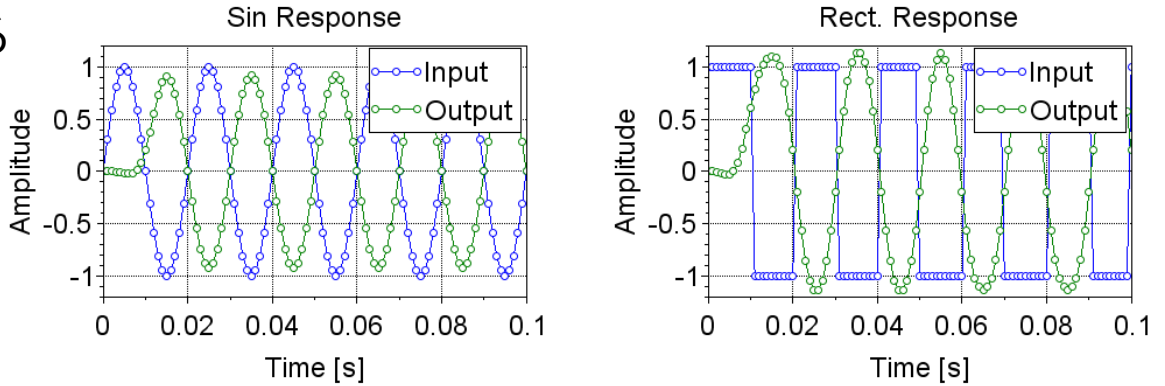
ディジタルフィルタ設計ツール

1. Matlab (金で解決)
2. Python (今思えばこれが正解)
3. 書籍付属のツール (??)
4. WEB上のツール (石川高専)
5. **Scilab** (貧乏人の味方!)

github.com/ghz-ws/fpga_dsp

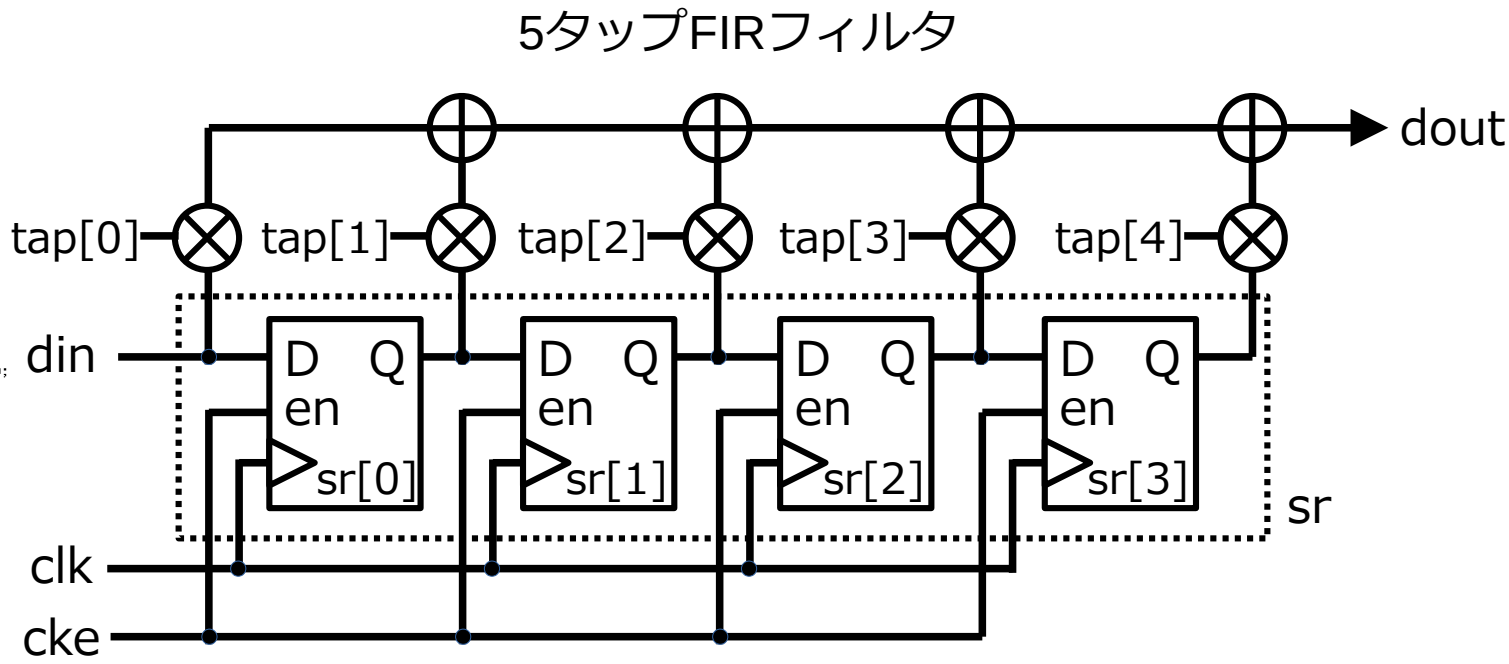


窓関数法を用いたフィルタ係数を求める関数(wfir)が用意されている。
wfirを用いたフィルタ設計スクリプトを作った。



ディジタルフィルタのHDL

```
1  module fir_direct #(parameter tap_len=1)(
2      input clk,rst,cke,
3      input signed [15:0]din,
4      output signed [15:0]dout,
5      input signed [tap_len-1:0][15:0]tap
6      );
7
8      logic signed [tap_len-2:0][15:0]sr;
9      always_ff@(posedge clk)begin
10         if(rst)begin
11             sr<=0;
12         end else begin
13             if(cke)begin
14                 sr<={sr[tap_len-3:0],din};
15             end
16         end
17     end
18
19     logic signed [tap_len-1:0][31:0]temp;
20     integer i;
21     always_comb begin
22         temp[0]=din*$signed(tap[0]);
23         for(i=0;i<tap_len;i=i+1)begin
24             temp[i+1]=$signed(temp[i])+$signed(sr[i])*$signed(tap[i+1]);
25         end
26     end
27
28     assign dout=$signed(temp[tap_len-1])>>>16;
29 endmodule
```



シフトレジスタ (遅延器) にひたすらバケツリレーして、乗算器に入れて、合算するだけ