

Universita' degli Studi di Padova
Corso di laurea triennale in Ingegneria Informatica

Relazione 2^a simulazione SPICE

Giacomo Camposampiero, matricola 1187180

24 dicembre 2020

Indice

1	Esercizio primo	3
1.1	Tracciare i grafici di V_o vs V_1 e V_x vs V_1 tra -12V e +12V, calcolati analiticamente	3
1.1.1	Ipotesi D_1 spento, D_2 spento e D_z spento	3
1.1.2	Ipotesi D_1 spento, D_2 acceso e D_z spento	4
1.1.3	Ipotesi D_1 spento, D_2 acceso e D_z acceso	4
1.1.4	Ipotesi D_1 acceso, D_2 spento e D_z in breakdown	5
1.1.5	Ipotesi D_1 acceso, D_2 spento e D_z spento	5
1.2	Simulare le caratteristiche V_{out} vs V_1 e V_x vs V_1 tra -12V e +12V con SPICE	7
1.3	Qual e' la massima potenza dissipata dal diodo Zener?	8
2	Esercizio secondo	9
2.1	Porre R_{G1} pari al proprio numero di matricola, $R_{G2}=\infty$	9
2.1.1	Calcolare analiticamente il punto di polarizzazione DC del transistor	9
2.1.2	Calcolare i parametri del il modello per piccolo segnale	10
2.1.3	Disegnare il modello per piccolo segnale dell'amplificatore e calcolare il guadagno in tensione, R_{in} e R_o .	10
2.1.4	Simulare con SPICE il punto operativo del circuito e verificare i valori trovati analiticamente	12
2.1.5	Con $f(v_I) = 1\text{kHz}$, simulare con SPICE 10 periodi di v_I , v_o ; simulare il guadagno e confrontare il valore ottenuto con i risultati analitici	13
2.1.6	Ripetere il punto 1.5 con ampiezza del segnale v_I pari a 100 mV; spiegare cosa avviene	14
2.1.7	Calcolare e verificare tramite simulazioni il massimo valore dell'ampiezza del segnale v_I che garantisce una risposta lineare dell'amplificatore	15
2.2	Porre $R_{G1}=R_{G2}$ pari al proprio numero di matricola	16
2.2.1	Calcolare analiticamente il punto di polarizzazione DC del transistor	16
2.2.2	Calcolare i parametri del il modello per piccolo segnale	17
2.2.3	Disegnare il modello per piccolo segnale dell'amplificatore e calcolare il guadagno in tensione, R_{in} e R_o .	17
2.2.4	Simulare con SPICE il punto operativo del circuito e verificare i valori trovati analiticamente	19
2.2.5	Con $f(v_I) = 1\text{kHz}$, simulare con SPICE 10 periodi di v_I , v_o ; simulare il guadagno e confrontare il valore ottenuto con i risultati analitici	20
2.2.6	Calcolare e verificare tramite simulazioni il massimo valore dell'ampiezza del segnale v_I che garantisce una risposta lineare dell'amplificatore	21
2.3	Porre $W=L=10\mu\text{m}$, $k'_n=8\text{mA/V}^2$, $V_{tn}=1\text{V}$	22
2.3.1	Riprogettare il circuito (R_{G1} , R_{G2} e R_D) in modo che la corrente di drain sia $I_D=1\text{mA}$, che $V_{DSQ} = V_{OV} + 2\text{V}$, e che la corrente attraverso R_{G1} e R_{G2} sia 100nA	22
2.3.2	Simulare con SPICE il punto operativo del circuito e verificare i valori trovati analiticamente	23
2.3.3	Con $f(v_I) = 1\text{kHz}$, simulare con SPICE 10 periodi di v_I , v_{out} ; simulare A_v e confrontare il valore ottenuto con i risultati analitici	24
2.3.4	Verificare, solo tramite simulazioni, il massimo valore dell'ampiezza del segnale v_I che garantisce una risposta lineare dell'amplificatore	25
2.4	Confrontare A_v , R_{in} e R_{out} nei tre amplificatori.	26

1 Esercizio primo

Nel circuito in figura (Figure 1), D_1 e D_2 sono diodi ideali con una caduta di tensione in diretta $V_\gamma = 0.5 \text{ V}$ e resistenza serie nulla. D_3 e' un diodo Zener con tensione di breakdown (o tensione di Zener) di 7 V , mentre la tensione di ginocchio in diretta e' $V_\gamma = 1 \text{ V}$. V_2 e V_3 sono generatori di tensione DC $V = 2 \text{ V}$, costante, mentre V_1 varia tra -12 V e $+12 \text{ V}$.

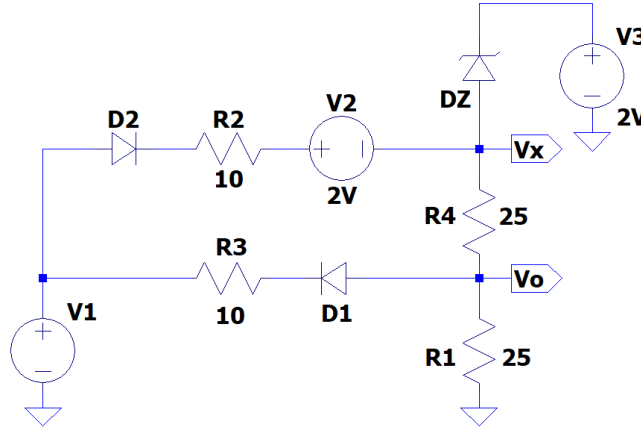


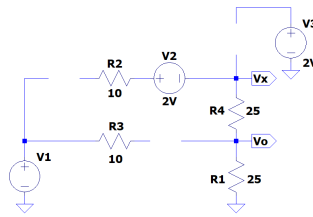
Figure 1: Schema elettrico del circuito a diodi.

1.1 Tracciare i grafici di V_o vs V_1 e V_x vs V_1 tra -12 V e $+12 \text{ V}$, calcolati analiticamente

Risolviamo analiticamente il circuito dato, studiandone una ad una tutte le diverse condizioni di funzionamento.

1.1.1 Ipotesi D_1 spento, D_2 spento e D_z spento

Iniziamo ipotizzando la condizione piu' semplice: D_1 spento, D_2 spento e D_z spento. In questo caso i tre diodi equivalgono a tre circuiti aperti e il circuito diventa il seguente.



Devono quindi essere verificate le condizioni $V_{D_1} < V_\gamma$, $V_{D_2} < V_\gamma$ e $-V_{brk} < V_{D_z} < V_\gamma$. Da queste possiamo derivare i vincoli equivalenti sull'ingresso variabile V_1

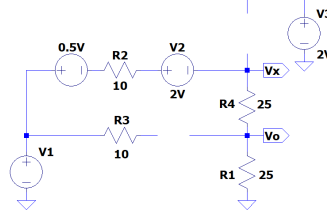
$$V_{D_1} = 0 - V_1 < 0.5 \Rightarrow \mathbf{V_1 > -0.5V}$$

$$V_{D_2} = V_1 - 2V < 0.5 \Rightarrow \mathbf{V_1 < 2.5V}$$

La condizione sul diodo Zener invece e' verificata per ogni valore dell'ingresso. All'interno dell'intervallo trovato nel passaggio precedente, abbiamo che $\mathbf{V_o = V_x = 0V}$.

1.1.2 Ipotesi D_1 spento, D_2 acceso e D_z spento

Lavorando in queste ipotesi, il circuito diventa il seguente.



In queste ipotesi devono valere le condizioni $V_{D_1} < V_\gamma$, $I_{D_2} > 0$ e $-7 < V_{D_z} < 1$. Deriviamo i conseguenti vincoli sull'ingresso variabile V_1 applicando le leggi di Kirchhoff delle correnti e delle tensioni, ottenendo infine

$$I_{D_2} = \frac{V_1 - 2.5}{R_1 + R_2 + R_4} > 0 \Rightarrow \mathbf{V_1 > 2.5V}$$

$$V_{D_1} = I_{D_2} \cdot R_1 - V_1 < 0.5 \Rightarrow V_1 > -2.64V$$

$$V_{D_z} = V_x - 2V = \frac{5V_1 - 24.5}{6} < 1 \Rightarrow \mathbf{V_1 < 6.1V}$$

$$V_{D_z} > -7 \Rightarrow V_1 > -3.5V$$

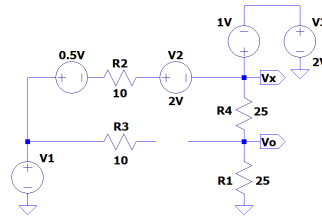
Nell'intervallo trovato nel passaggio precedente si hanno

$$V_o = \frac{5}{12}(V_1 - 2.5)$$

$$V_x = \frac{5}{6}(V_1 - 2.5)$$

1.1.3 Ipotesi D_1 spento, D_2 acceso e D_z acceso

Ipotizzando D_1 spento, D_2 acceso e D_z acceso il circuito diventa il seguente.



In queste ipotesi di funzionamento devono valere le condizioni $V_{D_1} < V_\gamma$, $I_{D_2} > 0$ e $I_{D_z} > 0$ (dove I_{D_z} e' la corrente che scorre nel diodo Zener polarizzato in diretta). Deriviamo i conseguenti vincoli sull'ingresso variabile V_1 applicando le leggi di Kirchhoff delle correnti e delle tensioni, ottenendo infine

$$I_{D_2} = \frac{V_1 - 5.5}{R_2} > 0 \Rightarrow V_1 > 5.5V$$

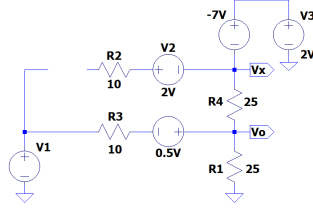
$$V_{D_1} = 1.5V - V_1 < 0.5 \Rightarrow V_1 > 1V$$

$$I_{D_z} = I_{D_2} - 60mA > 0 \Rightarrow I_{D_2} = \frac{V_1 - 5.5}{10} > 0.06 \Rightarrow \mathbf{V_1 > 6.1V}$$

Nell'intervallo trovato nel passaggio precedente si hanno V_x e V_o costanti e uguali rispettivamente a 3V e 1.5V.

1.1.4 Ipotesi D_1 acceso, D_2 spento e D_z in breakdown

Lavorando in queste ipotesi, il circuito diventa il seguente.



In queste ipotesi devono valere le condizioni $I_{D_1} > 0$, $V_{D_2} < V_\gamma$ e $I_{D_z} > 0$ (dove I_{D_z} e' la corrente che scorre nel diodo polarizzato in inversa). Deriviamo i conseguenti vincoli sull'ingresso variabile V_1 applicando le leggi di Kirchhoff delle correnti e delle tensioni, ottenendo infine

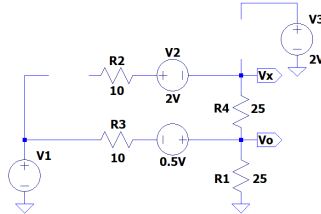
$$\begin{aligned} V_{D_2} = V_1 + 3V < 0.5 &\Rightarrow V_1 < -2.5V \\ I_{D_1} = \frac{-3 - V_1}{22.5} > 0 &\Rightarrow V_1 < -3V \\ I_{D_z} = I_{R_4} = I_{D_1} + \frac{V_o}{R_1} = \frac{-75 - 10V_1}{450} > 0 &\Rightarrow \mathbf{V_1 < -7.5V} \end{aligned}$$

Nell'intervallo trovato nel passaggio precedente si hanno

$$\begin{aligned} V_o &= \frac{10V_1 - 15}{18} \\ V_x &= 5V \end{aligned}$$

1.1.5 Ipotesi D_1 acceso, D_2 spento e D_z spento

Il circuito nelle nuove ipotesi diventa il seguente.



In queste ipotesi devono valere le condizioni $I_{D_1} > 0$, $V_{D_2} < V_\gamma$ e $-7 < V_{D_z} < 1$. Deriviamo i conseguenti vincoli sull'ingresso variabile V_1 applicando le leggi di Kirchhoff delle correnti e delle tensioni, ottenendo infine

$$\begin{aligned} I_{D_1} = \frac{-V_1 - 0.5}{R_1 + R_3} > 0 &\Rightarrow \mathbf{V_1 < -0.5V} \\ V_{D_2} = V_1 - V_x - 2 = \frac{2}{7}V_1 - 2.5 < 0.5 &\Rightarrow V_1 < 10.5V \\ V_{D_z} = V_x - 2 = \frac{5V_1 - 11.5}{7} < 1 &\Rightarrow V_1 < 3.7V \\ V_{D_z} = \frac{5V_1 - 11.5}{7} > -7 &\Rightarrow \mathbf{V_1 > -7.5V} \end{aligned}$$

Nell'intervallo trovato nel passaggio precedente si hanno

$$V_o = V_x = \frac{5}{7}(V_1 + 0.5)$$

Trovati i valori delle uscite in tutto l'intervallo $[-12V, 12V]$ in cui assume valori l'ingresso V_1 , possiamo unirne le caratteristiche ottenute nei diversi intervalli separati, ricavando infine

$$V_o = \begin{cases} \frac{5}{9}V_1 - \frac{5}{6} & \text{se } -7.5 < V_1 \\ \frac{5}{7}V_1 + \frac{2.5}{7} & \text{se } -7.5 < V_1 < -0.5 \\ 0 & \text{se } -0.5 < V_1 < 2.5 \\ \frac{5}{12}V_1 - \frac{12.5}{12} & \text{se } 2.5 < V_1 < 6.1 \\ 1.5 & \text{se } V_1 > 6.1 \end{cases} \quad (1)$$

$$V_x = \begin{cases} -5 & \text{se } -7.5 < V_1 \\ \frac{5}{7}V_1 + \frac{2.5}{7} & \text{se } -7.5 < V_1 < -0.5 \\ 0 & \text{se } -0.5 < V_1 < 2.5 \\ \frac{5}{6}V_1 - \frac{12.5}{6} & \text{se } 2.5 < V_1 < 6.1 \\ 3 & \text{se } V_1 > 6.1 \end{cases} \quad (2)$$

I grafici V_o vs V_1 e V_x vs V_1 tracciati a partire dalle definizioni (1) e (2) sono riportati di seguito (rispettivamente Figure 2 e Figure 3).

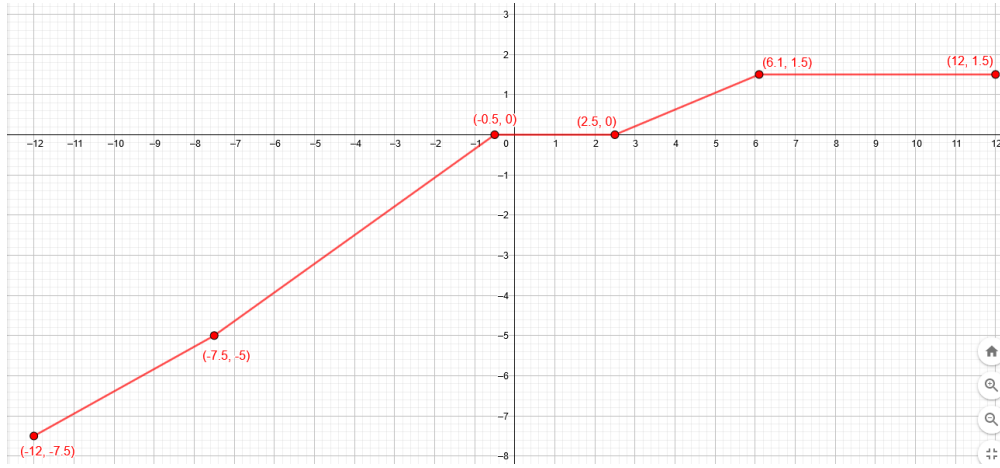


Figure 2: Grafico di V_o in funzione di V_1 .

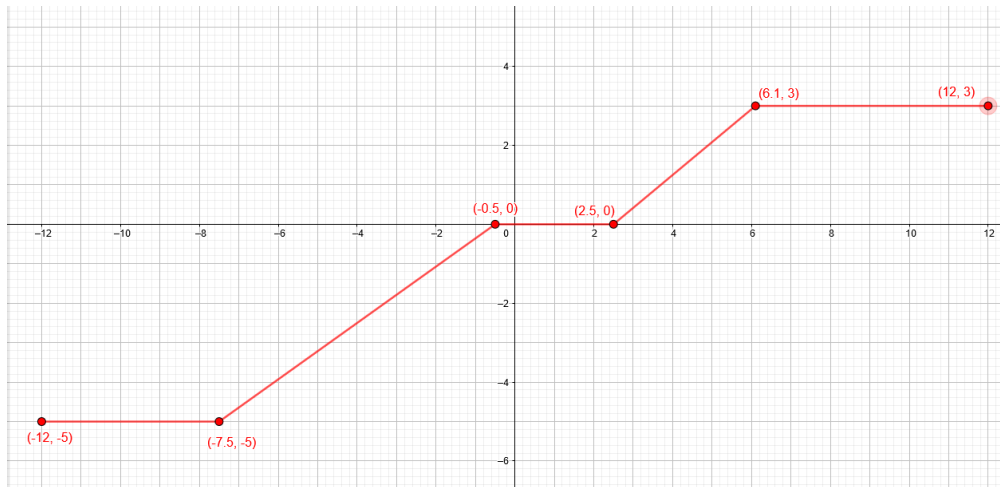


Figure 3: Grafico di V_x in funzione di V_1 .

1.2 Simulare le caratteristiche V_{out} vs V_1 e V_x vs V_1 tra -12V e +12V con SPICE

Il listato .cir utilizzato al fine di simulare il circuito dato e' riportato di seguito. I modelli circuitali del diodo e del diodo Zener sono quelli forniti dalla consegna.

```
* Esercizio 1
V1 N1 0 1
* ramo diodo D2
D2 N1 N2 D
R2 N2 N3 10
V2 N3 Vx 2V
* ramo zener
V3 N5 0 2V
DZ Vx N5 DZ
* ramo diodo D1
R3 N1 N4 10
D1 Vo N4 D
* altri rami
R4 Vo Vx 25
R1 0 Vo 25
.dc V1 -12 12 0.1
.model D D RON=0 VFWD=0.5
.model DZ D VFWD=1.0V VREV=7V
.backanno
.end
```

Le caratteristiche V_{out} vs V_1 e V_x vs V_1 tra -12V e +12V sono riportate in figura (Figure 4) in un unico grafico. Gli intervalli in cui si vede un solo colore corrispondono agli intervalli nei quali i due segnali si sovrappongono. E' riportato anche un grafico delle correnti misurate nei diversi rami a cui appartengono i diodi, ritenuto particolarmente significativo rispetto allo studio del circuito in esame (Figure 5).

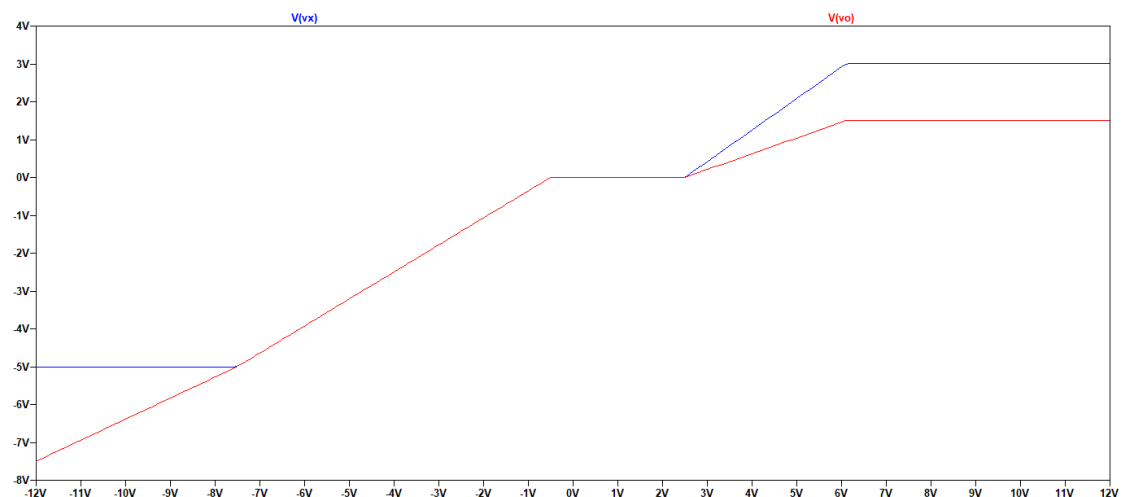


Figure 4: Risultato della simulazione SPICE.

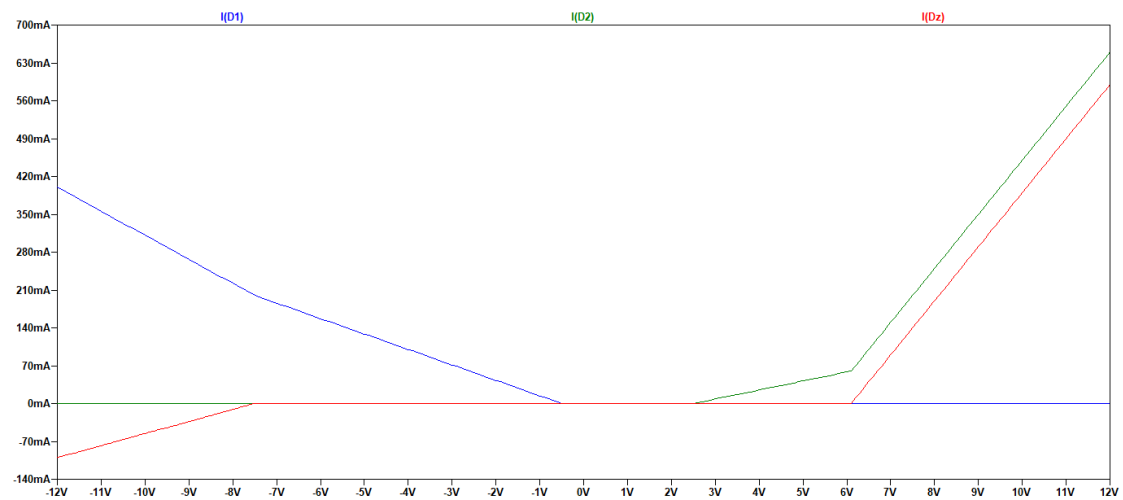


Figure 5: Correnti che attraversano i tre diodi.

1.3 Qual e' la massima potenza dissipata dal diodo Zener?

La massima potenza dissipata dal diodo Zener e' stata trovata per via sperimentale, graficando la potenza dissipata dal diodo e svolgendo un'analisi qualitativa dei dati ottenuti. Come si puo' notare dalla caratteristica della potenza (Figure 6), la massima potenza dissipata dal diodo Zener e' 700 mW.

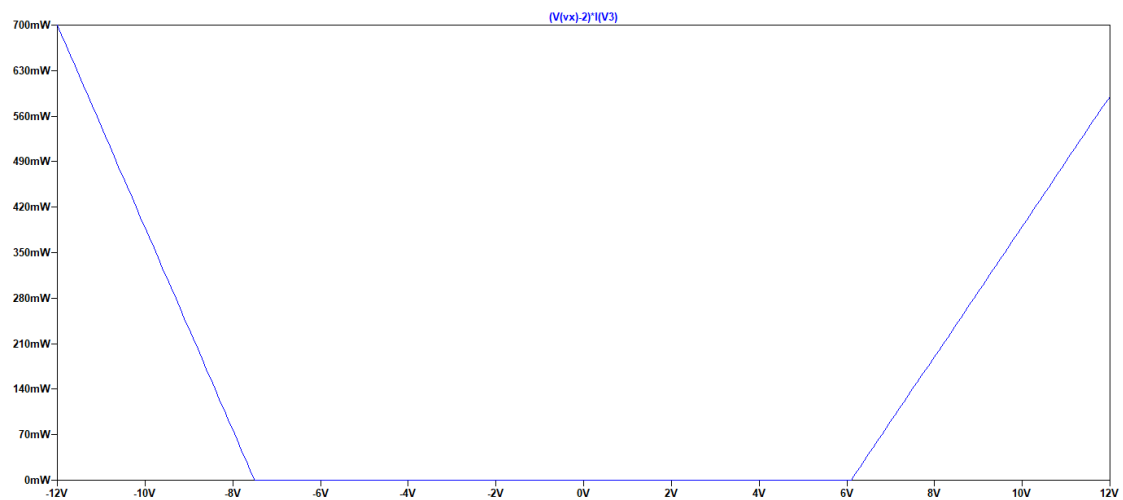


Figure 6: Potenza dissipata dal diodo Zener.

2 Esercizio secondo

Il circuito in figura (Figure 7) rappresenta un amplificatore a source comune con circuito di autopolarizzazione. Il transistor N-MOS ha una tensione di soglia V_{tn} pari a 1V, $k'_n = 8 \frac{mA}{V^2}$, $W = 100\mu m$ e $L = 2\mu m$, $\lambda = 0$. All'ingresso e' connesso un generatore di tensione sinusoidale di ampiezza 10 mV, frequenza 1kHz; all'uscita una resistenza di carico da $1k\Omega$.

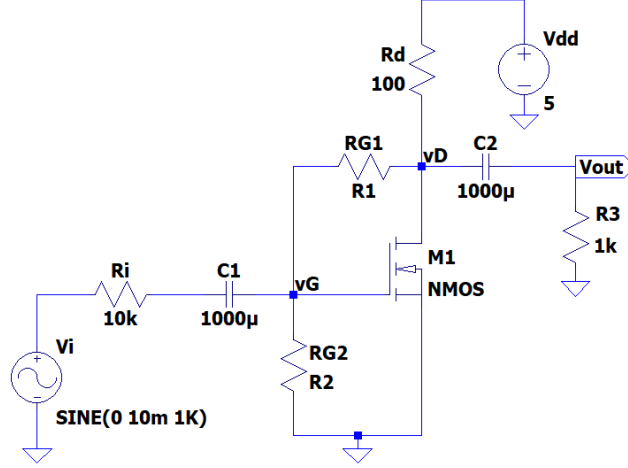


Figure 7: Schema elettrico dell'amplificatore.

2.1 Porre R_{G1} pari al proprio numero di matricola, $R_{G2} = \infty$

2.1.1 Calcolare analiticamente il punto di polarizzazione DC del transistor

Per prima cosa, disegniamo il circuito equivalente nell'analisi a largo segnale (Figure 8), in cui tutti i condensatori equivalgono a circuiti aperti e tutti i segnali non DC sono annullati.

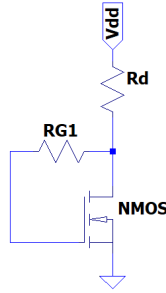


Figure 8: Circuito equivalente per largo segnale.

Possiamo notare che $V_{DSQ} = V_{GSQ}$ (in quanto nel ramo che collega drain e gate del transistor non scorre corrente), per cui il mosfet si trova in saturazione. A questo punto, risolviamo il seguente sistema (nel quale le due equazioni derivano rispettivamente dalla relazione della corrente di drain di un N-MOS enhancement in saturazione e dalla legge di Kirchhoff delle tensioni sulla maglia V_{DD} -massa) nell'incognita V_{GSQ} .

$$\begin{cases} I_{DQ} = \frac{k_n}{2} \cdot (V_{GSQ} - V_{tn})^2 \\ I_{DQ} = \frac{V_{DD} - V_{GSQ}}{R_D} \end{cases}$$

Il risultato del sistema e' un'equazione di secondo grado nell'incognita V_{GSQ}

$$0.2V_{GSQ}^2 - 0.39V_{GSQ} + 0.15 = 0$$

le cui soluzioni sono

$$V_{GSQ} = V_{DSQ} = 1.42V \Rightarrow V_{GSQ} - V_{tn} = \mathbf{0.42V \text{ ok}}$$

$$V_{GSQ} = V_{DSQ} = 0.53V \Rightarrow V_{GSQ} - V_{tn} = -0.47V < 0 \text{ no}$$

Possiamo infine calcolare la corrente di drain in polarizzazione, che equivale a

$$I_{DSQ} = \frac{k_n}{2} \cdot V_{ov}^2 = 35.77mA$$

2.1.2 Calcolare i parametri del il modello per piccolo segnale

Il calcolo dei parametri del modello per piccolo segnale e' riportato di seguito

$$g_m = k_n \cdot V_{ov} = 168mS \quad r_o = \infty$$

2.1.3 Disegnare il modello per piccolo segnale dell'amplificatore e calcolare il guadagno in tensione, R_{in} e R_o .

Il modello per piccolo segnale dell'amplificatore a source comune in esame e' rappresentato di seguito (Figure 9).

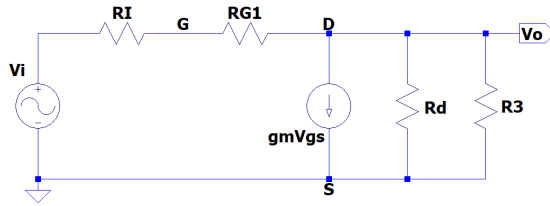


Figure 9: Circuito equivalente per piccolo segnale.

Definiamo come prima cosa la resistenza equivalente R_L (uguale al parallelo delle resistenze R_D ed R_3) e le correnti i_I (corrente che scorre nel ramo del generatore di ingresso) e $i_{//}$ (corrente che scorre nel ramo della resistenza R_L). Per la legge di Kirchhoff delle correnti applicata al nodo D, risulta essere vera l'eguaglianza

$$i_{//} = i_I - g_m v_{gs}$$

La tensione in uscita V_o puo' quindi essere definita come

$$v_o = i_{//} \cdot R_L = (i_I - g_m v_{gs}) \cdot R_L = \left(\frac{v_I - v_o}{R_I + R_{G1}} - g_m v_{gs} \right) \cdot R_L \quad (3)$$

dove la corrente i_I e' stata calcolata come rapporto tra differenza potenziale in ingresso - potenziale in uscita e la serie delle resistenze R_I e R_{G1} . La differenza di potenziale v_{gs} puo' a sua volta essere scritta in funzione del segnale in ingresso v_I

$$v_{gs} = v_I - i_I \cdot R_I \quad (4)$$

Unendo tra loro le relazioni (4) e (3) troviamo una nuova relazione in funzione delle sole incognite v_o e v_I

$$\begin{aligned} v_o &= (i_I - g_m(v_I - i_I R_I)) \cdot R_L \\ &= (i_I(1 + g_m R_I) - g_m v_I) \cdot R_L \\ &= \left(\frac{v_I - v_o}{R_I + R_{G1}} \cdot (1 + g_m R_I) - g_m v_I \right) \cdot R_L \end{aligned}$$

Raggruppando i due termini troviamo la relazione

$$v_o \cdot \left(1 + \frac{(1 + g_m R_I) \cdot R_L}{R_I + R_{G1}} \right) = v_I \cdot (1 - g_m R_G) \frac{R_L}{R_I + R_{G1}} \quad (5)$$

A partire dalla relazione (5), possiamo infine scrivere il guadagno come

$$A_V = \frac{v_o}{v_I} = \frac{(1 - g_m R_{G1}) \cdot \frac{R_L}{R_I + R_{G1}}}{1 + \frac{(1 + g_m R_I) \cdot R_L}{R_I + R_{G1}}} = -13.44 \frac{V}{V}$$

Il calcolo della resistenza R_{in} in ingresso all'amplificatore e' stato svolto togliendo le componenti relative al generatore di segnale in ingresso (v_I e R_I) e sostituendole con un generatore di tensione ideale di prova V_x (attraversato da una corrente i_x). Sia R_L la resistenza equivalente al parallelo di R_3 e R_D . Per la legge di Kirchhoff delle correnti applicata al drain del transistor abbiamo che

$$i_x = g_m v_{gs} + \frac{v_o}{R_L} = g_m V_x + \frac{V_x}{R_L} - i_x \frac{R_{G1}}{R_L}$$

Possiamo scrivere quindi la corrente i_x in funzione della tensione V_x

$$i_x = V_x \cdot \left(\frac{g_m + \frac{1}{R_L}}{1 + \frac{R_{G1}}{R_L}} \right)$$

La resistenza in ingresso all'amplificatore risulta quindi essere

$$R_{in} = \frac{V_x}{i_x} = \frac{1 + \frac{R_{G1}}{R_L}}{g_m + \frac{1}{R_L}} = 72\,961\Omega$$

Per quanto riguarda invece il calcolo della resistenza in uscita, e' stato cortocircuitato il generatore del segnale in ingresso ed e' stata tolta la resistenza R_3 . Sono in questo caso definite le correnti i' (corrente che scorre nel ramo della resistenza R_{G1}) e i'' (corrente che scorre nel ramo di R_D) nel seguente modo

$$i' = \frac{V_x}{R_{G1} + R_I} \quad i'' = \frac{V_x}{R_D}$$

Per la legge di Kirchhoff delle correnti applicata al drain abbiamo che

$$i_x = \frac{V_x}{R_{G1} + R_I} + \frac{V_x}{R_D} + \frac{g_m V_x R_I}{R_I + R_{G1}} = V_x \cdot \left(\frac{R_D + R_{G1} + R_I + g_m R_I R_D}{(R_{G1} + R_I) R_D} \right)$$

per cui la resistenza in uscita diventa

$$R_{out} = \frac{V_x}{i_x} = \frac{R_D (R_{G1} + R_I)}{R_D R_{G1} + R_I + g_m R_I R_D} = 87.69\Omega$$

2.1.4 Simulare con SPICE il punto operativo del circuito e verificare i valori trovati analiticamente

Il listato SPICE utilizzato per simulare il punto operativo del circuito e' riportato di seguito

```
* Esercizio 2.1
* input
Vi in 0 AC 1 SINE(0 100m 1K)
Ri N3 in 10k
C1 vG N3 1000u
* RG
RG1 vD vG 1187180
* altri componenti
Rd vD N1 100
R3 0 out 1k
C2 out vD 1000u
Vdd N1 0 5
M1 vD vG 0 0 NMOS
.model NMOS NMOS LEVEL=1 VT0=1 KP=8m W=100u L=2u
.op
.end
```

Il risultato di questa analisi fornisce in output i seguenti dati (sono riportati solo i valori significativi che dovevano essere confrontati con i risultati analitici). Tutti i risultati della simulazione coincidono con quelli calcolati analiticamente.

```
V(vd): 1.42291 voltage
V(vg): 1.42291 voltage
Id(M1): 0.035771 device_current
```

2.1.5 Con $f(v_I) = 1\text{kHz}$, simulare con SPICE 10 periodi di v_I , v_o ; simulare il guadagno e confrontare il valore ottenuto con i risultati analitici

Il comportamento dei segnali di ingresso e uscita nei loro primi 10 periodi e' riportato in figura (Figure 10). L'andamento del guadagno nei primi 10 periodi di e' invece riportato successivamente (Figure 11). Infine, e' riportato un grafico in cui si evidenzia il guadagno in funzione della frequenza del segnale in ingresso (Figure 12).

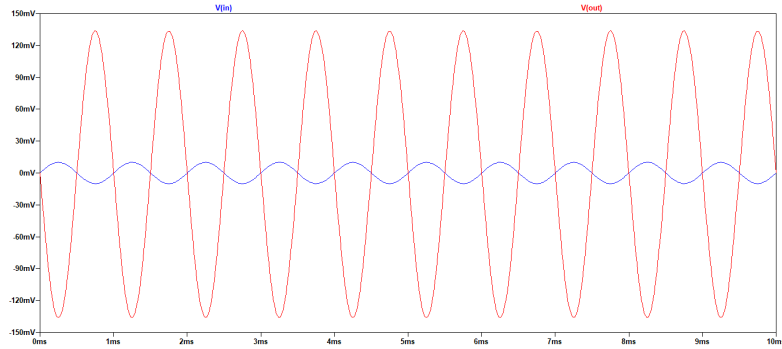


Figure 10: Andamento segnali ingresso e uscita nei primi 10 periodi.

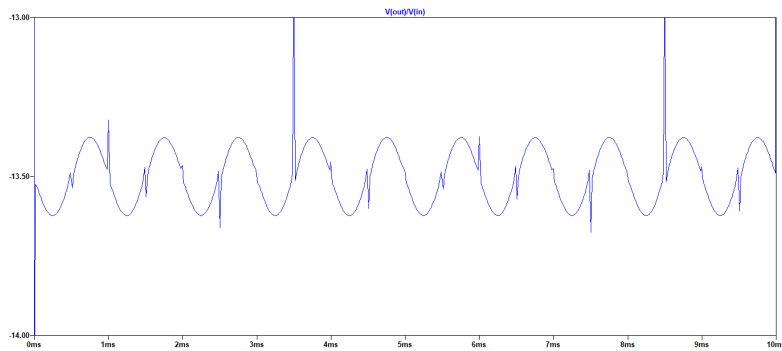


Figure 11: Andamento del guadagno dell'amplificatore nei primi 10 periodi.

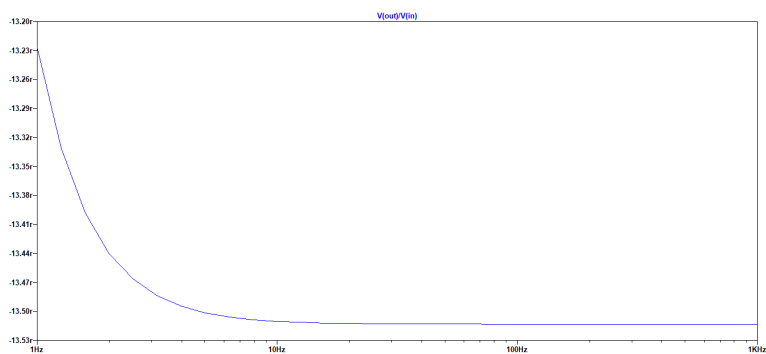


Figure 12: Guadagno dell'amplificatore in funzione della frequenza del segnale di ingresso.

I valori ritrovati in queste simulazioni coincidono con quelli trovati analiticamente, al netto di leggeri scostamenti (inferiori all'1%) sul valore del guadagno, dovuti molto probabilmente all'approssimazione nei calcoli. Il transitorio a basse frequenze invece e' un effetto dovuto al filtraggio attuato dai condensatori.

2.1.6 Ripetere il punto 1.5 con ampiezza del segnale v_I pari a 100 mV: spiegare cosa avviene

Nel caso in cui l'ampiezza del segnale in ingresso sia fissata a 100mV, le caratteristiche che ne derivano sono riportate di seguito (nello stesso ordine dell'esercizio precedente).

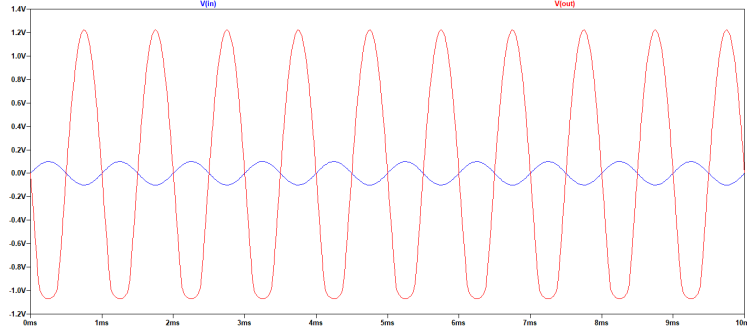


Figure 13: Andamento segnali ingresso e uscita nei primi 10 periodi.

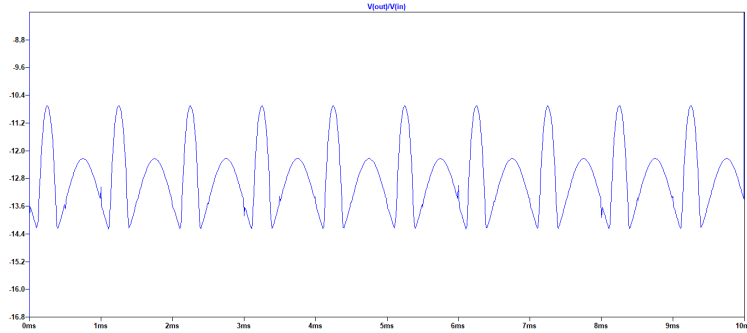


Figure 14: Andamento del guadagno dell'amplificatore nei primi 10 periodi.

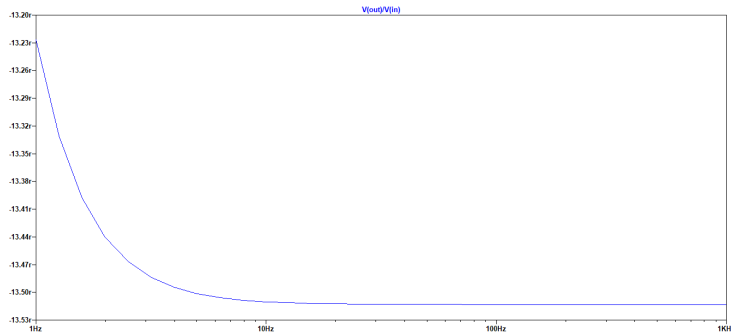


Figure 15: Guadagno dell'amplificatore in funzione della frequenza del segnale di ingresso.

Le differenze che possiamo notare tra la precedente situazione e questa riguardano i primi due grafici. Il comportamento anomalo e' molto marcato nel grafico del guadagno in funzione del tempo, mentre lo e' un po' meno (seppur sempre apprezzabile visivamente) nel grafico della tensione di uscita (in corrispondenza dei picchi positivi del segnale in ingresso). Il fenomeno che si osserva in questo caso e' quello dell'uscita del diodo dalla condizione di saturazione: l'ampiezza del segnale in ingresso (che influenza direttamente la tensione di gate che polarizza il MOS) diventa infatti in certi tratti cosi' grande da pregiudicare la validita' della condizione di saturazione $V_{DS} + v_{ds} > V_{GS} + v_{gs} - V_{tn}$.

2.1.7 Calcolare e verificare tramite simulazioni il massimo valore dell'ampiezza del segnale v_I che garantisce una risposta lineare dell'amplificatore

Affinche' la risposta dell'amplificatore sia lineare, devono essere rispettate due condizioni:

- $v_{gs} \ll 2(V_{GSQ} - V_{tn})$, ovvero la condizione che deriva dalla linearizzazione della dipendenza tra tensione di gate e corrente di drain (che sarebbe di tipo quadratico)
- $V_{DSQ} + v_{ds,min} > V_{GSQ} + v_{gs,max} - V_{tn}$, che deriva invece dall'ipotesi di funzionamento in saturazione del transistor

Tra le due condizioni, la piu' stringente risulta essere la seconda. Possiamo riscriverla, dopo aver trovato che $v_{gs} = 0.89v_I$, come

$$\begin{aligned} V_{DSQ} + v_{ds,min} &= V_{DSQ} - |A_v|v_{I,max} > V_{GSQ} + v_{gs,max} - V_{tn} \\ -|A_v|v_{I,max} &> 0.89v_{I,max} - V_{tn} \\ v_{I,max} &< \frac{V_{tn}}{|A_v| + 0.89} = 69.78mV \end{aligned}$$

Tramite simulazioni invece il massimo valore di ampiezza che garantisce il funzionamento lineare risulta essere $\approx 66mV$, ricavato dal grafico riportato (Figure 16). La discrepanza tra valore trovato analiticamente e valore osservato sperimentalmente puo' essere spiegata dalla presenza di uno stato di transizione terzo alla saturazione e alla linearita', in cui il comportamento della corrente di drain e' una via di mezzo tra i due comportamenti che congiunge.

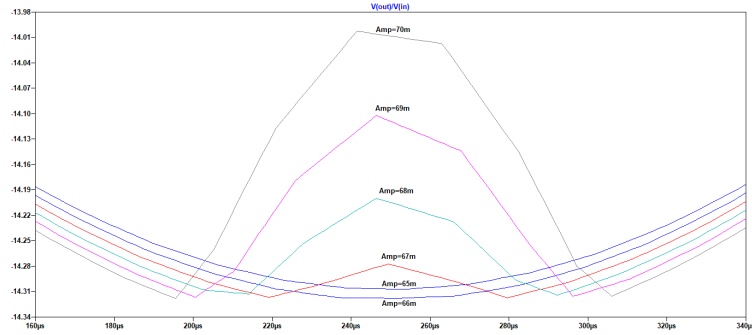


Figure 16: Guadagno dell'amplificatore in funzione della frequenza del segnale di ingresso.

2.2 Porre $R_{G1}=R_{G2}$ pari al proprio numero di matricola

2.2.1 Calcolare analiticamente il punto di polarizzazione DC del transistor

Per prima cosa, disegniamo il circuito equivalente nell'analisi a largo segnale (Figure 17), in cui tutti i condensatori equivalgono a circuiti aperti e tutti i segnali non DC sono annullati.

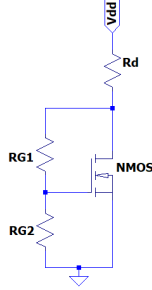


Figure 17: Circuito equivalente per largo segnale.

D'ora in avanti consideriamo nei calcoli la resistenza $R_G = R_{G1} = R_{G2}$. La tensione V_{GSQ} in queste condizioni diventa (per il partitore di tensione sulle due resistenze R_{G1} e R_{G2})

$$V_{GSQ} = V_{DSQ} \cdot \frac{R_G}{R_G + R_G} = 0.5V_{DSQ}$$

Ipotizziamo che il transistor si trovi in saturazione. Mettendo a sistema la relazione della corrente di drain in saturazione e la legge di Kirchoof delle tensioni applicata alla maglia V_{DD} - R_D -MOS si ha

$$\begin{cases} I_{DQ} = \frac{k_n}{2} \cdot \left(\frac{V_{DSQ}}{2} - V_{tn}\right)^2 \\ V_{DSQ} = \frac{V_{DD} - I_D R_D}{1 + \frac{R_D}{2R_G}} \end{cases}$$

Lavoriamo nell'ipotesi in cui gli effetti dovuti alla corrente che scorre nella serie delle due resistenze R_G sia trascurabile (da verificare). Il risultato del sistema e' un'equazione di secondo grado nell'incognita I_{DQ} .

$$100^2 I_{DQ}^2 - 620 I_{DQ} + 9 = 0$$

le cui soluzioni sono

$$\begin{aligned} I_{DQ} = 23.19mA &\Rightarrow V_{GSQ} - V_{tn} = \mathbf{0.34V} \text{ ok} \\ I_{DQ} = 38.81mA &\Rightarrow V_{GSQ} - V_{tn} = -0.44V < 0 \text{ no} \end{aligned}$$

Nota I_{DQ} , possiamo calcolare le tensioni V_{GSQ} e V_{DSQ}

$$\begin{aligned} V_{DSQ} &\approx V_{DD} - I_D R_D = 2.68V \\ V_{GSQ} &\approx 0.5 \cdot V_{DSQ} = 1.34V \end{aligned}$$

La corrente che scorre nel ramo della serie R_G risulta quindi essere $1.129\mu A$ e l'ipotesi di trascurabilita' e' quindi verificata.

2.2.2 Calcolare i parametri del il modello per piccolo segnale

Il calcolo dei parametri del modello per piccolo segnale e' riportato di seguito

$$g_m = k_n \cdot V_{ov} = 136mS \quad r_o = \infty$$

2.2.3 Disegnare il modello per piccolo segnale dell'amplificatore e calcolare il guadagno in tensione, R_{in} e R_o .

Il modello per piccolo segnale dell'amplificatore a source comune in esame e' rappresentato di seguito (Figure 18).

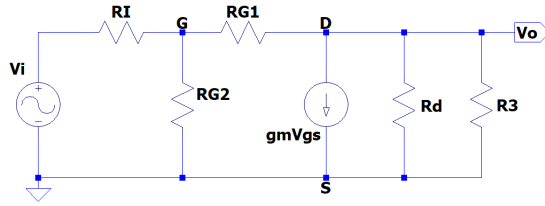


Figure 18: Circuito equivalente per piccolo segnale.

Definiamo come prima cosa la resistenza equivalente R_L (uguale al parallelo delle resistenze R_D ed R_3) e le correnti i_I (corrente che scorre nel ramo del generatore di ingresso), i_{R2} (corrente che scorre nel ramo della resistenza R_{G2}), i_{R1} (corrente che scorre nel ramo della resistenza R_{G1}) e $i_{//}$ (corrente che scorre nel ramo della resistenza R_L), che equivalgono a

$$i_{R2} = \frac{v_{gs}}{R_G} \quad i_{R1} = \frac{v_{gs} - v_o}{R_G} \quad i_I = \frac{v_I - v_{gs}}{R_I} \quad i_{//} = \frac{v_o}{R_L}$$

Applichiamo la legge di Kirchhoff delle correnti al nodo gate, trovando $i_I = i_{R1} + i_{R2}$. Possiamo quindi scrivere che

$$\frac{v_I - v_{gs}}{R_I} = \frac{v_{gs}R_G - v_oR_G + v_{gs}R_G}{R_G^2}$$

A seguito di una serie di passaggi algebrici di semplificazione, troviamo la relazione

$$v_o = v_{gs}\left(2 + \frac{R_G}{R_I}\right) - v_I \frac{R_G}{R_I} \quad (6)$$

Applicando invece Kirchhoff delle correnti al nodo drain, abbiamo che $i_{R1} = g_mv_{gs} + i_{//}$. In questo caso, dalla legge di Ohm, troviamo che

$$\frac{v_{gs} - v_o}{R_G} = \frac{g_mv_{gs}R_L + v_o}{R_L}$$

Anche in questo caso, a seguito di una serie di passaggi di semplificazione, possiamo riscrivere quest'ultima relazione come

$$v_{gs} = v_o \left(\frac{R_G + R_L}{R_L - g_m R_L R_G} \right) \quad (7)$$

Unendo le relazioni (6) e (7) precedentemente ricavate troviamo che

$$v_o = v_o \left(\frac{R_G + R_L}{R_L - g_m R_L R_G} \right) \left(2 + \frac{R_G}{R_I} \right) - v_I \frac{R_G}{R_I}$$

Per cui il guadagno in tensione dell'amplificatore puo' essere calcolato come

$$A_v = \frac{v_o}{v_I} = \frac{-\frac{R_G}{R_I}}{1 - \left(\frac{R_G + R_L}{R_L - g_m R_L R_G} \right) \left(2 + \frac{R_G}{R_I} \right)} = -11.038 \frac{V}{V} \quad (8)$$

Il calcolo della resistenza R_{in} in ingresso all'amplificatore e' stato svolto togliendo le componenti relative al generatore di segnale in ingresso (v_I e R_I) e sostituendole con un generatore di tensione ideale di prova V_x (attraversato da una corrente i_x). Sia R_L la resistenza equivalente al parallelo di R_3 e R_D . Siano i_{G1} e i_{G2} le correnti che attraversano le rispettive R_G . Per la legge di Kirchhoff delle correnti applicata al drain del transistor abbiamo che

$$i_{G1} = g_m v_{gs} + \frac{v_o}{R_L} = g_m V_x + \frac{V_x - i_{G1} R_G}{R_L} \Rightarrow i_{G1} = V_x \frac{\left(g_m + \frac{1}{R_L}\right)}{\left(1 + \frac{R_G}{R_L}\right)}$$

Applicando ora la legge di Kirchhoff delle correnti al gate troviamo che

$$i_x = \frac{V_x}{R_G} + V_x \frac{g_m + \frac{1}{R_L}}{1 + \frac{R_G}{R_L}} = V_x \left(\frac{1}{R_G} + \frac{g_m + \frac{1}{R_L}}{1 + \frac{R_G}{R_L}} \right)$$

La resistenza in ingresso all'amplificatore risulta quindi essere

$$R_{in} = \frac{V_x}{i_x} = \frac{1}{\frac{1}{R_G} + \frac{g_m + \frac{1}{R_L}}{1 + \frac{R_G}{R_L}}} = 82\,586\Omega \quad (9)$$

Per quanto riguarda invece il calcolo della resistenza in uscita, e' stato cortocircuitato il generatore del segnale in ingresso ed e' stata tolta la resistenza R_3 . E' definita la resistenza $R_p = R_I // R_{G2}$. Sono inoltre definite le correnti $i_{//}$ (corrente che scorre nel ramo della resistenza R_{G1}) e i_D (corrente che scorre nel ramo di R_D) nel seguente modo

$$i_{G1} = \frac{V_x}{R_{G1} + R_p} \quad i_D = \frac{V_x}{R_D}$$

Per la legge di Kirchhoff delle correnti applicata al drain abbiamo che

$$i_x = \frac{V_x}{R_{G1} + R_p} + V_x \frac{g_m R_p}{R_{G1} + R_p} + \frac{V_x}{R_D}$$

per cui la resistenza in uscita diventa

$$R_{out} = \frac{V_x}{i_x} = \frac{(R_{G1} + R_p) R_D}{R_D + g_m R_D R_p + R_{G1} + R_p} = 89.87\Omega \quad (10)$$

2.2.4 Simulare con SPICE il punto operativo del circuito e verificare i valori trovati analiticamente

Il listato SPICE utilizzato per simulare il punto operativo del circuito e' riportato di seguito

```
* Esercizio 2.2
* input
Vi in 0 SINE(0 10m 1K)
Ri N3 in 10k
C1 vG N3 1000u
* RG
RG1 vD vG 1187180
RG2 vG 0 1187180
* altri componenti
Rd vD N1 100
R3 0 out 1k
C2 out vD 1000u
Vdd N1 0 5
M1 vD vG 0 0 NMOS
.model NMOS NMOS LEVEL=1 VTO=1 KP=8m W=100u L=2u
.op
.end
```

Il risultato di questa analisi fornisce in output i seguenti dati (sono riportati solo i valori significativi che dovevano essere confrontati con i risultati analitici). Tutti i risultati della simulazione coincidono con quelli calcolati analiticamente.

```
V(vg): 1.34051 voltage
V(vd): 2.68101 voltage
Id(M1): 0.0231888 device_current
I(Rg2): 1.12915e-006 device_current
```

2.2.5 Con $f(v_I) = 1\text{kHz}$, simulare con SPICE 10 periodi di v_I , v_o ; simulare il guadagno e confrontare il valore ottenuto con i risultati analitici

Il comportamento dei segnali di ingresso e uscita nei loro primi 10 periodi e' riportato in figura (Figure 19). L'andamento del guadagno nei primi 10 periodi di e' invece riportato successivamente (Figure 20). Infine, e' riportato un grafico in cui si evidenzia il guadagno in funzione della frequenza del segnale in ingresso (Figure 21).

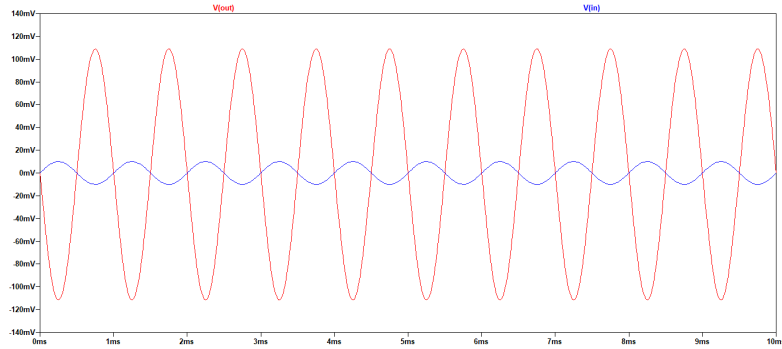


Figure 19: Andamento segnali ingresso e uscita nei primi 10 periodi.

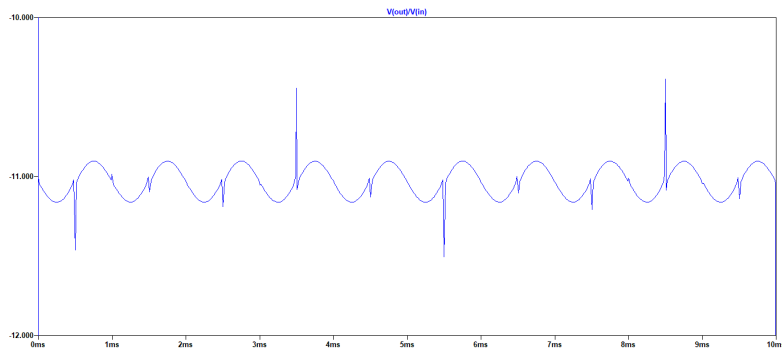


Figure 20: Andamento del guadagno dell'amplificatore nei primi 10 periodi.

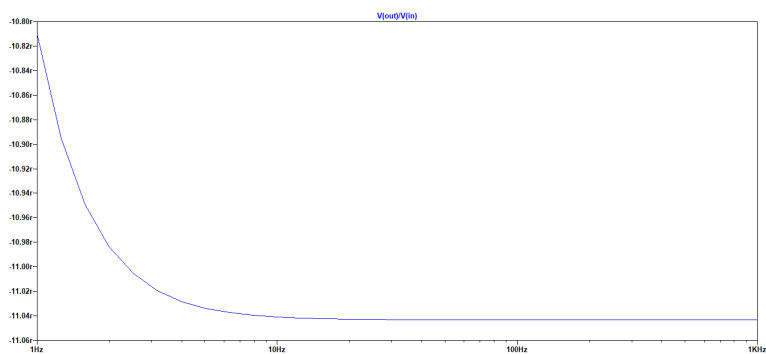


Figure 21: Guadagno dell'amplificatore in funzione della frequenza del segnale di ingresso.

I valori ritrovati in queste simulazioni coincidono con quelli trovati analiticamente. Il transitorio a basse frequenze invece e' un effetto dovuto al filtraggio attuato dai condensatori.

2.2.6 Calcolare e verificare tramite simulazioni il massimo valore dell'ampiezza del segnale v_I che garantisce una risposta lineare dell'amplificatore

Affinche' la risposta dell'amplificatore sia lineare, devono essere rispettate due condizioni:

- $v_{gs} \ll 2(V_{GSQ} - V_{tn})$, ovvero la condizione che deriva dalla linearizzazione della dipendenza tra tensione di gate e corrente di drain (che sarebbe di tipo quadratico)
- $V_{DSQ} + v_{ds,min} > V_{GSQ} + v_{gs,max} - V_{tn}$, che deriva invece dall'ipotesi di funzionamento in saturazione del transistor

Tra le due condizioni, la piu' stringente risulta essere la seconda. Possiamo riscriverla come

$$V_{DSQ} + v_{ds,min} = V_{DSQ} - |A_v|v_{I,max} > V_{GSQ} + v_{gs,max} - V_{tn}$$

Troviamo che $v_{gs} = v_I \frac{2R_G - 11R_I}{2R_I + 2R_G}$, per cui

$$-|A_v|v_{I,max} > \frac{2R_G - 11R_I}{2R_I + 2R_G}v_{I,max} - V_{tn}$$

$$v_{I,max} < \frac{V_{GSQ} + V_{tn}}{|A_v| + 0.94} = 194.87mV$$

Tramite simulazioni invece il massimo valore di ampiezza che garantisce il funzionamento lineare risulta essere $\approx 168mV$, ricavato dal grafico riportato (Figure 22). La discrepanza tra valore trovato analiticamente e valore osservato sperimentalmente puo' essere spiegata dalla presenza di uno stato di transizione terzo alla saturazione e alla linearita', in cui il comportamento della corrente di drain e' una via di mezzo tra i due comportamenti che congiunge.

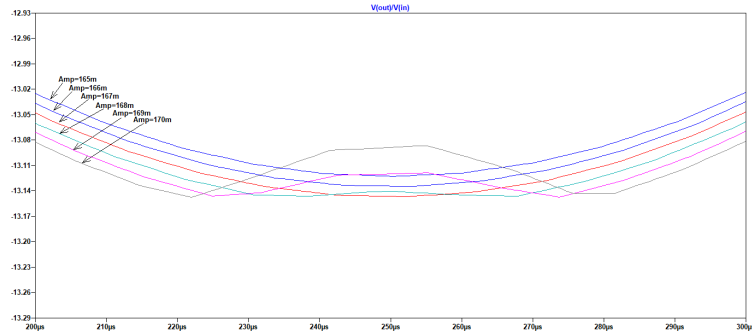


Figure 22: Guadagno dell'amplificatore in funzione della frequenza del segnale di ingresso.

2.3 Porre $W=L=10\mu m$, $k'_n=8mA/V^2$, $V_{tn}=1V$

2.3.1 Riprogettare il circuito (R_{G1} , R_{G2} e R_D) in modo che la corrente di drain sia $I_D=1mA$, che $V_{DSQ} = V_{OV} + 2V$, e che la corrente attraverso R_{G1} e R_{G2} sia $100nA$

Il circuito equivalente per largo segnale dell'amplificatore non cambia rispetto a quello del punto precedente (Figure 17). Cominciamo con la riprogettazione del circuito sulla base dei dati forniti. Sapendo che

$$V_{DS} - V_{GS} = V_D - V_G = 1V$$

possiamo calcolare la resistenza R_{G1} come

$$R_{G1} = \frac{V_D - V_G}{I_{RG}} = 10 M\Omega$$

dove I_{RG} e' la corrente che attraversa le due resistenze R_{G1} e R_{G2} . Ipotizziamo a questo punto che il MOSFET si trovi in condizione di saturazione. Dalla relazione della corrente di drain possiamo quindi ricavare il valore della tensione di overdrive V_{ov} e di conseguenza della tensione V_{GS}

$$I_D = \frac{k_n}{2}(V_{GS} - V_{tn})^2 \quad \Rightarrow \quad V_{ov} = \sqrt{\frac{2I_D}{k_n}} = 0.5V$$

Siamo quindi in grado di trovare i valori di R_{G2} , V_{GS} e V_{DS}

$$V_{GS} = V_{ov} + V_{tn} = 1.5V \quad V_{DS} = V_{GS} + 1V = 2.5V \quad R_{G2} = \frac{V_{GS}}{I_{RG}} = 15 M\Omega$$

Infine, e' possibile trovare anche il valore della resistenza di drain

$$R_D = \frac{V_{DD} - V_{DS}}{I_D} = 2500 \Omega$$

Calcoliamo ora i parametri del modello per piccolo segnale

$$g_m = k_n(V_{GS} - V_{tn}) = 4mS \quad r_o = \infty$$

Il modello per piccolo segnale in questo caso e' perfettamente equivalente a quello del punto precedente (Figure 18), al netto delle variazioni dei valori di tensione, corrente e resistenza. Per questo motivo possiamo riutilizzare anche le relazioni per il calcolo di guadagno, R_{in} e R_{out} .

Per (8) il guadagno in tensione dell'amplificatore risulta essere $A_v = -2.843 \frac{V}{V}$. Per (9) invece la resistenza in ingresso all'amplificatore risulta $R_{in} = 2.211 M\Omega$, mentre per (10) si ha che $R_{out} = 2472 \Omega$.

2.3.2 Simulare con SPICE il punto operativo del circuito e verificare i valori trovati analiticamente

Il listato SPICE utilizzato per simulare il circuito e' riportato di seguito.

```
* Esercizio 2.3
* input
Vi in 0 AC SINE(0 100m 1K)
Ri N3 in 10k
C1 vG N3 1000u
* RG
RG1 vD vG 10Meg
RG2 0 vG 15Meg
* altri componenti
Rd vD N1 2.5k
R3 0 out 1k
C2 out vD 1000u
Vdd N1 0 5
M1 vD vG 0 0 NMOS
.model NMOS NMOS LEVEL=1 VTO=1 KP=8m W=10u L=10u
.op
.backanno
.end
```

Il risultato di questa analisi fornisce in output i seguenti dati (sono riportati solo i valori significativi che dovevano essere confrontati con i risultati analitici). Tutti i risultati della simulazione coincidono con quelli calcolati analiticamente.

```
V(vg): 1.49998 voltage
V(vd): 2.49996 voltage
Id(M1): 0.000999914 device_current
I(Rg1): 9.99986e-008 device_current
```

2.3.3 Con $f(v_I) = 1$ kHz, simulare con SPICE 10 periodi di v_I , v_{out} ; simulare A_v e confrontare il valore ottenuto con i risultati analitici

Il comportamento dei segnali di ingresso e uscita nei loro primi 10 periodi e' riportato in figura (Figure 23). L'andamento del guadagno nei primi 10 periodi di e' invece riportato successivamente (Figure 24). Infine, e' riportato un grafico in cui si evidenzia il guadagno in funzione della frequenza del segnale in ingresso (Figure 25).

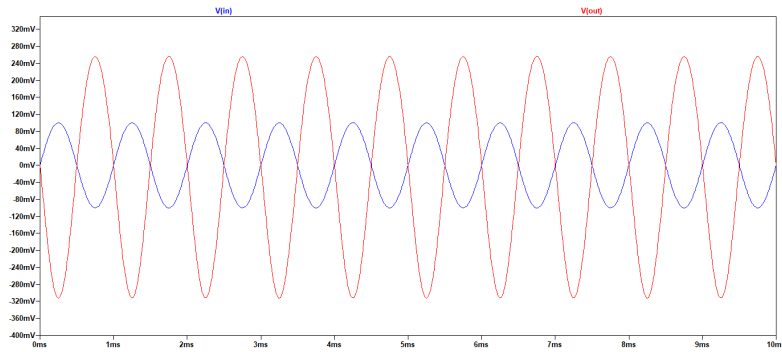


Figure 23: Andamento segnali ingresso e uscita nei primi 10 periodi.

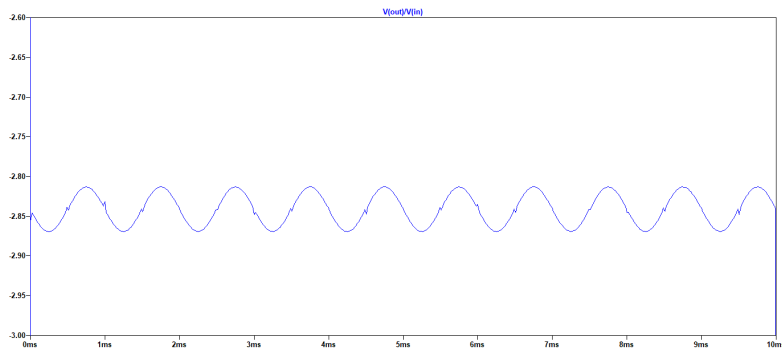


Figure 24: Andamento del guadagno dell'amplificatore nei primi 10 periodi.

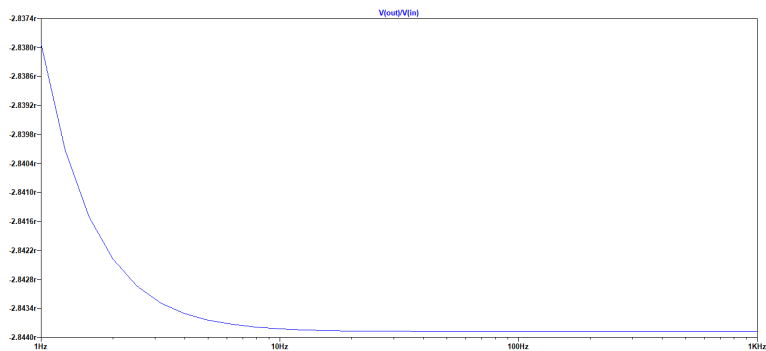


Figure 25: Guadagno dell'amplificatore in funzione della frequenza del segnale di ingresso.

I valori ritrovati in queste simulazioni coincidono con quelli trovati analiticamente. Il transitorio a basse frequenze invece e' un effetto dovuto al filtraggio attuato dai condensatori.

2.3.4 Verificare, solo tramite simulazioni, il massimo valore dell'ampiezza del segnale v_I che garantisce una risposta lineare dell'amplificatore

Il massimo valore dell'ampiezza del segnale in ingresso v_I (trovato sperimentalmente mediante simulazioni con SPICE) che garantisce una risposta lineare da parte dell'amplificatore e' $\approx 405\text{ mV}$. Sono riportati di seguito i grafici della simulazione utilizzati dedurre questo risultato (il listato e' uguale a quello utilizzato nei punti precedenti, e' stata aggiunta solo una parametrizzazione dell'ampiezza di ingresso).

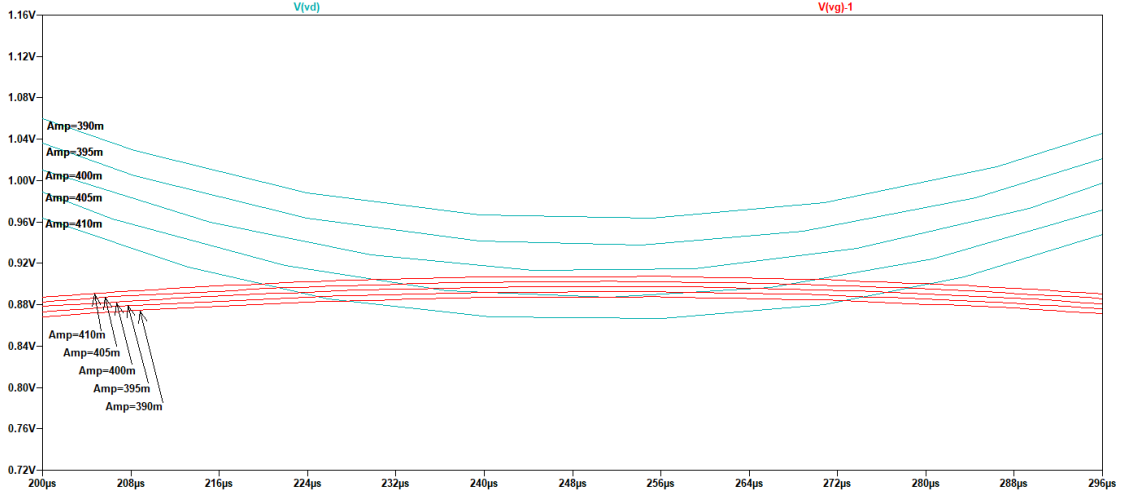


Figure 26: Analisi sulla condizione $V_{DS} > V_{GS} - V_{tn}$.

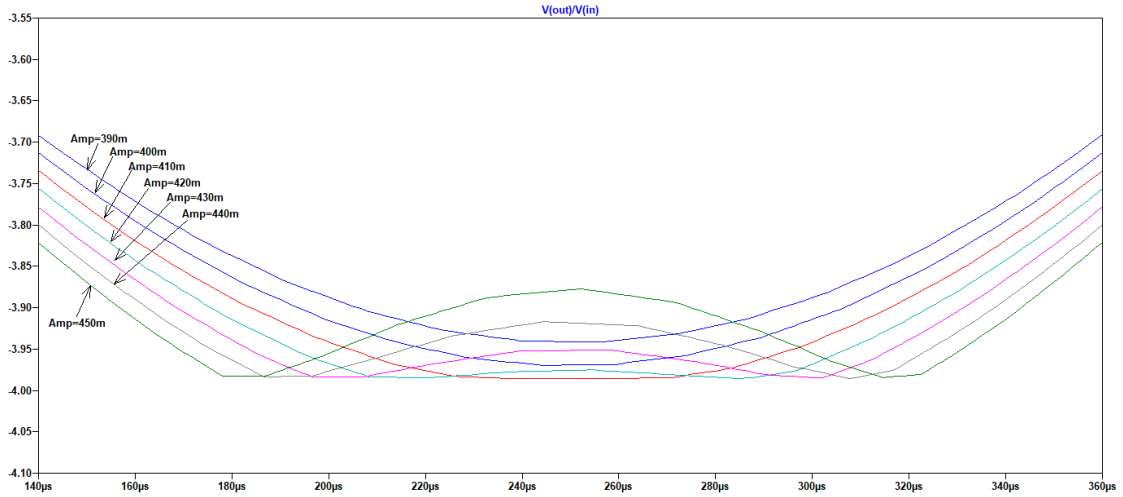


Figure 27: Analisi del guadagno in funzione dell'ampiezza del segnale di ingresso v_I .

2.4 Confrontare A_v , R_{in} e R_{out} nei tre amplificatori.

Ricapitolando, i valori di guadagno, resistenza in ingresso e in uscita dei tre amplificatori risultano essere quelli riportati in tabella (Table 1).

	A_v	R_{in}	R_{out}
Amplificatore 1	-13.33	72 961 Ω	87.69 Ω
Amplificatore 2	-11.068	82 586 Ω	89.87 Ω
Amplificatore 3	-2.843	2.211 $M\Omega$	2472 Ω

Table 1: Riassunto caratteristiche amplificatori.

Notiamo che, essendo tutti e tre generatori a source comune, hanno guadagno negativo (il segnale in uscita e' in opposizione di fase rispetto a quello in ingresso).

Possiamo osservare come l'aggiunta della resistenza R_{G2} nell'amplificatore 2 abbia aumentato la stabilita' dell'amplificatore (in grado di mantenere una risposta lineare per ingressi di ampiezza maggiore rispetto al primo) ma ne abbia allo stesso tempo diminuito leggermente il guadagno e aumentato resistenza di ingresso e uscita. Entrambi i primi due amplificatori hanno resistenze di uscita basse (fattore positivo) ma resistenze in ingresso non troppo elevate (fattore negativo)

Infine, osserviamo che il terzo amplificatore ha un valore del guadagno marcatamente piu' basso rispetto ai primi due, compensando pero' questa mancanza con una resistenza di ingresso molto alta (positivo per un amplificatore di tensione) e una maggior stabilita' rispetto all'ampiezza dell'ingresso. La resistenza in uscita e' tuttavia piu' alta rispetto ai primi due amplificatori (fattore negativo).