

Nome, cognome, matricola

Calcolatori Elettronici (12AGA) – esame del 21.1.2014

Domande a risposta chiusa (è necessario rispondere correttamente ad almeno 6 domande).
Non è possibile consultare alcun tipo di materiale. Tempo: 15 minuti.

1	Si consideri una PLA: quale delle seguenti affermazioni è falsa?	Una PLA implementa una funzione combinatoria	A	
		La funzione combinatoria implementata dalla PLA può essere modificata dopo la sua realizzazione fisica	B	
		PLA è la sigla di <i>Programmable Logic Array</i>	C	
		Una delle applicazioni delle PLA è nella realizzazione delle Unità di Controllo dei processori	D	
2	Si consideri un processore RISC: quale delle seguenti affermazioni è falsa?	Un processore RISC ha un'unità di controllo cablata	A	
		Un processore RISC può completare l'esecuzione di più di un'istruzione per colpo di clock	B	
		Un processore RISC possiede un numero elevato di registri	C	
		Un processore RISC ha un set di istruzioni ridotto e composto da istruzioni semplici	D	
3	Si confrontino le memorie RAM statiche (SRAM) e dinamiche (DRAM): quale delle seguenti affermazioni è vera?	Le SRAM non sono volatili, al contrario delle DRAM	A	
		Le SRAM sono più sensibili ai guasti transistori delle DRAM	B	
		Una cella di DRAM richiede un numero di transistor superiore ad una cella di SRAM	C	
		Le DRAM sono più lente delle SRAM	D	
4	Si consideri il meccanismo della Memoria Virtuale: dove è memorizzata la MAT (<i>Memory Address Table</i>)?	Nella memoria principale	A	
		All'interno della MMU	B	
		All'interno del TLB	C	
		Nella memoria secondaria	D	
5	Si consideri il meccanismo di arbitraggio noto come <i>Daisy Chaining</i> : quale delle seguenti affermazioni è vera?	Il Daisy Chaining permette di modificare facilmente la priorità dei moduli che competono per la risorsa condivisa (ad esempio, il bus)	A	
		Il numero di segnali necessari per collegare all'arbitro i moduli che competono per la risorsa condivisa cresce con il logaritmo del loro numero	B	
		Il tempo per eseguire l'arbitraggio dipende dalla posizione del modulo che assumerà il controllo del bus	C	
		Il maggiore vantaggio del Daisy Chaining sta nella sua robustezza rispetto a possibili guasti che possono colpire i moduli connessi	D	
6	Si consideri una <i>cache</i> composta da 512 linee, ciascuna corrispondente a 32 byte, che utilizza il meccanismo del Direct Mapping. Quanti bit compongono il campo tag, assumendo che il processore emetta indirizzi su 32 bit?	5	A	
		9	B	
		18	C	
		27	D	
7	Come si modifica l' <i>Interrupt Flag</i> (IF) nell'8086?	Agendo su un apposito piedino di input	A	
		Utilizzando le istruzioni CLI e STI	B	
		Attraverso l'8259	C	
		Tutte le istruzioni modificano automaticamente l'IF	D	

8	Si considerino le seguenti istruzioni 8086: NOP INC AX ADD AD, BX MOV VAR, 310 Quale dei corrispondenti codici macchina sarà composto dal massimo numero di byte?	NOP	A	
		INC AX	B	
		ADD AD, BX	C	
		MOV VAR, 310	D	
9	Si consideri il seguente frammento di codice assembler 8086: MOV DX, 0 MOV AL, 128 MUL AL Quale valore sarà presente in DX e in AX al termine dell'esecuzione delle 3 istruzioni?	DX=0, AX=16384	A	
		DX=16384, AX=0	B	
		DX=1, AX=6384	C	
		Le 3 istruzioni non sono corrette e non passano quindi la fase di assemblaggio	D	

Risposte corrette

1	2	3	4	5	6	7	8	9
B	B	D	A	C	C	B	D	A

Nome, cognome, matricola

Domande a risposta aperta (sino a 5 punti per ogni domanda) – Non è possibile consultare alcun materiale -
Tempo: 40 minuti.

10	Si progetti una memoria composta da 64Kparole da 32 bit ciascuna utilizzando moduli composti ciascuno da 16Kparole da un byte ciascuna.
11	Si consideri un circuito combinatorio. Che cosa si intende per <i>ritardo</i> associato a tale circuito? Come si calcola, una volta nota la struttura del circuito?

12	Si disegni l'architettura di un'Unità di Controllo microprogrammata e se ne illustri il funzionamento.
13	Si descriva il funzionamento e le connessioni di una porta di un 8255, quando programmata in modo 1.

Nome, cognome, matricola

Esercizio di programmazione

sino a 12 punti – è possibile consultare qualunque materiale cartaceo - tempo: 60 minuti

Si scriva una procedura **potenza** in linguaggio Assembly 8086 in grado di calcolare la potenza b^e di due interi positivi b e e .

La procedura riceve base ed esponente come *word unsigned* mediante lo stack e restituisce il risultato come *doubleword unsigned*, sempre mediante lo stack.

Di seguito un esempio di programma chiamante:

[...]

```
        .data
result  DD ?
        .code
        .startup
        PUSH 3      ; base
        PUSH 12     ; esponente
        SUB  SP, 4
        CALL potenza
        POP  AX
        POP  DX
        ADD  SP, 4
        mov  result, AX
        mov  result+2, DX
```

[...]

È inoltre richiesto di verificare la presenza di eventuali condizioni di *overflow*, che devono essere segnalate restituendo il valore esadecimale 0FFFFFFFh.