## Calcolatori Elettronici (12AGA) - esame del 4.7.2016 - A

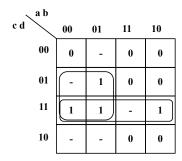
**Domande a risposta chiusa** (è necessario rispondere correttamente ad almeno 6 domande). Non è possibile consultare alcun tipo di materiale. Tempo: 15 minuti.

1	ingressi, 8	0 us li fl	cite e ip f	44	stati.	ale sincrono con 35 Qual è il numero sari per la sua			
2				per	sister	na di elaborazione		A	
	Special-Pu	pose	?				Un sistema caratterizzato da basse prestazioni e consumo	В	_
							Un sistema basato su ASIC	С	
_	G: '1	. ,	٠, ١	1.	4 11	· ,	Un sistema progettato per eseguire qualunque possibile applicazione	D	_
3						microprogrammata è composta da 620	6	A	
						anti bit è composto	10	В	_
	il μPC?	Cuma	54 10	010.	Du qu	ann on c composio	48	С	
							620	D	
4						che utilizza il codice	Ogni parola ha un bit aggiuntivo per memorizzare il codice di parità	A	
	di parita: qi	iaie (	ielle s	eguer	ш ап	ermazioni è <u>falsa</u> ?	Ogni volta che si legge una parola, si confrontano il bit di parità memorizzato e quello relativo al valore letto	В	
							Ogni volta che si scrive una parola, si calcola il bit di parità del valore che si sta scrivendo, e lo si memorizza nell'apposito bit associato alla parola		
	g: :1					NGC 1 111	Se in fase di lettura si rileva una discrepanza tra il codice di parità memorizzato e quello relativo al valore letto, si procede alla correzione del valore letto	D	
5	seguenti af					RISC: quale delle	memoria	A	
							In assenza di stalli, tutte le istruzioni richiedono un solo colpo di clock per essere eseguite		
							L'unità di controllo è microprogrammata	С	
	G: :1				•		Solo le istruzioni di load e store possono accedere alla memoria	D	
6					le seg	uenti caratteristiche	7 bit 20 bit	A B	_
	• 128 line		•		. ,.	0 .		С	
				asso	ciativ	e a 8 vie con	27 bit	D	
	sostituzi			1					
						essi dal processore sione del campo tag			
	associato a					none der edinpo tag			
7					leana	minimizzata per la			
		ella n	nappa	di Ka	arnaug	gh rappresentata qui			
	sotto.								
	ab								
	c d	00	01	11	10				
	00	0	-	0	0				
	01	-	1	0	0				
	11	1	1	-	1				
	10	0	_	0	0				
8						cessore che adotta Se il processore ha	2 <sup>16</sup> byte + 1 Kbyte	A	
	uno spazio	di in	dirizz	amen	to di i	2 <sup>16</sup> byte e il sistema rizzamento per le	2 <sup>16</sup> byte – 1 Kbyte	В	
	periferiche	pari	a 1 K	byte,	quale	sarà la dimensione bile dal sistema?	2 <sup>16</sup> byte	С	
	massima de	па п	iciii0ľ	ia ind	11 1ZZa	one uai sistema?	2 <sup>17</sup> byte	D	
9	Sia dato u	n vei	tore 4	di wo	rd V	ET composto da N			
						efinita). Si scriva un			
	frammento	di c	odice	che i	nizial	izzi l'intero vettore			
	con il valor	e del	regis	ro DX	X.				

## **Risposte corrette**

1	2	3	4	5	6	7	8	9
6	A	В	D	D	С		В	

Domanda 7



 $u = \bar{a}d + cd$ 

Oppure

c d a b	00	01	11	10
00	0	-	0	0
01	-	1	0	0
11	1	1	-	1
10	-	-	0	0

 $u = \bar{a}b + cd$ 

Domanda 9 (esempio di soluzione)

MOV CX, N BX, VET [BX], DX BX, 2 LEA Ciclo: MOV

ADD LOOP Ciclo

	<b>Domande a risposta aperta</b> (sino a 5 punti per ogni domanda) – Non è possibile consultare alcun materiale - Tempo: 40 minuti.
10	Si descrivano le cause che portano all'evento noto come <i>page fault</i> e si descrivano le operazioni eseguite in conseguenza di tale evento, specificando chi ha il compito di svolgere tali operazioni.
11	Si descrivano i due meccanismi noti come <i>Write-Back</i> e <i>Write-Through</i> per la gestione delle operazioni di scrittura in una cache, elencando vantaggi e svantaggi di ciascuno dei due meccanismi.

12	Si disegni un banco di memoria composto da 2 Mparole di 32 bit ciascuna, utilizzando moduli da 512Kparole da 8 bit ciascuno.
12	of disegni un banco di memoria composto da 2 riparole di 32 bit clascana, atmizzando modan da 312 esparole da 6 bit clascano.
13	Si descrivano le operazioni eseguite da una CPII a partire dal momento in cui un dispositivo periferico esterno manda un segnale
13	Si descrivano le operazioni eseguite da una CPU a partire dal momento in cui un dispositivo periferico esterno manda un segnale di richiesta di interrunt e sino al momento in cui inizia l'esecuzione della Interrunt Service Routine corrispondente a tale richiesta
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	Si descrivano le operazioni eseguite da una CPU a partire dal momento in cui un dispositivo periferico esterno manda un segnale di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta. Si disegnino inoltre le connessioni tra CPU, Interrupt Controller e dispositivo periferico coinvolte nelle operazioni elencate.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.
13	di richiesta di interrupt e sino al momento in cui inizia l'esecuzione della Interrupt Service Routine corrispondente a tale richiesta.

## Esercizio di programmazione

sino a 12 punti – è possibile consultare qualunque materiale cartaceo - tempo: 60 minuti

Data una matrice di interi positivi memorizzata per righe, si scriva in linguaggio Assembly 8086 una procedura **calcola e invia media** che calcoli la media degli elementi di ciascuna colonna della matrice.

La procedura riceve tramite stack:

- l'offset di una matrice di N righe e M colonne, dove N e M sono dichiarati come costanti
- l'offset di un vettore di M elementi, non inizializzato.

Gli elementi della matrice sono memorizzati come word. Anche il valore medio di ciascuna colonna è memorizzato come word, ma i calcoli devono essere eseguiti su 32 bit per evitare overflow e minimizzare l'errore di approssimazione.

Per ogni colonna della matrice, la procedura deve innanzitutto calcolare la media degli elementi e salvarla nell'elemento corrispondente del vettore (ad esempio, la media della prima colonna della matrice deve essere memorizzata nel primo elemento del vettore).

Successivamente, la procedura deve inviare il contenuto del vettore ad una periferica, che si interfaccia all'8086 tramite il modulo 8255. La procedura deve quindi scrivere tutti gli elementi del vettore (un byte alla volta) sulla porta A dell'8255, che si assume precedentemente configurata in modo 0 output. L'8086 e la periferica utilizzano la stessa modalità di memorizzazione delle word (little endian).

Di seguito un esempio di programma chiamante:

```
N EQU 5
             ; numero di righe
M EQU 4
             ; numero di colonne
PORTA EOU 80h
PORTB EQU PORTA+1
PORTC EQU PORTA+2
CONTROL EQU PORTA+3
#START=8255.exe#
.MODEL small
.STACK
.DATA
matrice DW 20, 35, 40, 12
    DW 26, 5, 18, 30
    DW 10, 45, 33, 58
    DW 47, 3, 35, 34
    DW 60, 45, 32, 43
media DW M DUP (?)
.CODE
.STARTUP
PUSH OFFSET matrice
PUSH OFFSET media
CALL calcola_e_invia_media
ADD SP, 4
.EXIT
```