Nome, cognome, matricola

Calcolatori Elettronici (12AGA) –esame del 1.9.2020

Domande a risposta chiusa (è necessario rispondere correttamente ad almeno 6 domande). Tempo: 15 minuti.

1	Si consideri un circuito sequenziale sincrono con 25 ingressi, 70 uscite e 28 stati. Qual è il numero minimo di flip flop necessari per la sua implementazione?					
2	Si consideri una cache set associative a 4 vie composta	128 byte	A	7		
2	da 128 insiemi in cui ciascuna linea corrisponde a 32	512 byte	B	\dashv		
	byte che usa la tecnica del write-back. Qual è la	4k byte	С	4		
	dimensione complessiva della cache, senza contare i	16k byte	D	┪		
	bit destinati al campo tag?	Tok oyu				
3	Si confrontino il meccanismo dell'interrupt e quello	L'interrupt può gestire un numero più elevato di periferici	A	╛		
	del polling. Quale delle affermazioni a fianco è vera ?	L'interrupt è più facile da implementare	В			
		L'interrupt permette di gestire dispositivi più veloci	C	_		
		L'interrupt richiede una minore attività computazionale da parte	D			
		del processore				
1	Si consideri un sistema che utilizza il meccanismo del	Attraversa una generica intruzione che fe coccesa elle mercioni	Ι Δ Ι	\neg		
4	memory mapped per accedere alle periferiche: come è	Attraverso una generica istruzione che fa accesso alla memoria Attraverso specifiche istruzioni dedicate alla gestione	A B	\dashv		
	possibile eseguire in tale caso le operazioni di I/O?	dell'Input/Output				
	possione eseguire in tare case to operazion at 1 o .	Attraverso l'interrupt	C	┪		
		Attraverso il DMAC	D	7		
	A B C C C C C C C C C C C C C C C C C C					
6	Si consideri la memoria di microcodice esistente in	7	A	_		
	un'unità di controllo microprogrammata, e si assuma	9	B	4		
	che la memoria sia composta da 350 parole da 110 bit	32	C	┪		
	ciascuna. Quanti bit sono necessari per il μPC?	110	D			
				╛		
6	Si consideri il meccanismo della memoria virtuale:	Nella memoria principale	A	٦		
	dove risiete la MAT ?	Nella MMU	В	┪		
		Nella cache	C	\dashv		
	Nella memoria secondaria			-		
		A COLOR MODIFICATION	D			

7	Si consideri l'istruzione add \$s4, \$s2, \$t2. Quanti cicli di clock richiede la sua esecuzione	1	A
	considerando un'architettura MIPS con multycycle datapath?	5	В
		10	С
		100	D
9	Quale dei seguenti dispositivi può diventare master	Interfaccia di periferico	A
	di un bus?	Memoria	В
		Interrupt Controller	С
		DMAC	D
100	Quale valore (in decimale) sarà presente in \$t0 dopo l'esecuzione dell'istruzione srl \$t0, \$t1, 2 assumendo che \$t1 contenga il valore 8?		

Risposte corrette

1	2	3	4	5	6	7	8	9	10
5	D	D	A	40	В	A	В	D	2

Nome, cognome, matricola	
--------------------------	--

Domande a risposta aperta (sino a 5 punti per ogni domanda) – Non è possibile consultare alcun materiale - Tempo: 40 minuti.

Si consideri un processore connesso ad una memoria da 4KB e dotato di una cache direct mapped da 8 linee, ciascuna da 16 byte.

Assumendo che inizialmente le 8 linee contengano i primi 8 blocchi di memoria (quindi la linea 0 contiene il blocco 0, la linea 1 il blocco 1, e così via), si determini quali dei seguenti 12 accessi in memoria da parte del processore provocano un hit, e quali un miss, scrivendo H o M nella colonna di destra della corrispondente riga nella tabella.

L.			
Indirizzo	Blocco	Linea acceduta	H/M
0100 0000 0011	64	0	M
0100 0001 0001	65	1	M
0000 0100 1000	4	4	H
0110 0000 1111	96	0	M
0100 0001 1001	65	1	H
0100 0001 0011	65	1	H
0000 1010 0001	10	2	M
0000 1011 1101	11	3	M
0000 0011 0011	3	3	M
0100 1000 0001	72	0	M
0100 1000 1001	72	0	Н
0000 0110 0001	6	6	Н

Un soi	nmatore può essere realizzato utilizzando varie architetture, tra le quali le seguenti
•	Sommatore seriale
•	Sommatore di tipo Ripple Carry Adder
•	Sommatore di tipo Carry Lookahead Adder.
Per cia	scuna di esse
1.	Si elenchino i componenti hardware richiesti, specificando quanti componenti sono necessari per
	realizzare un sommatore su n bit e descrivendo i collegamenti tra i vari componenti
	Se ne descriva il funzionamento
3.	Si illustrino vantaggi e svantaggi.

13	Le me	morie RAM dinamiche possono essere statiche o dinamiche.
	1.	Per ciascuno dei due tipi si descriva la struttura e il funzionamento della cella elementare che memorizza 1 bit.
	2	
		Si descrivano i vantaggi e svantaggi reciproci delle due soluzioni.
	3.	Si illustri il meccanismo del refresh, spiegando come funziona e perché è necessario.

1.4	α.	
14	Si con	sideri un'unità di controllo microprogrammata.
	1.	Se ne descriva l'architettura (elencando i componenti e le loro connessioni reciproche e con l'esterno
		dell'unità di controllo)
	2.	Se ne descriva il funzionamento
	3.	Si elenchino vantaggi e svantaggi rispetto all'architettura cablata.

Nome, Cognome, Matricola:

Esercizio di programmazione

sino a 12 punti – è possibile consultare solamente il foglio consegnato con l'instruction set MIPS - tempo: 60 minuti

Siano definite due stringhe stringal e stringa2, che contengono caratteri alfabetici, numerici e di punteggiatura. Si scriva una procedura cercaSequenza in linguaggio MIPS che riceve come parametri gli indirizzi di partenza delle due stringhe e restituisce il numero di caratteri della seconda stringa che compaiono nella prima stringa *con lo stesso ordine*.

I caratteri da controllare sono presi consecutivamente partendo dall'inizio della seconda stringa. I caratteri trovati nella prima stringa possono non essere consecutivi. Il conteggio termina non appena un carattere della seconda stringa non è trovato nella rimanente porzione della prima stringa.

Esempio: stringa1: "Calcolatori Elettronici 2019/2020" stringa2: "ALTO o basso?"

Il valore restituito dalla procedura è 7. I primi 7 caratteri di stringa2 compaiono in stringa1 nelle posizioni evidenziate di seguito: "Calcolatori_Elettronici_2019/2020". Il carattere di stringa2 da cercare dopo il secondo spazio è la lettera 'b', ma essa non è presente nella rimanente porzione di stringa1 "2019/2020", quindi il conteggio termina.

Di seguito un esempio di programma chiamante:
.data
stringa1: .asciiz "Calcolatori Elettronici 2019/2020"
stringa2: .asciiz "ALTO o basso?"

.text
.globl main
.ent main
main: ...
subu \$sp, \$sp, 4
sw \$ra, (\$sp)

la \$a0, stringa1
la \$a1, stringa2
jal cercaSequenza

lw \$ra, (\$sp)
addiu \$sp, \$sp, 4
...
ir \$ra

end main