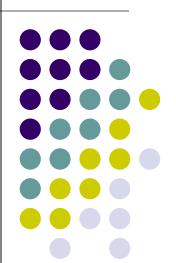
L'oscilloscopio digitale

Oscilloscopio analogico (cenni) Acquisizione dati: digitalizzazione di segnali analogici



Testo di riferimento:

Fondamenti di misure e strumentazione elettronica

Carullo-Pisani-Vallan, CLUT-2006

Online consultate:

http://home.deib.polimi.it/svelto/didattica/materiale_didattico.html

L' Oscilloscopio



- Elemento essenziale in laboratorio per misurazioni di grandezze elettriche
- Strumento con cui si visualizza l'andamento del segnale oggetto di misura
- Possibilità di effettuare un elevato numero di misure
 - Sia di natura qualitativa (presenza ed andamento segnale, anomalie, distorsioni
 - Sia quantitative (misure di ampiezza, frequenza, intervalli di tempo, etc etc)

L'oscilloscopio analogico

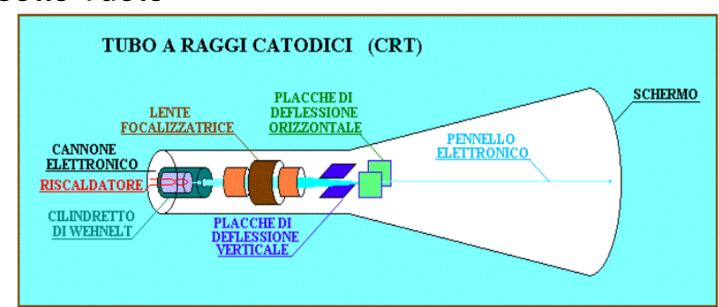


Osc. digitale





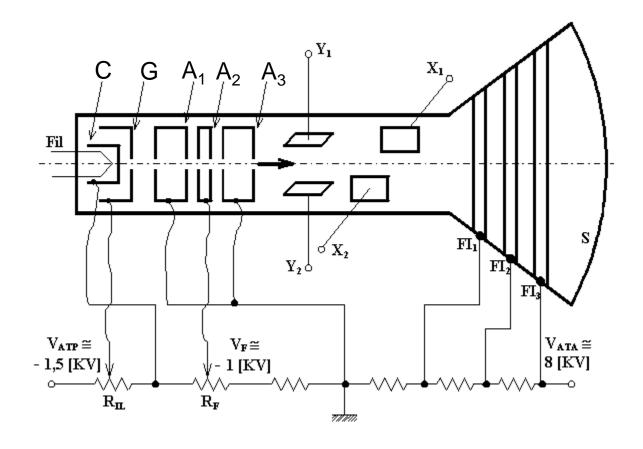
- Elemento principale è il tubo a raggi catodici
 - 1: placche di deflessione (orizz., vert.) del fascio
 - 2: cannone elettronico
 - 3: "pennello" elettronico
 - 4: "lente" di messa a fuoco
 - 5: schermo a fosfori per visualizzazione
- Struttura sotto vuoto





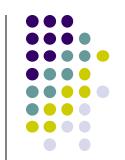
Oscilloscopio analogico: il tubo a raggi catodici





Lez. 1: misurare 5

L'Oscilloscopio analogico: sensibilità del CRT



$$F_x = 0 \Rightarrow x = vt$$

$$F_{y} = ma_{y} = qE_{y}$$

$$y = \frac{1}{2} \frac{q}{m} E_y t^2 = \frac{1}{2} \frac{q}{m} E_y \frac{x^2}{v^2}$$

$$y' = \frac{1}{2} \frac{E_y}{V_a} x \Rightarrow y'(l) = \frac{1}{2} \frac{E_y}{V_a} l$$

$$\frac{D}{L} = \frac{1}{2} \frac{V(t)l}{dV_a}$$

$$S = sensibilità = \frac{D}{V(t)} = \frac{1}{2} \frac{Ll}{dV_a}$$

Esempio: L = 20cm, l = 2cm,

$$d = 1cm, V_a = 2kV$$
$$\Rightarrow S = 100 \mu m/V$$

Fascio elettroni $qV_a = 1/2mv^2$

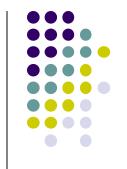
Placchette di deflessione Distanza fra le placchette: d Lunghezza delle placchette: I

+1/2V(t)

-1/2V(t)



L' Oscilloscopio Analogico

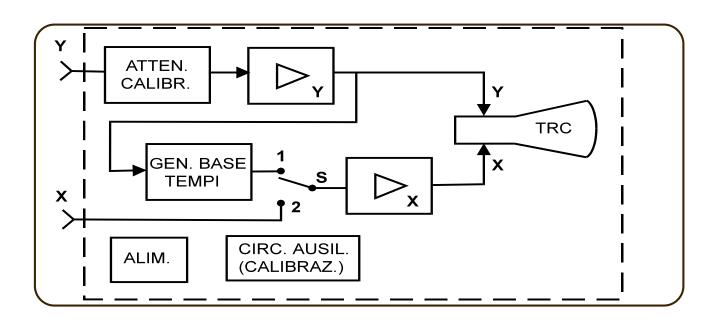


 Costruzione dell'immagine: tensioni V_x e V_y applicate alle placchette di deflessione

Sensibilità: kV/mm

Schema a blocchi





- S in posizione 2: composizione di due segnali su assi ortogonali (rappresentazione XY)
- S in posizione 1: rappresentazione di grandezze nel dominio del tempo (grandezze periodiche...)





Rappresentazione nel dominio del tempo

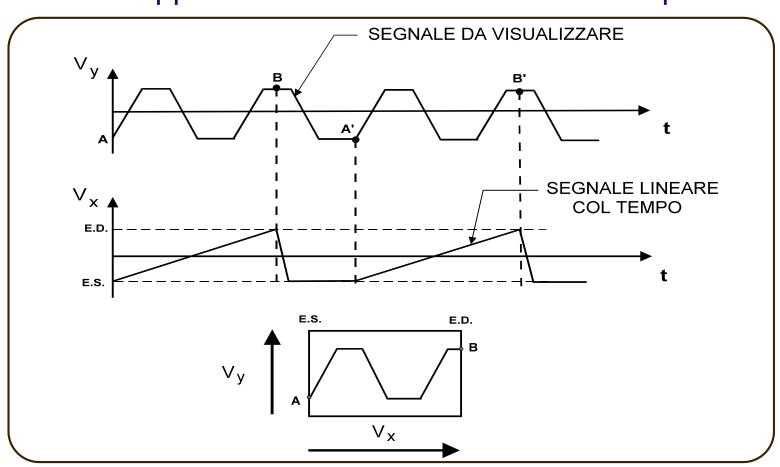




Immagine non sincronizzata 1/2

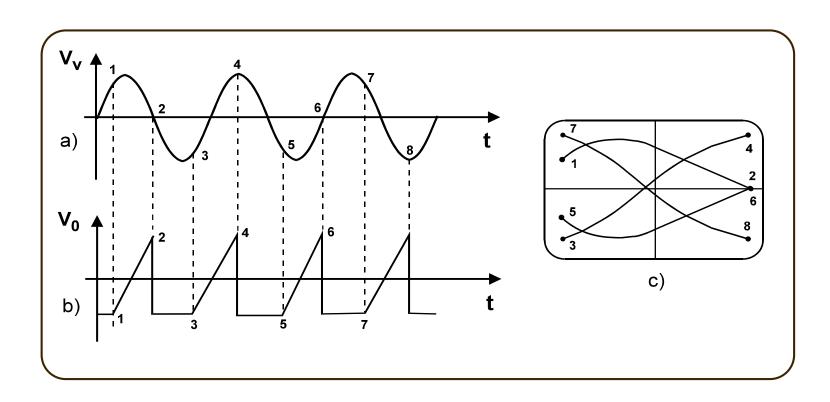
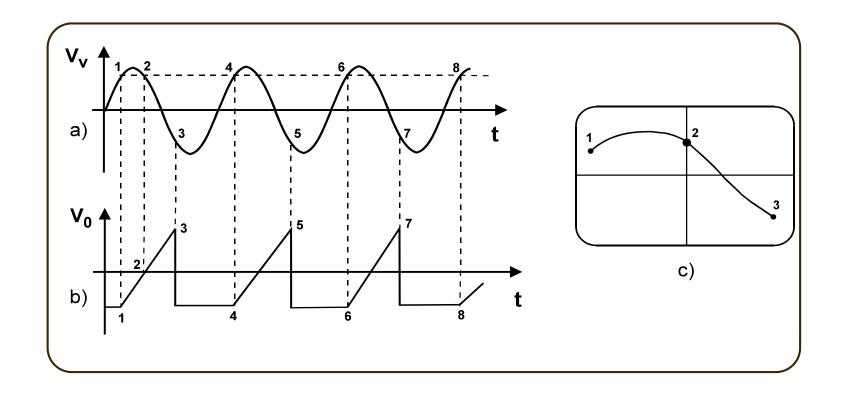


Immagine sincronizzata 2/2





L'oscilloscopio Analogico



 Limiti di banda: fino ad alcune centinaia di MHz

Alto costo

CRT che "invecchia"

L'oscilloscopio digitale



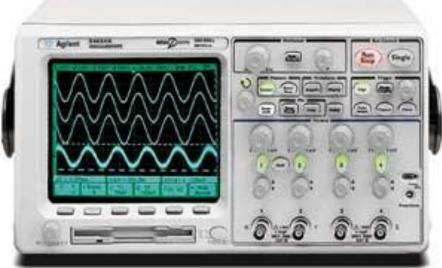
 Grazie all'evoluzione tecnologica sono oggi disponibili convertitori analogico digitali (A/D), memorie e microprocessori ad alta velocità e basso costo

 Gli oscilloscopi oggi disponibili sono (quasi) tutti digitali



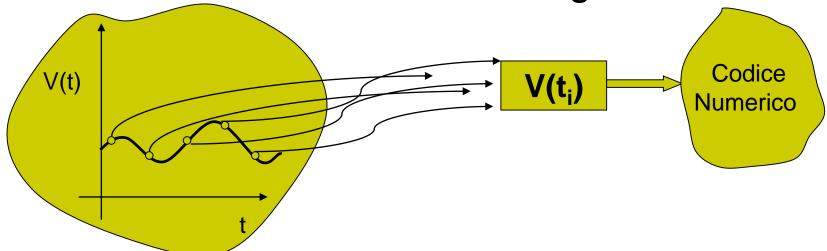


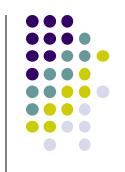


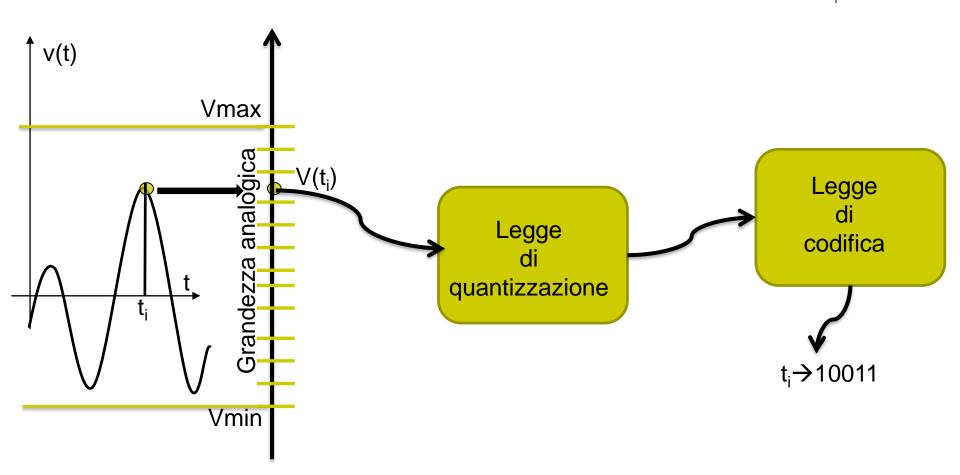




 In generale le grandezze fisiche misurabili, affinché possano essere elaborati da sistemi digitali, devono subire una trasformazione che permetta di utilizzarli "successivamente" da una unità di elaborazione digitale.









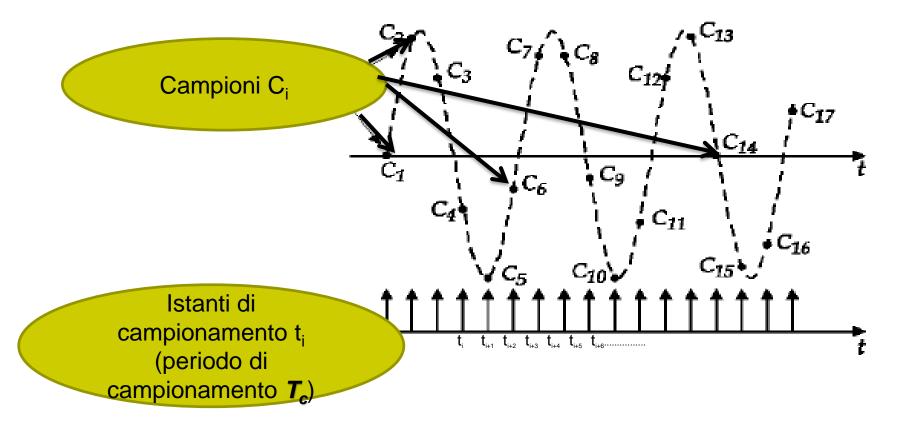
 Campionare un segnale s(t) continuo nel tempo significa considerarne i valori solo in precisi istanti di tempo (<u>istanti di campionamento</u>).

 In generale il segnale analogico assume valori compresi fra un valore minimo V_{min} ed uno massimo V_{max}. Si definisce <u>full-scale range</u> (FSR)

$$FSR = V_{max} - V_{min}$$



 Acquisizioni di campioni C_i all'istante t_i ad intervalli regolari di valore T_c





 Ai valori di tensione compresi fra V_i e V_{i+1} si associano univocamente dei valori numerici

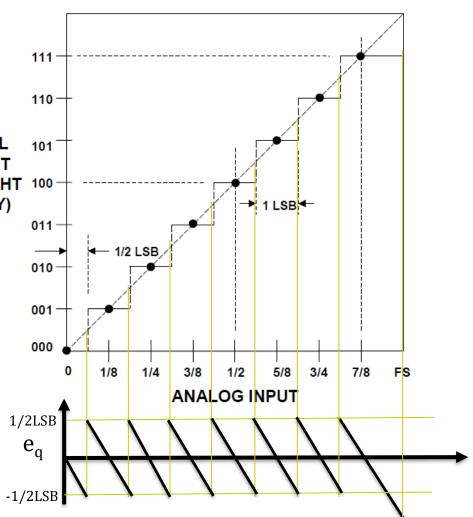
• Esempio: $0 \le V_0 < 1 \implies 000$ $0 \le V_0 < 1 \implies$



Funzione di trasferimento di un AD a 3 bit unipolare ideale

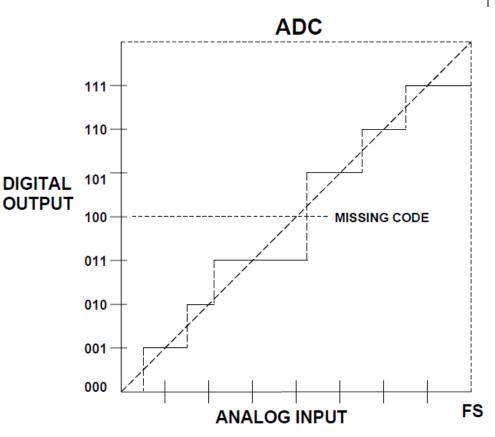
DIGITAL 101 OUTPUT (STRAIGHT 100 BINARY)

Incertezza di quantizzazione e_q = ad ogni codice binario non viene associato un unico valore della tensione d'ingresso ma l'insieme dei valori appartenenti al passo di quantizzazione





Funzione di trasferimento di un AD a 3 bit unipolare reale con 1 codice assente

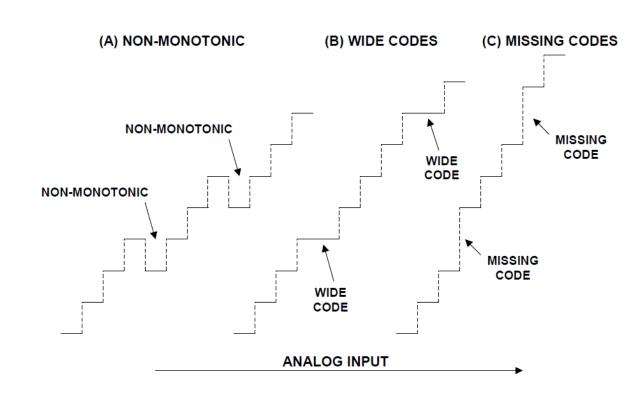


From: www.analog.com



Funzione di trasferimento di un AD reale

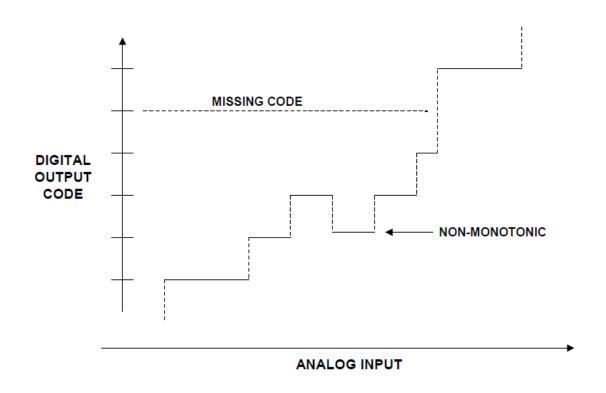
- a) Non monotonicità della caratteristica di quantizzazione
- b) Alcuni codici di ampiezza maggiore di 1LSB
- c) Alcuni codici sono completamente assenti



From: www.analog.com



Funzione di trasferimento di un AD reale non monotona e con un codice mancante



From: www.analog.com



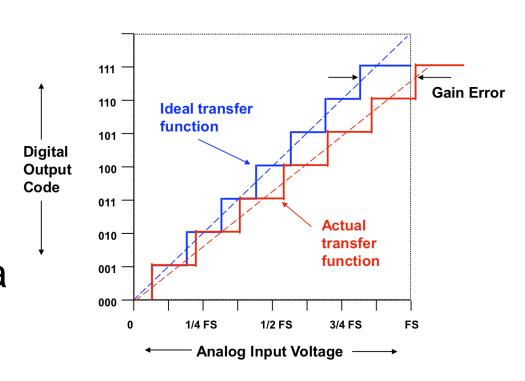
Possibili causa di incertezza in AD:

- Pendenza della caratteristica di conversione non corretta (incertezza di guadagno)
- Offset presente nella prima transizione (incertezza di offset)
- Non linearità della caratteristica di conversione



Possibili causa di incertezza in AD:

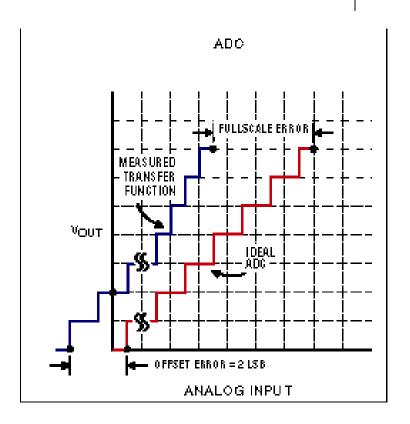
 Pendenza della caratteristica di conversione non corretta (incertezza di guadagno)





Possibili causa di incertezza in AD:

 Offset presente nella prima transizione (incertezza di offset)





- La <u>quantizzazione</u> delle ampiezze è ottenuta suddividendo il campo dei valori possibili in intervalli elementari (detti anche "di quantizzazione") di ampiezza q
- La <u>risoluzione</u> di un convertitore A/D rappresenta la minima quantità che può essere apprezzata: si identifica pertanto con la quantità elementare q



 La codifica usualmente adottata utilizza simboli binari (0 e 1). Ogni parola di codice è formata in generale da n simboli binari ordinati, cui corrisponde un dato peso

$$B_{n-1} \dots B_i \dots B_1 B_0$$
 simboli binari 0,1 $2^{n-1} \dots 2^i \dots 2^1 2^0$ pesi



 Il valore decimale y che corrisponde alla parola di codice formata con i simboli B_i risulta:

$$y = \sum_{i=0}^{n-1} 2^i \cdot B_i$$

 Il generico peso 2ⁱ contribuisce alla sommatoria solo se il corrispondente bit B_i è pari a 1



Definizioni:

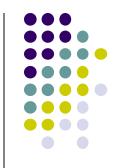
- B_{n-1} = MSB (Most Significant Bit) è il bit più significativo, associato al peso maggiore (2ⁿ⁻¹)
- B₀ = LSB (Least Significant Bit) è il bit meno significativo, associato al peso minore (2º)



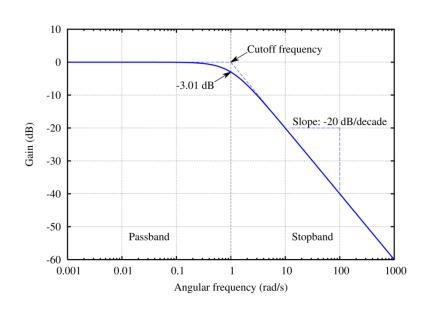
- Sia il campionamento che la quantizzazione fanno perdere una parte dell'informazione contenuta nel segnale analogico
 - Con riferimento al tempo, si perde la conoscenza del segnale nell'intervallo temporale compreso fra due successivi istanti di campionamento
 - Con riferimento alle ampiezze, si perde informazione sui valori del segnale compresi fra due livelli successivi di quantizzazione

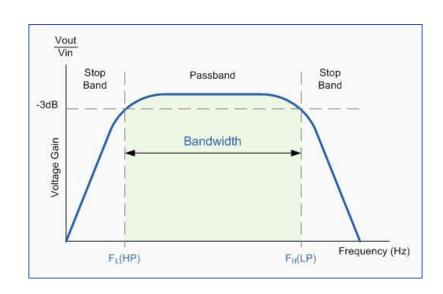


- Teorema del campionamento: è possibile ricostruire in forma esatta il segnale originario purché i campioni siano presi con una frequenza superiore almeno al doppio della massima frequenza contenuta nel segnale
- Incertezza di quantizzazione: con riferimento alle ampiezze, il segnale quantizzato differisce tanto meno dal segnale originario, quanto più numerosi sono i livelli di discretizzazione (n crescente)



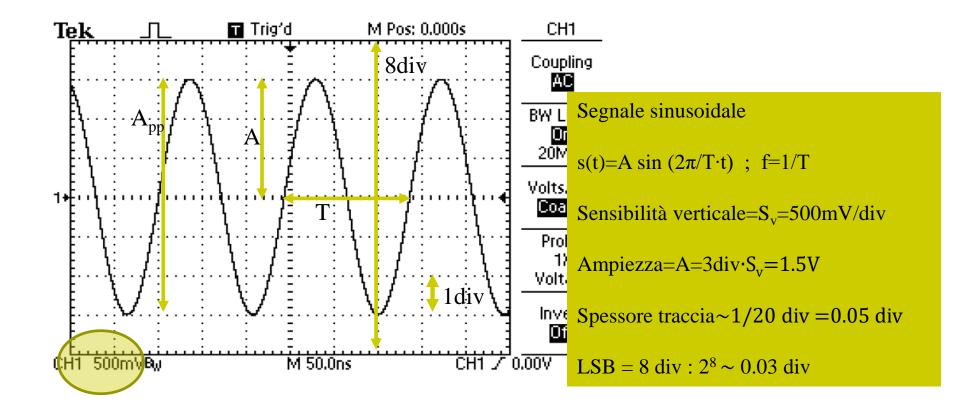
 Teorema del campionamento: se definiamo la banda B del segnale da campionare è sufficiente campionare ad una frequenza f_C > 2B





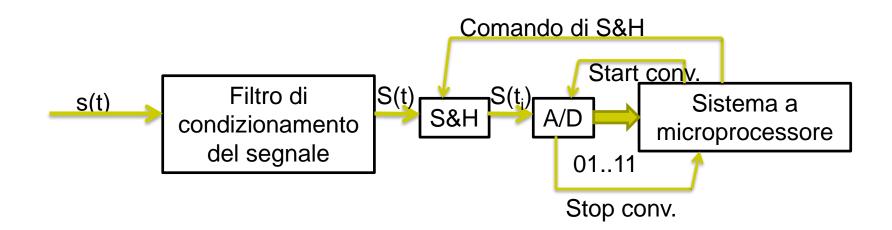


 Incertezza di quantizzazione: in generale con 8 bit l'incertezza di quantizzazione è sufficientemente piccola per gli scopi di misura in un DSO



Acquisizione dati

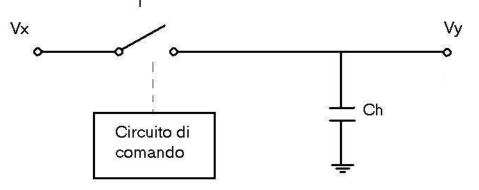
- Sistema di misura a canale singolo
 - S&H: sample and hold per "memorizzare" all'istante t_i il valore di tensione del segnale di ingresso
 - Il segnale fissato dal S&H è convertito dall'AD a seguito del comando di Start
 - Quando il convertitore AD ha terminato la conversione "avvisa" il microprocessore che il dato è pronto per essere immagazzinato in memoria



Acquisizione dati: Sample and Hold



- Al fine di ottenere una conversione AD la tensione all'ingresso (V_x) del convertitore AD deve rimanere costante per tutta la durata della conversione stessa
- Il circuito equivalente di un S&H ideale è costituito da un interruttore e da un condensatore di mantenimento (memoria)



Acquisizione dati: Sample and Hold



 Nella fase di Sample l'uscita del S&H riproduce il valore di tensione del segnale di ingresso senza modificarlo

 In tutta la durata della fase di Hold l'uscita del S&H assume un valore di tensione pari all'ultimo valore presente nella fase di Sample

Acquisizione dati: Sample and Hold



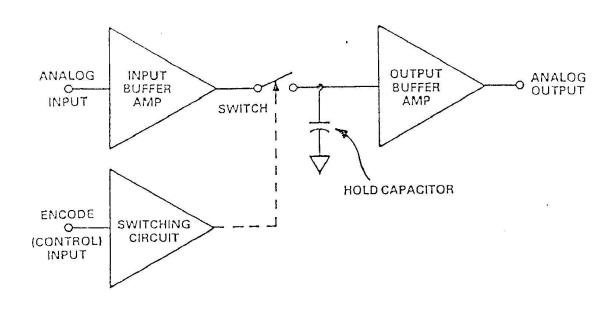
Limiti del circuito di base sono dovuti a:

- Il condensatore si scarica per perdite o resistenze di carico "basse"
- La carica del condensatore avviene attraverso un generatore con resistenza equivalente non nulla: aumenta il tempo di acquisizione
- Parametri parassiti dell'interruttore
- Errori di feedthrough: l'uscita dipende in parte anche dalla tensione in ingresso al S&H e non solo dalla tensione memorizzata dal condensatore

Acquisizione dati: Sample and Hold



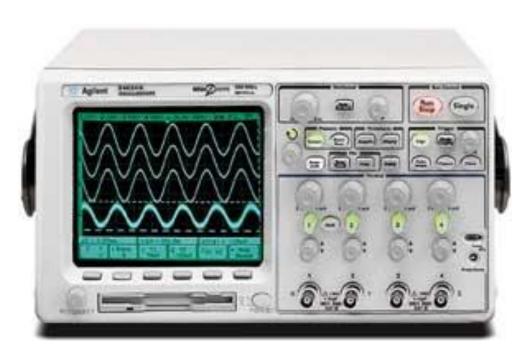
Sample and Hold con amplificatori operazionali: circuito di base



L' Oscilloscopio Digitale



 In genere i DSO sono anche caratterizzati da un gran numero di canali di ingresso (anche fino a 4 analogici e 16 digitali)

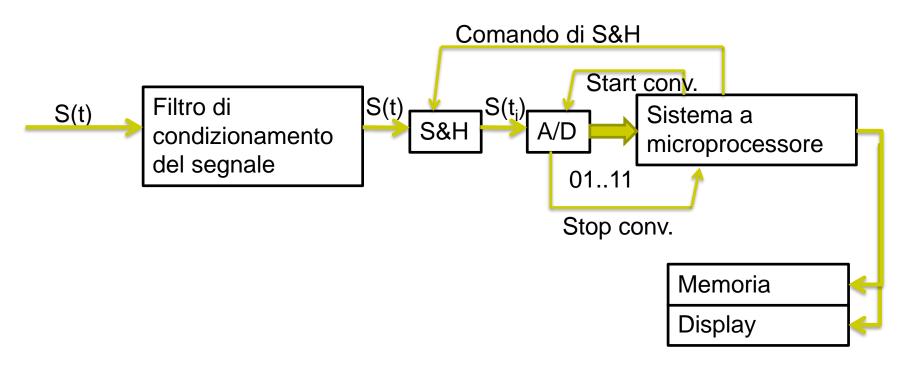




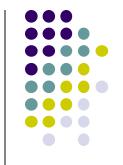




 Lo schema di base è quello tipico di un sistema di acquisizione dati in cui l'obiettivo principale è massimizzare la banda



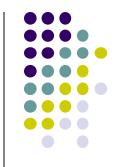
Convertitori Analogico Digitali



 Negli oscilloscopi digitali, tipicamente, sono utilizzati i convertitori AD di tipo FLASH in quanto la velocità di conversione richiesta è molto elevata (ns)

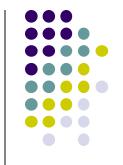
 Tipicamente gli AD di tipo FLASH hanno una risoluzione di pochi bit (tipicamente 8-9)

Convertitori Analogico Digitali

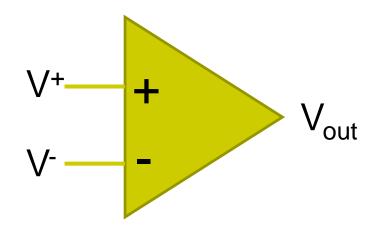


- In commercio esistono diversi tipi di convertitori AD:
 - A doppia rampa
 - A conversione tensione frequenza
 - Ad approssimazioni successive
 - Flash
 - Sigma-delta
 - Etc etc...
- In generale i convertitori AD si dividono in due grandi famiglie:
 - Ad alta risoluzione (ma lenti)
 - Veloci (ma a bassa risoluzione)

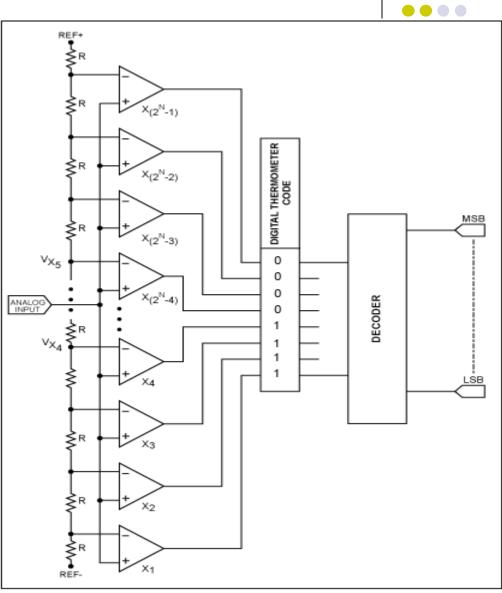
Convertitori Analogico Digitale



 Occorre introdurre un nuovo componente: il comparatore di soglia (ideale)



- Schema di massima:
 - Rete di 2^N resistenze
 - 2^N-1 Comparatori
 - Uscita dei comp.: codice termometrico (gli "1" sono simili alla colonnina di mercurio di un termometro)
 - Decoder da cod. termometrico a 2^N bit a codice a N bit





• Esempio:

- Ref + = 10V
- Ref = 0V
- $N=3 \rightarrow 7 \text{ comp}$
- 8 resistenze
- $V_{in}=6.3V$

Legge di decodifica

 $0000000 \Leftrightarrow 000$

 $0000001 \Leftrightarrow 001$

 $0000011 \Leftrightarrow 010$

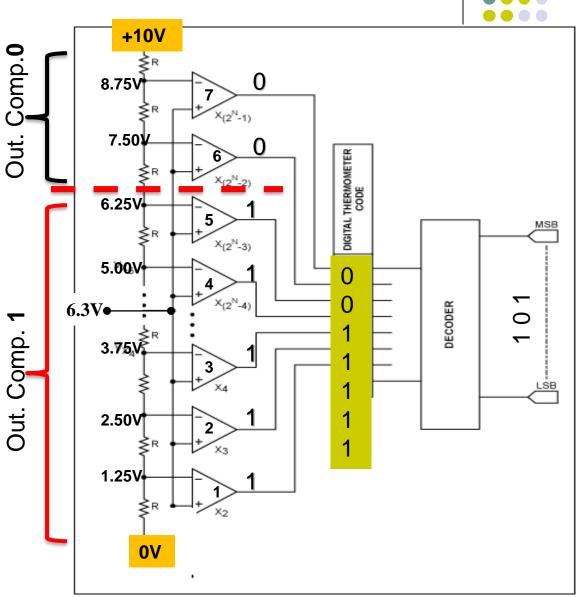
 $0000111 \Leftrightarrow 011$

 $0001111 \iff 100$

 $00111111 \Leftrightarrow 101$

 $01111111 \Leftrightarrow 110$

11111111 🖒 111





• Esempio:

- Ref + = 10V
- Ref = 0V
- $N=3 \rightarrow 7 \text{ comp}$
- 8 resistenze
- $V_{in}=1.9V$

Legge di decodifica

 $0000000 \Leftrightarrow 000$

 $0000001 \Leftrightarrow 001$

 $0000011 \Leftrightarrow 010$

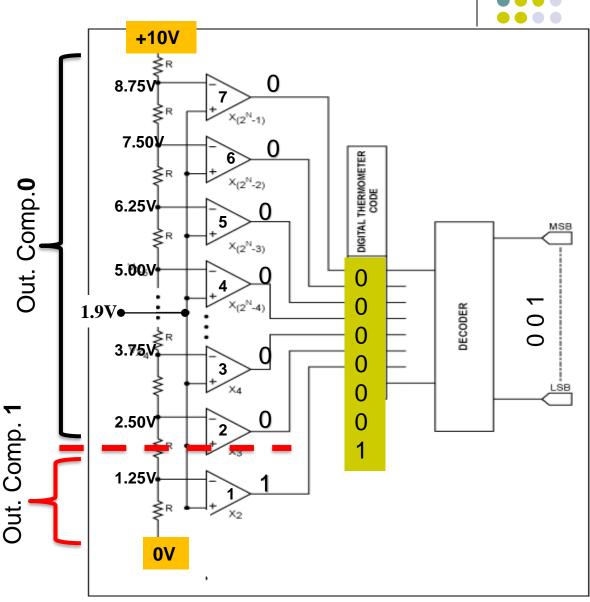
 $0000111 \Leftrightarrow 011$

 $0001111 \Leftrightarrow 100$

 $00111111 \Leftrightarrow 101$

01111111 👄 110

11111111 🖒 111



Out. Comp. 1



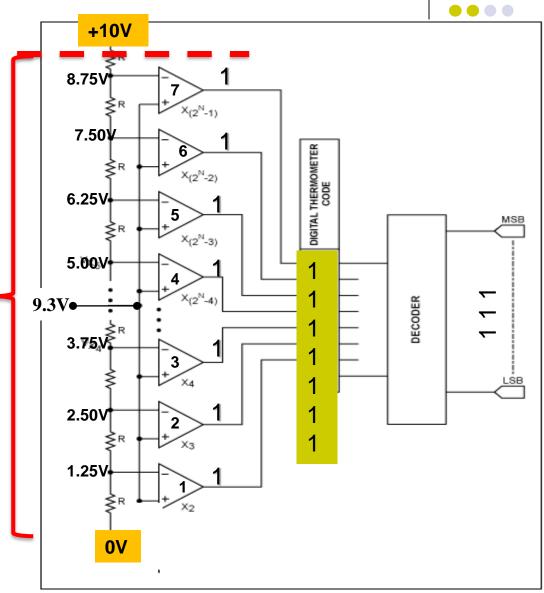
• Esempio:

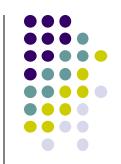
- Ref + = 10V
- Ref = 0V
- $N=3 \rightarrow 7 \text{ comp}$
- 8 resistenze
- $V_{in}=9.3V$

Legge di decodifica

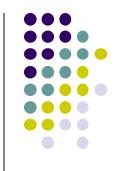
111

1111111





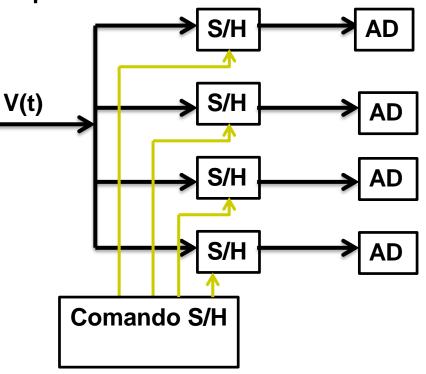
- L'elevata velocità di conversione è possibile grazie al confronto simultaneo dell'ingresso analogico con i livelli di tensione ai nodi del partitore resistivo
- La velocità di conversione è di 100÷1000 Msample/s
- La risoluzione è limitata dal fatto che, per esempio, un convertitore a 10 bit richiederebbe l'impiego 1023 comparatori con conseguente elevato consumo e dimensione del chip. In genere i convertitori flash sono a 8-9 bit



 La tendenza attuale è quella di avere più sistemi S&H + AD Flash in parallelo comandati in sequenza

 Nella figura accanto la velocità complessiva è 4 volte quella della singola coppia S/H + AD

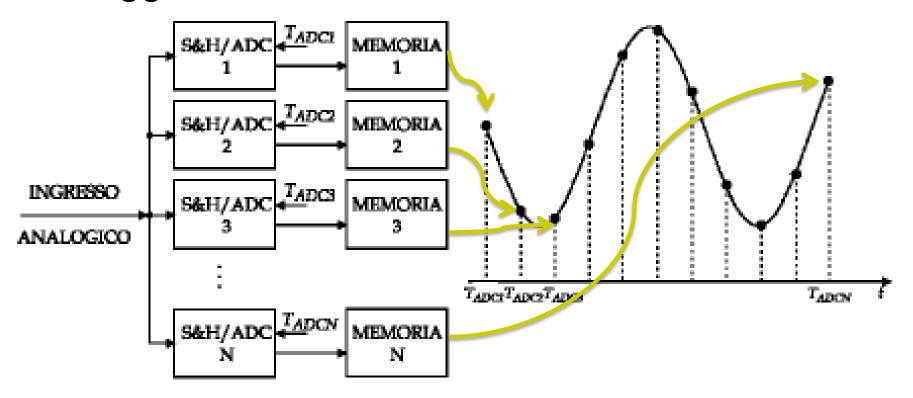
 Si ottengono velocità di conversione superiori di 1GS/s



L'Oscilloscopio Digitale: la sezione di conversione AD



 Schema a multiconvertitore per ottenere maggiore velocità di conversione



L'Oscilloscopio Digitale: la sezione di conversione AD



 Schema a singolo convertitore AD in multiplexing (fino qualche migliaio di S/H)

