

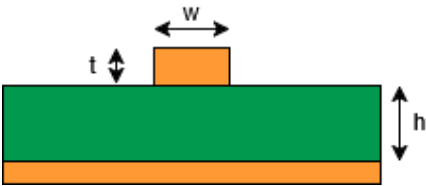
SOMMARIO

Nei circuiti stampati a impedenza controllata la larghezza delle piste deve essere definita in base alla configurazione dello stack-up della scheda. Il calcolatore di impedenza integrato nell’editor di stack-up di OrCAD X PCB Presto utilizza il solutore BEM2D e può fornire previsioni accurate, purché sia configurato correttamente. Questo articolo illustra alcuni aspetti fondamentali da considerare per garantire un’impedenza conforme alle specifiche di progetto e ottenere risultati compatibili con quelli di altri solutori di riferimento.

1. GEOMETRIE ELEMENTARI

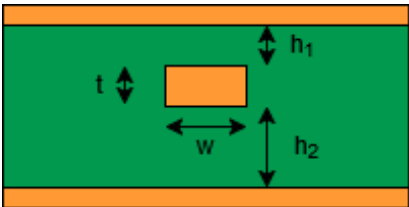
Nei PCB a impedenza controllata le strutture geometriche più comuni sono le microstrip e le stripline. Una microstrip, illustrata in Figura 1, è una pista situata su uno strato esterno, con un singolo piano di riferimento.

Figura 1. Microstrip



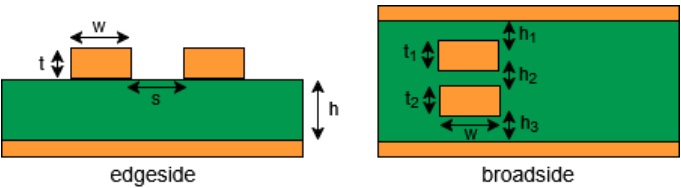
Una stripline, invece, è una pista posizionata su uno strato interno, tra due piani di riferimento. La Figura 2 mostra una stripline asimmetrica.

Figura 2. Stripline asimmetrica



Nel caso di coppie differenziali, l’accoppiamento tra le piste della coppia può essere di tipo edgeside oppure broadside, come illustrato in Figura 3.

Figura 3. Accoppiamento differenziale



2. MATERIALI

I materiali disponibili nell’editor di stack-up sono definiti all’interno del file *materials.dat*, situato in \$CDSROOT/share/pcb/text. La voce Setup > More > Materials della barra dei menù apre un editor che consente di modificarne il contenuto direttamente dall’interfaccia di OrCAD X PCB Presto. Per semplificare la configurazione dello stack-up e garantire la coerenza dei dati tra i vari progetti, è consigliabile popolare il file esclusivamente con materiali noti, classificandoli con nomi descrittivi.

3. PERMITTIVITÀ DEGLI STRATI CONDUTTORI

Una corretta impostazione dello stack-up richiede di definire una costante dielettrica anche per gli strati conduttori, come illustrato nell’esempio di Figura 4.

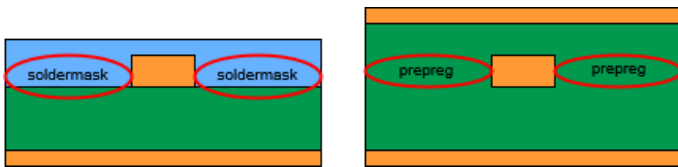
Figura 4. Permittività degli strati conduttori

Name	Layer	Layer Function	Value	Layer ID	Material	Fill-in Material	Embedded Status	Conductivity mho/cm	Dielectric Constant
			um						
	Surface								1
	Dielectric	Dielectric	10		Conformal Coat		0	3.2	
TOP	Conductor	Conductor	35.4	1	Copper		Not embedded	50000	3.2
	Dielectric	Dielectric Prepreg	73.85		Fr-4		0	4.44	
	Dielectric	Dielectric Prepreg	73.85		Fr-4		0	4.44	
GND	Plane	Plane	35.4	2	1oz Copper		Not embedded	50000	4.44
	Conductor	Conductor Prepreg	73.85		Fr-4		0	4.44	

Questo parametro specifica la permittività del dielettrico a contatto con il conduttore, che può essere influenzata da diversi fattori tra cui la presenza di

soldermask e/o prepreg, come mostrato in Figura 5.

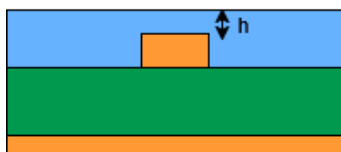
Figura 5. Dielettrico a contatto con il conduttore



4. STRATO DI SOLDERMASK

Per calcolare con precisione l'impedenza delle piste degli strati esterni è fondamentale considerare la presenza del soldermask. Sebbene il rivestimento sia conforme alla superficie del PCB, il solutore lo approssima con buona accuratezza a uno strato di spessore uniforme, come illustrato in Figura 6.

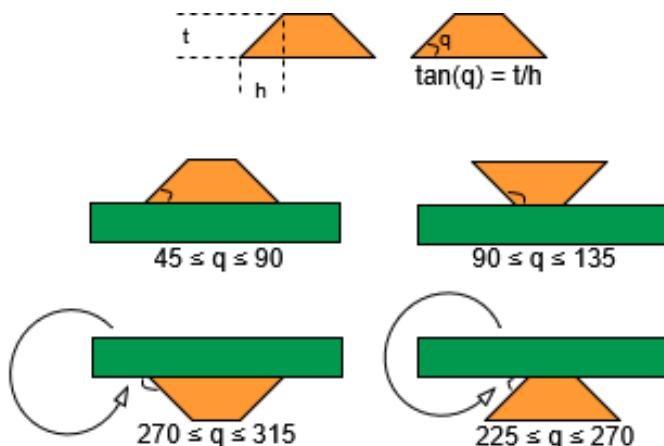
Figura 6. Spessore dello strato di soldermask



5. FATTORE DI ETCH

Il fattore di etch tiene conto delle variazioni di processo che possono alterare la forma rettangolare delle piste ed è rappresentato da un angolo che può deviare fino a 45° rispetto alla verticale. A seconda del layer e del processo utilizzato, l'angolo può essere acuto o ottuso. La figura 7 mostra i valori ammessi per il fattore di etch.

Figura 7. Calcolo del fattore di etch



6. CONCLUSIONI

Una corretta configurazione dello stack-up è essenziale per garantire la conformità alle specifiche di progetto e ottenere risultati compatibili con quelli di altri solutori di riferimento. La definizione accurata della costante dielettrica per gli strati conduttori, la predisposizione di uno strato di soldermask e l'impostazione di un adeguato fattore di etch sono effetti del secondo ordine che possono influire in modo significativo sulla precisione della previsione dell'impedenza fornita dal solutore integrato nell'editor di stack-up di OrCAD X PCB Presto.

È importante sottolineare che i valori ottimali per questi parametri non esistono in maniera universale, ma devono essere stabiliti in collaborazione con il produttore del circuito stampato, tenendo conto delle specifiche del processo produttivo.

■ Riferimenti

R. Dallas, Stackup Settings for Signal Integrity - CDN Live 2006 | Paper 147.

FlowCAD, Layer Cross Section Etch Factor - Application Note | V1.1.

Cadence, Effective Use of Cross-Section Parameters in Allegro PCB Editor.