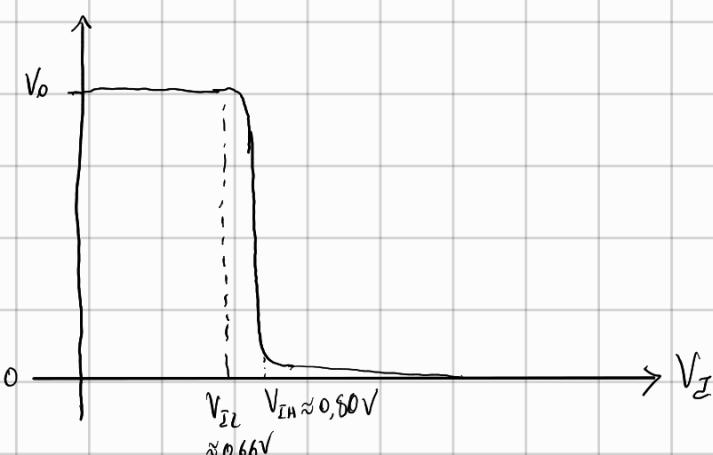
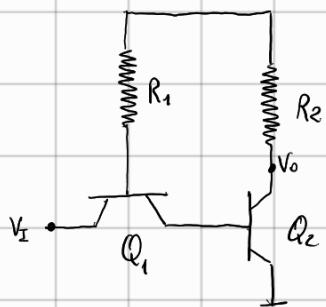
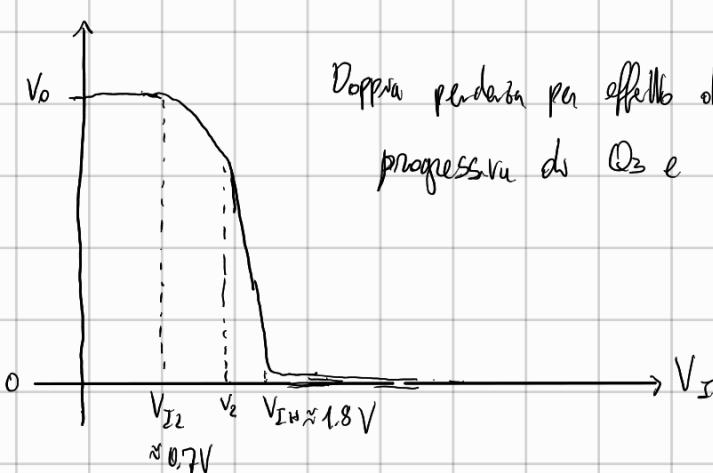
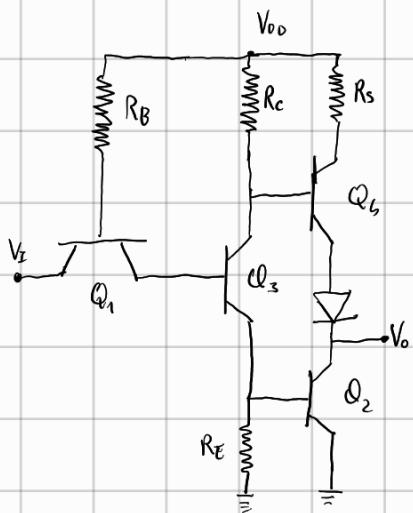


(A) DISEGNARE SCHEMI CIRCUITALI DI TTL EL. e STANDARD

TTL elementare :



TTL Standard:



Doppia pendente per effetto dell'accensione progressiva di Q_3 e Q_2 :
Quando si accende Q_3 , la sua corrente di collettore fa abbassare leggermente la V_O . All'accensione di Q_2 si ha una discesa molto più rapida.

(B) SPIEGARE IL RUOLO DEGLI ELEMENTI CIRCUITALI

① TTL ELEMENTARE

- Il transistor Q_1 serve per ridurre il tempo di storage dell'invertitore: garantisce con ingresso basso una rapida eliminazione della carica da Q_2 dopo la saturazione e manda rapidamente al transistor un'interdizione.

Se punto di uscita bassa e indico ingresso basso, la gerazione BE è accesa perché ho un alto potenziale su B_1 , separato da alimentazione solo da R_1 .

La gerazione BC è spenta perché su B_2 ho potenziale più alto che Q_1 è in saturazione. Si parla quindi con Q_1 in ZAD che, con una grande corrente di connettore rimuove la carica da Q_2 portandolo a mendarlo in saturazione. A quel punto,

$I_{B2}=0 \Rightarrow N_{C1}=0$, Q_1 va in saturazione a commutatore aperto (ma può essere un ZAD perché $I_{C1}=0$, nemmeno in ZAI e sat. perché BB acceso). La corrente di base "usa" tutta dall'emettitore. Nel caso di ingresso alto, la giunzione BE è spenta, mentre BC sarà accesa perché Q_2 è un inverter. Q_1 va in ZAI e invierà a Q_2 una corrente nella base di Q_2 , fornendo una saturazione.

- Q_2 ha il compito di governare la tensione di uscita al variare dell'ingresso. In saturazione, avrà una $V_{CESAT} \approx 0.15V$ e un inverter una $V_o = V_{DD}$.

(2) TTL STANDARD

- I transistor Q_1 e Q_2 hanno lo stesso compito che hanno nel TTL d.

- Il transistor Q_3 opera come multimediatore fra Q_1 e Q_2 : durante la transizione basso-alto, andrà in antinversione e indurrà Q_2 in inversione come diretta conseguenza. Nella transizione alto-basso, andrà in saturazione per effetto di Q_1 e, inviandone corrente a Q_2 , lo andrà a sua volta in saturazione.

- Q_4 lavora in ZAD se abbiamo ingresso basso perché ha alta tensione tra base ed emettore, ma bassa tensione tra base e emettore, entrambe separate da almettitori solo da resistori. Fa confluire corrente ed induce il percorso che segue per la maglia che ci consente di calcolare la tensione di uscita. Sarà spento quando ha ingresso alto per effetto del diodo.

Ha il compito di deimballare la corrente assorbita che cade su R_C per ridurre la caduta di tensione di uscita quanto abbiamo altre porte TTL connesse in parallelo, aumentando, di conseguenza, il fan-out della porta logica.

- Il diodo ha il compito di garantire lo spegnimento di Q_4 quando ha ingresso alto: essendo Q_3 e il diodo connessi in serie, $I_{E4} = I_{D1000}$, il che implica che devono necessariamente o essere entrambi accesi o entrambi spenti.

In questo caso, infatti, Q_2 è un inverter, e la tensione che cade ai capi della sonda $V_{BE\text{SAT}_3} + V_{BE\text{SAT}_2} - V_{CESA_2} = 0.8V$, non necessaria ad accendere entrambi le gattoni, che richiederebbe circa $1.4V$ in totale.

- La resistenza R_S serve nel caso malamente l'uscita dovesse lavorare a massa, che comporterebbe il rischio di un passaggio di forte corrente sul transistore Q_2 .

Con corrente che aumenta, $V_{BE\text{SAT}}$, per la presenza di R_S diminuisce la tensione sulla gattone garantendo che il transistor Q_2 vada in saturazione, che permette di evitare dissipazioni e rottura dei componenti.

DIFFERENZE PRINCIPALI:

• Il fan out della TTL standard è molto migliore della TTL elementare, a disegno di una tensione V_{OH} più bassa.

La porta TTL elementare però, presenta margini di rumore maggiori rispetto alla TTL standard.

$$NM_L = 0.55V \text{ per la standard} \quad VS \quad NM_L = 0.8V \text{ per l'elementare}$$

$$NM_H = 1.8V \text{ per la standard} \quad VS \quad NM_H = 4.2V \text{ per l'elementare.}$$

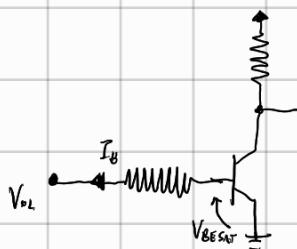
(C) SPIEGARE FENOMENO DELLO STORAGE

Il fenomeno dello storage fu infatti all'accumulo di carica nella base del transistor che si sperimentò quando questi lavoravano in saturazione con corrente entrante nella base.

La carica accumulata, che dovrà essere rimossa quando il transistor deve essere interdetto, comporta un aumento del tempo di ritardo soprattutto per la tensione BASSO-ALTO, che richiede una forte corrente uscita dalla base del transistor per velocizzare il procedimento.

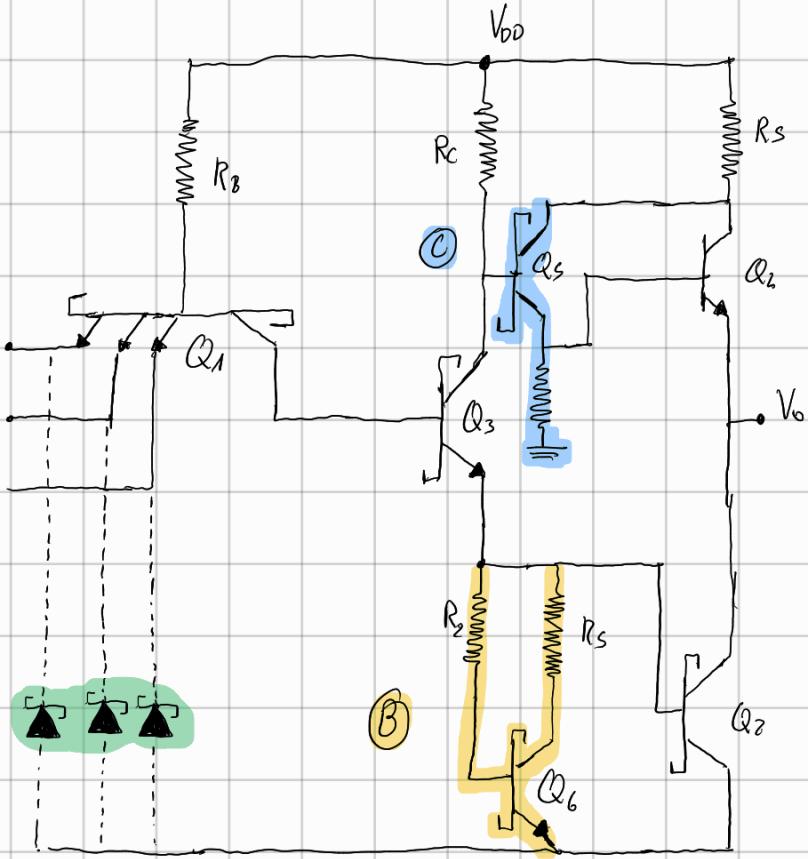
Il tempo impiegato allo smontaggio della base è per questo detto tempo di storage.

Proprio per questo fenomeno gli invertitori transistor-resistor sono usati di rado (e comunque solo in situazioni in cui il ritardo non è un problema), perché un ingresso basso implica una bassa corrente uscita dalla base di Q_1 , che ritarda di molto la sua transizione BASSO-ALTA.



(D)

PORTA TTL SHOTTKY VELOCE: SCHEMA E FUNZIONAMENTO

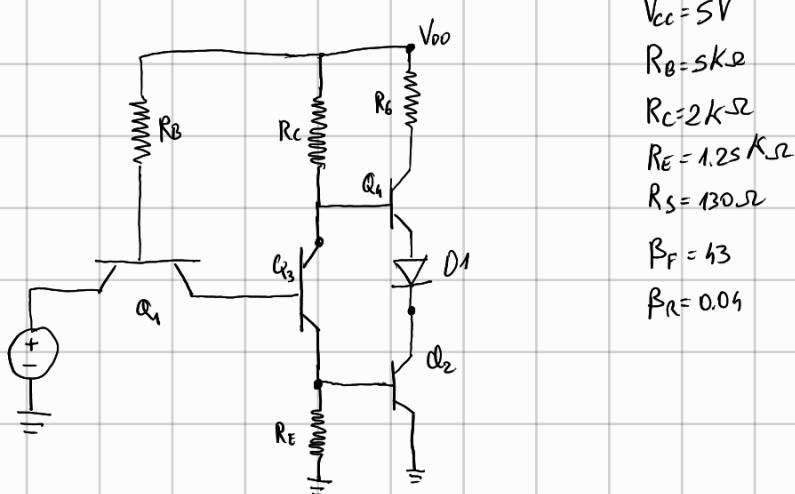


Le porte TTL Schottky veloci sono una rivisitazione delle tradizionali porte TTL, ottenibile per ottenere un tempo di propagazione più piccolo possibile.

- Essendo una porta molto veloce, la prima accorgenza è data dalla presenza di due Zener commutanti con gli ingressi, per lavorare sotto controllo a picchi negativi di tensione dritti agli effetti capacitivi legati alle porte periferiche sui piastrini.
- I diodi sono progettati per accendersi solo con tensioni negative, che vengono quindi bloccate alla tensione di accensione della gittazione.
- ③ La rete B, chiamata rete di pull-down, serve a forzare l'accensione contemporanea e man graduale di Q_2 e Q_3 : all'accensione di Q_3 , infatti, visto il passaggio di corrente sulla rete sarà necessariamente acceso anche Q_6 , che comporta allora l'accensione di Q_2 posto in parallelo. Questo accorgimento elimina la tipica doppia perdita della caratteristica del TTL tradizionale, velocizzando la transizione alto-basso.
- ④ La rete C, della rete di pull-up aumenta la corrente invertita nella base di Q_3 con un'amplificazione legata al parametro β_F , riducendo il suo tempo di commutazione. Grazie a questa rete, non abbiamo più bisogno del diodo di serie a Q_3 in uscita. IN CONCLUSIONE!

Molto principale di queste porte è ovviamente un maggiore consumo di potenza, che può però essere un prezzo accettabile in caso sia importante avere una porta estremamente veloce.

D) FAN-OUT USCITA ALTA



$$\begin{aligned}V_{CC} &= 5V \\R_B &= 5k\Omega \\R_C &= 2k\Omega \\R_E &= 1.25k\Omega \\R_S &= 130\Omega \\\beta_F &= 43 \\\beta_R &= 0.04\end{aligned}$$

Se ho uscita alta, Q_2 non si attivazione, Q_3 non si attivazione

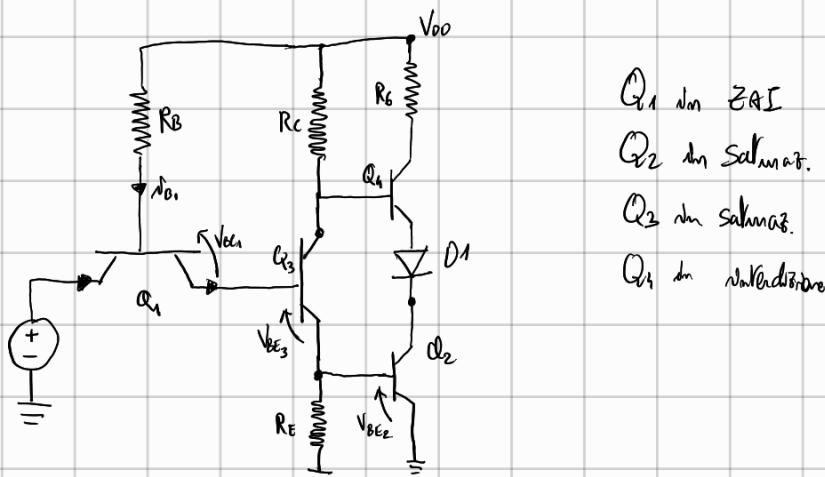
Q_1 in saturazione a collettore aperto, Q_4 in zona attiva diretta

Se ho N porte connesse in uscita che hanno ingresso alto,

è importante che Q_2 di queste porte sia in zona attiva inversa.

Dobbiamo quindi impostare che la tensione in uscita non superi il valore di tensione che misuriamo sulla base.

CALCOLO TENSIONE DI BASE CON INGRESSO ALTO



Q_1 in ZAI
 Q_2 in saturaz.
 Q_3 in saturaz.
 Q_4 in saturazione

$$V_{DD} - R_B I_{B1} - V_{BE1} - V_{BE3} - V_{BE2} = 0$$

$$I_{B1} = \frac{V_{DD} - V_{BE1} - V_{BE3} - V_{BE2}}{R_B} = \frac{5 - 0.7 - 0.8 - 0.8}{5000} = 540 \mu A$$

Other way

ZAI

$$V_{BE1} = V_{BE1} + V_{BE3SAT3} + V_{BE2SAT2} = 0.7 + 0.8 + 0.8 = 2.3V$$

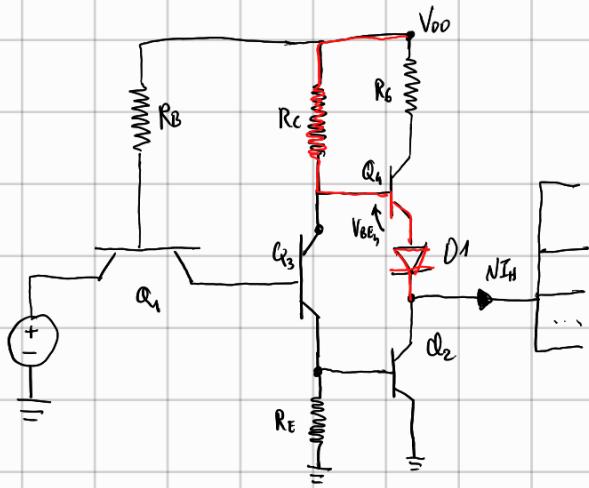
La corrente di emettitore:

$$\text{A}_{E_1} = \text{A}_{B_1} \text{A}_R = 21.6 \mu A = \text{A}_H$$

↑
con il verso giusto

TENSIONE BASE:

$$V_{DD} - R_B \text{A}_B = V_B \Rightarrow V_B = 2.3V = V^*$$



Corrente assorbita è $N I_H$.

$$V_O = V_{DD} - R_C \text{A}_{B_1} - V_{BE_4} - V_{D_1}$$

$$\text{Con } \text{A}_{B_1} = \frac{\text{A}_{E_1}}{\beta_F + 1} = \frac{N I_H}{\beta_F + 1}$$

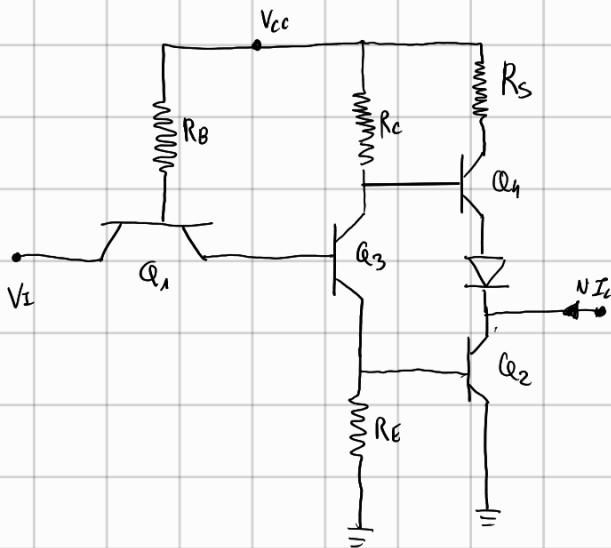
$$V_{DD} - \frac{R_C N I_H}{\beta_F + 1} - V_{BE_4} - V_{D_1} > V^*$$

$$\frac{R_C N I_H}{\beta_F + 1} < V_{DD} - V_{BE_4} - V_{D_1} - V^*$$

$$N < \frac{(V_{DD} - V_{BE_4} - V_{D_1} - V^*)(\beta_F + 1)}{R_C I_H}$$

$$N < 1324$$

E) FAN-OUT USCITA BASSA



Ora TTL eroga una certa corrente che poi entra nel collettore di Q_2 .

Con uscita bassa, Q_2 è un sat, Q_3 un sat, Q_1 un ZAI, Q_4 unibit.

Se aumenta N aumenta I_{C2} . Q_2 tende ad andare in ZAD e l'uscita tende a salire.

Non accettiamo che $V_{CE2} > 0.15V$

Riportiamo il $\beta_{FORCED} = \frac{\alpha_{C2}}{\alpha_{B2}}$ con Q_2 in saturazione
 → NORMALLY $\frac{\alpha_{C2}}{I_{B2}} < \beta_P$

So che $V_{CE}(\beta_{FOR})$ esiste. Trovo $\beta_{FOR}/V_{CE}(\beta_{FOR}) = 0.15V$

$$\alpha_R = \frac{\beta_R}{1 + \beta_R}$$

$$V_{CESAT} = V_T \ln \left(\frac{1}{\alpha_R} \cdot \frac{1 + \frac{\beta_{FOR}}{\beta_{P1}}}{1 - \frac{\beta_{FOR}}{\beta_P}} \right)$$

$$\Rightarrow \frac{1}{\alpha_R} \cdot \frac{1 + \frac{\beta_{FOR}}{\beta_{P1}}}{1 - \frac{\beta_{FOR}}{\beta_P}} = l \frac{V_{CESAT}}{V_T}$$

impongo $V_{CESAT} = 0.15V$
 $V_T = 0.025V$

$$\frac{1 + \frac{\beta_{FOR}}{\beta_{P1}}}{1 - \frac{\beta_{FOR}}{\beta_P}} = l \frac{V_{CESAT}}{V_T} \cdot \alpha_R = 19,21$$

$$\Rightarrow 1 + \frac{\beta_{FOR}}{1.05} = 19.21 \cdot \left(1 - \frac{\beta_{FOR}}{20}\right)$$

$$1.05 + \beta_{FOR} = 20.17 \left(1 - \frac{\beta_{FOR}}{20}\right)$$

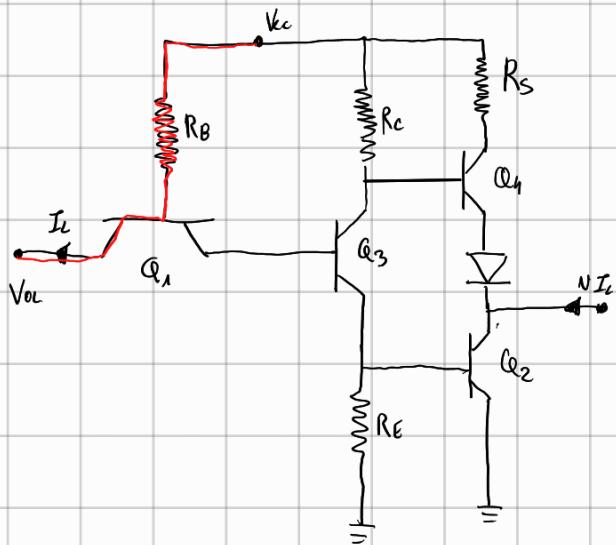
$$21 + 20\beta_{FOR} = 603.6 - 20.17\beta_{FOR}$$

$$40.17\beta_{FOR} = 382.4$$

$\beta_{FOR} = 9.52$ Valore limite di β_{FOR}

$$\beta_{FOR} = \frac{NI_L}{I_{B2}} \Rightarrow N < 9.52 \cdot \frac{I_{B2}}{I_L}$$

Calcolo I_L :

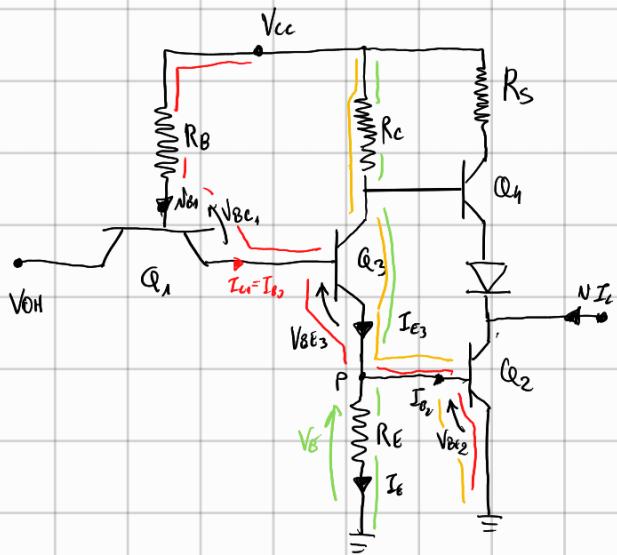


- Q_1 saturaz. a col. aperto, Q_3, Q_2 spez. Q_4 z.A.D.

$$V_{cc} - R_B \beta_{B2} - V_{BE1} - V_J = 0$$

$$\beta_{B1} = \frac{V_{cc} - V_{BE1} - V_J}{R_B} = 810 \mu A \approx I_L$$

Calcolo N_{B2} :



$$1) V_{cc} - R_B I_{B1} - V_{BE1} - V_{BE3} - V_{BE2} = 0 \quad \text{MAGLIA ROSSA}$$

$$\frac{V_{B1}}{R_B} = \frac{V_{cc} - V_{BE1} - V_{BE3} - V_{BE2}}{R_B} = 540 \mu A$$

$$I_{C1} = I_{B1} = (B+1)I_{B1} = 567 \mu A$$

$$2) V_{cc} - R_C I_{C3} - V_{CESAT3} - V_{BE2} = 0 \quad \text{MAGLIA GIALLA}$$

$$\frac{V_{B3}}{R_C} = \frac{V_{cc} - V_{CESAT3} - V_{BE2}}{R_C} = 2.025 \mu A$$

$$3) V_{cc} - R_E I_{E3} - V_{CESAT2} - R_E I_E = 0 \quad \text{MAGLIA VERDE}$$

$$\frac{V_E}{R_E} = \frac{V_{cc} - R_C I_{C3} - V_{ESAT}}{R_E} = 640 \mu A$$

Anche calcolabile come: $\frac{V_E \cdot 1}{R_E} = \frac{V_{BE2} \cdot 1}{R_E}$ perché sono dm //

$$\Rightarrow I_{E3} = I_{B3} + I_{C3} = 2.532 \mu A \quad \text{KIRKHOFF SU NODO P}$$

$$I_E + I_{B2} = I_{E3} \Rightarrow I_{B2} = I_{E3} - I_E = 1.952 \mu A$$

ORA:

$$N = 9.52 \cdot \frac{I_{B2}}{I_L} \Rightarrow N < 9.52 \cdot \frac{1.952 \cdot 10^{-3}}{810 \cdot 10^{-6}} = 22.9 \approx 22$$