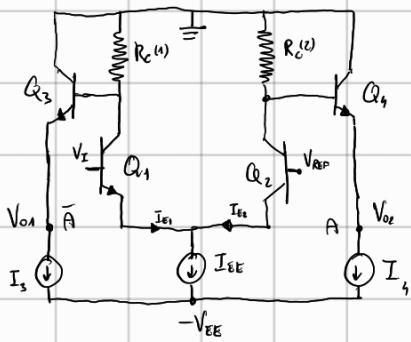
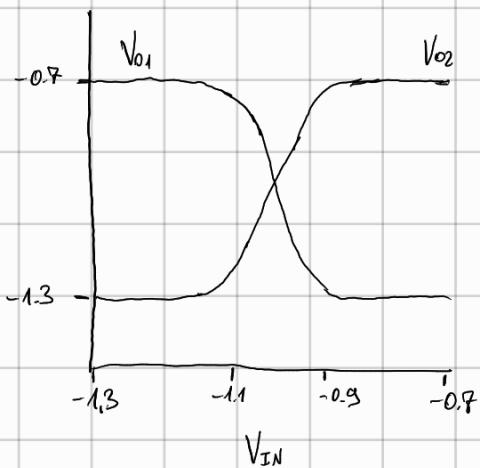


(A) DISEGNA SCHEMA



(B) DISEGNARE CARATTERISTICA DI TRASF. IN CORRENTE



(C) DESCRIVERE FUNZIONAMENTO CON RUOLO DEI SINGOLI ELEMENTI

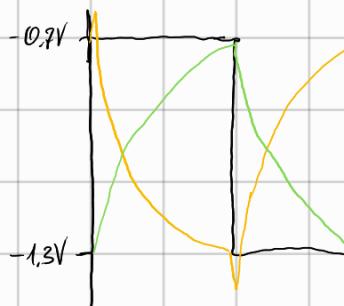
L'invertitore ECL utilizza progettato per superare il problema della lentezza di commutazione dei transistor in saturazione profonda, con un progetto che lavora simmetricamente con la corrente di I_{EE} che scorre o nel ramo di Q_1 o in quello di Q_2 . Se l'ingresso è di almeno 300mV superiore alla tensione di riferimento, la corrente è derivata a saturazione e la caduta sul resistore (1) è di circa -0,6V. Per portare l'uscita ad un valore corretto si usano 2 transistor esterni (Q_3, Q_4) che lavorano sempre in ZAD, con una tensione BE di 0,7V che porta l'uscita invertente a $-0,6 - 0,7V = -1,3V$, mentre l'uscita non invertente a $0 - 0,7V = -0,7V$ (ma passa corrente sul transistor con tensione di riferimento, quindi la caduta sul resistore è 0). Ovviamente, con ingresso basso la saturazione è dura. Essendo i livelli logici molto vicini fra loro, è fondamentale evitare fluctuazioni di tensione: per questo motivo si pongono i resistori e i connettori dei Q_3 e Q_4 a massa e si usano dei generatori ideali di corrente che garantiscono una corrente stabile anche per fluctuazioni dell'alimentazione negativa. La tensione di riferimento, per questo motivo, viene fissata con un circuito che fa uso di diodi e

transistor, per tenere il valore stabile. È importante che tutti i componenti si trovino a distanza ravvicinata sul chip in modo che eventuali fluttuazioni legate alla temperatura non interessino solo una porzione dei componenti, rischiando di compromettere il funzionamento dell'invertitore.

D PROBLEMI EVENTUALI DI FUNZIONAMENTO

Ci sono due problemi da tenere in considerazione per la porta ECL:

Visto l'invertibile effetto capillare tra B e C di Q_1 , dove manteniamo un ingresso che può variare anche lanciamente, dovremo gestire dei picchi dovuti a effetti derivativi sull'uscita invertente, che non possono essere evitati. Questi effetti, tuttavia, non si riscontrano sull'uscita non invertente per il valore fiso della tensione di riferimento.



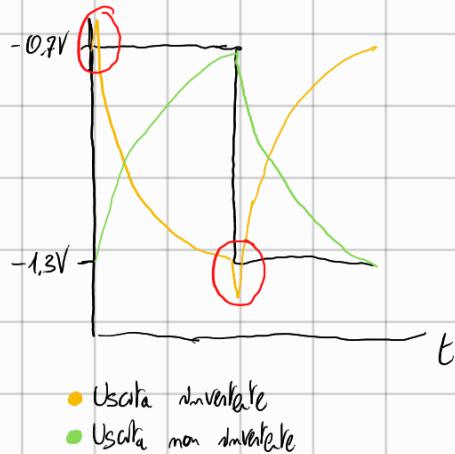
- Uscita invertente
- Uscita non invertente

- Un altro problema significativo è legato al carico capacitivo che ha su uscita. Se questo dovesse essere troppo grande potrà compromettere il funzionamento della porta: nella transizione alto-basso, il carico capacitivo deve passare da una $V = -0,7V$ a $V = -1,3V$. Un carico elevato richiede più tempo, e nel caso di carico eccessivo, un tempo maggiore del tempo richiesto al nodo A/B per la commutazione. Ma basterà un attimo sufficiente in cui A/B ha già raggiunto la tensione di $-0,6V$ richiesta, mentre il carico capacitivo si trova a tensione non ancora sufficiente, che comporta una tensione sulla griglia BE del transistor esterno non sufficiente a garantire la ZAD, comportando la sua inabilitazione e un eccessivo rallentamento della porta.

(E)

INDICARE DEVIAZIONI NON DESCRIVIBILI CON MODELLO SEMPLIFICATO

Quando stiamo valutando la risposta dinamica di un invertitore ECL con fratti di salita e di discesa molto pendenti, lo studio con modello semplificato RC non è esauriente quando si valuta l'effetto capacitivo del transistor di ingresso che collega l'uscita inverteribile con l'ingresso e che non è interpretabile come un parallelo agli altri condensatori della rete propria per la variazione della tensione di ingresso. Con forte pendente nel fronte d'onda, infatti, dovremo far fronte a degli innanzitutto picchi per effetto derivativo sull'uscita inverteribile dovuti alla capacità in questione, che non si presentano sull'uscita non inverteribile proprio perché la tensione di riferimento è fissa e non c'è dipendenza da $V_{IN,0}$.



- Un altro problema significativo è legato al carico capacitivo che ha la uscita. Se questo dovesse essere troppo grande potrebbe compromettere il funzionamento della porta: nella transizione alto-basso, il carico capacitivo deve passare da una $V = -0.7V$ a $V = -1.3V$. Un carico elevato richiede più tempo, e nel caso di carico eccessivo, un tempo maggiore del tempo richiesto al modo A/B per la commutazione. Ma torna da una situaz. in cui A/B ha già raggiunto la tensione di $-0.6V$ richiesta, mentre il carico capacitivo si trova a tensione non ancora sufficiente, che comporta una tensione sulla griglia BE del transistor esterno non sufficiente a garantire la ZD, comportando la sua inabilitazione e un eccessivo rallentamento della porta.