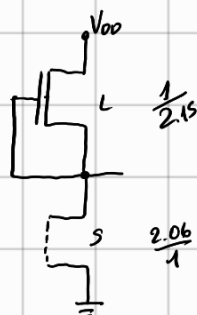
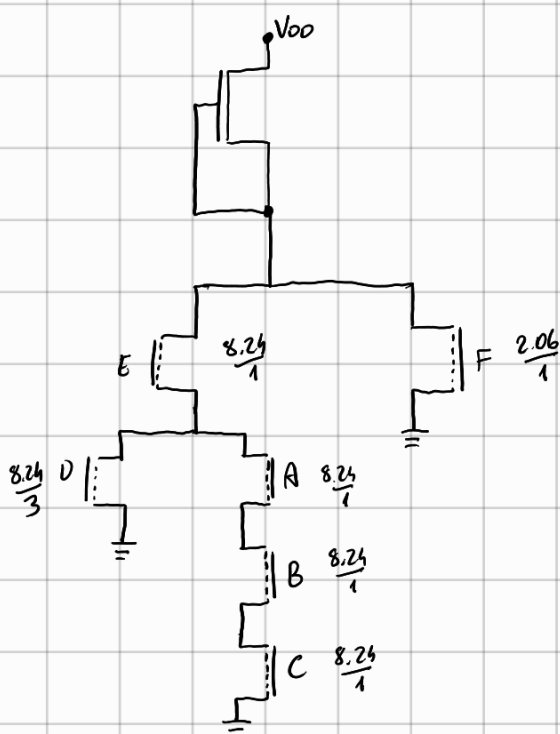


a)

$$Y = (ABC + D)E + F$$

INVERTITORE DI RIFER.



① DIMENSIONARE LE PORTE LOGICHE

Dimensionamento: Percorso più lungo in serie: EABC.

Dimensiono quadruplicando i rapporti d'aspetto per avere R_{eq} uguale a R_{ref} riferito.

Calcolo resistenza eq. ED:

$$\frac{1}{8.24} + \frac{1}{x} = \frac{1}{2.06} \Rightarrow \frac{1}{x} = \frac{1}{2.06} - \frac{1}{8.24} = \frac{3}{8.24}$$

$$x = \frac{8.24}{3}$$

② DIMENSIONARE IN MODO DA RENDERE T. ALTO-BASSO 3 VOLTE PIÙ VELOCE SENZA CAMBIARE LIVELLI LOGICI

• Bisogna usare il power scaling per non cambiare i livelli logici.

Se moltiplico k_{eff} i rapporti d'aspetto per 3 ottengo un tempo di ritardo 3 volte più piccolo e la potenza dissipata 3 volte più grande.

NOTA: Con k_{eff} si intende anche il LOAD! Col CMOS serve solo quello sotto.