

# Famiglie logiche in tecnologia planare

Ogni famiglia ha le sue peculiarità: vantaggi e prestazioni.  
Spesso si usano famiglie diverse.

FAMIGLIA

- NMOS (Transistori MOS a canale n)

FAMIGLIA

- CMOS (Transistori MOS a canale n e p)

- Bipolare (BJT e Diodi) *Consente correnti più elevate*

- BiCMOS (BJT, MOS a canale n e p)

Famiglia logica: insieme di componenti digitali basato su operaz. logiche più semplici  
↳ insieme di porte realizzate in materiali omogenei.

# Operazioni Booleane

Operazione	Rappresentazione
NOT	$Z = \overline{A}$
OR	$Z = A + B$
AND	$Z = A \bullet B = AB$
NOR	$Z = \overline{A + B}$
NAND	$Z = \overline{A \bullet B} = \overline{AB}$

# Tabelle di verità

NOT	
A	$Z = \bar{A}$
0	1
1	0

OR		
A	B	$Z = A + B$
0	0	0
0	1	1
1	0	1
1	1	1

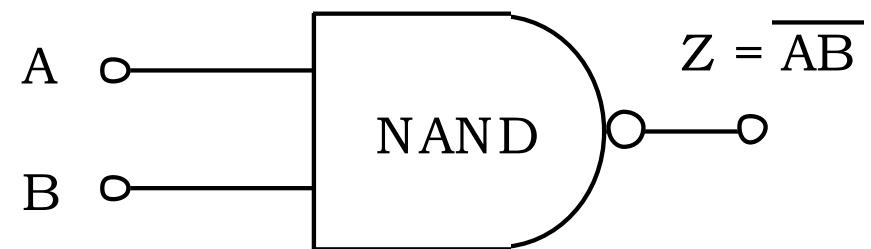
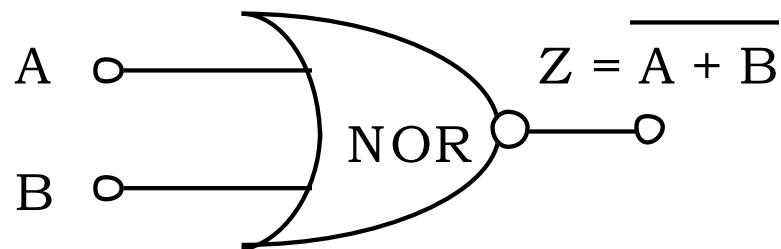
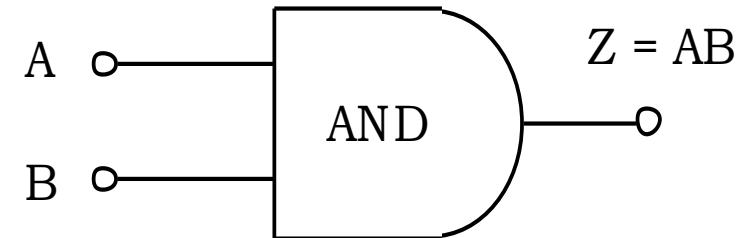
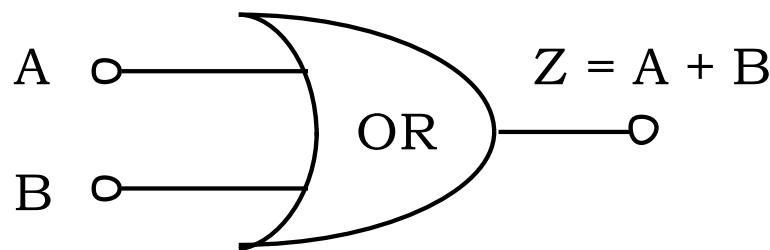
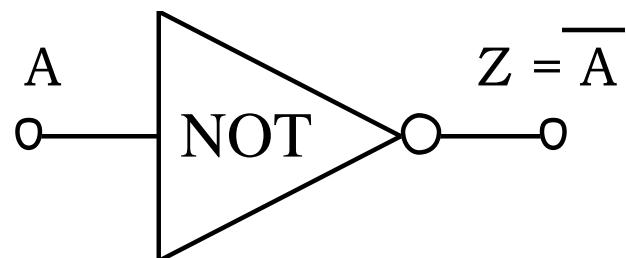
AND		
A	B	$Z = AB$
0	0	0
0	1	0
1	0	0
1	1	1

# Tabelle di verità

NOR		
A	B	$Z = \overline{A + B}$
0	0	1
0	1	0
1	0	0
1	1	0

NAND		
A	B	$Z = \overline{AB}$
0	0	1
0	1	1
1	0	1
1	1	0

# Simboli



# Relazioni booleane

$A + 0 = A$ $A + B = B + A$ $A + (B + C) = (A + B) + C$ $A + BC = (A + B)(A + C)$ $A + \bar{A} = 1$ $A + A = A$ $A + 1 = 1$ $\overline{A + B} = \bar{A}\bar{B}$	$A \bullet 1 = A$ $AB = BA$ $A(BC) = (AB)C$ $A(B + C) = AB + AC$ $A \bullet \bar{A} = 0$ $A \bullet A = A$ $A \bullet 0 = 0$ $\overline{AB} = \bar{A} + \bar{B}$	Identità Proprietà commutativa Proprietà associativa Proprietà distributiva Teorema di De Morgan

# Caratteristiche di un circuito digitale

- Funzione logica (relazione ingresso-uscita) [che fa il circuito?]
- Unidirezionalità [Circuito logico ha ingresso e uscita. Non posso intercambiare.]
- Rigenerazione dei livelli logici [Quando i segnali rappresentanti 0 e 1 logico si muovono, possono essere degradati.]
- Grado di immunità al rumore [Ogni porta ha un grado di immunità, ed è fondamentale che ogni porta logica sia in grado di rigenerare i livelli che scorrono per essa.]
- Potenza consumata
- Ritardo di propagazione [Tempo di elaborazione? Quando posso leggerlo?] limita max. frequenza clock
- Numero di ingressi e capacità di pilotaggio (fan-in, fan-out)

Pot. veloce consumo  
più potente

(A volte succede che PR>cosi)

NOTA: Potenza alta: risiede nel  
consumo delle batterie

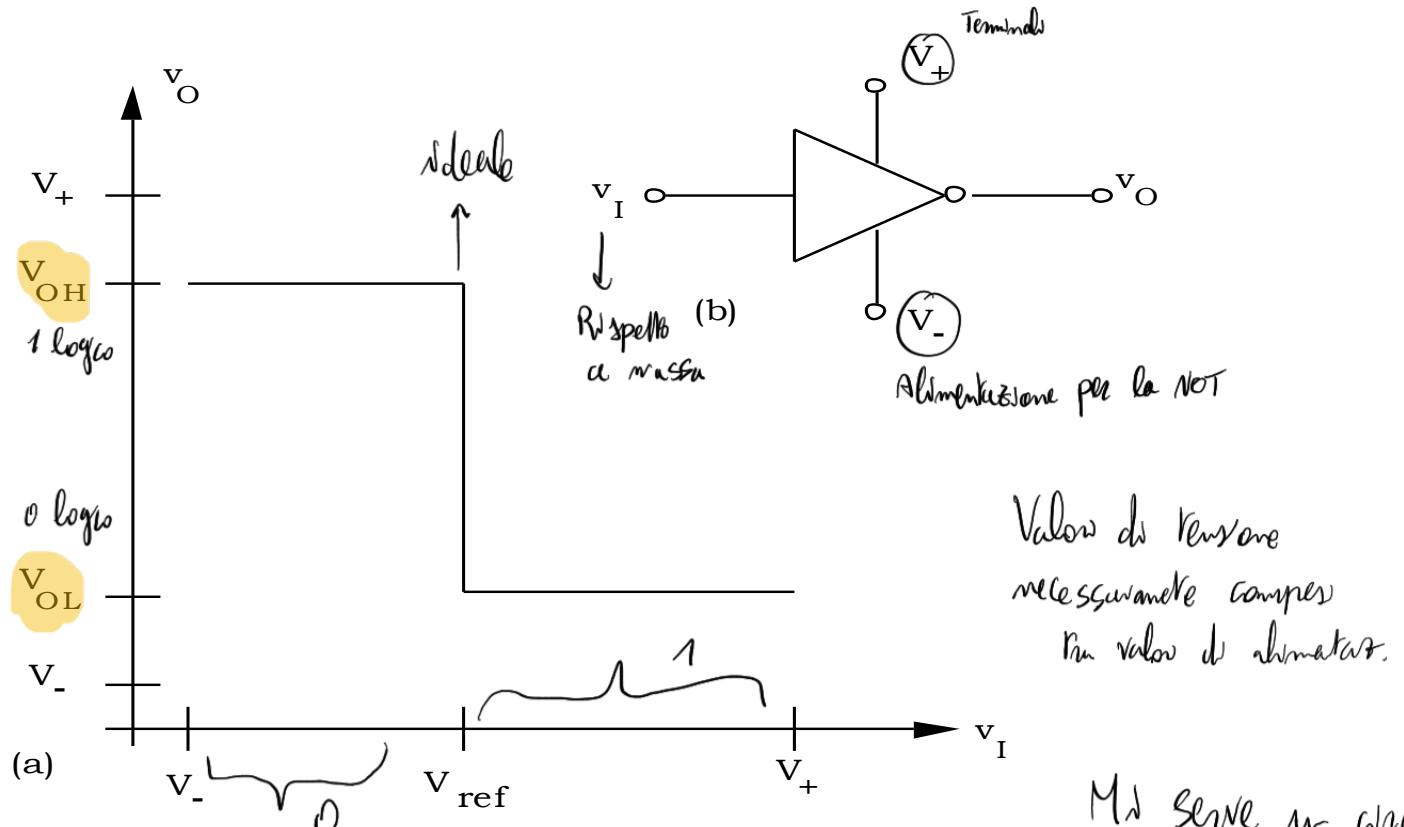
Moderamente cosa vogliamo ce fesse lì dentro



# Invertitore ideale

Porta logica +easy; Porta NOT

IN  $[V_-, V_+]$  di tensione  
a disposiz. definita  
e livelli rappresentativi  
dello 0 e dell'1.



- (a) Caratteristica di trasferimento dell'invertitore ideale  
 (b) Simbolo circuitale

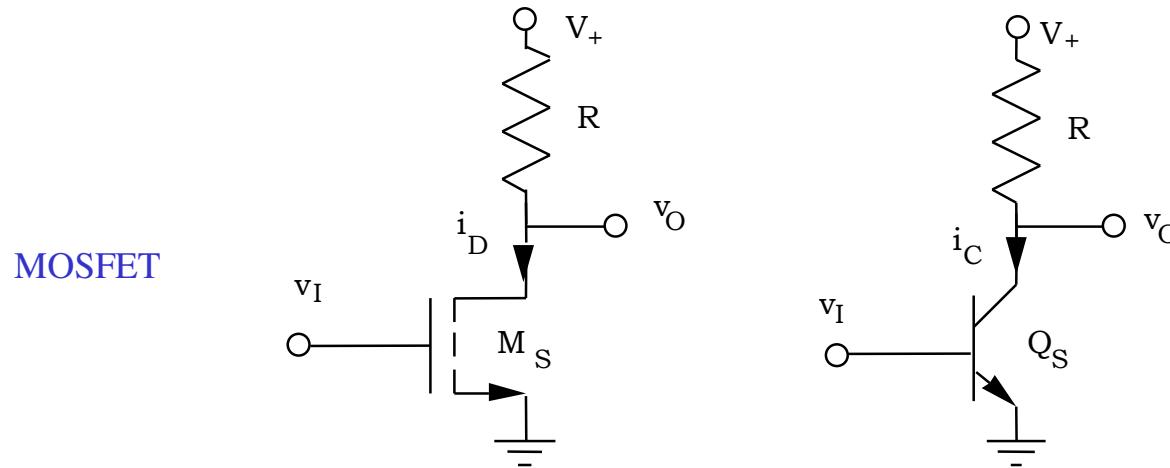
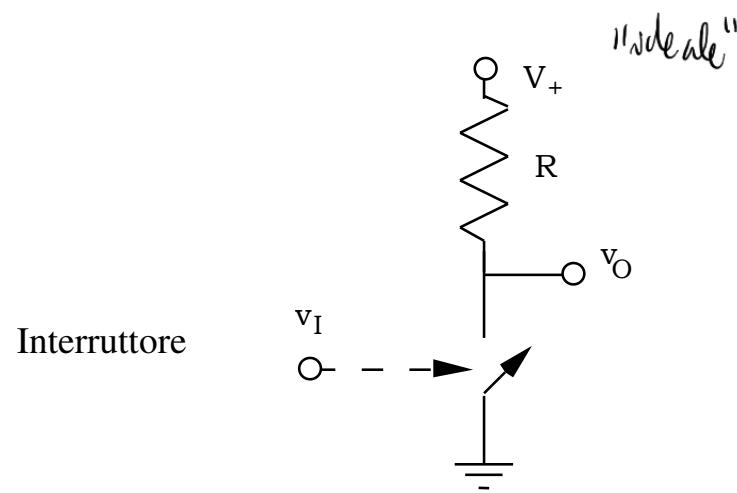
Value di tensione  
necessariamente compresi  
tra value di alzatina.

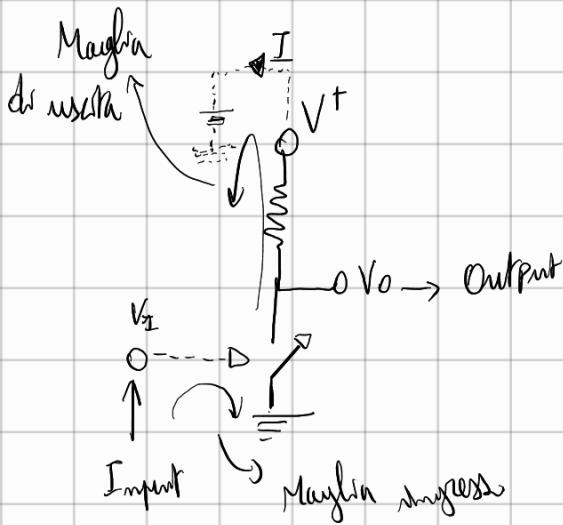
Mi serve un circuito  
che a quella tensione  
dà 1 e all'altra  
dà 0.

NON esiste un invertitore secco, ma degli intervalli

## Possibili realizzazioni di un invertitore

3 Rappresentazioni





$$V^t = RI$$

con interruttore ideale  
 $+ R_{on}I$  se con interruttore chiuso ha resistenza  $R_{on}$ .

$$R_s = \begin{cases} R_{on} & \text{se interruttore chiuso} \\ +\infty & \text{se interruttore aperto} \end{cases}$$

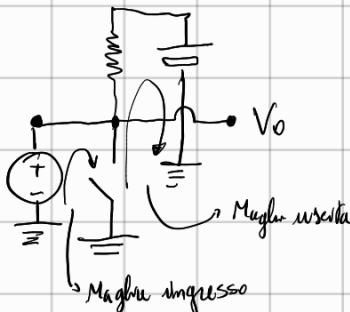
Se passa corrente

Se interruttore è chiuso  $\Rightarrow V_o = R_{on}I$

$$V^t = RI + R_{on}I$$

$$V^t = RI + V_o \quad I=0$$

Se interruttore rimane aperto:  $V_o = V^t$



Interruttore chiuso: corrente che passa nel circuito fa caldo sulla maglia.

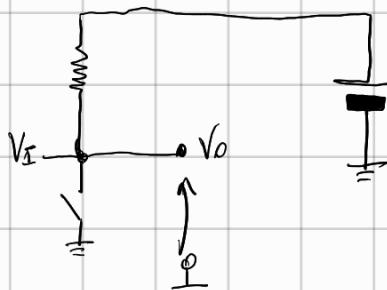
$$I = \frac{V^t}{R + R_{on}}$$



Nell'interruttore aperto:

$$V^t = RI + V_o \quad \text{la scavo in questa forma: } R \approx \infty, I=0 \Rightarrow V_o = V^t.$$

La scavo in forma di tensione



La  $V_o \stackrel{\text{def}}{=} \text{Tensione ai capi dell'interruttore}$

$\rightarrow$  Morse di uscita sopra interruttore

Kirchhoff alle  
 maglie di uscita

Se interruttore chiuso, Resistenza in serie  $V^t = RI + R_{on}I$

Se interruttore aperto, Resistenza infinita, scavo direttamente  $V_o$ ,

$$V_o = R_s I \rightarrow V_o = R_{on}I \text{ chiuso} \quad \text{con } I = \frac{V^t}{R + R_{on}}$$

$$V_o = V^t \text{ aperto}$$

$\rightarrow 0$  logico

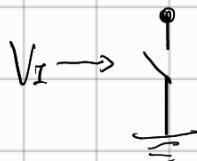
$V_o$  uscita presenta 2 stati. Il primo stato lo chiamo

$$V_{o1} \triangleq R_{on}I \quad (\text{interruttore ideale } V_{o1} = 0)$$

$$V_{o2} \triangleq V^t \quad \rightarrow 1 \text{ logico}$$

Valori di tensione rappresentabili da 0 e 1 dipendono da chiavi. Una chiave solo da  $V^+$ , ma  $V_{OL}$  dipende da  $R_{ON}$ .  $V_{OL} < V_{OH}$ .

Serve un oggetto che a seconda della tensione di ingresso apre o chiude l'interruttore. A seconda di  $V_{OL}$  e  $V_{OH}$ .

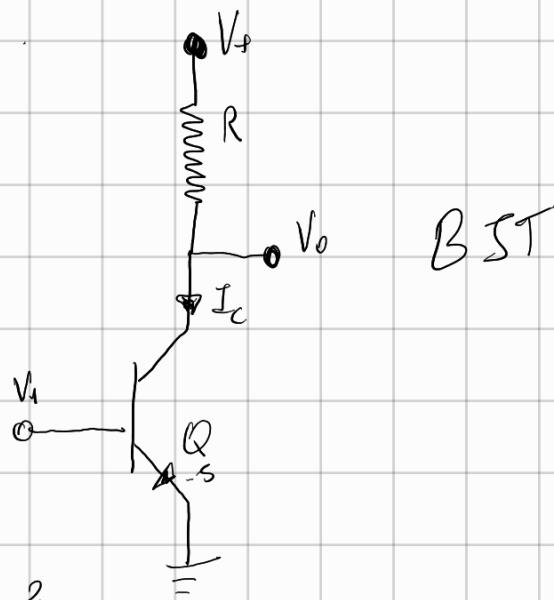
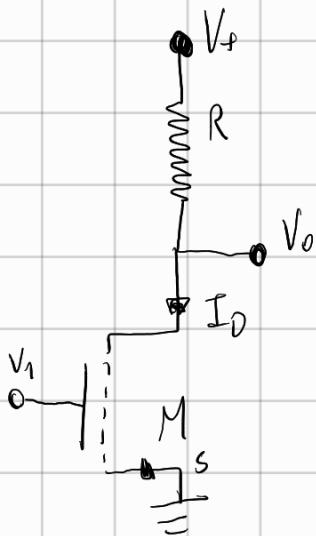


Dove implementare interruttore con questo schema.

Possibilmente  $R_{ON} \ll R$ , perché così  $V_{OL} \ll V_{OH}$ , molto distanti.

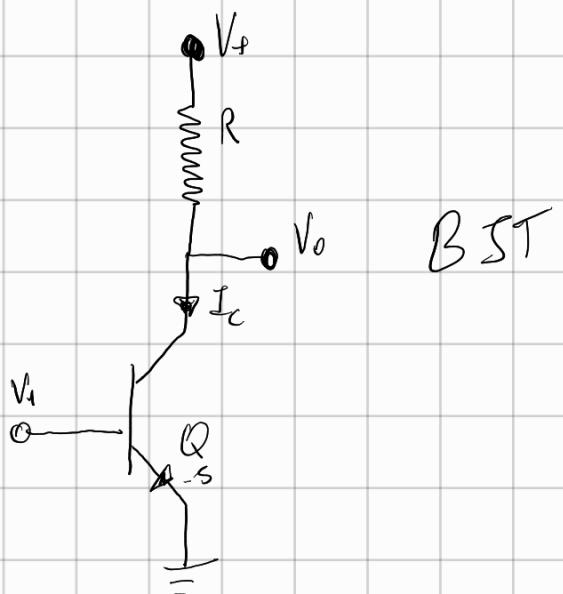
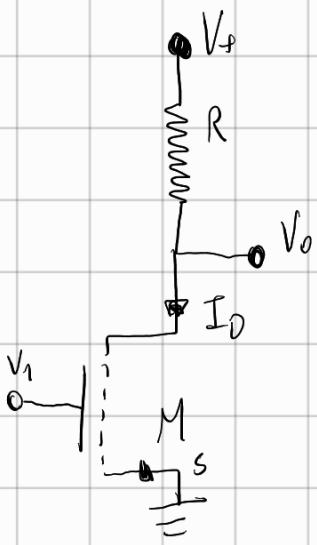
$$V_{OL} = \frac{V^+ R_{ON}}{R + R_{ON}}$$

$$V_{OL} \ll V^+$$



Interruttore oggetto che  $0 \rightarrow 1$  e  $1 \rightarrow 0$ . Lavora a 2 livelli di tensione. Idealmente lo ho visto. Fisicamente come? Interruttore che deve aprire o chiudere. Se chiude ha una certa resistenza.  $R_{ON}$ . Con questa implementazione, all'uscita i 2 livelli disponibili corrispondenti a interruttore aperto e chiuso sono  $V_{OH} \equiv V^+$  (livello logico alto è fissato dalla topologia) e  $V_{OL} \equiv R_{ON} I$ , livello logico basso. Vogliamo siano distinti perché lo 0 corrisponde a interruttore chiuso, vero che la condizione per avere  $V_{OL} \ll V_{OH}$  è che  $R > R_{ON}$ .

$\Rightarrow$  Tutto a stato solido, deve consumare la minima potenza possibile, deve essere il più veloce possibile.



$V_I$  alta: Supero Soglia, passa corrente

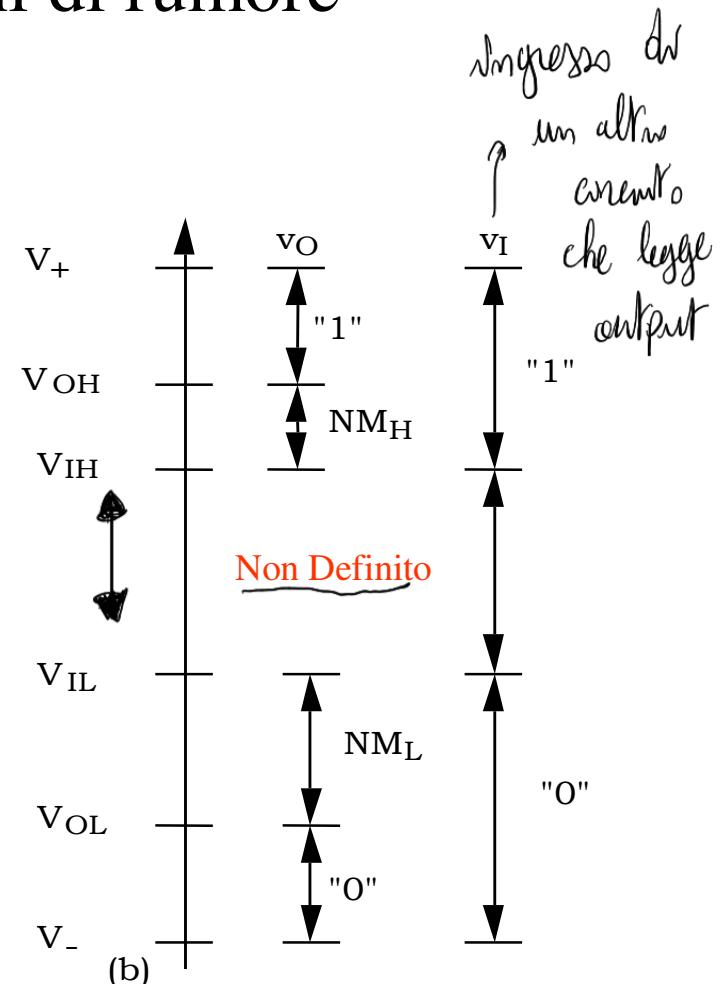
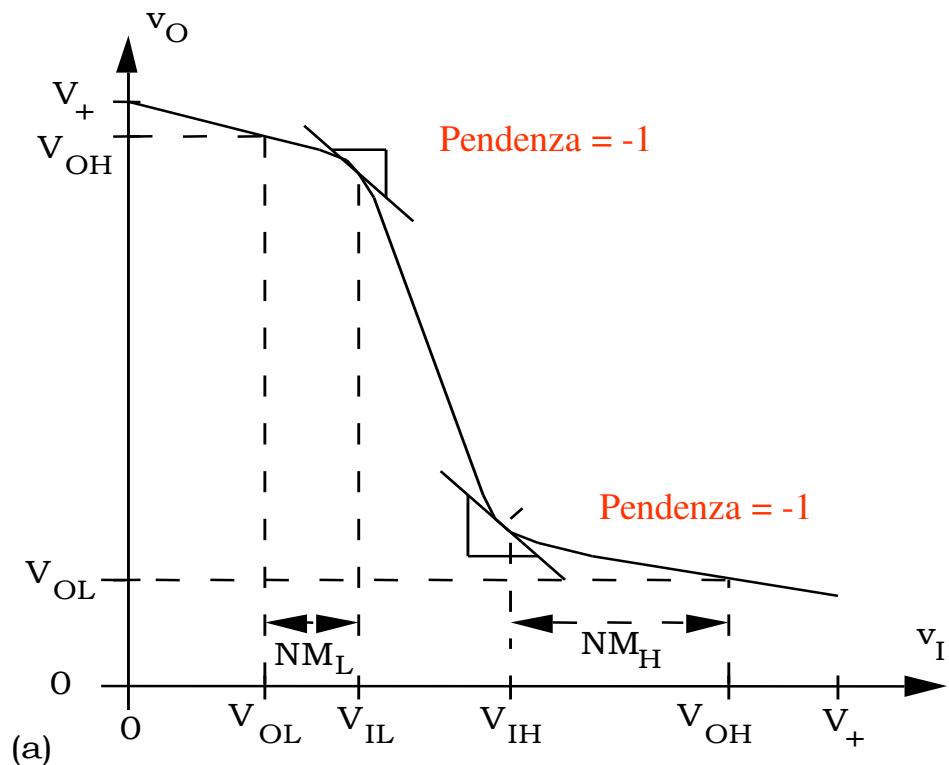
$\Rightarrow$  Tensione di uscita è  $R_{on} I$  bassa [Regime di fisiere vs Regime di saturazione]

$(V_I$  bassa: non supero soglia  $\Rightarrow$  Tensione di uscita è  $V^+$ .)

Tensione di uscita Drift e Source bassa

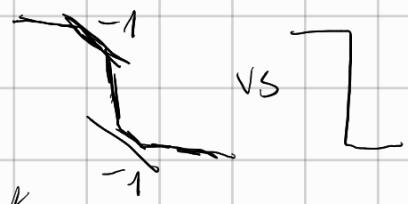
NON VEDIAMO ANCORA

# Livelli logici e margini di rumore



Margine di rumore dell'intervallo:

Per definire l'intervallo che ha funzione di trasporto così.



Molesto V<sub>IL</sub> e V<sub>IH</sub>, livelli che abbiamo trovato. Sarebbero  
solo compresi tra i limiti della batteria. V<sup>+</sup> e massimo (V<sup>-</sup>).

Per avere sicurezza non posso esigere con valore basso: in condizioni non ho  
garanzie quel valore?

Se V<sub>IL</sub> viene abbassato nell'altro senso rischio di finire in uscita più bassa.

Se mi sposto in basso non ho problemi ma in alto? Regola: mi do  
variaz. min.

Zona di evitazione è quella a massima pendenza.

$\triangleq$  Definita come intervallo che contiene i punti di pendenza -1.

INTERVALLO PROIBITO; Non tollero che i miei valori finiscano lì dentro, perché  
metta un valore non facilmente distinguibile. In generale dove abbiamo  
ampia pendenza.

La zona con la pendenza la definisco con la regola dello slope -1. [V<sub>IL</sub>, V<sub>IH</sub>]

Si usa per confrontare più inventori.

$\Rightarrow$  Che valori di tensione sono tollerabili prima che finisca nella regione proib.

V<sub>OL</sub>  $\in [0, V_{IL}]$

V<sub>OH</sub>  $\in [V_{IH}, V^+]$

$\rightarrow$  Margine di rumore basso

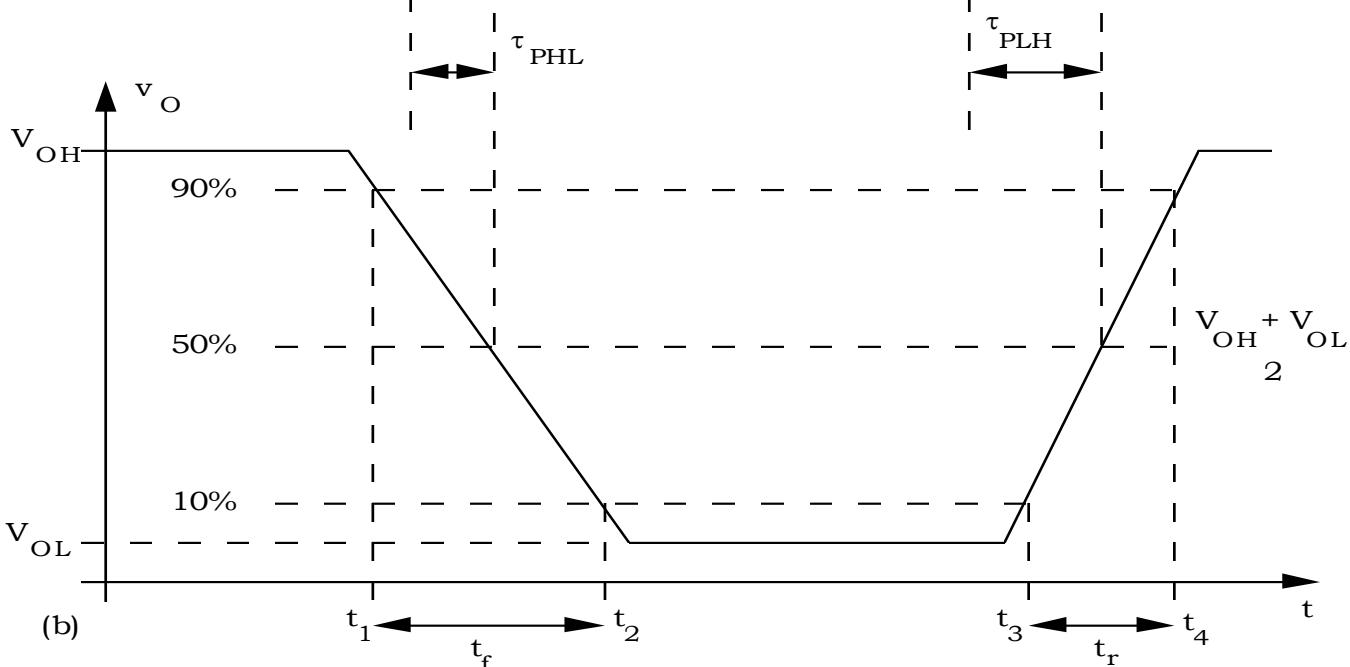
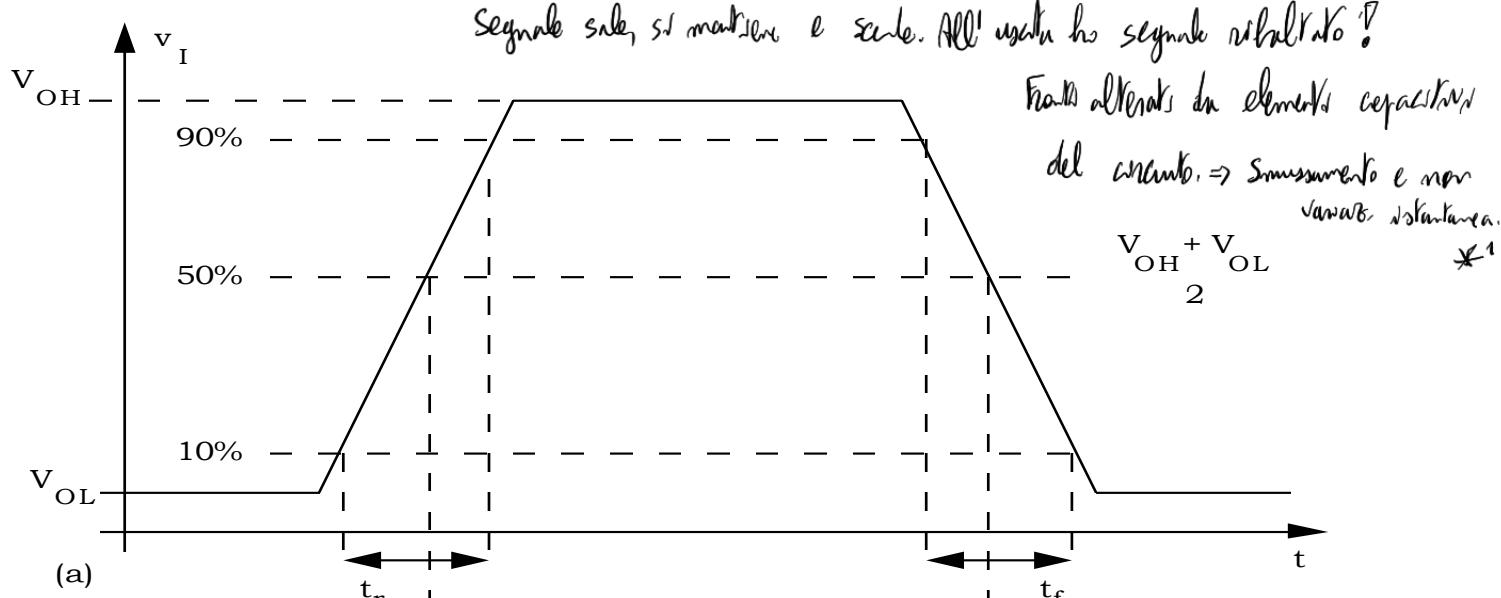
Nel massimo versante un aumento per la tensione V<sub>OL</sub> per 0 logico prima  
che diventi pericoloso.

Nel massimo versante un diminuit. per la tensione V<sub>OL</sub> per 1 logico  
prima che diventi pericoloso.

$\rightarrow$  Margine di rumore alto

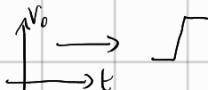
## Propagazione del segnale in una porta logica

$$\tau_p = (\tau_{PLH} + \tau_{PHL})/2$$



DEFINIZIONI: Deformazione delle forme di onda da un circuito non lineare.

### RISPOSTA DINAMICA DELL'INVERTITORE

 ha una forma del tipo sale, rimane un po' e scende. Dobbiamo cercare una def. universale.  
che possiamo applicare a qualunque forma d'onda.

\* Elementi reattivi sono inertiabili: non ho onda qua circa.

TEMPO DI SALITA  $\stackrel{\text{def}}{=}$  Tempo per andare dal 10% al 90% dell'escursione da ingresso = trweise

TEMPO DI DISCESA  $\stackrel{\text{def}}{=}$   $t_{fall}$

Qualunque sia la forma d'onda.

Se grnde la uscita non è istantanea. È notando per colpa di elementi reattivi.

Def: RITARO: Traslo linea al 50% del segnale 2 vertici. Stesso su uscita.

Verticale al 50% salita ingresso e discesa uscita non coincidono,

$\Delta t \stackrel{\text{def}}{=} \text{TEMPO DI PROPAGAZIONE DEL FRONTE HIGH LOW} = \tau_{PHL}$

$\Delta t_2 \stackrel{\text{def}}{=} \text{TEMPO DI PROPAGAZIONE DEL FRONTE LOW HIGH} = \tau_{PLH}$

La media di questi 2 segnali  $\stackrel{\text{def}}{=}$  TEMPO DI PROPAGAZIONE =  $\frac{\tau_{PHL} + \tau_{PLH}}{2}$   
applicabile a qualunque sia la forma delle curve.

$\tau_p$  massima frequenza con cui posso cambiare segnale di ingresso.

### MARGINE DI RURORE — TEMPO DI PROPAGAZIONE

## CLASSICA CURVA A CAPACITÀ COSTANTE

# Ritardo di propagazione in funzione della potenza

Scalare logaritmica: per un qualsiasi dispositivo, potenze dell'ordine di mW, all'interno questa approssimazione si ha una curva che è:

Primo tratto  $\rightarrow$  lineare in scala logaritmica.

Aumento potenza  $\rightarrow$  diminuisce ritardo. Perché?

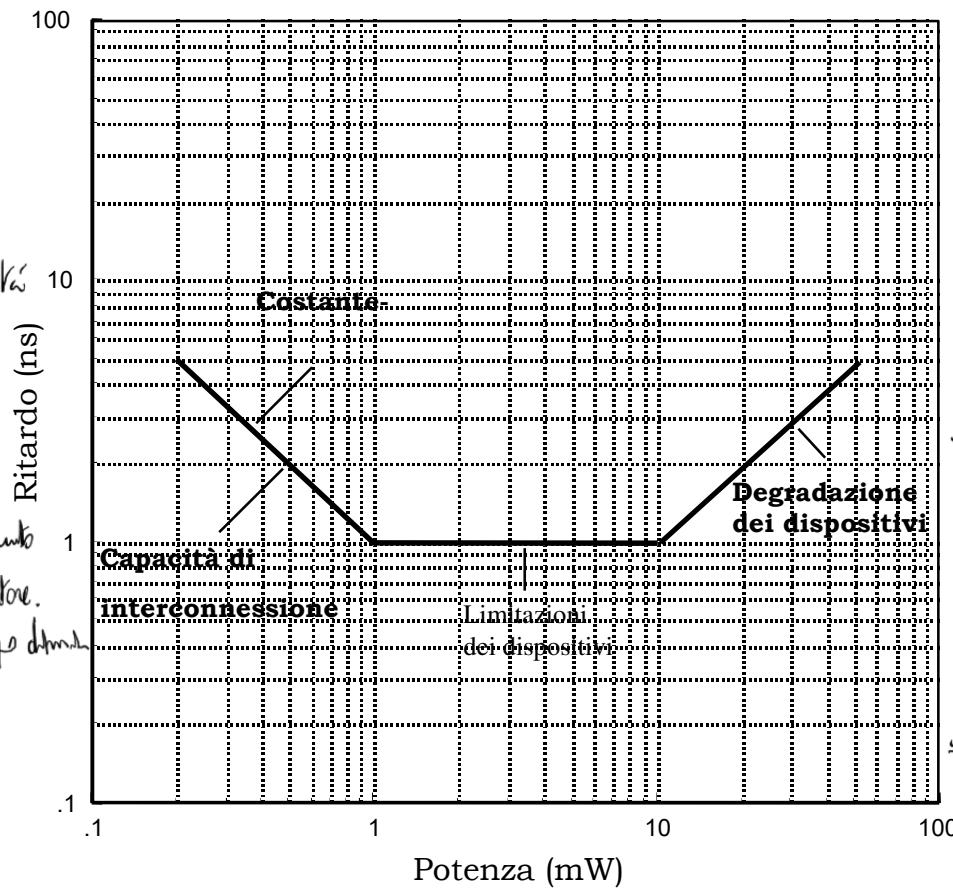
Resistenza che quantità corrente può passare e la potenza dissipata.

$\rightarrow$  Resistenza legata alla potenza.

Se suppongo che circuito abbia capacità costante,  $RC \Rightarrow$  aumento potenza, aumenta corrente, si riduce resistenza e il tempo di propagazione.

$\Rightarrow$  Ritardo diminuisce.

Immagina circuito con capacità e resistenza, tensione fissa e capacità fissa.  $\Rightarrow$  Funzionamento a destra. Nota:  
tempo di propagaz. dipende da quanto  
rapidamente posso caricare condensatore.  
(secondo co. tubo più grande)  $\rightarrow$  tempo dimm.  
massa.



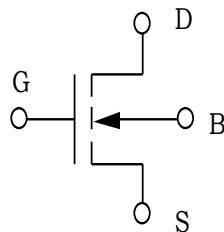
Ma perché se aumenta corrente e quindi potenza quando ridurre costante? Non è più vero che  
seccato ridurre lo stesso. Balanza il tempo che guadagni. Intervengono elementi neutri all'interno  
dei dispositivi. Capacità diventano significative rispetto a quelle di interconnessione e prevalgono.

#### → LIMITAZ. DEI DISPOSITIVI

Se esagero il ridendo aumenta e si ha un degrado dei dispositivi.

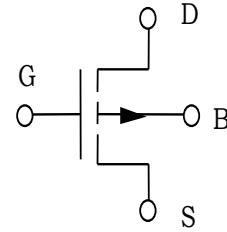
# Riepilogo dei simboli circuituali dei MOS

$V_{TN} > 0$



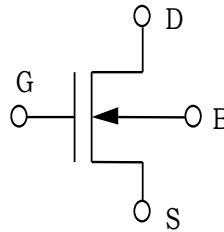
(a) NMOS arricchimento

$V_{TP} < 0$



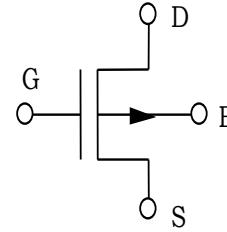
(b) PMOS arricchimento

$V_{TN} \leq 0$

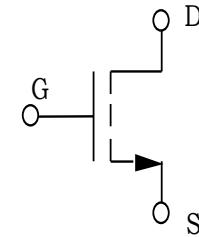


(c) NMOS svuotamento

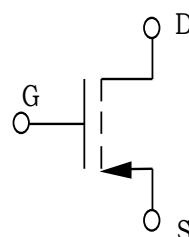
$V_{TP} \geq 0$



(d) PMOS svuotamento



(e) NMOS (Body connesso al Source)



(f) PMOS (Body connesso al Source)

# Riepilogo equazioni della corrente dei MOS

## NMOS

$$K_n = K'_n \frac{W}{L} = \mu_n C_{ox} \frac{W}{L}$$

$$\begin{aligned} i_G &= 0 \\ i_B &= 0 \end{aligned}$$

In tutte le regioni di funzionamento

$$i_D = 0$$

$$v_{GS} \leq V_{TN}$$

Regione di interdizione

$$i_D = K_n \left( v_{GS} - V_{TN} - \frac{v_{DS}}{2} \right) v_{DS}$$

$$v_{GS} - V_{TN} \geq v_{DS} \geq 0$$

Regione lineare

$$i_D = \frac{K_n}{2} (v_{GS} - V_{TN})^2 (1 + \lambda v_{DS})$$

$$v_{DS} \geq (v_{GS} - V_{TN}) \geq 0$$

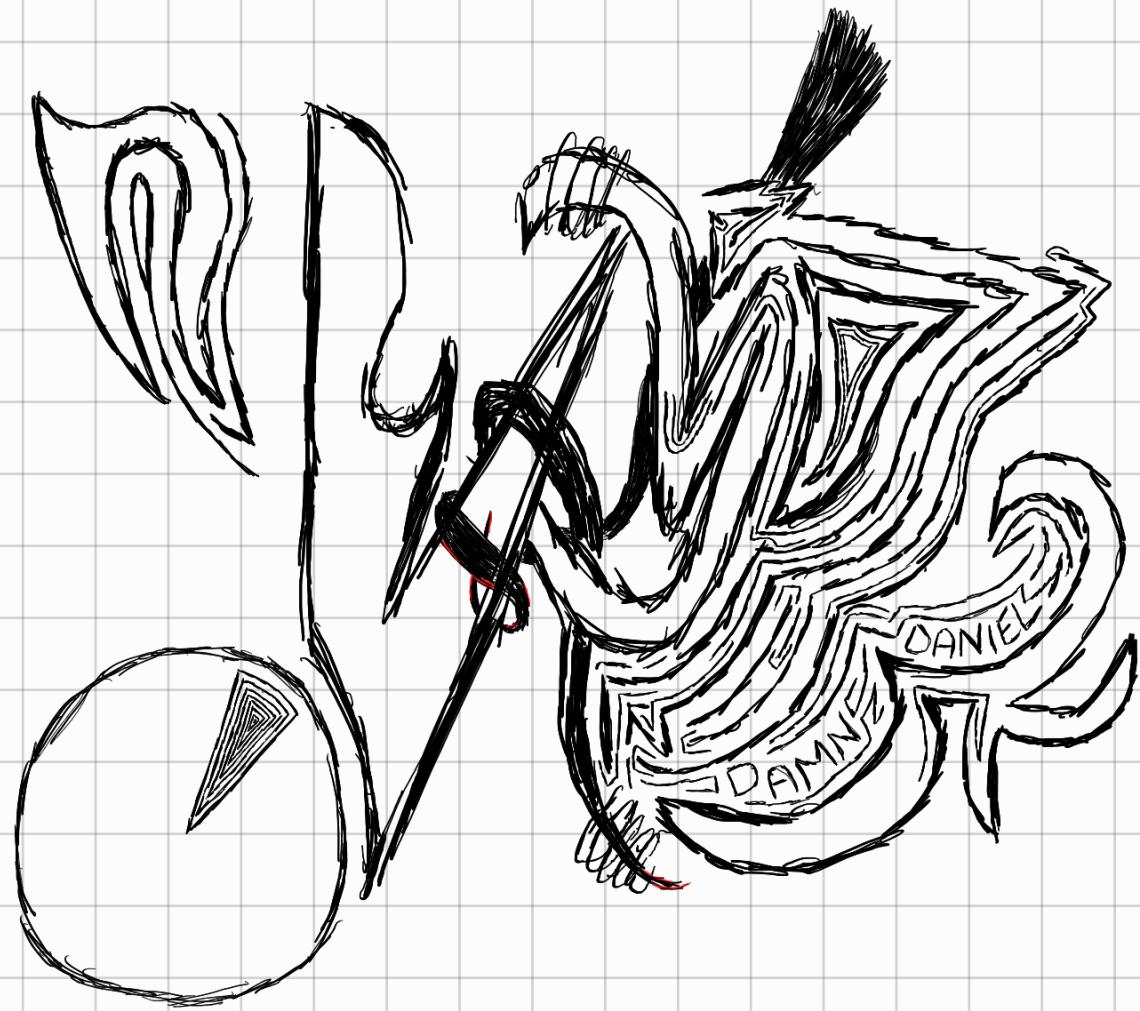
Regione di saturazione

$$V_{TN} = V_{TO} + \gamma \left( \sqrt{v_{SB} + 2\Phi_F} - \sqrt{2\Phi_F} \right)$$

*Max quis Simple +  
a svuotamento, con  $v_{TO}$  negativa*

*Annulla la tensione di soglia*  
Luigi Zeni DII-SUN  
Fondamenti di Elettronica Digitale

Tensione di soglia



# Riepilogo equazioni della corrente dei MOS

## PMOS

$$K_p = K'_p \frac{W}{L} = \mu_p C_{ox} \frac{W}{L}$$

$$\begin{aligned} i_G &= 0 \\ i_B &= 0 \end{aligned}$$

In tutte le regioni di funzionamento

$$i_D = 0$$

$$v_{SG} \leq -V_{TP}$$

Regione di interdizione

escluso per v<sub>SG</sub> > 0

$$i_D = K_p \left( v_{SG} + V_{TP} - \frac{v_{SD}}{2} \right) v_{SD}$$

$$\begin{aligned} v_{SG} + V_{TP} &\geq v_{SD} \geq 0 \\ -|V_{TP}| \end{aligned}$$

Regione lineare

$$i_D = \frac{K_p}{2} (v_{SG} + V_{TP})^2 (1 + \lambda v_{SD})$$

$$v_{SD} \geq (v_{SG} + V_{TP}) \geq 0$$

Regione di saturazione

$$V_{TP} = V_{TO} - \gamma \left( \sqrt{v_{BS} + 2\Phi_F} - \sqrt{2\Phi_F} \right)$$

Luigi Zeni DII-SUN  
Fondamenti di Elettronica Digitale

Tensione di soglia

# Valori dei parametri tecnologici di riferimento

→ Massima dimensione realizzabile su chip  
come dalla

Minimum feature size: 1μm

↳ Dipende dalla litografia

## NMOS ad arricchimento

$$K_n' = 25 \mu\text{A}/\text{V}^2 \quad V_{TO} = 1\text{V} \quad \gamma = 0.50\sqrt{\text{V}} \quad 2\Phi_F = 0.6\text{V}$$

↳ Non è quando di libertà scelta da scegliere

## NMOS a svuotamento

$$K_n' = 25 \mu\text{A}/\text{V}^2 \quad V_{TO} = -3\text{V} \quad \gamma = 0.50\sqrt{\text{V}} \quad 2\Phi_F = 0.6\text{V}$$

## PMOS ad arricchimento

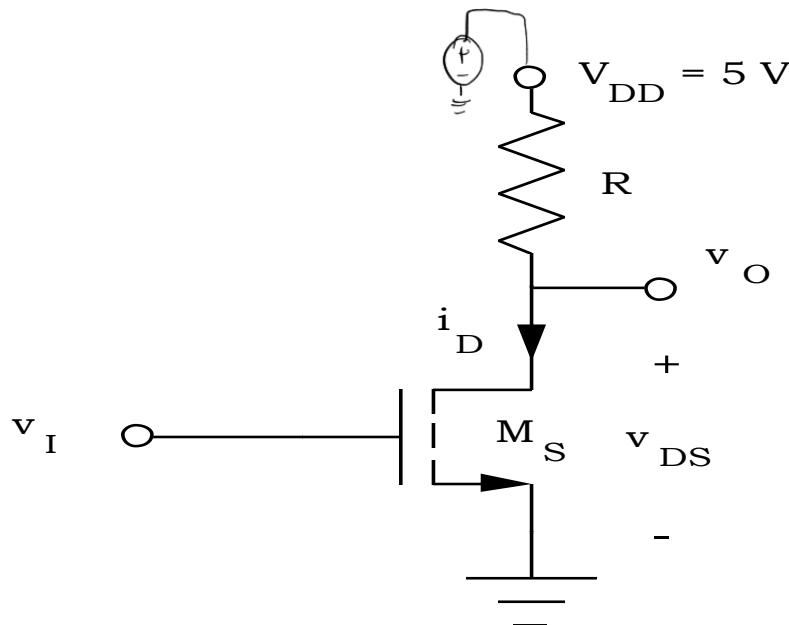
→ Sostituito per poche variazioni

$$K_p' = 10 \mu\text{A}/\text{V}^2 \quad V_{TO} = -1\text{V} \quad \gamma = 0.75\sqrt{\text{V}} \quad 2\Phi_F = 0.7\text{V}$$

Moltitudine delle lacune

mancante

# Invertitore NMOS con carico resistivo



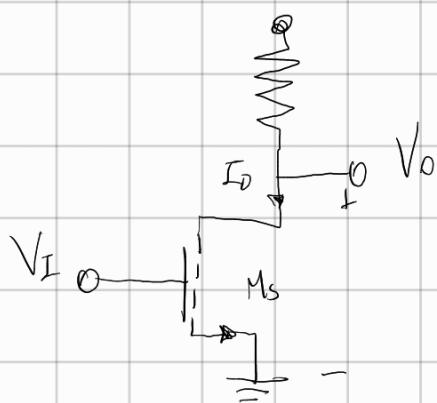
Livelli logici:

$V_{OH} = V_{DD}$  (è evidente dall'analisi del circuito)

$V_{OL} = ?$

Il valore del livello logico basso può essere fissato osservando che deve essere tale da non consentire l'accensione del MOS, cioè  $V_{OL} < V_{TN}$

Prima configurazione



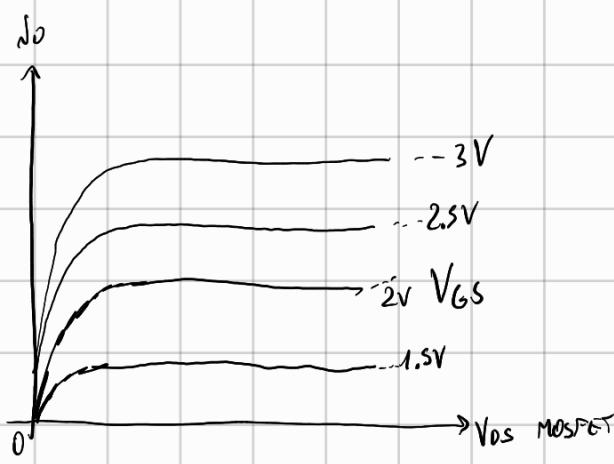
$$\text{Dove avere: } I = V_{DD} \rightarrow 0 = V_{OL} < 1 \text{ V.}$$

Potrei usare 0V nel ingresso, ma se metto 5V nel ingresso non ho 0V non ho controllo.

NOTA: ho 2 parametri su cui posso giocare:  $R$  e il rapporto di aspetto del mosfet. Se solo che è ad unidirezionalità, non so  $\frac{W}{L}$  che entra nel  $K_m$  e quindi su  $I_D$ .

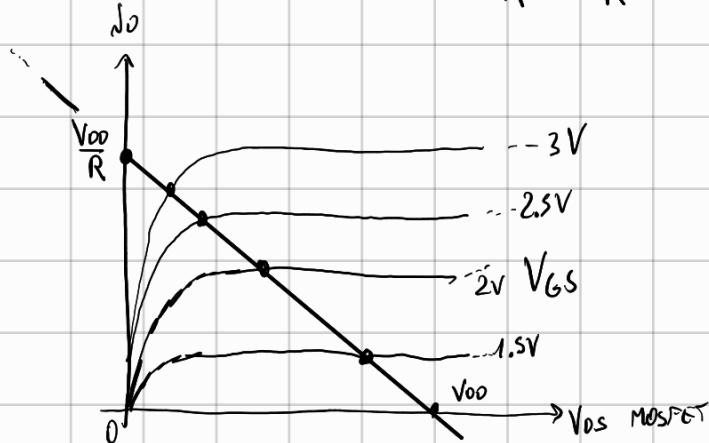
Gioco con le variabili, ho  $\infty^2$  soluzioni.

NOW:



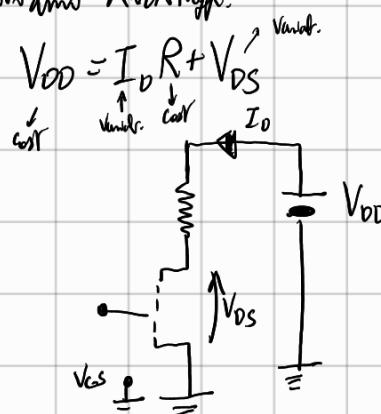
Piano ha 2 variabili,  $I_D$  e  $V_{DS}$ .

$$\Rightarrow V_{DD} = I_D R + V_{DS} \Rightarrow I_D = \frac{V_{DD}}{R} - \frac{V_{DS}}{R} \quad \text{Retta con pendenza negativa di } -\frac{1}{R}.$$



$\rightarrow$  Non dipende dalla natura dell'intervallone.  
 $V_{OH} = V_{DD}$  perché se interruttore è aperto  $V_o = V^+$ . Non posso corrente. 1 logico non può che essere 5V.  
 Ma  $V_{OL}$ ? Ci devo ragionare. Mettendo  $V_{DD}$  non ingresso deve usare 0 logico. Cosa esce da uscita?  
 Sarà quello lo 0. Ma ho dei vincoli:  
 $V_{OL} < V_{TN}$ . 1 logico esce solo se interruttore aperto,  
 $V_{TN} = 1 \text{ V}$  di default che non può essere superato.

Sostiamo Kirchhoff:

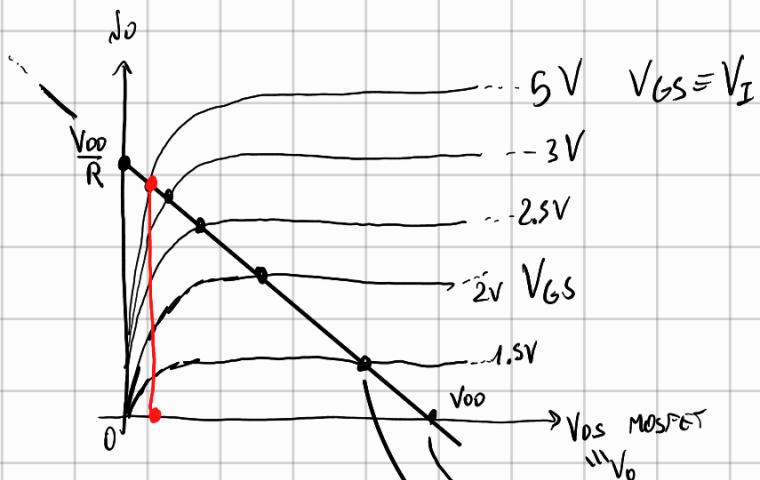


$$V_{GS} \equiv V_I$$

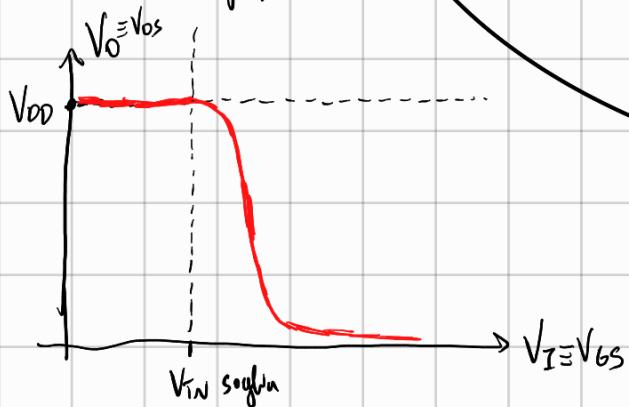
$$V_{DS} \equiv V_O$$

Solvo, grafica del problema. Mosfet impone vincoli, io ho punti di  $V_{DS}$  su krova su quelle curve. Kirchhoff impone il vincolo di retta, in quali punti ( $I_D, V_{DS}$ ) fanno? I punti che soddisfano i 2 vincoli.

Se la corrente è nulla, il circuito torna a  $V_{DD}$ . Se lavora con SV non negativo, muovo sulla curva più interna. Qualcosa di basso ma non 0.



NOW: Muovo grafico:



Se  $V_I < V_N$ , soluzione è su  $V_{DD}$ .

Zompo a  $V_I = 1.5V$ . Qualcosa di meno

La curva scende rapidamente.

Quando arrivo nella regione parabolica,  
la distanza diminuisce  
lo fa  $V_O$

Variare  $V_I =$  Variare  $V_{GS}$ : Sallire da una curva all'altra

Retta disegnata = Retta di carico

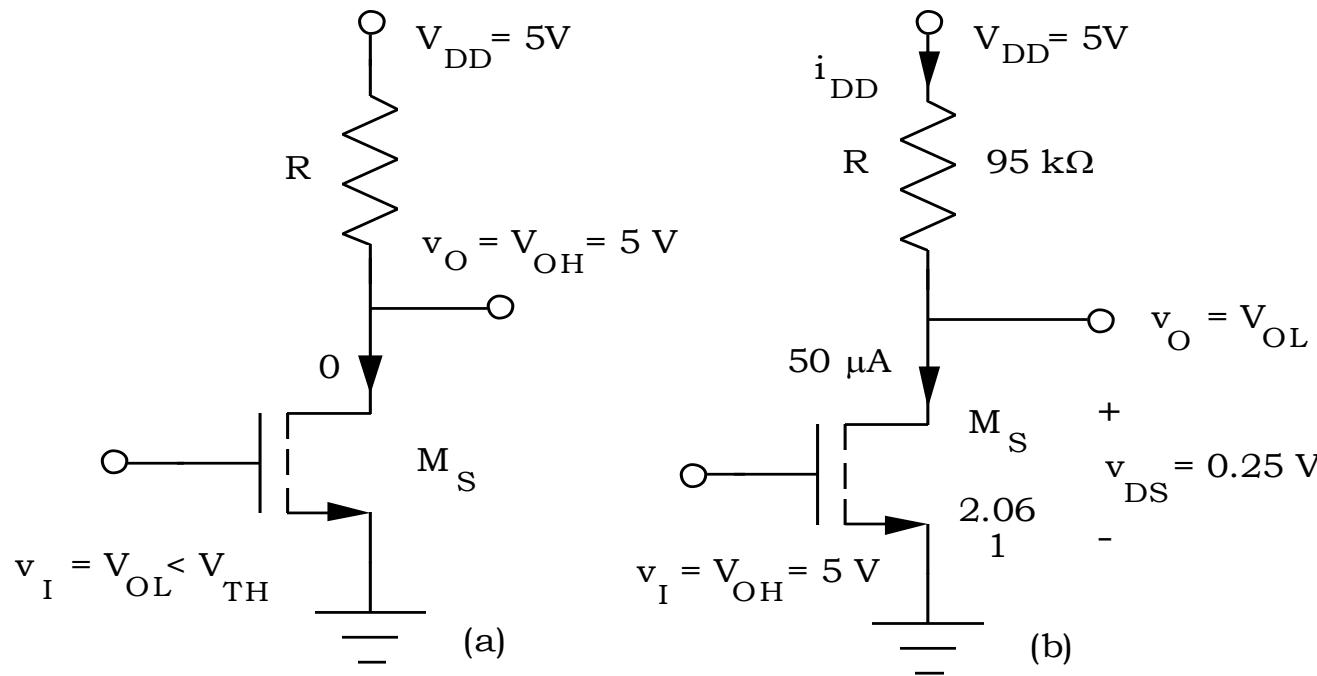
Per circuiti più complessi: curva di carico.

LEGGI DI KIRCHHOFF + CARATTERISTICHE DEL DISPOSITIVO  $\Rightarrow$  SOLZ. GRAFICA.

NOTA: Retta di carico = equaz. del carico traslata e ribaltata.

$$V_R = I_D R$$

Questo in generale per le altre curve continua a valere.



Fissato  $V_{OL} = V_{TN}/4$  occorre dimensionare il rapporto W/L del MOS ed il resistore di carico R.

Fissata la potenza  $P = V_{DD} i_D = 0.25\text{mW}$  si ricava la corrente  $i_D = 50\mu\text{A}$  e, dall'equazione della corrente del MOS, il rapporto W/L:

$$i_D = K_n \frac{W}{L} \left( V_{GS} - V_{TN} - \frac{V_{DS}}{2} \right) V_{DS} \quad \Rightarrow \quad \text{W/L}=2.06/1$$

$$R = \frac{V_{DD} - V_{OL}}{i_D} \quad \Rightarrow \quad R = 95\text{k}\Omega$$

$V_{in, colo}$ :  $V_{OL} \in [0, 1]$  V. Possiamo far variare i parametri.

Scegliamo valori congrui.  $V_{OL} = \frac{V_{TN}}{2}$  in modo da avere spazio per rumore.

Facciamo in modo che la scelta sia sostenibile,  $0,25V \rightarrow 5V$  funziona.

$5V \rightarrow 0,25V ?$

1 vettore e 2 variabili. Allora fisso la corrente (determina potenza dissipata).

$\Rightarrow N_D = 50 \mu A$  e  $P = V_{DD} I_D = 0,25 mW$  erogata da batteria.

Se scelgo come? in che ragione di lunghezza sono?

$V_I$        $V_O$

$V_{GS} - V_{TN} \geq V_{DS}$ ?

$\uparrow$        $\uparrow$        $\uparrow 0,25 \text{ mV/mm}$   
 $SV$        $1 \text{ volt}$

Siamo in regime lineare.

$$N_D = K_m \frac{W}{L} \left( V_{GS} - V_{TN} - \frac{V_{DS}}{2} \right) V_{DS} \Rightarrow \frac{W}{L} = \frac{2,06}{1} \text{ Largo } 2,06 \text{ per lunghezza}$$

$\uparrow$   
fissato  
 $\uparrow$   
 $S$   
 $\uparrow$   
 $V_I = V_{DS}$

$\downarrow$   
 $1$   
 $\uparrow$   
 $0,25$   
 $\frac{1}{2}$

$\hookrightarrow$  Feature Size =  $1 \mu\text{m}$ .

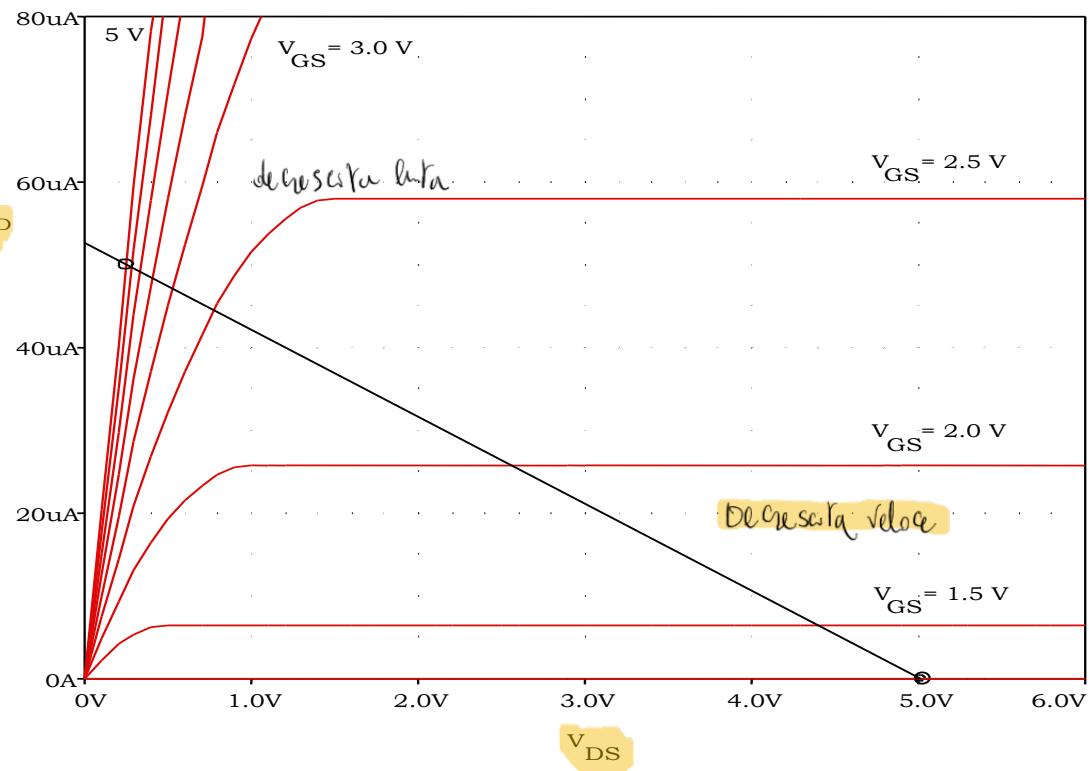
Al massimo posso fare  
 $2,06 \mu\text{m} \times 1 \mu\text{m}$

$$R = \frac{V_{DD} - V_{OL}}{I_D} \text{ da } K_M Koff = g_S k_\Omega$$

Progetto chiuso

# Caratteristica di trasferimento

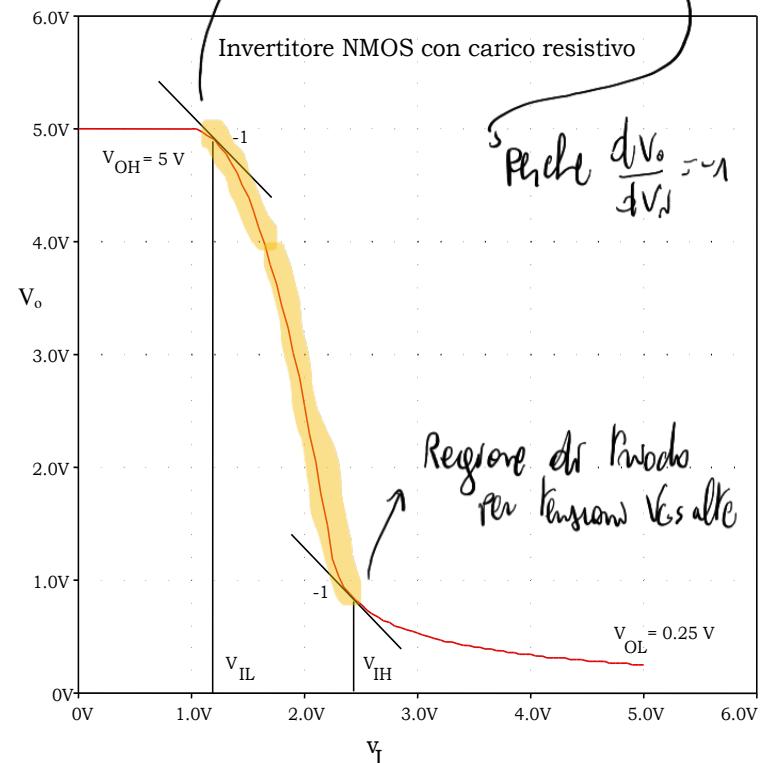
Quando si mette a curvare sono in saturazione  
Mi interessa quindi curva



$$i_D = \left( \frac{V_{DD} - V_o}{R} \right)$$

$$V_0 = V_{DS}$$

Equazione della retta di carico



# Margini di rumore

Calcolo di  $V_{IL}$  e  $NM_L$

$$V_I = V_{GS} \quad i_D = \frac{K_n}{2} (V_{GS} - V_{TN})^2 = \left( \frac{V_{DD} - V_o}{R} \right)$$

$$\frac{dv_o}{dv_I} = -K_n (V_I - V_{TN}) R = -1 \quad \Rightarrow \quad V_{IL} = V_{TN} + \frac{1}{K_n R}$$

$$V_o = V_{DD} - \frac{R K_m}{2} (V_{GS} - V_{TN})^2$$

MOS in saturazione

$$V_o = V_{DD} - \frac{1}{2 K_n R}$$

plug solution into

$$NM_L = V_{IL} - V_{OL} = 1.20V - 0.25V = 0.95V \rightarrow \text{Posso aumentare fino a } 0.95V$$

Calcolo di  $V_{IH}$  e  $NM_H$

$$V_I = V_{GS} \quad i_D = K_n \left( V_{GS} - V_{TN} - \frac{V_{DS}}{2} \right) V_{DS} = \left( \frac{V_{DD} - V_o}{R} \right)$$

$$V_I = \frac{V_{DD} - V_o}{V_o K_m R} + V_{TN} + \frac{V_o}{2}$$

MOS in zona lineare

$$\frac{dv_o}{dv_I} = -1 \quad \Rightarrow$$

$$V_{IH} = V_{TN} - \frac{1}{K_n R} + \sqrt{\frac{8V_{DD}}{3K_n R}}$$

$$V_o = \sqrt{\frac{2V_{DD}}{3K_n R}}$$

$$NM_H = V_{OH} - V_{IH} = 5.00V - 2.44V = 2.56V$$

Calcolo analitico del rumore. Provo a rappresentare la curva per regions.

Come rappresento la curva nelle varie zone?

Con corrente ho equaz. In regione lineare o quella di saturazione.

Dalla curva vedo che quel pezzo di curva lo abbiamo costituito dalla regione di saturazione. (Trascuro effetto  $\beta$ ).

$$\Rightarrow \frac{k_m}{2} (V_{GS} - V_{TN})^2 = \left( \frac{V_{DD} - V_0}{R} \right) \quad \text{Trovo relazione fra } V_{GS} \text{ e } V_0. \text{ Input e output.}$$

(Solo in un intorno di curva troviamo ancora la saturazione)

Dovro impongo il valore = 1.  $\rightarrow V_I = V_{IL}$ .  $\square$

Vediamo ora  $V_{IH}$ . Siamo nel regime di Bordo! Uso equaz. diversa.

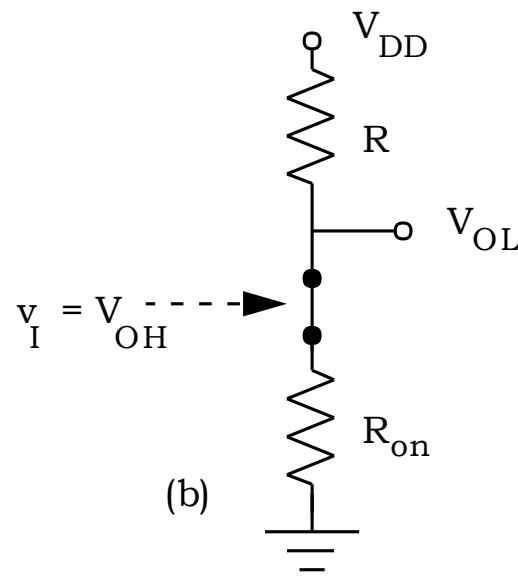
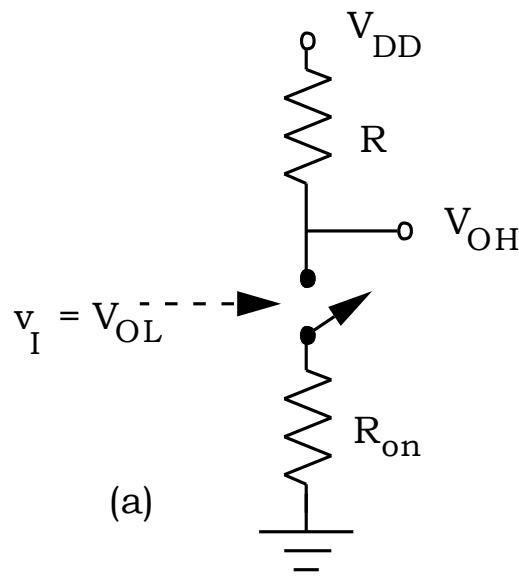
Dovrò trovare  $V_0$  in funzione di  $V_I$  e dovrò risolvere equaz. di secondo grado.

Ma nota:  $\frac{dV_0}{dV_I} = -1 = \frac{dV_0}{dV_O}$  Faccio questo e risolvo. Quando calcolo  $V_0$  fa prima. Allora posso trovare l'ascissa.

Il valore rappresentativo dell'i logico ha un buon margine.

## INVERTITORE NMOS CON CARICO RESISTIVO

# Resistenza ON



$$R_{ON} = \left\{ \begin{array}{l} \infty \\ \frac{V_{DS}}{i_D} = \frac{\sqrt{V_{DS}}}{K_n \frac{W}{L} \left( V_{GS} - V_{TN} - \frac{V_{DS}}{2} \right) \sqrt{V_{DS}}} \end{array} \right.$$

*0,25V fissato: condizione di uscita bassa*

(a)

(b)

intervallone aperto

Dipende dalla tensione

Lo lavoriamo nella regione  
di lavoro per  
come abbiamo programmato

Luigi Zeni DII-SUN

Fondamenti di Elettronica Digitale

Logica “a rapporto”

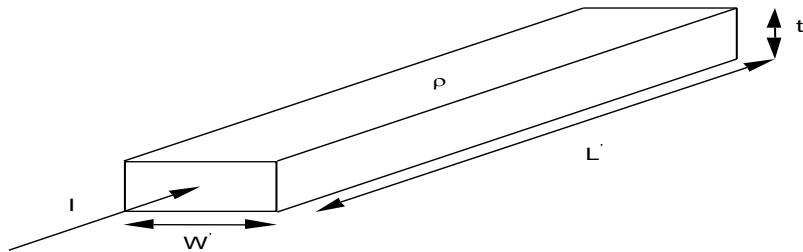
Cosa viene fuori? Tensione in uscita ha posso lavorare col punto di tensione.

$$V_{OL} = \frac{V_{OH}}{1 + \frac{R}{R_{ON}}} = V_{OH}$$

C'è dipende solo dalle resistenze. Se raddoppia entrambe non cambia il livello logico, ma cambia la corrente e la potenza assorbita / dissipata.  $\rightarrow R \rightarrow 10R \Rightarrow I \rightarrow \frac{I}{10}$

Suppongo che se ho  $R_{ON}$  lavoriamo con mosfet attivo,  $V_{GS} = V_{DD} = V_{OH}$ .

# Resistore di carico



Il resistore di carico viene realizzato, in forma integrata, utilizzando regioni di silicio drogato con assegnata resistività  $\rho$  e spessore  $t$

$$R = \frac{\rho L'}{t W'}$$

Il valore della resistenza dipende dal rapporto  $W'/L'$

Con  $\rho = 0.001\Omega\text{cm}$  e  $t = 1 \mu\text{m}$ , per avere  $R=95\text{k}\Omega$  occorre  $L'/W'=9500/1$

PoSSO quindi calcolare potenza (e tempo di propagazione) varando le resistenze.

⇒ POWER SCALING. A partire dal tensore e livelli layer dentro la pila tecnologica si calcola la potenza agendo sulle resistenze.

RESISTENZA DI STRADA: Come si fa su un chip? Con tecnologia planare.

Rientra bene nella matrice con resistività  $\rho$ , allora  $R = \rho \frac{L}{W} \rightarrow$  Lunghezza  
 $t \cdot W^t$   
↳ Sezione

⇒ Per  $t$  fanno che non posso scegliere. Dipendono dal processo tecnologico di realizzazione.

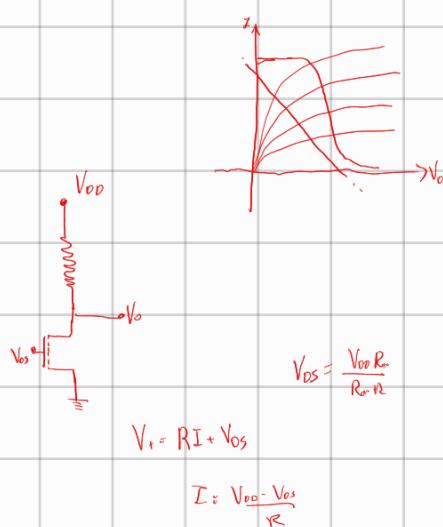
Essendo realizzata su chip ha margini di manovra su  $W$  e  $L$ .

Per  $t$  sono legati al dragaggio che non possiamo fare.  $t$  = profondità  
del dragaggio  $N$ . Valori tipici  $\rho = 0,001 \text{ ohm}$   $t = 1 \text{ mm}$ .

Per avere  $R = 95 \text{ k}\Omega \Rightarrow$  Rapporto d'aspetto  $\frac{L}{W} = 9500/1$ .  
↳ Notare nel progetto

Rapporto d'aspetto nel modello è  $2,56/1 \rightarrow 2 \text{ micron per 1}$ . Ma ora  
ha resistenza deve essere  $9500 \text{ micron}$ :  $0,95 \text{ mm} \Rightarrow 1 \text{ cm}$ .

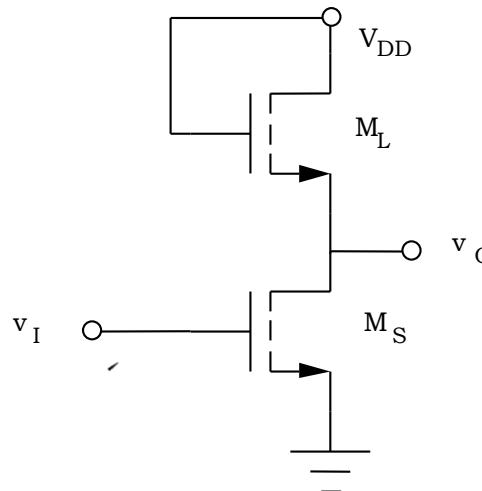
Non va bene così! Integrale è troppo ingomberante. Come risolvere?



Blocca mosfet NM  
saturaz. o  
invertitore

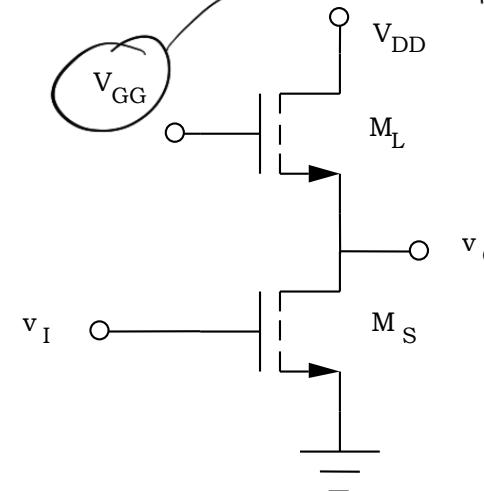
# Dispositivi di carico attivi

Circo anodo;  $V_{GS} = V_{DS}$



(a) Carico in saturazione

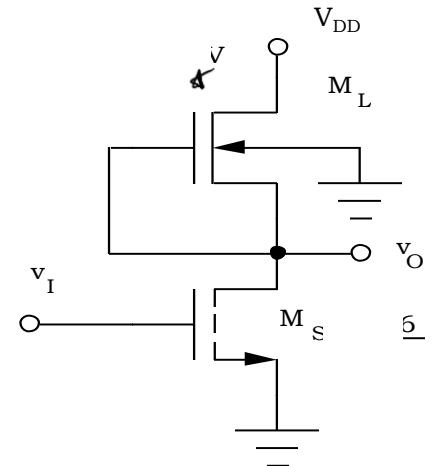
Fisso la tensione di gate, 2 alternativa.  
Non usate.



(b) Carico in regione lineare

\* Mosfet a svuotamento con  $V_{GS} = 0$  in circo.

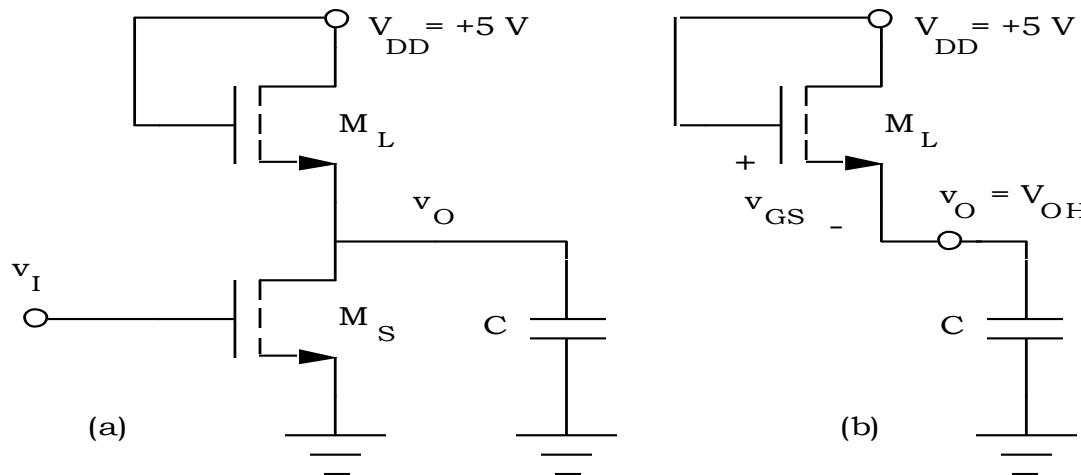
$$V_{TN} < 0$$



(c) Carico con NMOS a svuotamento  
Luigi Zeni DII-SUN  
Fondamenti di Elettronica Digitale

Uso mosfet con funzionabilità zidottrice. (Mosfet è attivo). Ha diverse configurazioni, tutte per trasformare dispositivo con 3 terminali in 2. Bisogna bloccare  $V_G$  o  $V_D$ .

# Valori logici



$$V_{OL} = 0.25 \text{ V} \quad (\text{per scelta})$$

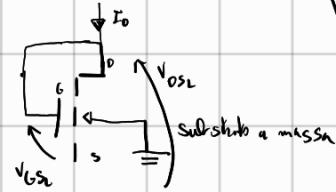
$$V_{OH} = V_{DD} - V_{TNL} \quad (\text{dal circuito})$$

$$V_{TNL} = V_{TO} + \gamma \left( \sqrt{V_{SB} + 2\Phi_F} - \sqrt{2\Phi_F} \right)$$

$$V_{SB} = v_o$$



$$1,6 \text{ V} = \sqrt{V_{TNL}} \\ V_{OH} = 3.4 \text{ V}$$



$$V_{GS_L} = V_{DS_L} \text{ per conto chiuso.}$$

NOW:  $V_{DS_L} \leq V_{GS_L} - V_{TN} \Rightarrow$  REGIONE DI TRODO,  
Non rispettata

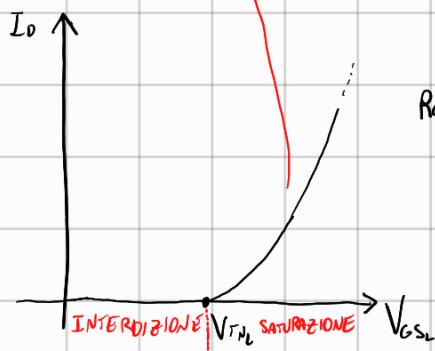
$$\Rightarrow V_{DS_L} - V_{GS_L} \leq -V_{TN_L} \rightarrow 0 \leq -V_{TN_L} ? \text{ No! Non siamo in regione di trodo, MAI!!}$$

Così M<sub>L</sub> SATURAZIONE OPPURE IN INTERDIZIONE.

↑ CANALE ON  
↑ CANALE OFF,  
 $V_{GS} > V_{TN}$

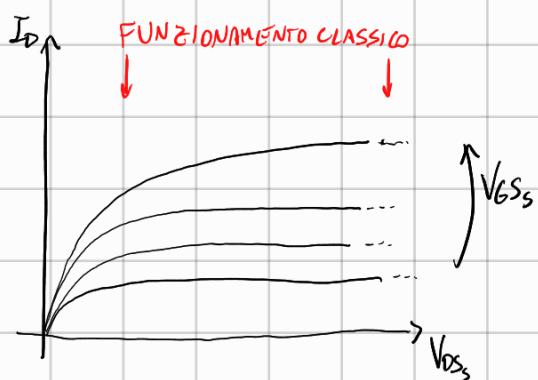
$M_L :$    
 $\begin{cases} \text{SATURAZIONE} & \text{se } V_{GS_L} > V_{TN_L} = 1V \\ \text{INTERDIZIONE} & \text{se } V_{GS_L} < V_{TN_L} = 1V \end{cases}$  Non ha tutte le potenzialità.

$$\hookrightarrow I_D = \frac{1}{2} K_{NL} (V_{GS_L} - V_{TN_L})^2 \quad \text{CASO SATURAZIONE}$$



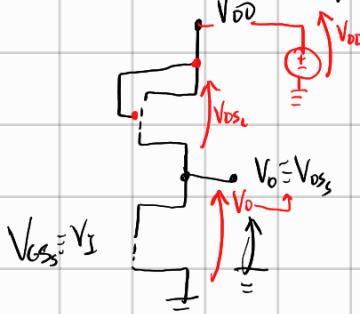
Ramo di parabola che esiste da  $V_{TN_L}$  in poi.

$$I_D = \begin{cases} 0 & \text{se } V_{GS_L} < V_{TN_L} \\ \frac{K_N}{2} (V_{GS_L} - V_{TN_L})^2 & \text{se } V_{GS_L} > V_{TN_L} \end{cases}$$

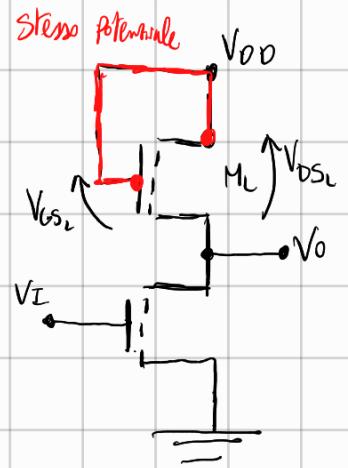


Per il mosfet da switch.

Ma ricorda: vale sempre la legge di Kirchhoff.



$$V_{DS_S} = V_O \quad || \quad V_{GS_S} = V_{DS_S} + V_O \quad || \quad V_{GS_S} = V_{DS_S} + V_O$$

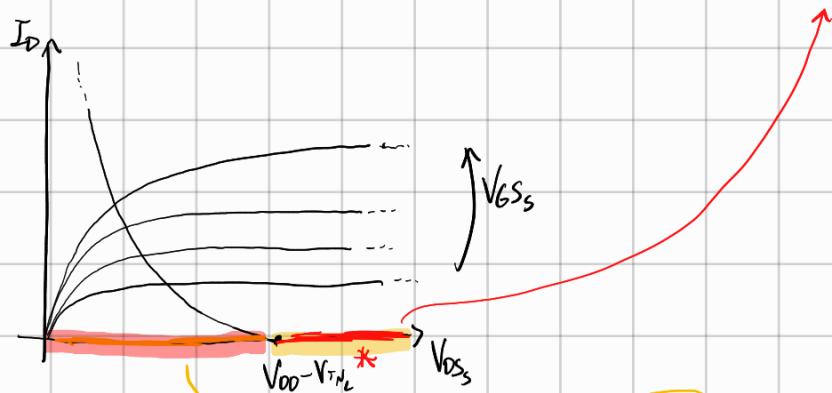


$$V_{DS_S} = V_{DD} - V_{GS_L} \quad \text{CONVERSIONE E CAMBIO CURVA}$$

Nota: Se  $V_{GS_L} < V_{TN_L} \rightarrow I_D = 0$

#RECOVERY 1

$\Rightarrow V_{DD} - V_{DSs} < V_{TN_L} \Rightarrow$  Se  $V_{DSs} > V_{DD} - V_{TN_L} \rightarrow I_D = 0$



Ovviamente  $V_{GS_L} > V_{TN_L} \rightarrow I_D > 0 \rightarrow \underline{V_{DSs} < V_{DD} - V_{TN_L}}$

Quindi, se lavora a  $I_D = 0$   $V_{DSs} = V_{DD} - V_{TN_L}$  perché deve funzionare MOSFET.

condizione per  $I_D = 0$

$V_{GS_L} < V_{TN_L} \Rightarrow V_{DSs} > V_{DD} - V_{TN_L}$  IMPOSIZIONE DEL MOSFET DI LOAD

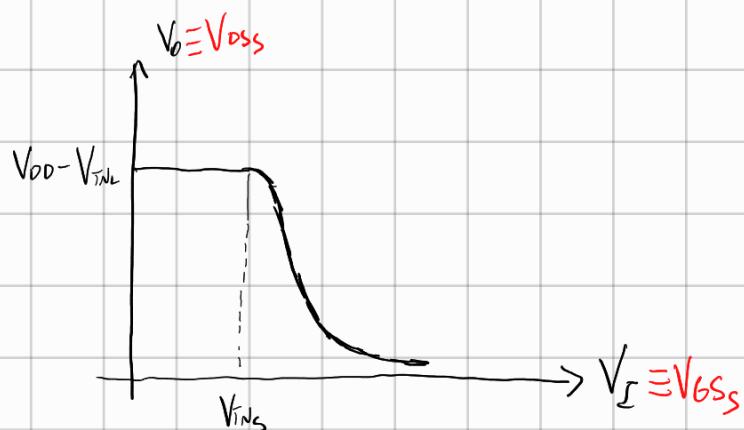
Così ci dice che per  $I_D = 0$ ,  $V_{DSs} = V_{DD} - V_{TN_L}$  se possiamo trovare a qualsiasi tensione  $V_{DSs} > V_{DD} - V_{TN_L}$ ? Qual è l'impostazione fatta sul MOSFET source?

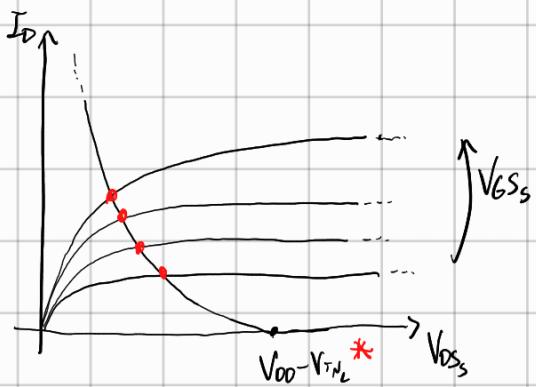
$V_{DSs}$  non può ottenere ulteriori  $V_{GSs} > V_{TNs}$  e si accende il mosfet. Ma perché non può essere più grande?



La corrente è 0: chi carica la tensione? All'interno MOSFET L'è acceso, purtroppo e  $V_b$  salta a subito. Si fissa comunque quanto si annuncia nell'intestazione.

Ovviamente se aumento  $V_{GSs}$  mi sposto sulla curva per  $V_{DSs}$ , ma rimanendo sempre sulla curva impostata dal MOSFET LOAD

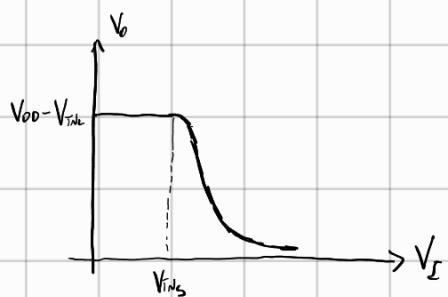




Riparto la prima funzione nella seconda.

Punti di funzionamento sono intersezioni fra queste due curve che ho preso.

$$\text{a } I_D=0 \rightarrow V_{DD} - V_{TN_L}$$



ancora una volta, la topologia non ci dà scelta sul valore massimo. L'imposto non

poco a  $V_{DD}$  ma a  $V_{DD} - V_{TN_L}$ .

Parte della tensione si deve spartire su  $M_1$  per tenerlo acceso.

Carcico capacitivo: Non ho transizione istantanea perché ho elementi reattivi.

Si comincia a caricare la capacità. Quanto abbiamo di tensione di uscita arriva a  $V_{DD} - V_{TN_L}$ ,

questo comporta che Mosfet va sotto soglia.  $V_{GS} = V_{TN_L}$ . Si spegnerà. **Buu** Ma non deve rimanere spento?

Il valore basso si può scegliere, dovranno progettare. Problema:  $V_{TN_L}$  ha dipendenza da

Tensione SB. Body a massa, no source?  $V_{SB} = V_o$ . Quindi devo tenere sotto delle

(Slides annulli)

2 relazioni rosse per vedere dove si stabilizza  $V_{TN_L}$ .

Dov'è allora risiedere sistema di equaz. dove conosco tutto. Sistema quadratico: 2 soluz. matematiche L'una solo ha senso. Es. una + e una - lo scartiamo.

E ricorda:  $V_{TN_L} < V_{DD}$  ma anche  $V_{TN_L} \leq V_{DD} - V_{TN_L}$  ?

Questo senza fare considerazioni sulle dimensioni. Già so quanto vale valore logico alto ~~basso~~.

Poi determino le altre 2 grandezze, cioè  $\frac{W}{L_S}$  e  $\frac{W}{L_D}$ .

Impongo i valori logici di  $V_{O1}$  e  $V_{O2}$ .

Metto  $V_{O1}$  in ingresso e impengo di avere  $V_{O2}$  uscita. Continuo a impostare corrente

↓ STIAMO STUDIANDO INGRESSO BASSO e MOSFET SPENTO ↓

## # RECOVERY 2

Calcolato da usata

$$\uparrow \quad \rightarrow V_{TNL} \text{ diversa dal solito, lo uso per calcolare}$$

$$V_{OH} = V_{DD} - V_{TNL}$$

SLIDES

V<sub>OH</sub> nel sistema

$V_O = V_{DD} - V_{TNL}$  ho abbiam trovata con  $\delta=0$ .  $\rightarrow$  interruttore mosfet aperto

Suppongo  $V_{OH} = V_{DD} - V_{TNL}$  uguale per questo.

$$V_{TNL} = V_{TO} + \gamma \left( \sqrt{V_{SB} + 2\Phi_F} - \sqrt{2\Phi_F} \right)$$

↑  
Ma  $V_{SB} = V_{OUTP} = V_{OH}$  se ho mosfet spento

Ma  $V_{TNL}$  non cambia anche quando interruttore aperto?  $\star$  Answer: Sí, infatti dopo clé un valore diverso quanto

E un pñ: Soluzioni accettabili? Ho equazione quadratica.  $V_{OUTP} = V_O = 0,25V$

Non puo arrivare a  $V_O = 0$ : Si spegne mosfet

1.  $V_{OH} < V_{DD}$ . Perché  $V_{DD} - V_{TNL}$  è output e deve essere positivo?  $\star$   
 ↳ Positivo sicuro

2.  $V_{OH} < V_{DD} - V_{TNL,0}$  Perché?  $\star$

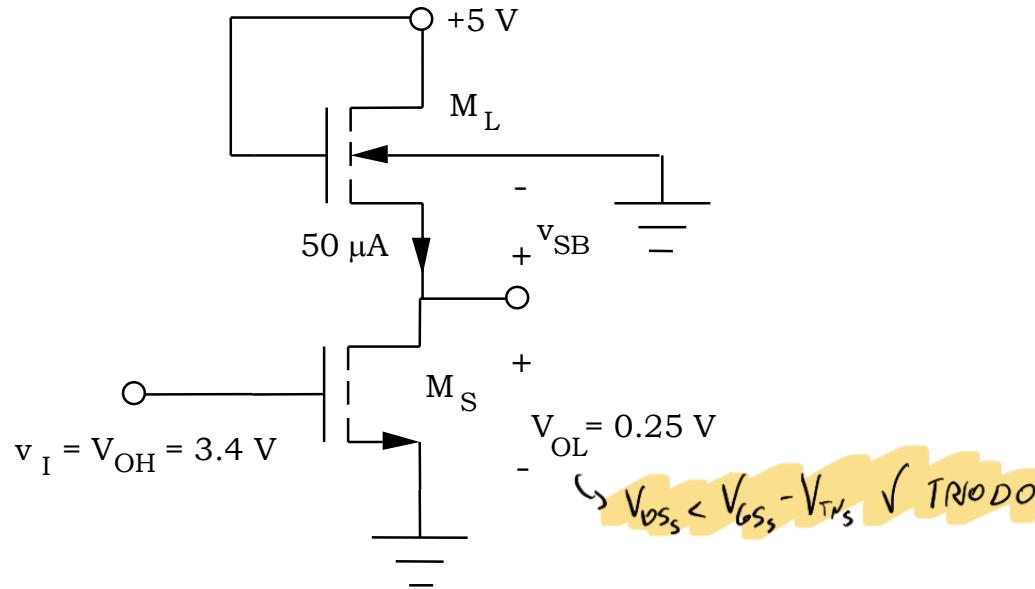
↳ La tensione di segnale cresceva rompicci: si spegnerà prima.  
 ↳ Cose.

NOTA: Caso interruttore aperto. Voglio calcolare  $V_{OUTP}$ . Ma per farlo mi serve  $V_{TNL}$ . Che dipende da  $V_{OUTP}$ . Sistema, perché  $V_{SB} = V_{OUT}$ .

Mil sistema vale per interruttore spento perché  $V_{OH} = V_{DD} - V_{TNL}$  lo abbiamo ottenuto imponendo  $\delta_D = 0$  e interruttore aperto.

# Calcolo delle dimensioni dei dispositivi

Per l'uscita semplicemente lo simplifichiamo noi. Vediamo cosa serve per farlo trovare



Uscita bassa:

$$i_D = \frac{K_n}{2} \left( \frac{W}{L} \right)_L (v_{GSL} - V_{TNL})^2 = 50 \mu\text{A}$$

$$V_{GSL} = 5\text{V} - 0.25\text{V} = 4.75\text{V}$$

$$V_{TNL} = V_{TO} + \gamma \left( \sqrt{v_{SB} + 2\Phi_F} - \sqrt{2\Phi_F} \right)_{v_{SB}=0.25\text{V}} = 1.07\text{V}$$

↑ "V<sub>out</sub> part"  
V<sub>OL</sub>

da questa calcolo  $\left( \frac{W}{L} \right)_L$

$$\left( \frac{W}{L} \right)_L = \frac{1}{3.39}$$

↳ rimane lo stesso

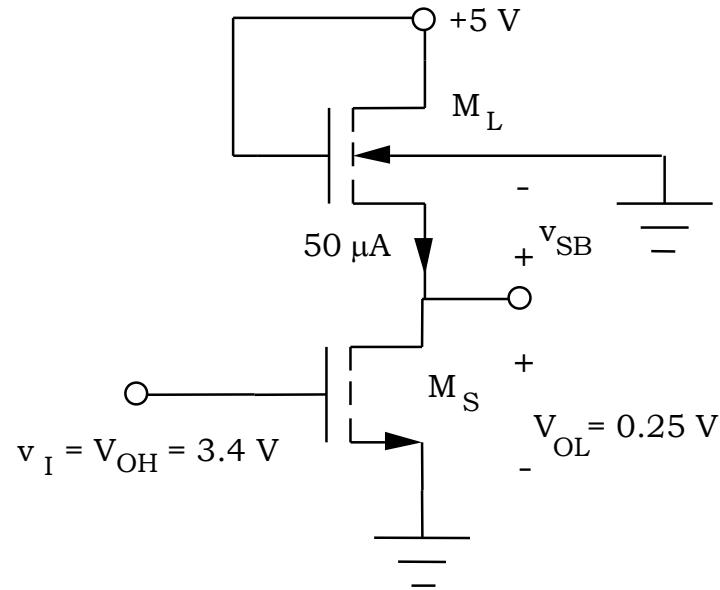
Per il load: quando passa corrente sono un sulfureatore. Trovo

$$V_{GS_L} = V_{DD} - V_0$$

↑ Voutput è quella bassa che voglio impostare!  $V_{OL} = 0,25V$

$V_{IN}$  è calcolata con uscita  $V_{OL}$ ! Poi ma con uscita  $V_{OH}$ ? 2 valori  
diversi? Sí. La imposto. Poi ma mi era impostata da circuito e doveva calcolare

# NMOS con carico in saturazione



M<sub>S</sub> in zona lineare:

$$i_D = K_n \left( \frac{W}{L} \right)_S \left( V_{OH} - V_{TNS} - \frac{V_{OL}}{2} \right) V_{OL} = 50 \mu A$$

➡  $\left( \frac{W}{L} \right)_S = \frac{3.53}{1}$

Per il secondo caso, se ho un ingresso  $V_{IN} = 3,4 V$ , con  
 ↳ la ultimo incisa prima  
 $V_{TNs} = 1 V \rightarrow V_{GSs} - V_{TNs} > V_{OSs} > 0 \Rightarrow \text{Transistor!}$   
 $\uparrow 0,25 V$

$$I_D = K_m \left( \frac{W}{L} \right) \left( V_{OH} - V_{TNs} - \frac{V_{OL}}{2} \right) V_{OL}$$

$\uparrow V_{GSs}$        $\uparrow V_{OSs}$

**RECAP:** Per un gomito cambio progetto.

- Uso elemento men lineare come cerco bloccato potenziale della Gate.  $\Rightarrow$  fatto circolare.

↳ Abbiamo un oggetto a 2 terminali e quanto sarebbe il più forte in salvezza.

- Valore max di  $V_o$  è più piccolo. Trascurare max:  $V_{D0} - V_{DS}$ .

• Ma  $V_{DS}$  non è più costante. Si mette a massa.  $V_S = V_o$ .

• Risolvendo equazione e trovo  $V_{DS}$  e  $V_o$ .  $\Rightarrow$   $V_{DS}$  accettabile = 3.4V

• Volt indipendente dalle dimensioni.

• Mantengo la scelta di  $V_{D0} = 0.25V$ . Lo dimingo.

• Ingresso deve essere alto. Mosfet sopra è da salvaguardia.

La converte la scelta fissa  $V_o \rightarrow$  Pieno  $(\frac{W}{L})_L$ .

• Per  $M_S$ , dimingo ancora. Calcolo che lavora al livello, sost.  $V_{DS}$  in  $G_0$  ( $V_{DS}$  non varia,  $V_S = 0$ ).

Trovo  $(\frac{W}{L})_S$ .

• Esco: uno stretto e lungo e uno corto e dritto.



Diodo di switch.  $\rightarrow$  Cerco: 1.3nAcm.



Switch: 3.5x1mA/cm.

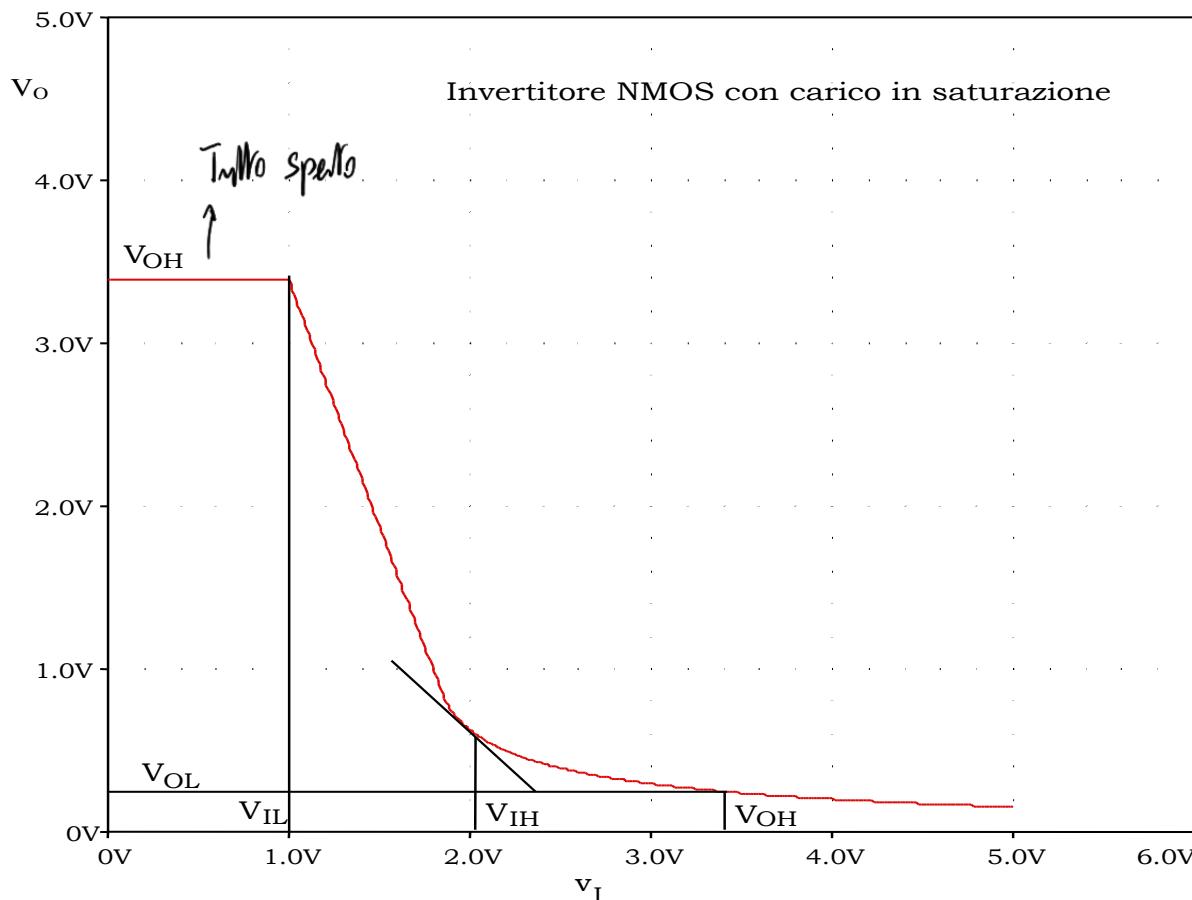
Utilizzabile

# Caratteristica di trasferimento

Gra' disegnata! Si vede di interesse che se  $V_I$  è sotto soglia resto a 0V.

Quando si accende mosfet, lo switch è in saturazione (Graph)  $\rightarrow$  Tensione d'uscita molto alta (3,4V).

Appena superato punto piuma della curva il mosfet sono in transizione da saturazione. Se uso equaz. della saturazione trovo eff. di modulaz. del canale, trovo equaz. desiderata semplicemente.  $V_I$  e  $V_O$  è lineare.



# DIM. LINEARITÀ

$$I_D = \frac{1}{2} k_m L (V_{GS_L} - V_{TN_L})^2 = \frac{1}{2} k_m s (V_{GS_S} - V_{TN_S})^2$$

$$V_{GS_L} - V_{TN_L} = \sqrt{\frac{k_s}{k_L}} (V_{GS_S} - V_{TN_S})$$

$$\Rightarrow V_{DD} = V_0 - V_{TN_L} = \sqrt{\frac{k_s}{k_L}} (V_I - V_{TN_S})$$

$$V_0 = -\sqrt{\frac{k_s}{k_L}} V_I + \underbrace{\sqrt{\frac{k_s}{k_L}} V_{TN_S} + V_{DD} - V_{TN_L}}_B$$

$$\Rightarrow V_0 = -\sqrt{k_s} V_I + B$$

PER KIRKHOFF

$$\text{Ma } V_{GS_L} = V_{DS_L} = V_{DD} - V_{DS_S} = V_{DD} - V_0$$

$$V_{GS_S} = V_I$$



*Troviamo la dipendenza di  $V_{TN_L}$  da  $V_0$ . Troviamo anche che  $I_D$  ha dipendenza da  $V_{GS}$*

$\Rightarrow$  Passo da pendenza 0 a pendenza  $-\sqrt{k_s}$ . Punto angoloso.

Ques non posso applicare regola del tangente.

Allora  $V_{IL} = V_{TN_S}$  tensione di sogno. Dove ho punto angoloso.

Ma più avanti,  $M_L$  rimane in saturazione, ma  $M_S$  va in triste quando raggiunge  $V_{GS} - V_{TN_S}$  e dunque più piccolo.

Ques posso ricavare la derivata e imposta = 1. Curva deriva da 3 equazioni diverse.

# Margini di rumore

## Calcolo di $V_{IL}$ e $NM_L$

$$V_{IL} = V_{TNS} = 1V$$

Punto angoloso

$$NM_L = V_{IL} - V_{OL} = 1V - 0.25V = 0.75V$$

## Calcolo di $V_{IH}$ e $NM_H$

$$i_D = K_S \left( V_I - V_{TNS} - \frac{V_O}{2} \right) V_O$$

$M_S$  in zona lineare

$$i_D = \frac{K_L}{2} (V_{DD} - V_O - V_{TNL})^2$$

$M_L$  in saturazione

$$K_S = K_n \left( \frac{W}{L} \right)_S \quad K_L = K_n \left( \frac{W}{L} \right)_L$$

*Eguaglii come*

$$K_S \left( v_I - v_{TNS} - \frac{v_o}{2} \right) v_o = \frac{K_L}{2} (V_{DD} - v_o - v_{TNL})^2 \quad V_{TNL} = V_{TO} + \gamma \left( \sqrt{v_o + 2\Phi_F} - \sqrt{2\Phi_F} \right)$$

*v\_I = v\_{TNS} + \frac{v\_o}{2} + \frac{K\_L}{2K\_S} \frac{1}{v\_o} (V\_{DD} - v\_o - v\_{TNL})^2*

*avrei vo che va via*

Trascurando la dipendenza di  $V_{TNL}$  dalla  $v_o$  è possibile derivare l'espressione precedente:

$\uparrow$   
Si può fare:  
 $v_o$  abbastanza basso

$$\frac{dv_I}{dv_o} \approx \frac{1}{2} + \frac{K_L}{2K_S} \left[ -\frac{(V_{DD} - V_{TNL})^2}{v_o^2} + 1 \right] = -1$$

*Buona approssimaz.*

*Calcolo la  $V_o^*$  e la pluggo  
in  $V_I(v_o)$*

$$V_{IH} = V_{TNS} + \frac{v_o^*}{2} + \frac{K_L}{2K_S} \frac{1}{v_o^*} (V_{DD} - v_o^* - V_{TNL})^2$$

$$v_o^* = \frac{V_{DD} - V_{TNL}}{\sqrt{1 + 3 \frac{K_S}{K_L}}}$$

E' possibile, per migliorare il valore di  $V_{IH}$  tenendo conto dell'effetto del substrato, ricorrere alla procedura numerica iterativa illustrata di seguito

Procedura iterativa				
Iterazione #	$v_O$	$V_{TNL}$	$v_O^*$	$V_{IH}$
0	----	1.00V	0.66V	1.97V
1	0.66V	1.17V	0.63V	1.99V
2	0.63V	1.17V	0.63V	1.99V

Trovo coppia di coordinate ora ho un valore di  $v_O$ , più o meno realistico. Ho una stima migliore ora.

Valore supposto che  $V_O = 0$  cioè non comincia.  
Segue.

Coordinate in prima approssimazione.

$$NM_H = V_{OH} - V_{IH} = 3.40V - 1.99V = 1.41V$$

$$NM_L = V_{IL} - V_{OL} = 1V - 0.25V = 0.75V$$

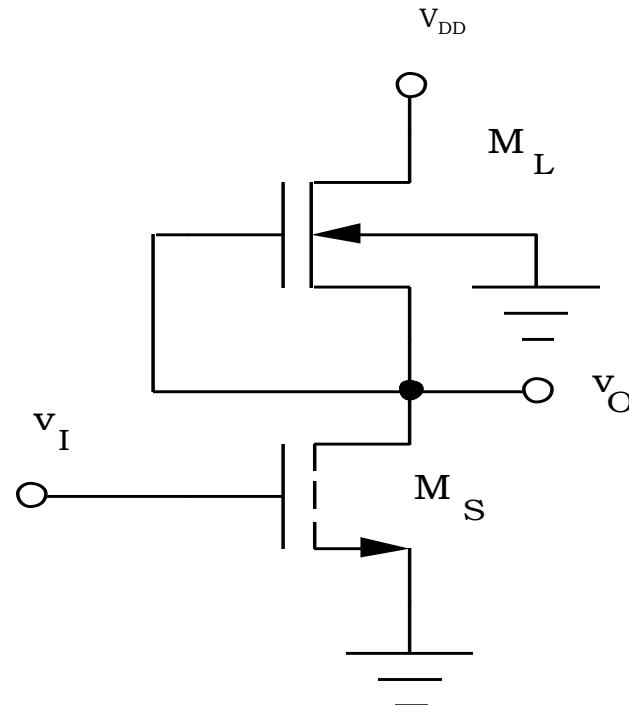
Verifico errore:

Iteraz. 0 abbiamo l'ingresso dipendente da  $V_{IN2}$  da  $V_0 \Rightarrow V_0=0$  per esempio.  
 $V_0^*$  sarà

Allora adesso prendo una  $V_0 = 0.66\text{ V}$  che è quella uscita prima. Ora la uso per correggere  $V_{IN2}$ .  $\rightarrow$  Calcolo la nuova tensione di sogno e la plugged in  $V_0^*$ . Ancora di nuovo, e vedo che altra seconda cifra decimale è la stessa. Rispetto alla stima iniziale ho affinato la  $V_{IN2}$ .

CONSAPEVOLÉ DI ERRORE anche se non ce ne fesse.

# Invertitore NMOS con carico a svuotamento



Valori logici:

$$V_{OL} = 0.25V \quad (\text{per scelta})$$

$$V_{OH} = V_{DD} \quad (\text{dal circuito})$$

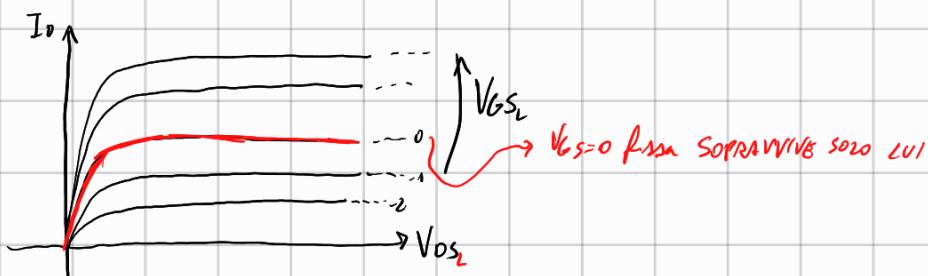
M<sub>L</sub> conduce corrente finchè la tensione v<sub>DSL</sub> non si annulla!

### Configurazione numero 3.

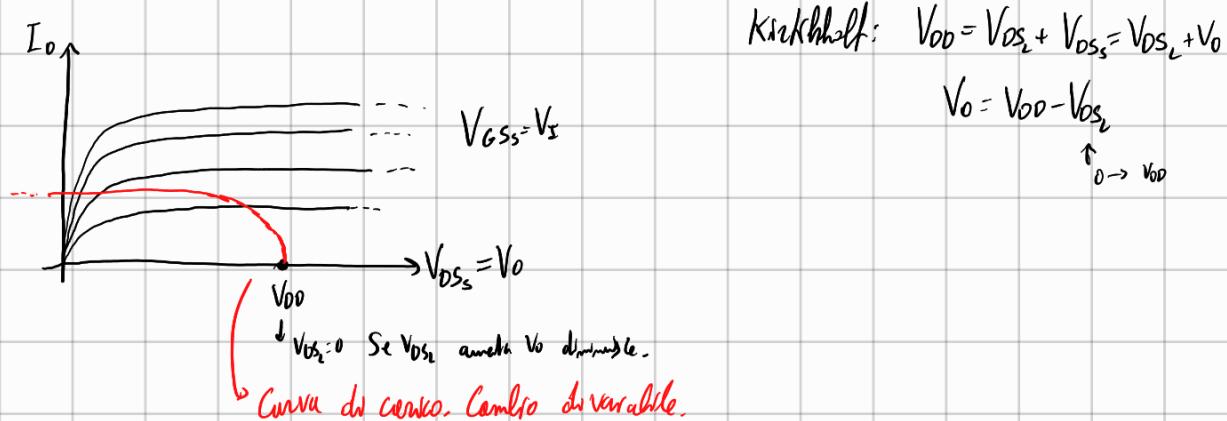
Mosfet a canale n con  $V_{TN} < 0$ . Canale qui c'è. Posso fare conto tra gate e source.  
 ↳ Mosfet acceso.

- Vol lo fissa sempre 0, mette  $V_{DD} = V_{DD}$  dal circuito. Non posso sceglierlo ed è indipendente da dimensione mosfet. (Pratica dipende da  $V_{TN}$ )

La corrente puoi fissa a che  $V_{DS}$  si afferri. Proprio come una resistenza. Fisso  $V_{GS}=0$ , finché  $V_{DS} > 0$  allora ho f.t. (Appena  $V_D$  arriva a  $V_{DD}$  differenza di potenziale è 0 tra D e S). Wow!

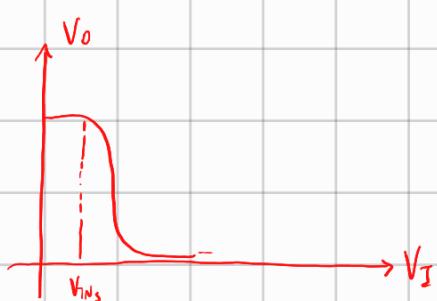


Prendo questa caratteristica. Ho ridotto plus del mosfet



Punti di LAVORO:

Se  $I_D = 0 \rightarrow V_{DS_s} = V_{DD} - V_0$  poi diminuisce.



Cura costante se  $V_I < V_{TN}$ , che significa  $I=0$

$V_{OH} = V_{DD}$  valore massimo. Imposto da topologia. Poi diminuisce sulla curva.

# Calcolo delle dimensioni dei dispositivi

Quando ingresso è  $V_{OH}$ ,

Uscita bassa:

$M_L$  lavora in saturazione

$$v_{GSL} = 0 \quad v_{SBL} = V_{OL} = 0.25V$$

$$i_D = K_n' \left( \frac{W}{L} \right)_L (-V_{TNL})^2 = 50 \mu A \quad \rightarrow \quad \left( \frac{W}{L} \right)_L = \frac{1}{2.15}$$

$$V_{TNL} = V_{TO} + \gamma \left( \sqrt{v_{SBL} + 2\Phi_F} - \sqrt{2\Phi_F} \right)$$

$\overbrace{\phantom{V_{TO} + \gamma}}^{V_0}$

$M_S$  lavora in zona lineare

$$i_D = K_n' \left( \frac{W}{L} \right)_S \left( v_{OH} - V_{TNS} - \frac{V_{OL}}{2} \right) V_{OL} = 50 \mu A \quad \rightarrow \quad \left( \frac{W}{L} \right)_S = \frac{2.06}{1}$$

Ora affermo sui grafici dei liberi ( $\frac{W}{L}$ )<sub>L</sub> e ( $\frac{W}{L}$ )<sub>S</sub> per impostare 0,25 come tensione.  
Salvo secondo condizione di lavoro ho 2 soluzioni.

Mosfet ob curvo:  $V_{DS_1} = V_{DD} - V_0 = 4,25 \text{ V}$ . La tensione di sogno è  $-3 \text{ V}$ .  $V_{GS_1} = 0$ ,  
da  $V_{GS_1} > V_{TN_L} + V_0$ . Lavoriamo in saturazione.

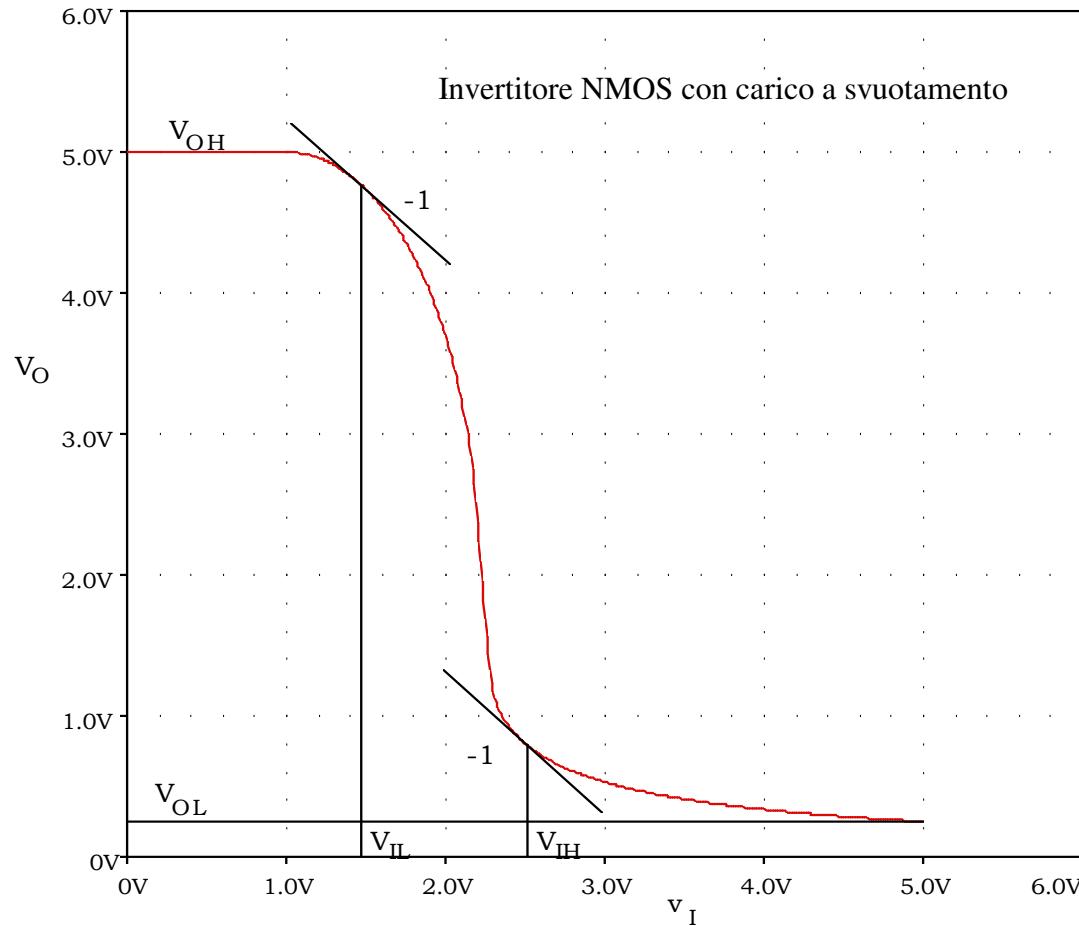
Se voglio tenere conto della  $V_{TN_L}$  cerniera sostituisco e trovo  $V_{TN_L}$ .

Calcolo e trovo ( $\frac{W}{L}$ )<sub>L</sub>. La tensione di sogno dipende da quella di uscita. (Questa ha corrente minima perché  $V_0 = 0,25 \text{ V}$ )

Sotto,  $V_{DS_1} = 0,25 \text{ V}$ ,  $V_{TN_S} = 1 \text{ V}$  e  $V_{GS_S} = V_C = 5 \text{ V} \rightarrow M_1$  trovo in regione di tridio.

$$\left(\frac{W}{L}\right)_S = \frac{2.06}{1}$$

# Caratteristica di trasferimento



Non ci sono punti angolosi e devo calcolare margini di rumore.

Regione di sopra: egnato come così.

Traverso presso al massimo ( $V_{th}$ ), siamo vicini a  $V_{th}$ :  $M_s$  è in saturazione:  $V_{ds}$  alta.

Mentre il mosfet di centro ha una  $V_{ds}$  molto piccola.  $\Rightarrow$  Regione di tracollo.

$$V_{ds} = V_{th} - V_{ds} \Rightarrow \underline{\text{Piccola}}$$

Quanto avrò nelle punte bassa ci andrai.



# Margini di rumore

$M_L$  (modo,  $M_S$  saturazione)

Calcolo di  $V_{IL}$  e  $NM_L$

$$i_D = \frac{K_S}{2} (V_I - V_{TNS})^2$$

$$i_D = K_L \left( 0 - v_{TNL} - \frac{V_{DD} - v_O}{2} \right) (V_{DD} - v_O)$$

$\uparrow g_{SL}$        $\downarrow$  Dipende molto da  $v_O$

posto:  $K_R = \frac{K_S}{K_L}$

e trascurando la dipendenza di  $V_{TNL}$  dalla tensione di uscita:

$$V_{IL} = V_{TNS} - \frac{V_{TNL}}{\sqrt{K_R^2 + K_R}}$$

$$V_O^* = V_{DD} + V_{TNL} + \sqrt{V_{TNL}^2 - K_R (V_{IL} - V_{TNS})^2}$$

$$V_{TNL} = V_{TO} + \gamma \left( \sqrt{v_{SBL} + 2\Phi_F} - \sqrt{2\Phi_F} \right)$$

$$v_{SBL} = V_O^*$$

Ci ricordiamo della dipendenza però, <sup>che cosa?</sup> Luigi Zeni DII-SUN  
Fondamenti di Elettronica Digitale

Ciando provo a recuperare il valore di partenza.

E' possibile, per migliorare il valore di  $V_{IL}$  tenendo conto dell'effetto del substrato, ricorrere alla procedura numerica iterativa illustrata di seguito

Utilizzando come primo valore  $V_{SBL}=V_{DD}=5V$

Procedura iterativa				
Iterazione #	$v_O$	$V_{TNL}$	$v_O^*$	$V_{IL}$
0	5V	-2.20V	4.79V	1.45V
1	4.79V	-2.23V	4.74V	1.50V
2	4.74V	-2.23V	4.74V	1.50V

Punto iniziale non preto 0. Ma preto punto massimo, cioè SV.

Siamo nella parte alta della caratteristica. Mollo valore più prossimo a quello vero (Prima il più prossimo era 0).  $\Rightarrow$  Calcolo  $v_O^*$  e risostituisco. Errore finale di 0.05V.

$$NM_L = V_{IL} - V_{OL} = 1.50V - 0.25V = 1.25V$$

$M_S$  lineare,  $M_L$  saturazione

## Calcolo di $V_{IH}$ e $NM_H$

$$i_D = K_S \left( v_I - v_{TNS} - \frac{v_O}{2} \right) v_O$$

$M_S$  in zona lineare

$$i_D = \frac{K_L}{2} (V_{TNL})^2$$

$\hookrightarrow V_{BS} = 0$

$M_L$  in saturazione

posto:  $K_R = \frac{K_S}{K_L}$

Trovato  $v_O = f(v_I)$ , ovvero la trasc. Adesso posso usare procedura iterativa.  
e trascurando la dipendenza di  $V_{TNL}$  dalla tensione di uscita:

$$V_{IH} = V_{TNS} - \frac{2V_{TNL}}{\sqrt{3K_R}}$$

$$V_O^* = -\frac{V_{TNL}}{\sqrt{3K_R}}$$

$$V_{TNL} = V_{TO} + \gamma \left( \sqrt{v_{SBL} + 2\Phi_F} - \sqrt{2\Phi_F} \right)$$

$$v_{SBL} = V_O^*$$

E' possibile, per migliorare il valore di  $V_{IH}$  tenendo conto dell'effetto del substrato, ricorrere alla procedura numerica iterativa illustrata di seguito

*Punto primo  $V_{IH}$  reale è 0. Lo si può e calcolare.*

Procedura iterativa				
Iterazione #	$v_O$	$V_{TNL}$	$v_O^*$	$V_{IH}$
0	---	-3.00V	0.82V	2.64V
1	0.82V	-2.79V	0.77V	2.53V
2	0.77V	-2.80V	0.77V	2.53V

*Scostamento  
Circa 0,1V.*

$$NM_H = V_{OH} - V_{IH} = 5.00V - 2.53V = 2.47V$$

$$NM_L = V_{IL} - V_{OL} = 1.50V - 0.25V = 1.25V$$

*Calcolo  
maggior,*

# Confronto tra le caratteristiche degli invertitori NMOS

Invertitori NMOS			
	Carico resistivo	Carico in saturazione	Carico a svuotamento
$V_{OH}$ (V)	$V_{DD}$ 5.0	$V_{DD} - V_{TN}$ 3.4	$V_{DD}$ 5.0
$V_{OL}$ (V)	FISSATO 0.25	0.25	0.25
$NM_H$ (V)	2.56	1.41	2.47
$NM_L$ (V)	0.95	0.75	1.25
Area ( $\mu\text{m}^2$ )	9500 $\mu\text{m}^2$	6.92	4.21

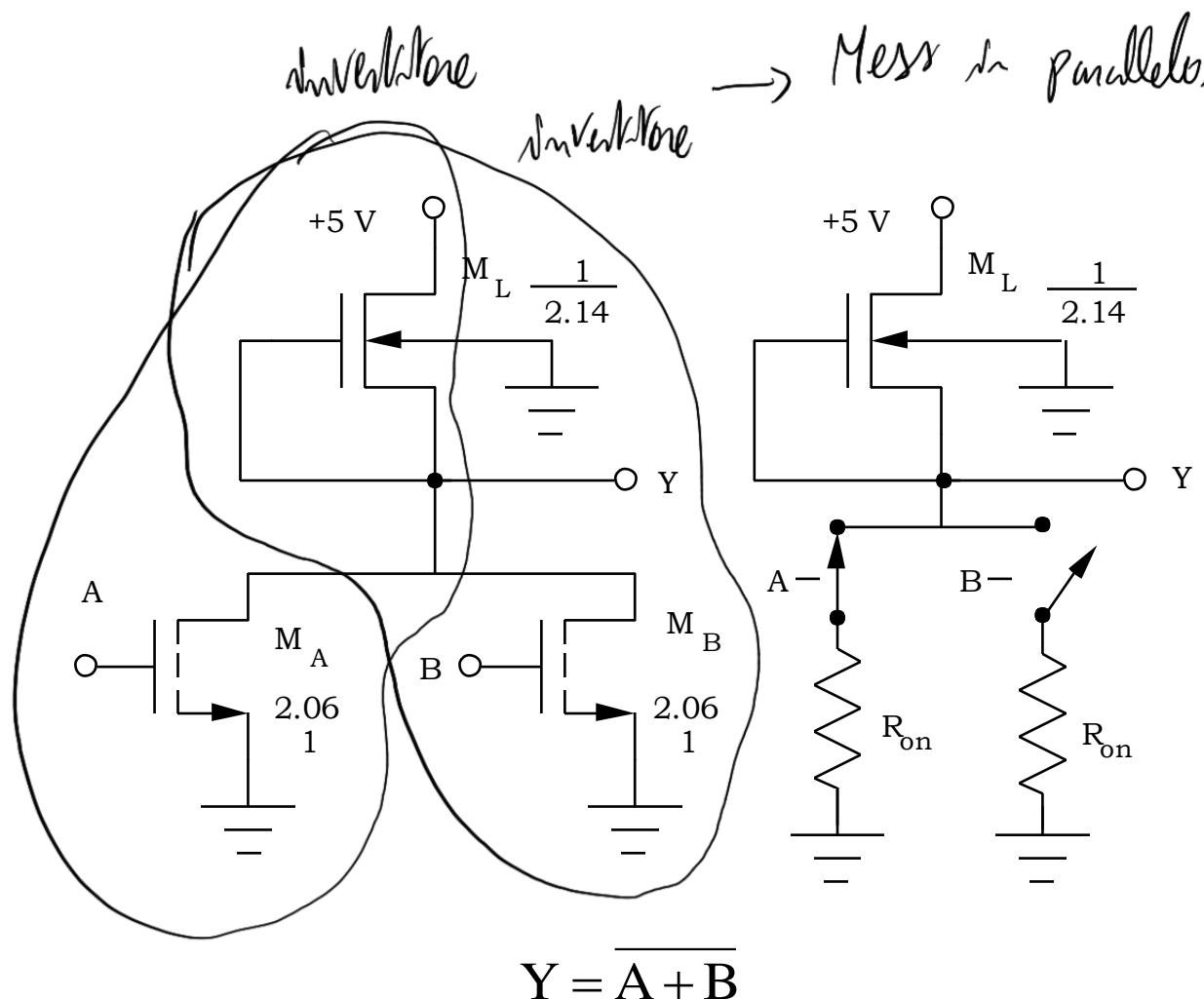
$f = \text{minima dimensione (1H)}$

$WLf^2 = \text{Area minima}$

base per  
altezza

} Massima escursione  
 } efficienza marginale di rumore  
 } Area minore

# Porte NOR in logica NMOS



Porte logiche più complesse. Uso mosfet a svuotamento.

Se entrambi sono bus, mosfet ha circuito aperto e dà tensione alta al  
mosfet.  $\Rightarrow$  Non passa corrente.

Se ho 1-0 in ingresso, sicuramente avrò uno dei due mosfet acceso.  
Nell'altro non passa corrente perché non c'è carico all'alto. E' come se non ci fosse.

Stessa cosa per 0-1.

Se ho 1-1 allora sono entrambi accesi e in parallelo, la tensione ai capi è la stessa  
quindi è come se ne avessi solo uno acceso.  
 $\hookrightarrow$  Corrente passa.

Problema è dimensionare i dispositivi per avere tensione buon valore buon. O logico deve  
essere gestito da tutti i casi.  $\Rightarrow$  Devo dimensionare i dispositivi allo stesso modo per avere  
stesso livello logico.

Casi 1-1

2 resistenze in parallelo. A punti di corrente va una resistenza  
più piccola e quindi avremo tensione più piccola.  $\Rightarrow$  O logico adora per  
busso: Va benissimo.

Devono essere rispettati i parametri di porta logica: uscita busa compatibile  
con quella dell'invertitore.

Accesso solo A: invertitore. Va bene.

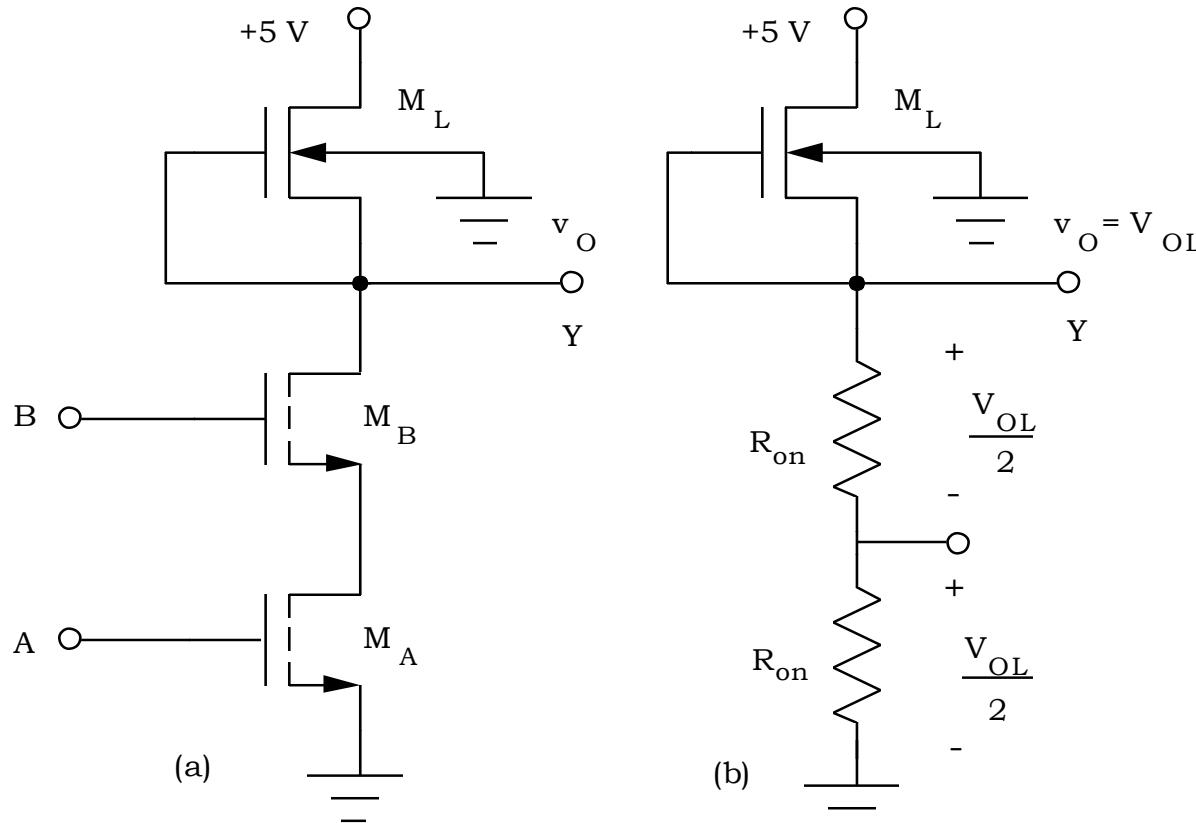
Accesso solo B: invertitore. Va bene.

Accessi tutti e due: le 2 Ron sono in parallelo. A punti di corrente la  
resistenza dimezzata: questa dimezzata, va bene.  $V_{O2} \leq V_{O1}$ .

PORTA È BUONA.

FUNZIONE OR? PRENDI NOR E INVERTI!

# Porte NAND in logica NMOS



$$Y = \overline{AB}$$

Ora un solo : Configurazione diversa due inventore.

Uscita alta sempre, tranne un caso.  
↑ No corrente

A acceso, B spento / A spento, B acceso / A spento, B spento /  $\rightarrow$  uscita alta.

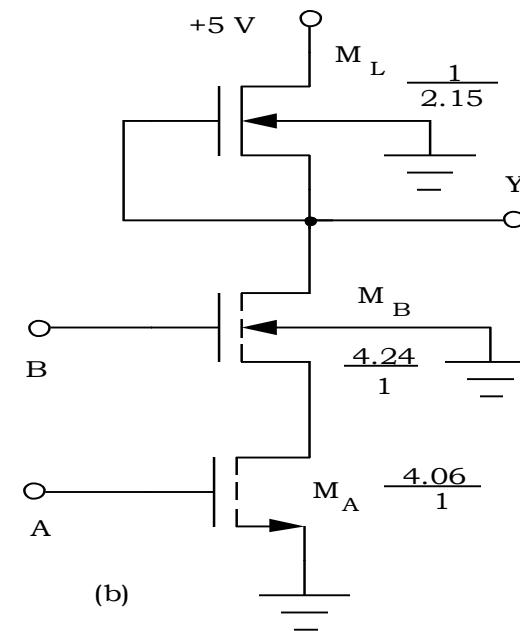
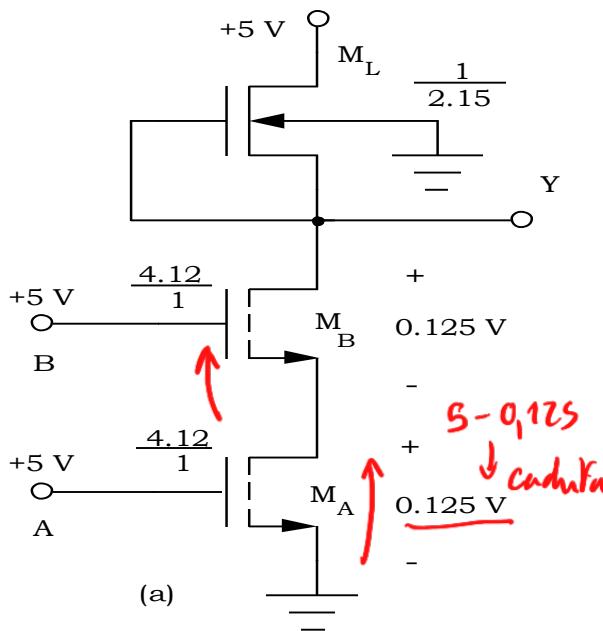
A acceso, B spento  $\Rightarrow$  puoi correre. Uscita bassa.

Ma ora se sono accesi entrambi?

2 resistenze in serie  $\Rightarrow$  R doppia. Se lascio le stesse dimensioni, uscita diventa il doppio, non va bene.

Voglio che metà tensione cada sul primo metà sul secondo.

# Calcolo delle dimensioni dei dispositivi



Dimensioni  
leggere diverse  
per effetto substrato  
e  $V_{GSFS}$ .

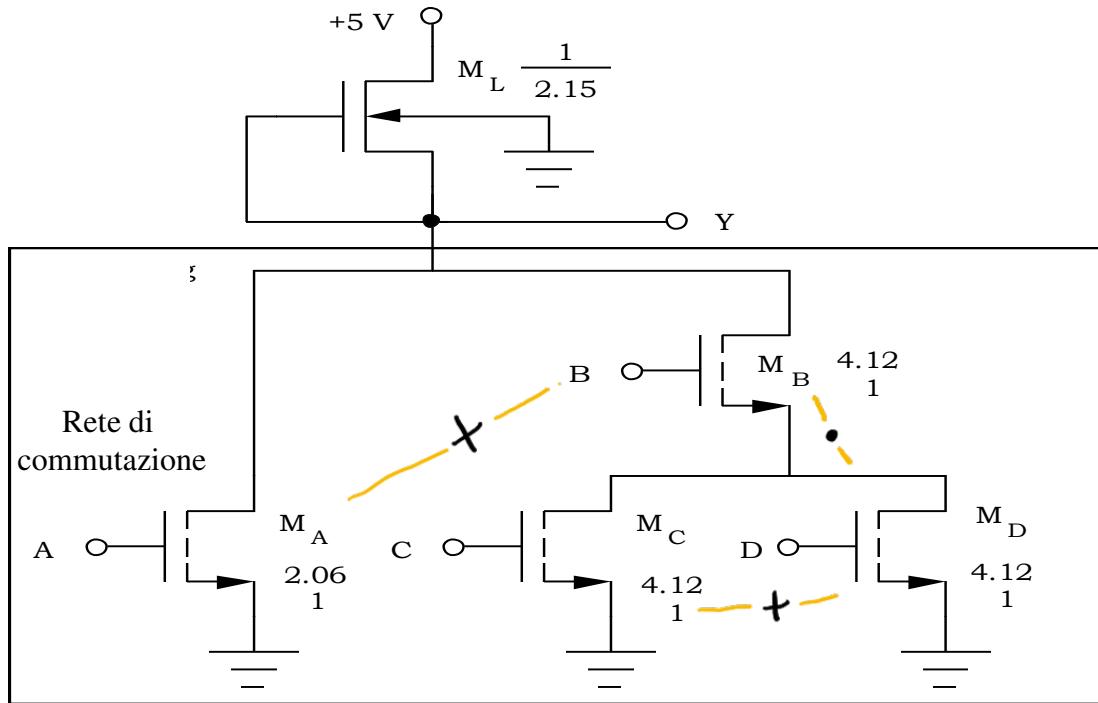
- (a) Raddoppio del rapporto W/L per  $M_A$  e  $M_B$  → Non ho esaminato 0,125 V, perché  $M_B$  ha  $V_{GS}$  non con sorgente a massa.
- (b) Tiene conto della riduzione della  $v_{GSB}$  e dell'effetto del substrato su  $M_B$

$$i_D = K_n \left( \frac{W}{L} \right)_A \left( V_{OH} - v_{TNA} - \frac{v_{DSA}}{2} \right) v_{DSA} = K_n \left( \frac{W}{L} \right)_B \left( V_{OH} - v_{DSA} - v_{TNB} - \frac{V_{OL} - v_{DSA}}{2} \right) (V_{OL} - v_{DSA})$$

$$V_{TNB} = V_{TO} + \gamma \left( \sqrt{v_{DSA} + 2\Phi_F} - \sqrt{2\Phi_F} \right) \quad \text{con } v_{DSA} = 0.125V$$

In generale non lo posso fare perché diventa complicato. Le conversioni che faccio, l'altro sono molto piccole: abbiamo comunque uscita bassa.  
DIMEZZO R → Radoloppo rapporto d'aspetto.

# Funzioni logiche complesse



$y$  basso =  $A$  è alto, oppure  $B$  e  $C$  sono alti, oppure  $B$  e  $D$  sono alti

↓  
percorso  
conduttivo da cui  
passa corrente

$$Y = \overline{A + BC + BD} = \overline{A} + \overline{B(C + D)}$$

*Somma dei Prodotti*

Funzione negativi: OK. Sotto la negazione:

SOMMA = PARALLELO

PRODOTTO = SERIE

Dimensioni di A uguali perché deve garantire uscita bassa. Nice.

Ma anche B e C insieme devono fornire già uscita.

Ma anche B e D allo stesso modo.

La Ron deve però garantire uscita di  $0,25V_0$  minore. Trascurare variaz.  
di tensione gate Source e di quelle Tensioni di sogno, moltiplicato.

Se B,C,D tutti accessi, ho una resistenza più bassa.  $\Rightarrow I$  fissa, tensione scende.

NOTA:  $I$  fissa perché MOSFET si lavora in saturazione se ho uscita molto bassa.  $\Rightarrow I$  costante.

NOTA: Se avessi tutto acceso, avrei un altro parallelo che aggiungere che abbasserei ancora di più la Reg.  $\Rightarrow V_0$  ancora minore.

Se tutto spento, la rete logica Alto non cambia mai.

# Funzioni logiche complesse

$$Y = \overline{AB + CDB} = \overline{(A + CD)B}$$

Percorso peggiore: C-D-B

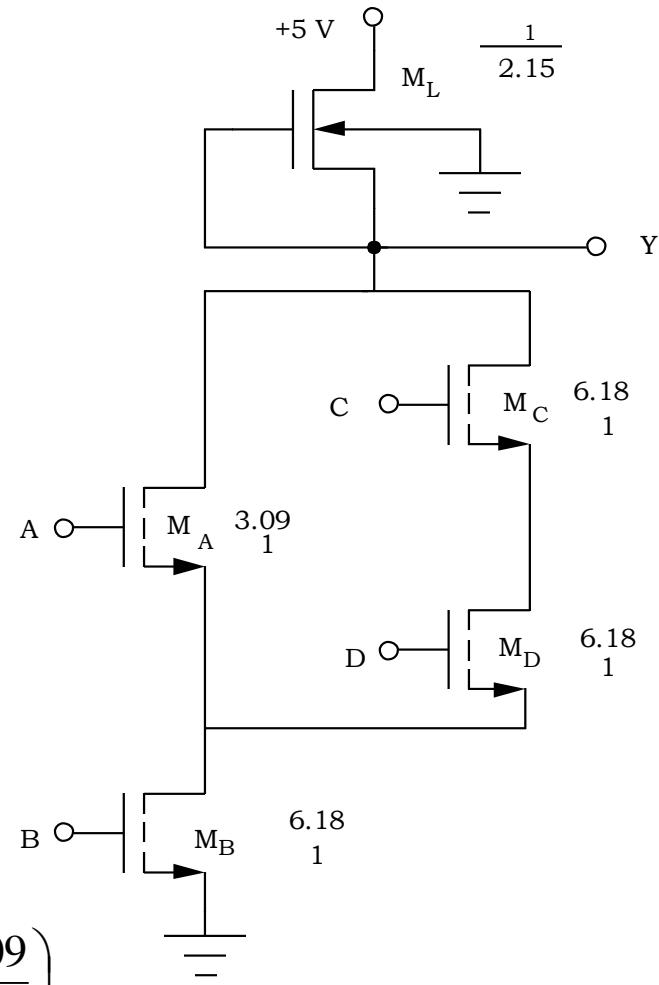


$$\left(\frac{W}{L}\right)_B = \left(\frac{W}{L}\right)_D = \left(\frac{W}{L}\right)_C = 3\left(\frac{W}{L}\right)_S = \frac{6.18}{1}$$

*Risposta  
cambia al variazione  
dei rapporti  
d'aspetto.*

$$\frac{R_{ON}}{\left(\frac{W}{L}\right)_A} + \frac{R_{ON}}{\left(\frac{W}{L}\right)_B} = \frac{R_{ON}}{\left(\frac{W}{L}\right)_S}$$

➡  $\left(\frac{W}{L}\right)_A = \left(\frac{3.09}{1}\right)$



A e B accesi insieme o CBD accesi insieme.

Qua ohmensionamento diverso. Nessuno con dimens. segnali a riferimento.

Strategia: CASO PEGGIORIO.

Percorso tra stufe più lungo  $\rightarrow$  da quello lento al massimo rapporto d'aspetto.

$\hookrightarrow$  Più oneroso per le resistenze

Ma con solo A e B Reg deve dare uscita  $\leq 0,25V$ .

$$\Rightarrow R_{ON}^A + R_{ON}^B = R_{ON}^{\text{Rif.}} \text{ e risolvilo.}$$

NOTA:  $R_{ON} = \frac{1}{K_m \frac{W}{L} \left( V_{DS} - V_{TH} - \frac{V_{DS}}{2} \right)}$  con  $r_{ON} = \frac{1}{K_m \left( V_{DS} - V_{TH} - \frac{V_{DS}}{2} \right)}$

$\hookrightarrow$  Stesso per tutte le 3.

Grafico piano regnagliarmi.

- Se faccio il parallelo ho valori minori!

# Funzioni logiche complesse

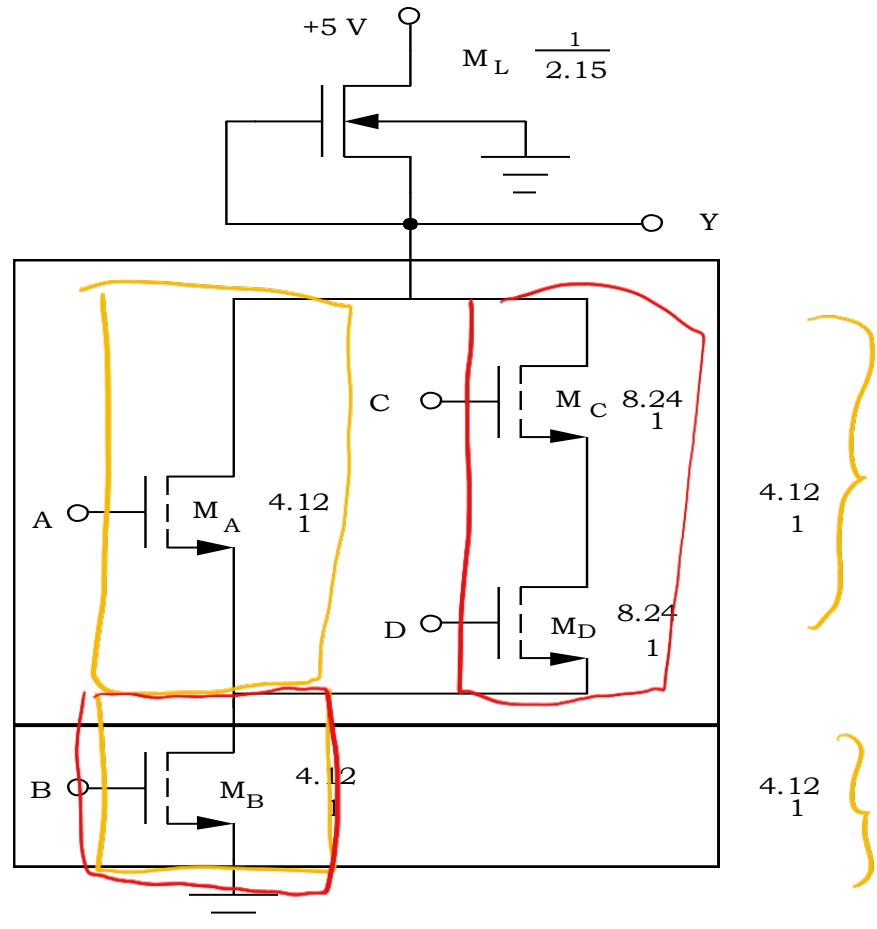
$$Y = \overline{AB + CDB} = \overline{(A + CD)B}$$

Divisione in due reti in serie



Ciascuna rete deve avere una resistenza complessiva pari alla metà di quella dell'invertitore di riferimento

Blocco 1  
della  
Serie



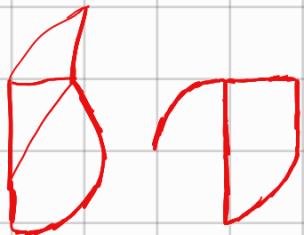
Area complessiva per il progetto precedente: **23.75 F<sup>2</sup>**

Area complessiva per il progetto presente: **26.85 F<sup>2</sup>**

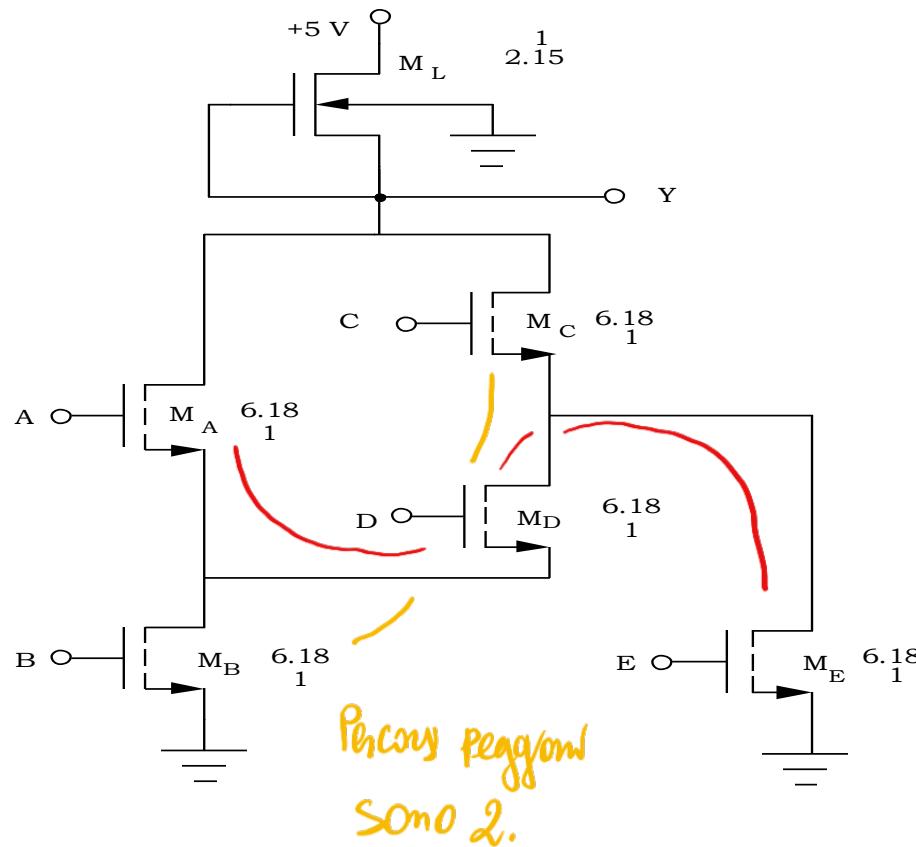
Ho 2 reti in serie.  $\Rightarrow$  Caso una delle reti deve avere Res di moto rispetto al referimento.

Prendo i percorsi in serie e imposto che Res deve essere quelli del refinet.

Cambi la superficie!



# Funzioni logiche complesse



$$Y = \overline{AB + CDB + CE + ADE}$$

## Funzionamento di M<sub>D</sub> ?

NOTA: Mostrerà simmetria; funzionano sia da un verso che nell'altro.

Ma può mandare corate in entrambi i versi.

# Potenza dissipata

→ Potenza dissipata nello stato alto o nello stato basso.

Potenza statica dissipata durante la permanenza nello stato alto o basso:

Per comodità si fa potenza media tra stato alto e basso

$$P_{av} = \frac{V_{DD}I_{DH} + V_{DD}I_{DL}}{2}$$

per un *duty-cycle* del 50%



$I_{DH}$  Corrente assorbita dalla alimentazione per  $v_O = V_{OH}$  Sempre 0.

$I_{DL}$  Corrente assorbita dalla alimentazione per  $v_O = V_{OL}$

Alla potenza statica occorre sommare quella dinamica, dissipata cioè durante la commutazione

# Potenza dissipata

Potenza dinamica:

*Transizione*

Basso-Alto:

$$E_D = \int_0^{\infty} V_{DD} i(t) dt = V_{DD} \int_0^{\infty} i(t) dt$$

*↓ condensatore*

$$E_D = V_{DD} \int_0^{\infty} C \frac{dv_C}{dt} dt = V_{DD} C \int_{v_C(0)}^{v_C(\infty)} dv_C$$

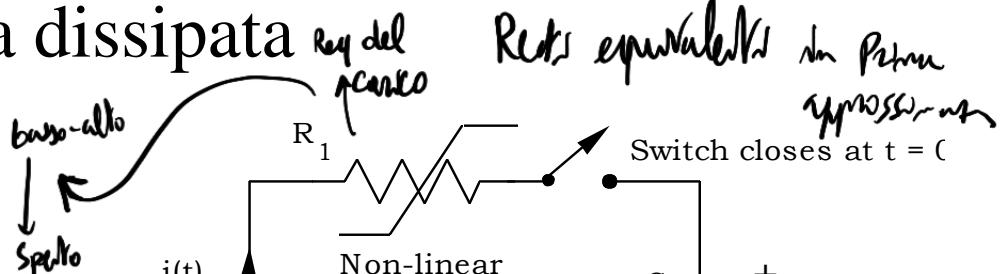
*energia messa nel gioco durante transitorio del circuito*

$$E_D = CV_{DD}^2 = E_R + E_C$$

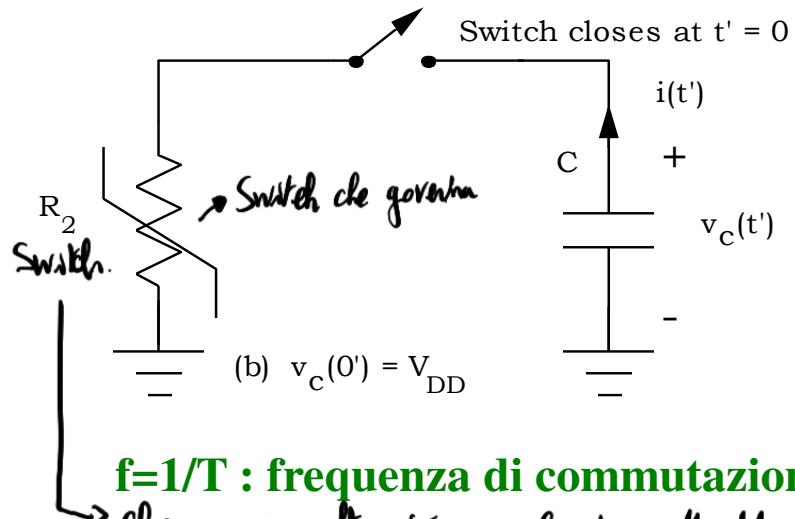
$$E_R = \frac{1}{2} CV_{DD}^2 \quad \text{Energia dissipata su } R_1$$

$$E_C = \frac{1}{2} CV_{DD}^2 \quad \text{Energia nel condensatore}$$

Alto-Basso:  $E_C$  si dissipata su  $R_2$



(a)  $v_C(0) = 0$



(b)  $v_C(0') = V_{DD}$

**f=1/T : frequenza di commutazione**

che sarà molto più piccolo di quella del circuito.  
↳ Da sopra verrà poco load  
e switch in parallelo; prevale  
quella buona.

$$P_D = \frac{CV_{DD}^2}{T} = CV_{DD}^2 f$$

La parte in alto della rete funziona.

NOTA: Parte rimasta nel condensatore ha so.  $\Rightarrow$  So anche quella scaldata nel condensatore.

$\Rightarrow$  Quindi se scarica condensatore, energia  $\frac{1}{2}CV_0^2$  si scarica sullo switch.  
\* Approssimazione di  $V_0$ .

Ciclo completo: Carica e scarica dove basso-alto; metà calore su load e metà rimaneggiato. Al contrario, quella metà sul condensatore si riuscirà più avanti su switch.

Se  $f$  è la frequenza di commutazione,  
allora la potenza è calcolabile come  $P_0 = \frac{CV_0^2}{T} = CV_0^2f$   
che non dipende dai parametri dell'invertitore.

$\Rightarrow$  Potenza totale?

# Potenza dissipata

$$P_{DT} = \frac{V_{DD} I_{DH} + V_{DD} I_{DL}}{2} + C V_{DD}^2 f$$

Nessuno la tocca.

Non dipende da quanto buona è la porta

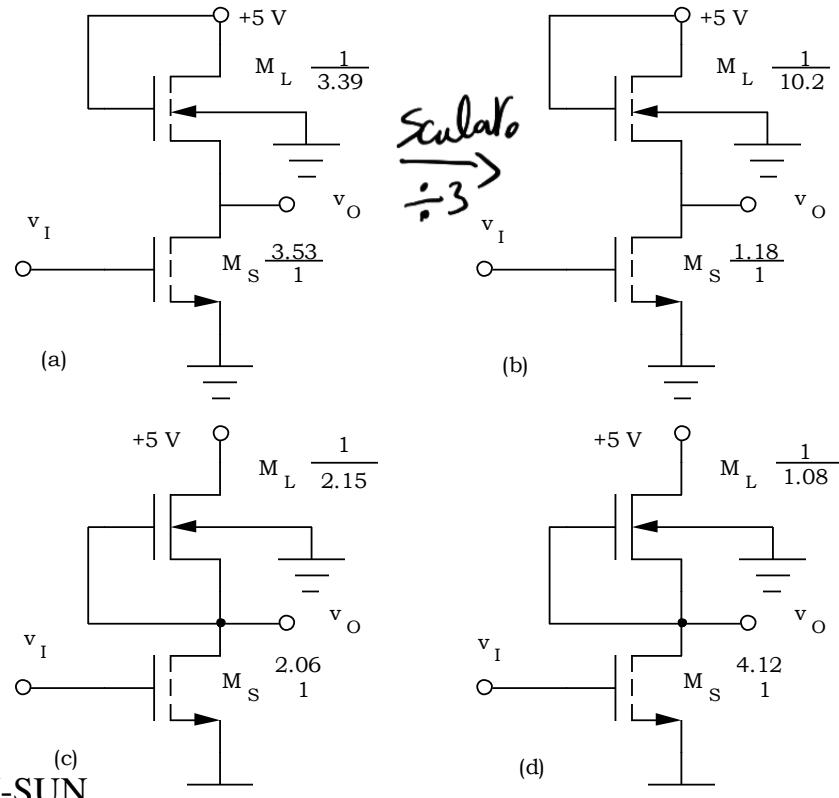
Qualcosa della  $V_{DD}$ ! Alimentazione.

Potenza totale dissipata

Lei dipende da  $f$ : più veloce è la commutazione, maggiore è la potenza dissipata.

Modificando dello stesso fattore i rapporti di aspetto dei dispositivi di carico e di quelli di commutazione le correnti e la potenza dissipata variano mentre i livelli logici restano immutati.

Correnti maggiori possono ridurre i tempi di commutazione dei dispositivi!



Potenza dinamica: per ridurla dovrà abbassare VDD o f.

Si cerca di abbassare sempre di più VDD.

Nota: Potenza statica in genere tende a prevalere. Se non subis molto var la frequenza allora trascurabile.

POWER SCALING nelle logiche a rapporto (NMOS, perché V<sub>S</sub> dipende da rapporti delle resistenze di curva e switch).

Nota: Posso ottenere stessi livelli logici ma con potenze statiche diverse!

Se riduco di fattore 3 rapporti di aspetto, le resistenze si moltiplicano per 3.  
Rete assorbe corrente che è di  $\frac{1}{3}$  a parità di tensione di alimentazione.

Progetto B rispetto ad A assorbe 3 volte meno potenza. Le correnti n<sub>m</sub> in A sono 3 volte quelle in B.

A è più veloce a livello di comunicazione.

Grado di libertà sulla potenza per i rapporti di aspetto.

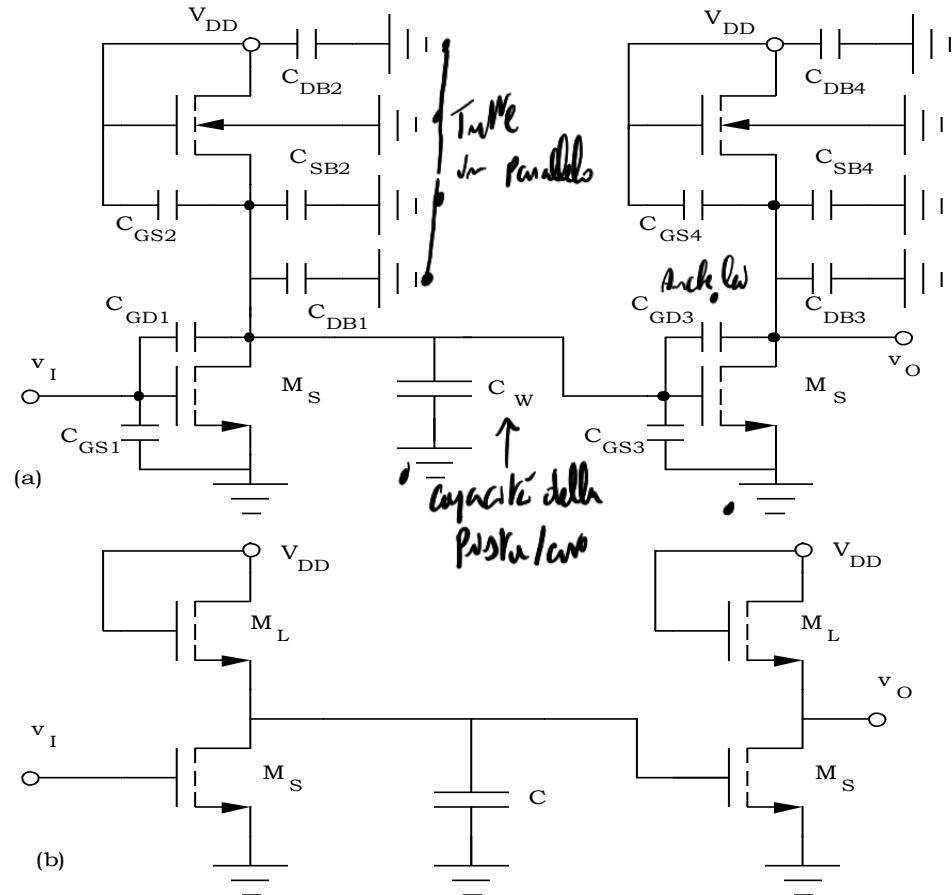
Raddoppia rapporti di aspetto, raddoppia corrente. (oltrepasso R)

# Risposta dinamica $\rightarrow$ Risposta nel tempo

Oltre che dai parametri reattivi delle linee di interconnessione, la risposta dinamica delle porte logiche è influenzata anche dalle capacità interne dei dispositivi stessi

2 invertitori collegati

Capacità dei dispositivi e delle linee di interconnessione



Schema equivalente

Dobbiamo tener conto di tutti gli elementi reattivi (Capacità tra DB, GS, SB...)

Tutte le Capacità sono parallelo a quella Wrie.

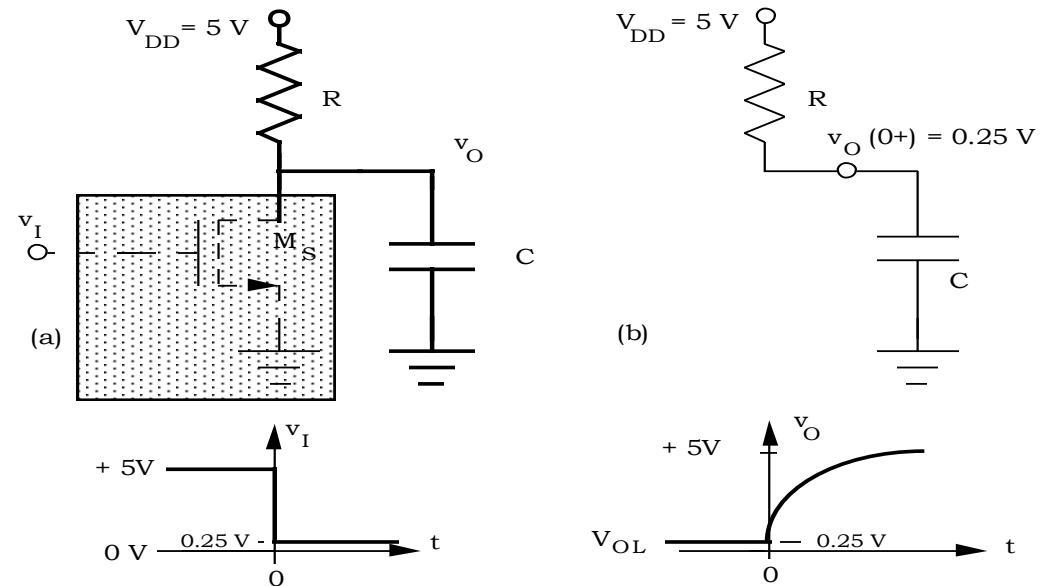
Di solito Cw ha almeno 1 ordine di grandezza più rispetto alle altre.  $\Rightarrow$  È vero che le capacità sono variabili, ma variazione di 1 ordine di grandezza minore  $\Rightarrow$  Trascurabile.  $\Rightarrow$  C costante con una buona approssimazione.

# Risposta dinamica dell'invertitore NMOS

## Carico resistivo

Transizione basso-alto

$$\Delta V = V_{OH} - V_{OL}$$



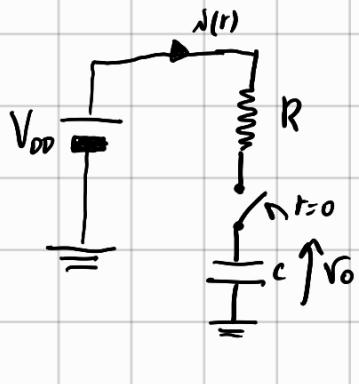
$$\tau_{PLH} = -RC \left[ \ln\left(\frac{1}{2}\right) \right] = 0.69RC$$

$t_r = RC[\ln(9)] = 2.2RC$   
Luigi Zeni DII-SUN  
Fondamenti di Elettronica Digitale

Dobbiamo ricevere tempo di andamento, tempo di salita e tempo di discesa.

Basso-alto più semplice. Spring switch e lascia evolvere il sistema.

$V_o(0^+) = V_{oL}$ . Dico capire legge che regola carica nel condensatore.

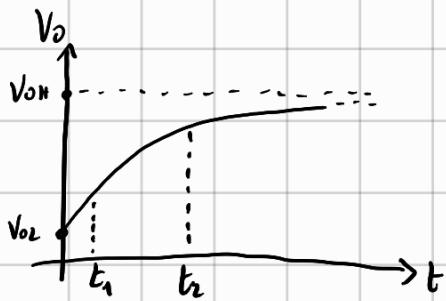


$$V_o(0^+) = V_{oL} = 0,25V \quad V_o(t) = ?$$

$$V^p(t) = V_{dd}$$

$$\Rightarrow \left\{ \begin{array}{l} \frac{dV_o}{dt} + \frac{V_o}{RC} = V_{dd} \\ V^p(0^+) = V_{oL} \end{array} \right.$$

$$\Rightarrow V_o(t) = (V_{oL} - V_{oH}) e^{-\frac{t}{RC}} + V_{oH}$$



$$\text{Deno trovare } t_1 / V_o(t_1) = V_{oL} + 0,1 \Delta V \quad \Rightarrow \quad t_1 = -RC \ln(1.1)$$

$$t_2 / V_o(t_2) = V_{oL} + 0,9 \Delta V \quad \Rightarrow \quad t_2 = -RC \ln(1.9)$$

Imposto uguaglianza:

$$V_{oL} + \frac{\Delta V}{10} = (V_{oL} - V_{oH}) e^{-\frac{t_1}{RC}} + V_{oH}$$

Risolvendo:

$$t_1 = -RC \ln\left(\frac{9}{10}\right) \quad \Rightarrow \quad t_2 - t_1 = RC \ln(9).$$

$$t_2 = -RC \ln\left(\frac{1}{10}\right)$$

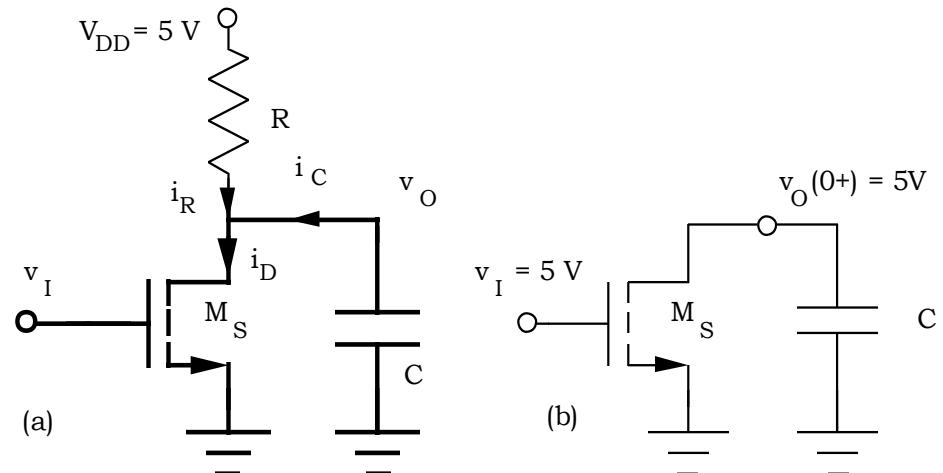
Se faccio il calcolo per  $\tau_{PLH}$  ho  $V_{oL} + \frac{\Delta V}{2}$  per def. e trovo

$$\tau_{PLH} = -RC \ln\left(\frac{1}{2}\right)$$

↑ del 10% al 50%

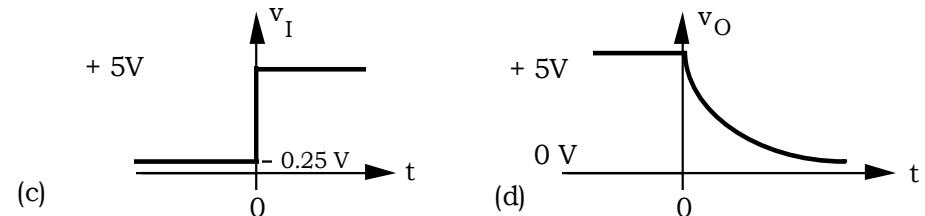
# Risposta dinamica dell'invertitore NMOS

Carico resistivo



Transizione alto-basso

$$\Delta V = V_{OH} - V_{OL}$$



$$\tau_{PHL} = \frac{C}{K_s(V_{OH} - V_{TNS})} \left\{ \ln \left[ 4 \left( \frac{V_{OH} - V_{TNS}}{V_{OH} + V_{OL}} \right) - 1 \right] + \frac{2V_{TNS}}{V_{OH} - V_{TNS}} \right\}$$

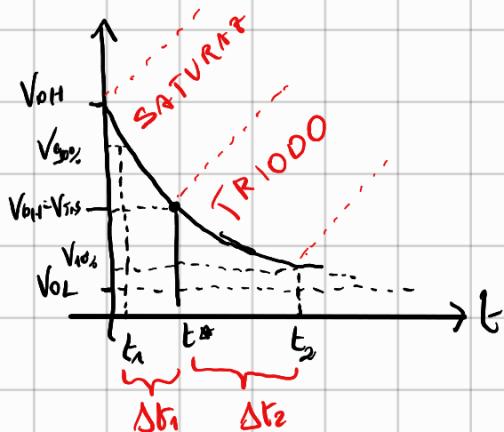
$$t_f = \frac{C}{K_s(V_{OH} - V_{TNS})} \left\{ \ln \left[ 2 \left( \frac{V_{OH} - V_{TNS}}{V_{OH} - 0.9\Delta V} \right) - 1 \right] + 2 \frac{V_{TNS} - 0.1\Delta V}{V_{OH} - V_{TNS}} \right\}$$

Nel transitorio alto basso c'è scarica del condensatore addosso all'MS, che ora sarà acceso. [R molto alto per load, corrente]

Quanto semplificato non avranno R, risultato comunque difficile.

MS dove lavora?

Lo accendo all'istante 0. In 0<sup>+</sup> è acceso. Condensatore carico collegato a mosfet che ha V<sub>DS</sub> bloccata, ma V<sub>DS</sub> variabile. Alla fine del transitorio obbligiamo arrivare a 0,25V. MS all'inizio lavora da saturazione, ma dopo un po' arriverà in regime di triodo. Doppia equazione! Non posso usare uno modello. Devo scrivere 2 transitori.



$$t_p \triangleq t_2 - t_1 \quad \text{Tempo di discesa. Problema:}$$

$$V_o = V_{DSs} = V_{DSs} - V_{TNs} \quad \text{da saturazione si passa a triodo.} \quad L_s = V_{DH} - V_{TNs}$$

In  $t^*$  ha cambiato di regime.

Dopo trovare  $\Delta t_1$  e  $\Delta t_2$  e poi compatti

$$\text{SAT: } \frac{1}{2} k_s (V_{DH} - V_{TNs})^2 = C \frac{dV_o}{dt} \rightarrow \text{Facile da risolvere}$$

$$\text{TRI: } k_s \left( V_{DH} - V_{TNs} - \frac{V_o}{2} \right) V_o = C \frac{dV_o}{dt}$$

Nel primo tratto è lineare se trascuriamo modulazione del canale.

Nel secondo pezzettino uguale.

Per  $V_p$  troviamo dove cade la metà dell'escursione e trovare  $t$ .

Qui abbiamo tutti i parametri del circuito. Nel caso della salita è molto più semplice.

NOTA: Cambiamento istantaneo nel grafico, quindi  $\gamma$  è proprio tempo al 50%.

Fisicamente: Tempo direttamente proporzionale alla capacità e inversamente prop. a  $k_s$

$K_s$  maggiore  $\rightarrow$  Corrente maggiore A parità di capacità, diminuisce il tempo.  
Il secco si cerca riplastico.

$K_s$  è direttamente proporzionale alle correnti.

$\tau$  direttamente proporz. a C e inversamente al parametro  $K_s$ , quindi direttamente proporzionale a R.

Stesso cosa prima,  $\tau_{par} \propto R C$

Aumentando R, diminuisce I,  
Aumenta  $\tau$ .

# Risposta dinamica dell'invertitore NMOS

## Carico in saturazione

La transizione alto-basso è uguale al caso del carico resistivo, basta cambiare i valori

*Rimangono sempre nella stessa regione*

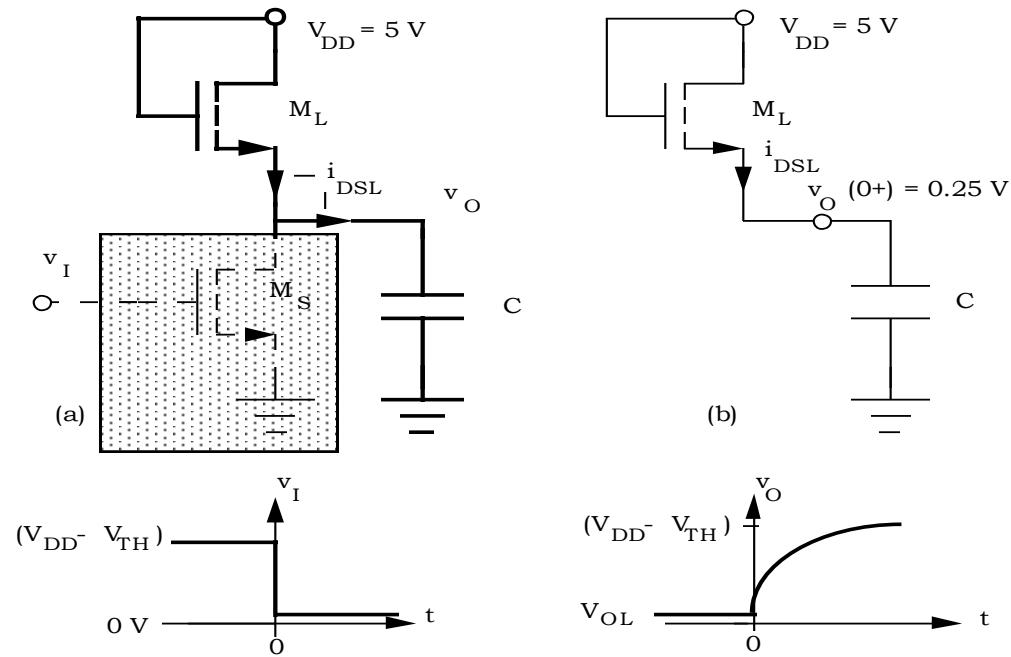
Transizione basso-alto

$$\tau_{PLH} = \frac{2C}{K_L \Delta V}$$

*Facendo i calcoli con Mosfet*

$$t_r = \frac{160C}{9K_L \Delta V}$$

*Dipendente solo da K<sub>L</sub>*

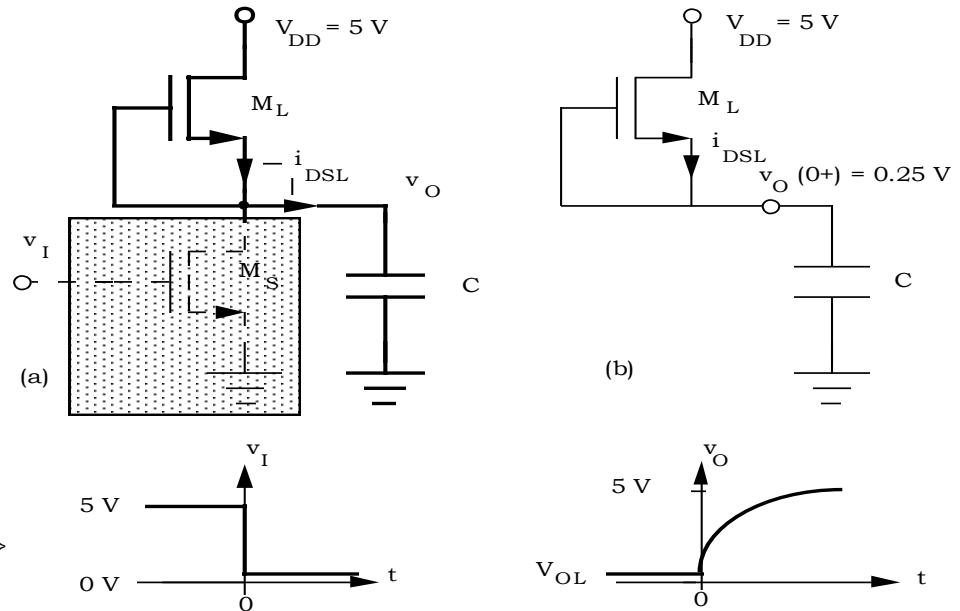


# Risposta dinamica dell'invertitore NMOS

## Carico a svuotamento

La transizione alto-basso è uguale al caso del carico resistivo, basta cambiare i valori

Transizione basso-alto



$$\tau_{PLH} = \frac{C}{K_L(-V_{TNL})} \left\{ \ln \left[ 4 \left( \frac{-V_{TNL}}{\Delta V} \right) - 1 \right] + 2 \frac{\Delta V + V_{TNL}}{-V_{TNL}} \right\}$$

$$t_r = \frac{C}{K_L(-V_{TNL})} \left\{ \ln \left[ \left( \frac{-2V_{TNL}}{\Delta V} \right) - 1 \right] + 2 \frac{0.9\Delta V + V_{TNL}}{-V_{TNL}} \right\}$$

→ Identiche ma Volt è diverso

Per questo con carico di saturazione cambia transitorio basso al MS che non è una resistenza ma una batteria.

ML non può essere visto come resistenza, è sempre in saturazione ma rimane sempre in saturazione. Il solo transitorio è facile da risolvere. Faccendo i calcoli si risolve. (Carica costante a corrente costante)

NOTA: Transistor di scarica è lo stesso di prima lasciando. Usò le stesse equazioni di prima ma cambia la Vce!

TRANSIZIONE ALTO-BASSO DUBBIANO CAMBIARE VALORI MA RIMANE UGUALE; Stress numeri.

Transizione basso - alto cambia regime durante transitorio di nuovo. Ho 2 flussioni. Devo ri-solvere.

Anche qui

Alto - basso coinvolge MS. SVUOTAMENTO (Stessa formula di prima)

Basso - Alto coinvolge ML. SVUOTAMENTO

→ BASSO - ALTO

Transistor di carico dipende dal carico. Se ho carico resistivo EZ, se ho mosfet all'annichimento resta sempre nella stessa regione, easy, e svuotamento cambia.

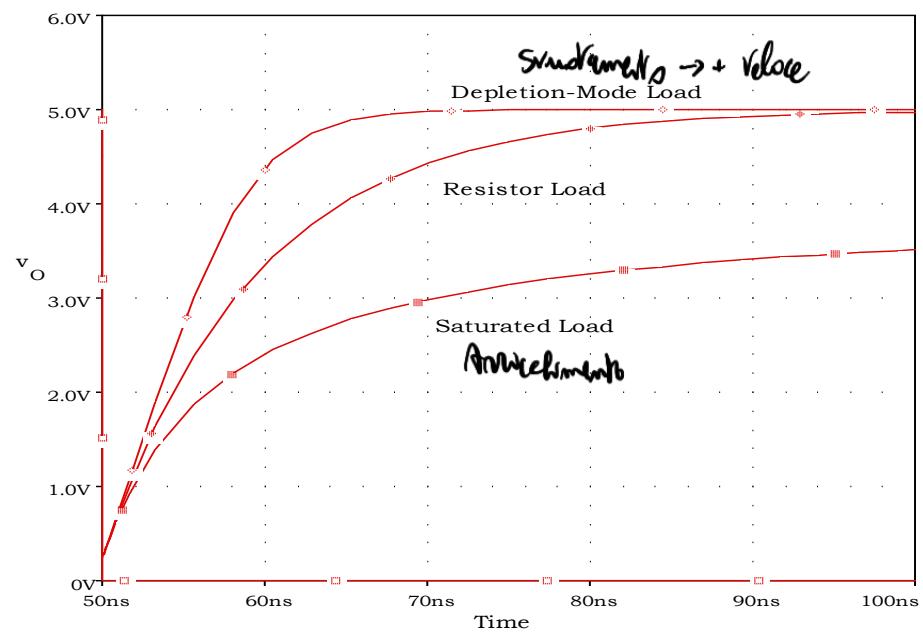
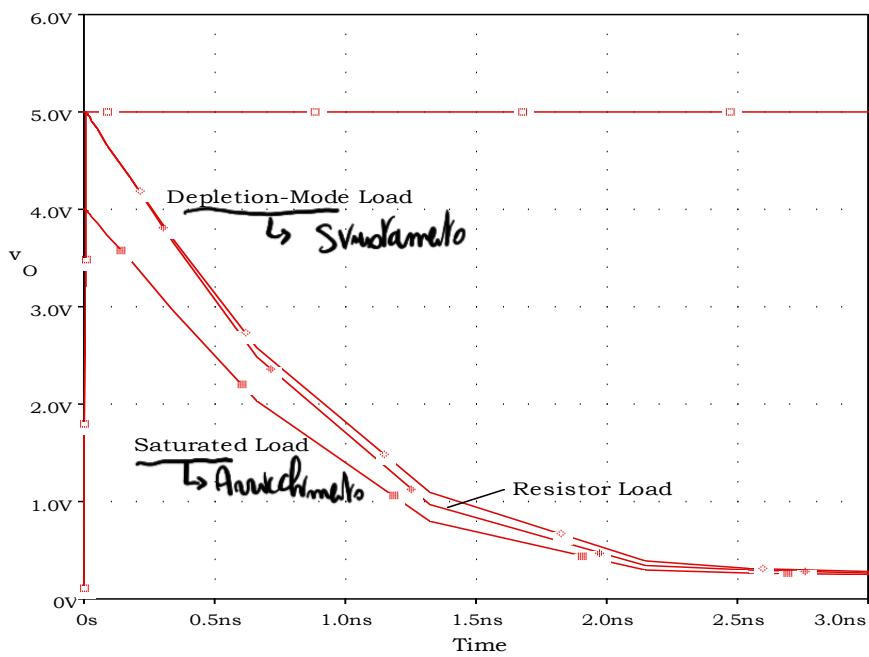
Scarica Alto-Basso identica per tutti e 3.

$$\int_0^{t_0} V_{dd} C_0 \frac{dV_{dd}}{dt} dt =$$

$$V_{dd} C_0 V_{dd} = C_0 V_{dd}^2$$

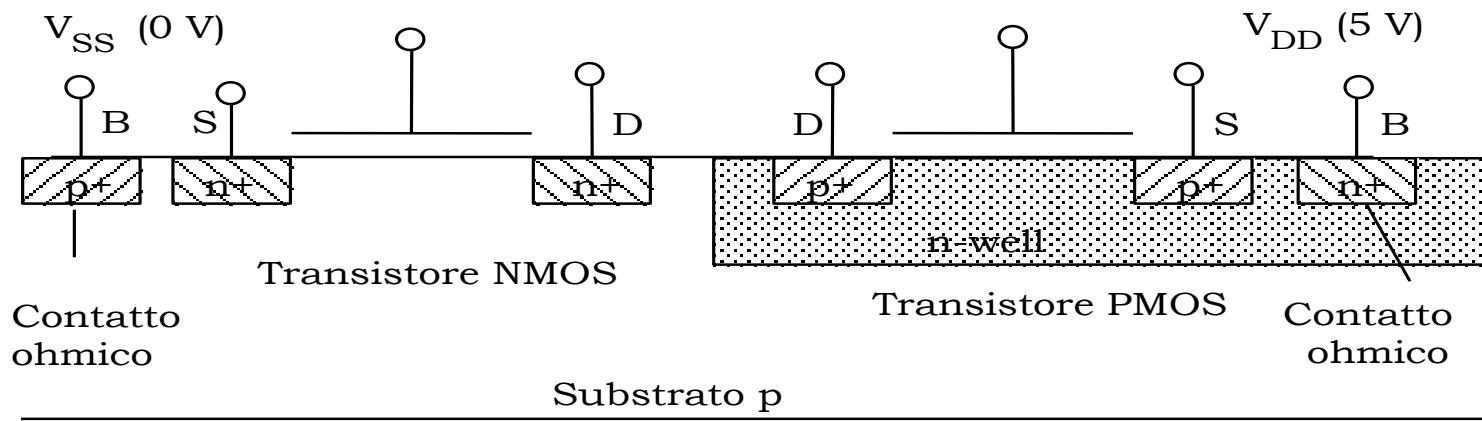
# Confronto dei tempi di risposta degli invertitori NMOS

*Simulazione*

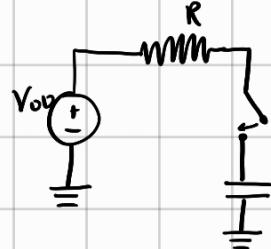
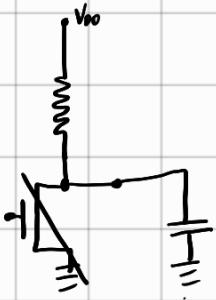


L'analisi è stata effettuata considerando una capacità di carico di  $0.1\text{pF}$

# Circuiti logici MOS complementari



Processo a tasca-n (n-well) per la realizzazione di NMOS e PMOS sullo stesso substrato



$$\sqrt{c}(0^+) = 0,25V$$

$$\begin{cases} \frac{dV_c}{dt} + \frac{V_c}{RC} = \frac{V_{DD}}{RC} \\ V_c(0^+) = 0,25V \end{cases}$$

$$\sqrt{c}(t) = \sqrt{V_{DD}}$$

$$V_c(t) = A e^{-\frac{t}{\tau}} + \sqrt{V_{DD}}$$

$$A = (V_{DD} - V_{out})$$

$$V_c(t) = (V_{DD} - V_{out}) e^{-\frac{t}{\tau}} + V_{out}$$

$$-\Delta V + \frac{\Delta V}{10}$$

$$\frac{V_{out} + \frac{\Delta V}{10} - V_{DD}}{-\Delta V} = e^{-\frac{t}{\tau}}$$

$$\frac{g}{10} = e^{-\frac{t}{\tau}}$$



$$V_{out} + \frac{\Delta V}{10} = \sqrt{c}(t_1)$$

$$V_{out} + \frac{\Delta V g}{10} = V_c(t_2)$$



$$\frac{t}{\tau} = -\ln\left(\frac{g}{10}\right)$$

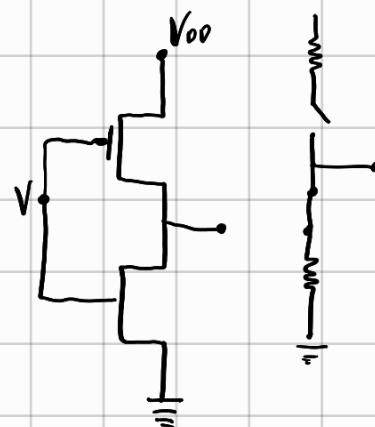
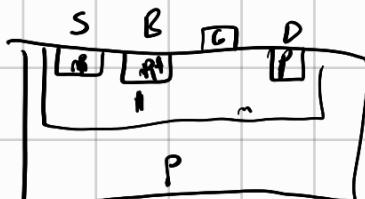
$$t_1 = -\gamma \ln\left(\frac{g}{10}\right)$$

$$t_2 = -\gamma \ln\left(\frac{1}{10}\right)$$

$$C \frac{dV_c}{dt} = k_{ms} \left( V_{DH} - V_{FDS} \right)^2$$

$$C \frac{dV_c}{dt} = k_{ms} \left( V_{DH} - V_{FDS} - \frac{V_c}{2} \right) V_c \quad t_2 - t_1 = -\gamma \left( \ln\left(\frac{1}{10}\right) - \ln\left(\frac{g}{10}\right) \right)$$

$$= +\gamma \ln g$$



RECAP: CARICO A SVUOTAMENTO VINCE per le porte logiche NMOS

In questo regime il prodotto R<sub>N</sub>V<sub>D</sub> è costante.

Funziona a MOS complementari; funziona sia di dispositivo a canale N che a canale P. Per cui anche: uso maggior dispositivo ma ho dissipazione statica nulla, sia stato alto che basso ma da' corrente.

Due logici implementati da dispositivi, sono O e Vdd. M<sub>N</sub> attiva, per esempio nel power scaling, dove prima doveva guardare le dimensioni per mantenere Vdd e O uguali.

Sv fa realizzando su stesso chip dispositivo a canale n e disp. a canale P.

M<sub>N</sub> servono 2 substratti diversi. Allora creo zona di inversione.

Pozzo n-well ho drogato inverso e lì insensore al PMOS.

Body più drogato perché deve fare contatto Ossido, drogato abbastanza. Non voglio avere nessun effetto shodo.

→ Ultimare configurazione con 2 mosfet complementari con 2 invertitori.

2 invertitori complementari. Montati così, sono 2 dispositivi completi (non a funzionamento ribaltabile) fanno gate in comune. Invertitore ideale con R<sub>ONP</sub> e R<sub>OIN</sub>.

Sono pilotati uguali. Se segnale è alto, su spalla già accesso e viene verso

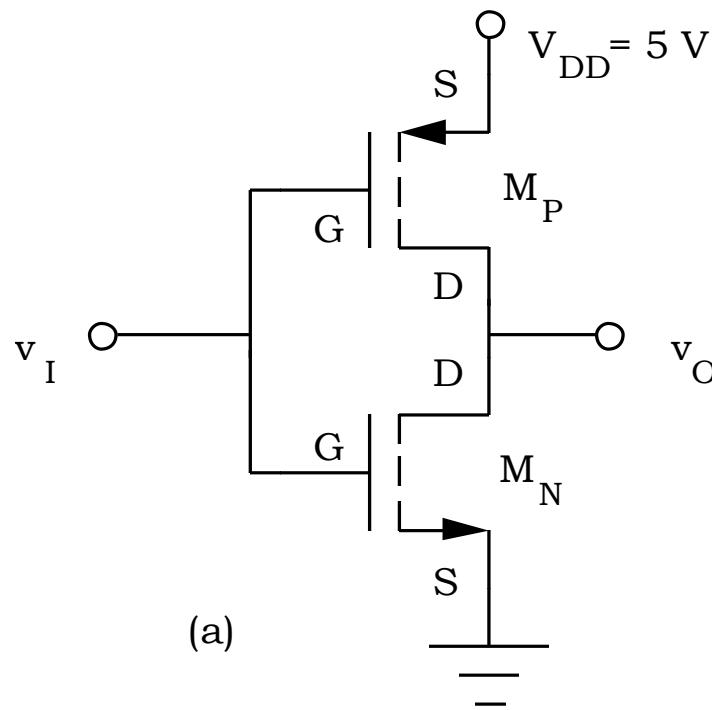
Sono in contrapposizione. Non puissa mai corrente se non nel transistore.

NOTA: M<sub>N</sub> ha body a massa e source a massa.

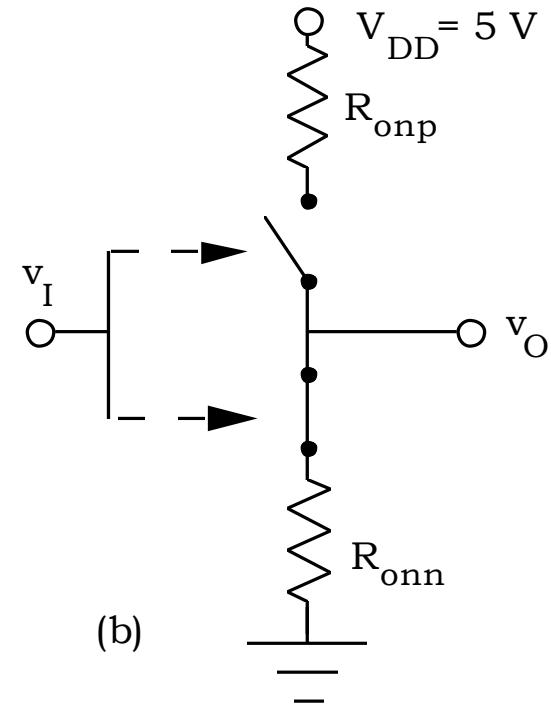
M<sub>P</sub> invece ha Body a SV, potenziale più alto, ma anche S.

Non c'è effetto substrato.

# Invertitore CMOS

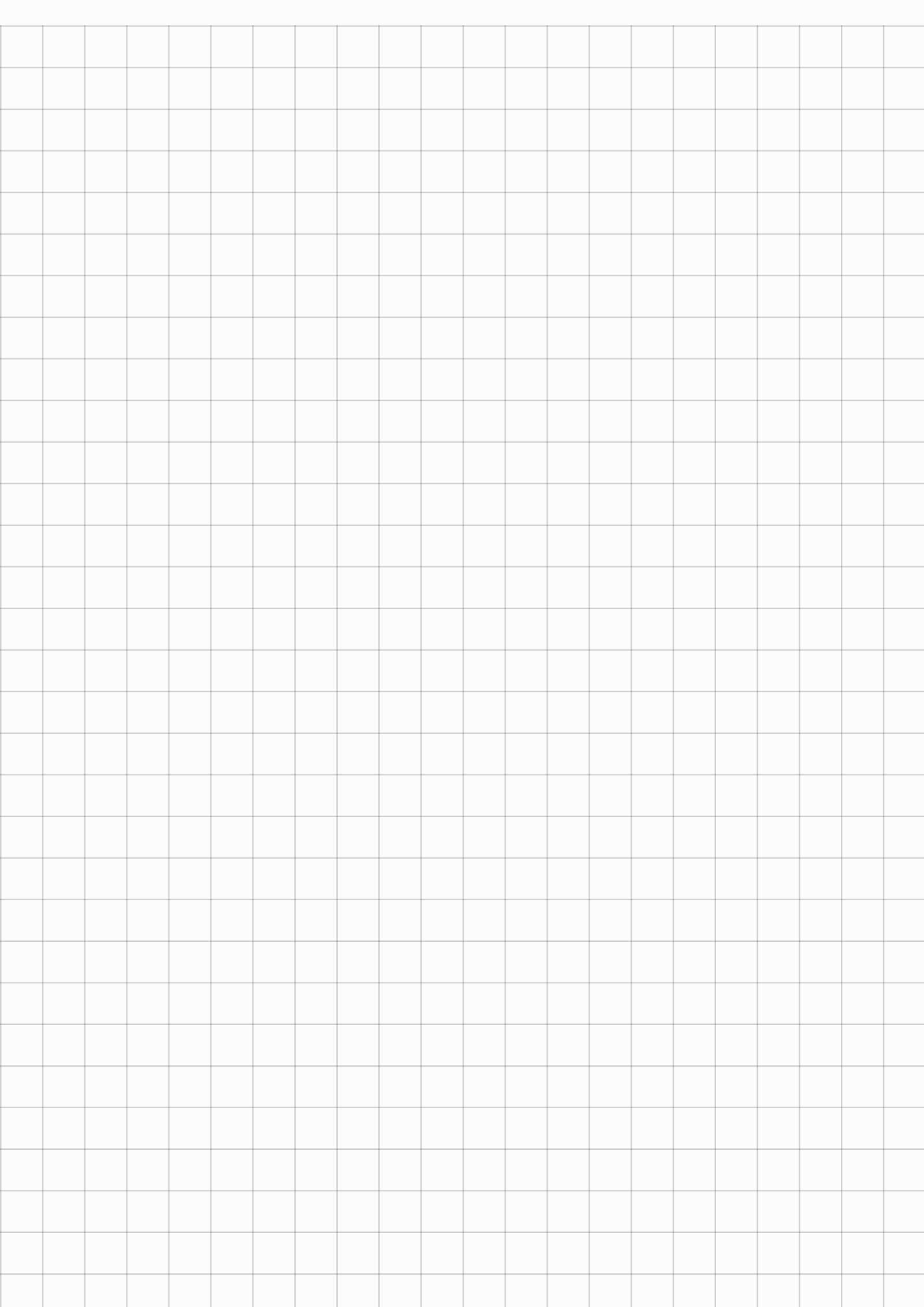


(a)

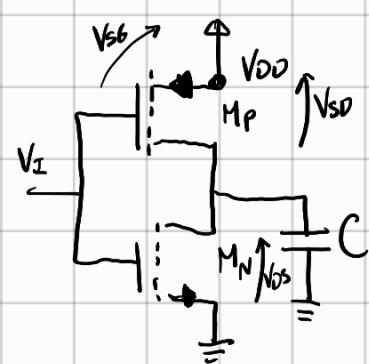


(b)

- Non c'è effetto di substrato sulla tensione di soglia
- $M_N$  ed  $M_P$  lavorano come dispositivi a tre terminali

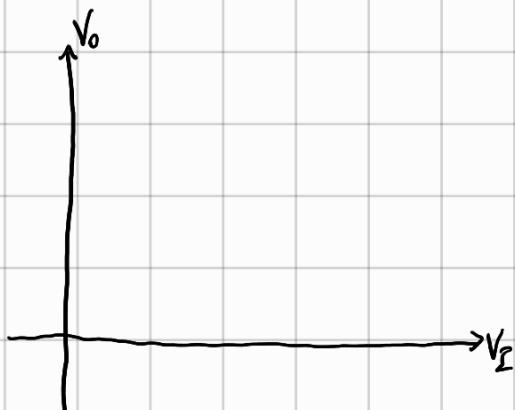


Vediamo livelli logici

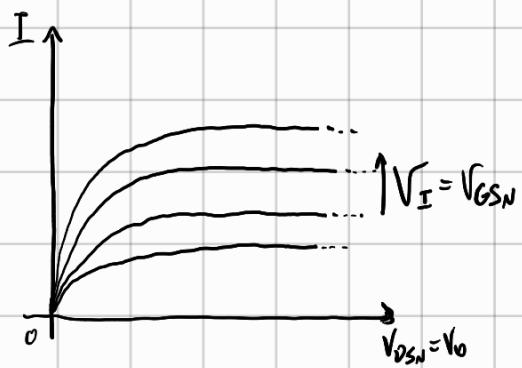


Lavoriamo in continua.

Seguiamo la procedura.  
V<sub>I</sub>, V<sub>D</sub>.



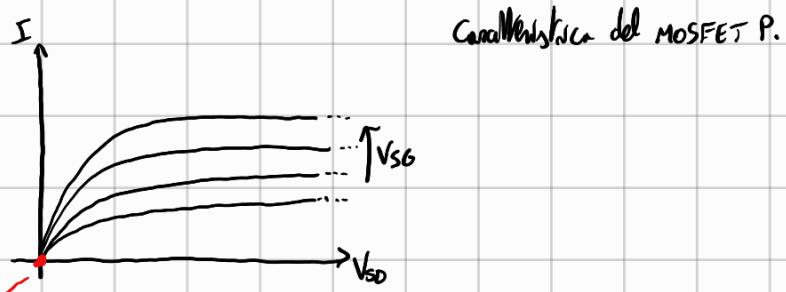
Mosfet N:



Per la legge di Kirchhoff:

$$V_{DD} = V_{SD} + V_{DS}$$

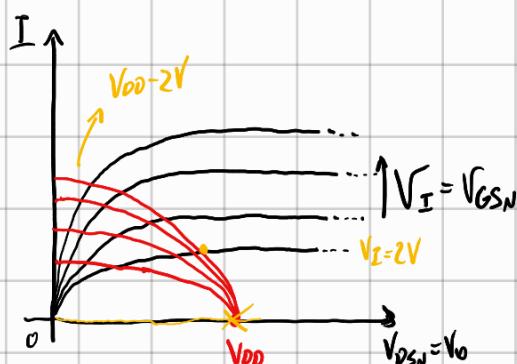
Ora: Se voglio caratteristiche  
dello P e trasformarle, le disegno prima.



$$\text{Ma } V_{DD} = V_{SG} + V_{GS} = V_{SG} + V_I \quad (\text{Equazione di Kirchhoff alla maglia a sinistra})$$

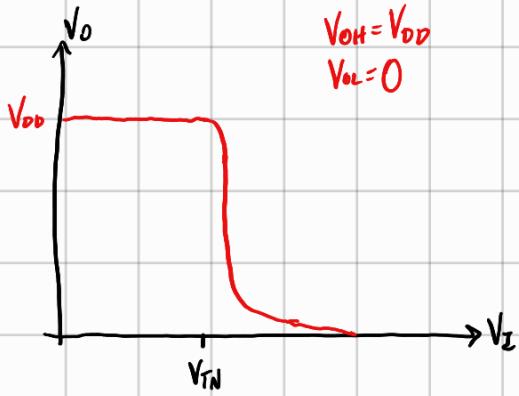
$$\text{Ma anche: } V_{DD} = V_{SD} + V_{DS} = V_{SD} + V_O$$

$$\text{NOTA: } V_{SD} = V_{DD} - V_O \quad \text{Punto } V_{SD}=0 \text{ corrisponde a } V_O=V_{DD}$$



Le curve si riportano ribaltate  
ogni volta che cambio V\_I cambiano  
entro le curve.

Se  $V_I < V_{TN}$ ? Corrente nulla, quindi sono su asse x. Intersez. delle due famiglie capiti su  $V_{DD}$ .



Ora salgo un po'.  $V_I = 2V \Rightarrow V_{SG} = V_{DD} - 2V$   
l'intersezione si sposta. 2 curve di latore differenti  
Mano a mano che salgo, curve N salgono,  
curve P scendono. Se  $V_I = 5V$ , ho curva  
massima su N e  $V_{SG} = 0$ , mi fermo su asse X!  
Intersezione 0,

INDIPENDENZA DA COME SONO FATTI I MOSFET.

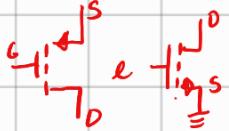
Nel canale resistivo e in quello a svuotamento non  
c'era dipendenza per  $V_{DD}$ , ma  $V_D$  sì, in tutti. Quis No?

Non c'è nemmeno effetto di substrato, perché Body e  
Source sono collegati:

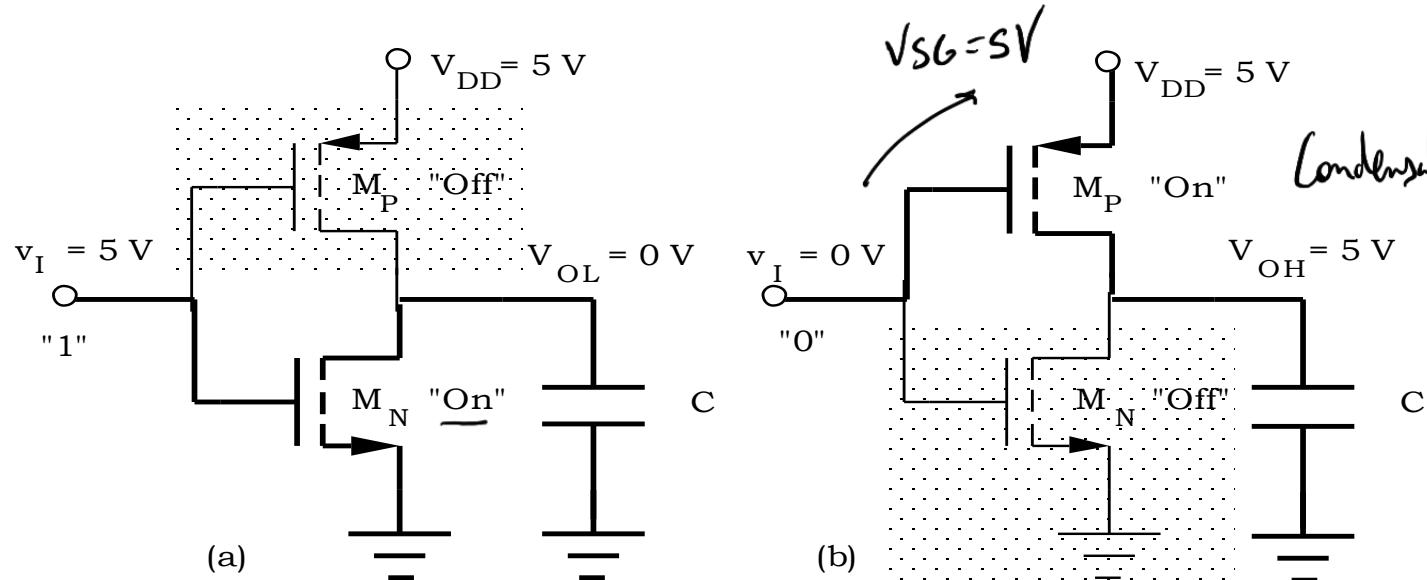
Lo dice simbolo:



Ma se SB commosso  $\Rightarrow$



La rappresentazione lo presuppone.



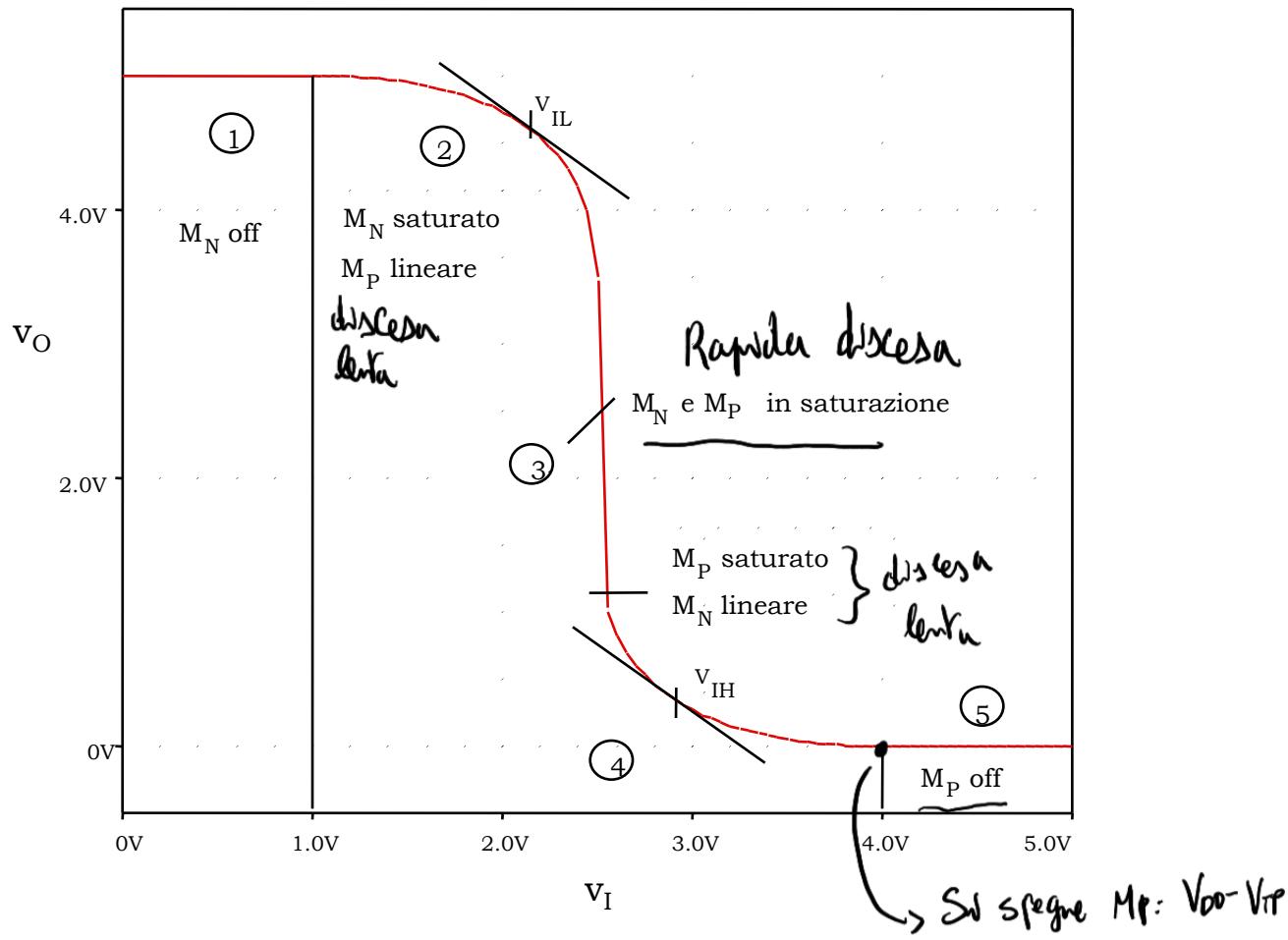
Condensatore si scarica su  $M_N$ ,

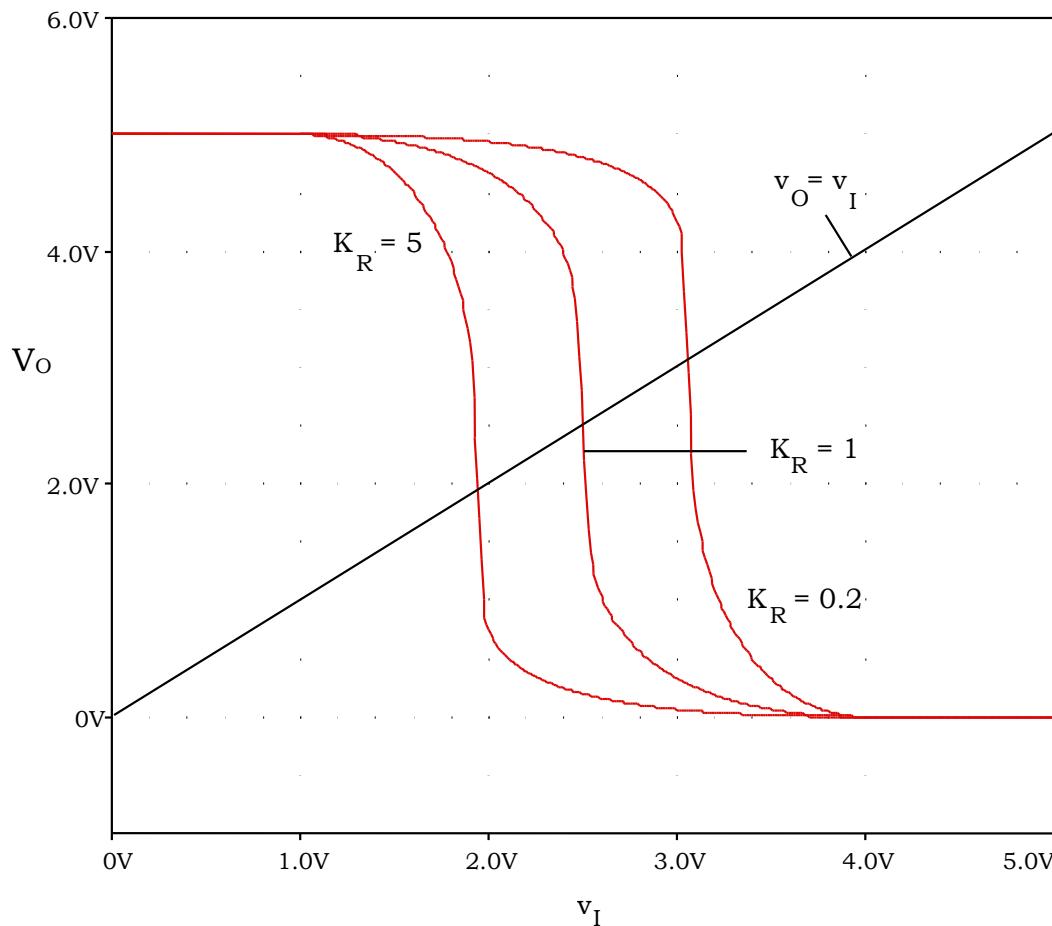
Livelli logici:

$$V_{OL} = 0$$

$$V_{OH} = V_{DD}$$

# Caratteristica di trasferimento





$$K_N = K_n \left( \frac{W}{L} \right)_N \text{ con } K_n = 25 \mu\text{A/V}^2$$

$$K_P = K_p \left( \frac{W}{L} \right)_P \text{ con } K_p = 10 \mu\text{A/V}^2$$

*Bloccati! Basso però variazione rapporto di aspetto.*

Luigi Zeni DII-SUN  
Fondamenti di Elettronica Digitale

*VALORI DI RIFERIMENTO*

$$K_R = \frac{K_N}{K_P}$$

*INVERTITORE SIMMETRICO*

$$\left( \frac{W}{L} \right)_P = 2.5 \left( \frac{W}{L} \right)_N$$

*Bilanciare mobilità*

Come la curva varia al variare di  $K_R$ , rispetto dei rapporti d'aspetto  
La curva si sposta.  
Invert. con bisezione si sposta  
Più in alto o in basso  
NOTA:  
 $K_m' = M_m C_{ox}$  *Capacità specifica osservata*  
↑  
Comincia perché è diversa la mobilità!

# Margini di rumore per l'invertitore simmetrico

GRANIS: calcoli condensatori = -1. Caso invertitore simmetrico.

$$V_{IL} = \frac{3V_{DD} + 5V_{TN} + 3V_{TP}}{8}$$

$$NM_L = V_{IL} - \underbrace{V_{OL}}_{\nearrow n=0} = V_{IL}$$

$$V_{IH} = \frac{5V_{DD} + 3V_{TN} + 5V_{TP}}{8}$$

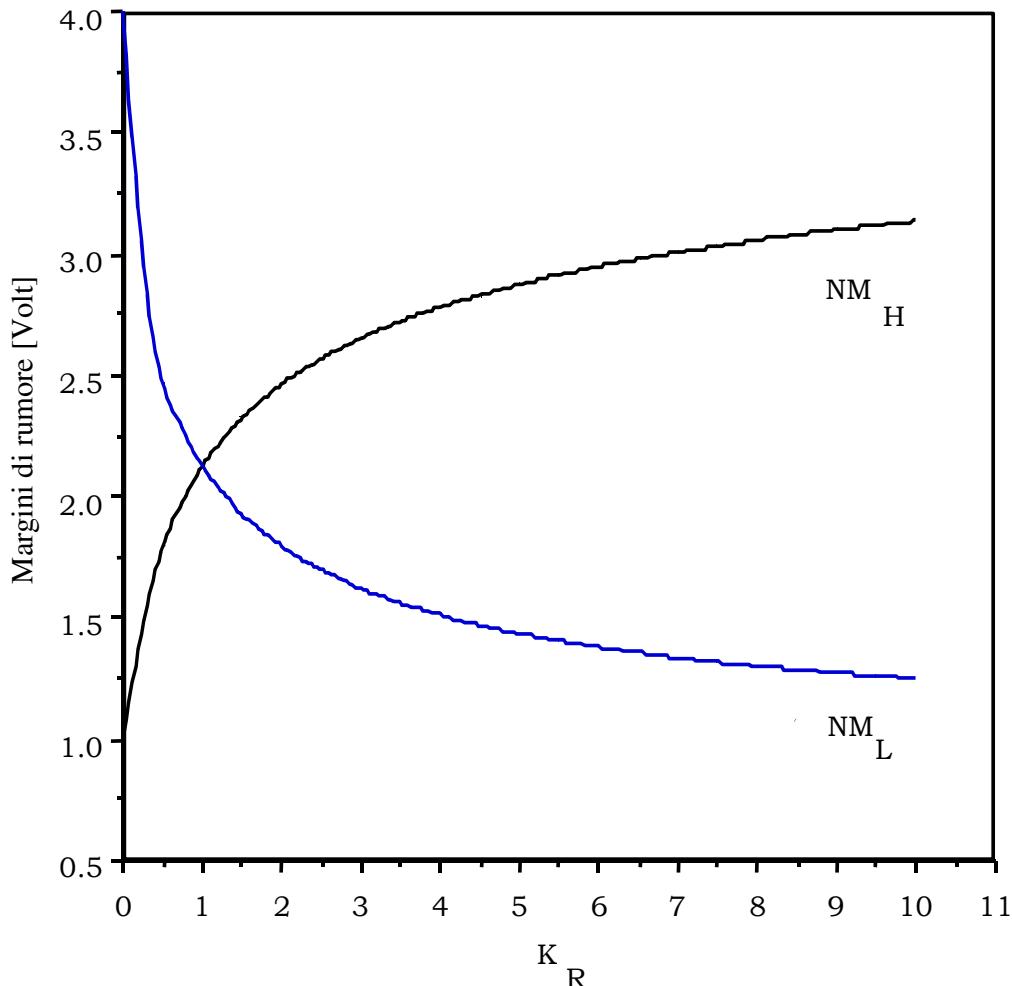
$$NM_H = V_{OH} - V_{IH} = V_{DD} - V_{IH} = \frac{3V_{DD} - 3V_{TN} - 5V_{TP}}{8}$$

$V_{TN} = |V_{TP}| = V_T = 1$  Se tensioni segnali di modulo  
uguale

$$NM_L = NM_H = \frac{3V_{DD} + 2V_T}{8} = 2.1V$$

# Dipendenza dei margini di rumore da $K_R$

Margini di rumore convergono se non sono più simmetrici.

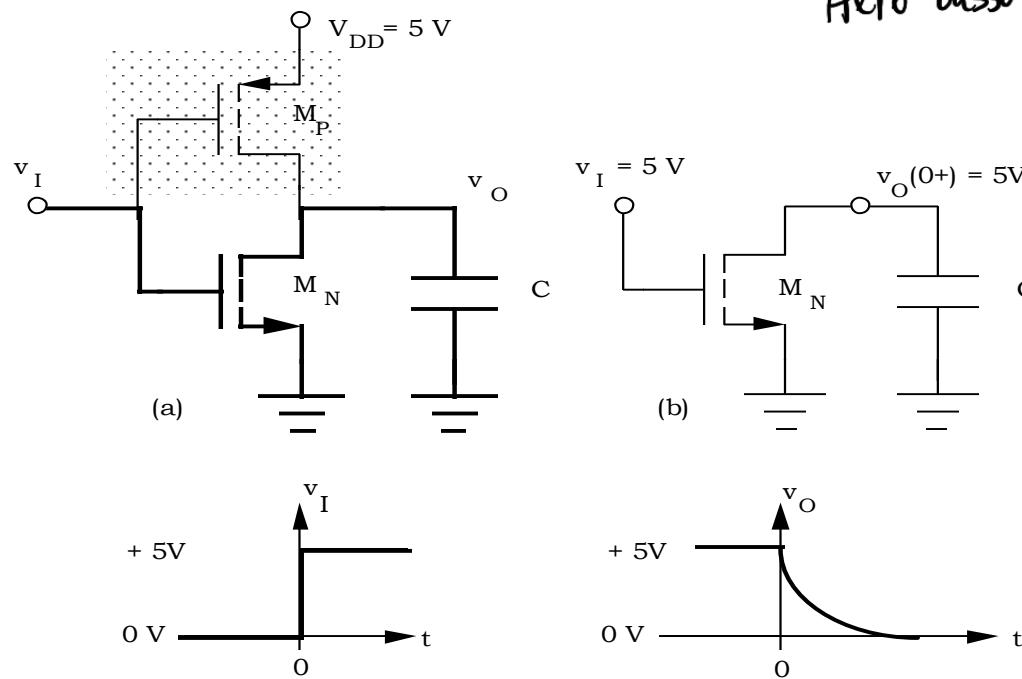


A simmetria della struttura  
 $NM_H$  decresce,  $NM_L$  cresce.  
Viceversa a destra.

In genere, per questo concetto  
lavorare non simmetrica.

# Risposta dinamica: Considerazioni già fatte e analisi.

*Alto-basso struttura.*



Transizione alto-basso dell'uscita: Il condensatore si scarica attraverso  $M_N$

La dinamica è la stessa dell'invertitore NMOS con  $V_{OH}=V_{DD}$  e  $V_{OL}=0$

$$\tau_{PHL} = \frac{C}{K_N(V_{OH} - V_{TN})} \left\{ \ln \left[ 4 \left( \frac{V_{OH} - V_{TN}}{V_{OH} + V_{OL}} \right) - 1 \right] + \frac{2V_{TN}}{V_{OH} - V_{TN}} \right\} = \frac{0.325C}{K_N}$$

$t_f \approx 2\tau_{PHL}$

Tempo di fall

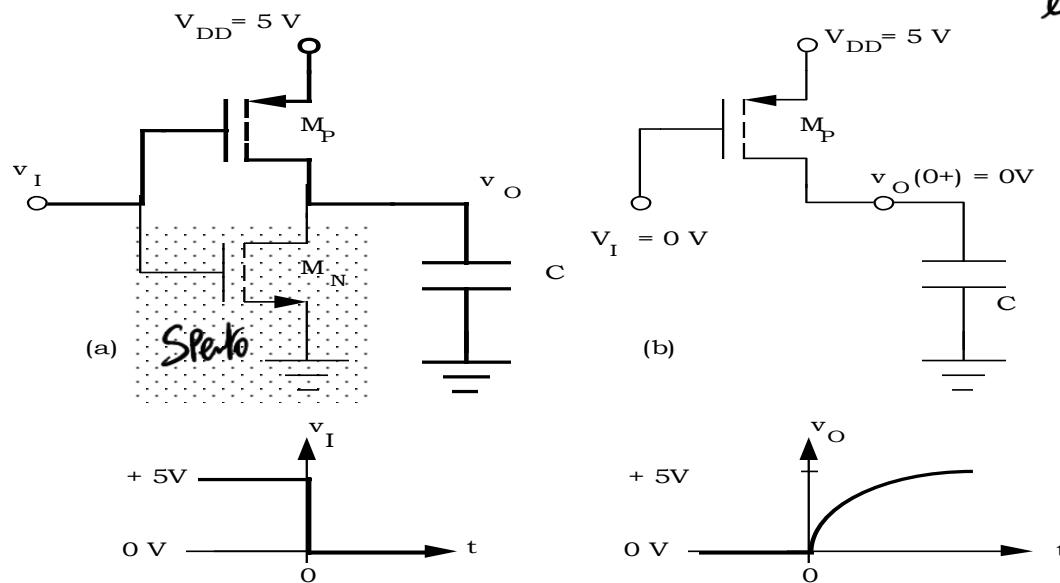
*È tutto uguale. Scatta anagrafe come NMOS. Identico.*

Se aumenta  $C$  si raffredda, se aumenta  $K_m$  si riscalda.

↳ Seta secca.

↳ cemento.

Risposta dinamica: Per simmetria prende la stessa formula, esce la stessa espressione.



Transizione basso-alto dell'uscita: Il condensatore si carica attraverso  $M_P$

Per simmetria si ha

$$\tau_{PLH} = \frac{C}{K_p(V_{OH} + V_{TP})} \left\{ \ln \left[ 4 \left( \frac{V_{OH} + V_{TP}}{V_{OH} + V_{OL}} \right) - 1 \right] - \frac{2V_{TP}}{V_{OH} + V_{TP}} \right\} = \frac{0.325C}{K_p}$$

$$t_r \approx 2\tau_{PLH}$$

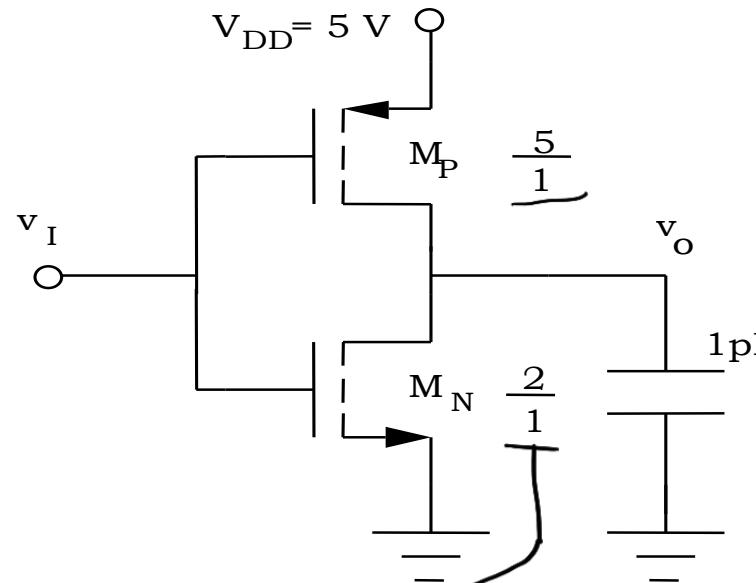
Tensione negativa di soglia  
Quando c'è un p.

Bisogna ricordare il concetto

(NOTA: Regole del progetto: minimo rapporto d'angolo in tecnologia CMOS è 2/1)

# Esempi numerici

$$\tau_P = \frac{\tau_{PLH} + \tau_{PHL}}{2}$$



Invertitore di riferimento

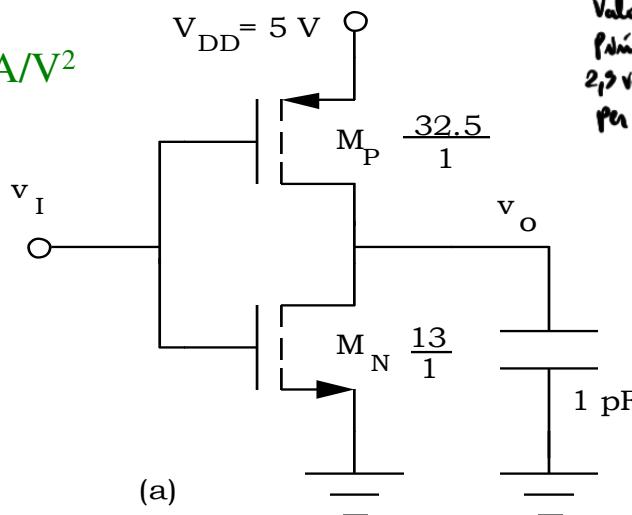
$$25 \text{ mA/V}^2 \cdot 2 = 50$$

$$K_N = K_P = 50 \mu\text{A/V}^2$$

$$\tau_P = 6.5 \text{ ns}$$

$$K_N = K_P = 325 \mu\text{A/V}^2$$

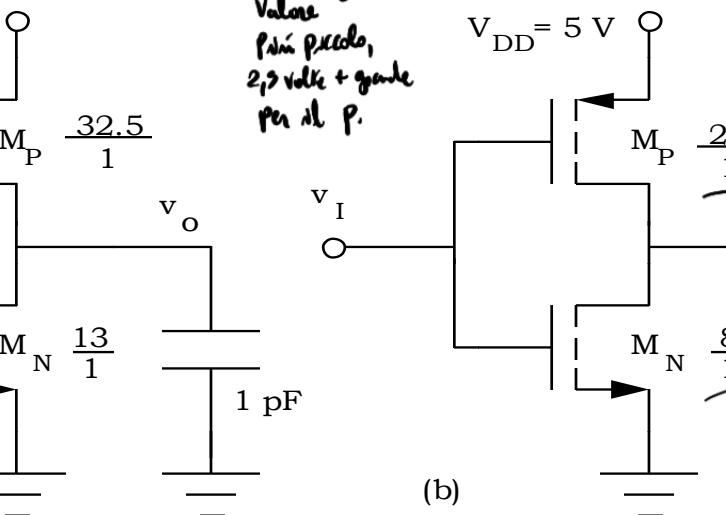
$$\tau_P = 1 \text{ ns}$$



(a)

Ho aumentato  $K_NP \rightarrow$  aumenta  $I$ .  
Diventa più veloce

Valore più piccolo,  
2,7 volte + grande  
per il P.



(b)

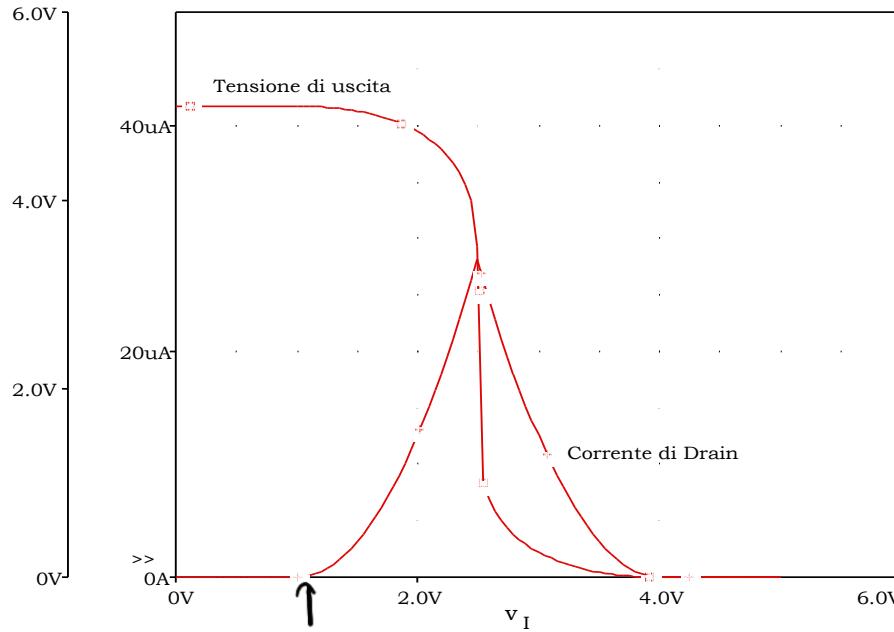
$$K_N = K_P = 200 \mu\text{A/V}^2$$

$$\tau_P = 3.3 \text{ ns}$$

Che quadruplica l'andamento  
ma moltiplica secco

# Potenza dissipata nel CMOS

Comete



O furbé sono solo sogni.

Non c'è dissipazione di potenza statica

Se sali c'è poco corrente, a metà ho poco masso  
a metà e poi se affiora perché mosfet sopra si spegne.  
a h VDD no più corrente.

$$P_D = \frac{CV_{DD}^2}{T} = CV_{DD}^2 f + \text{un contributo, generalmente piccolo, dovuto agli impulsi di corrente}$$

espressione

qui visto, precisamente l'escursione è propria tra 0 e VDD.

Luigi Zeni DII-SUN

Fondamenti di Elettronica Digitale

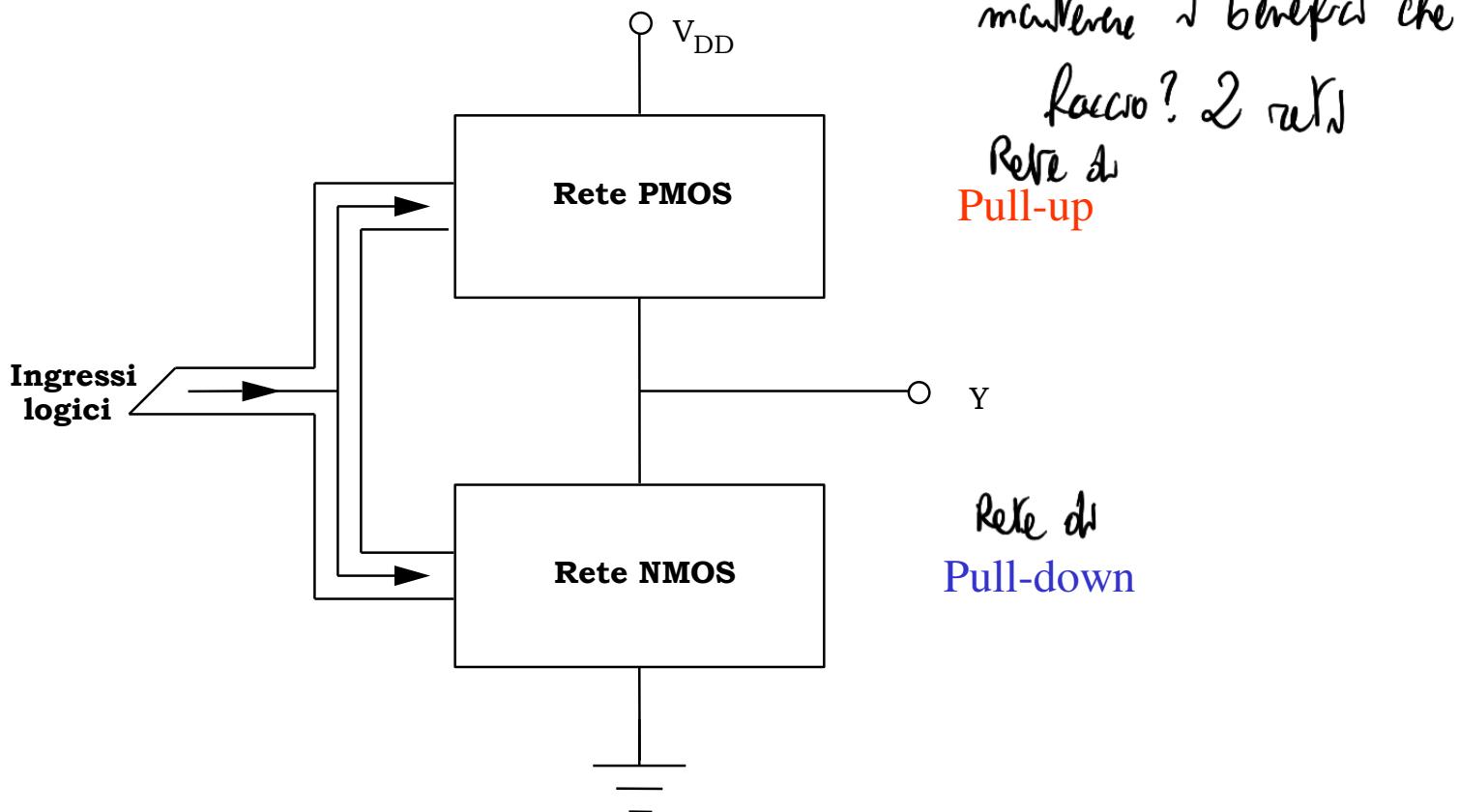
↓  
Poco contributo.

- 1) Livelli logici ma dipendono da mosfet
- 2) Posso giocare sulle dimensioni a piacimento.
- 3) Posso sommellorizzando ma devo ricordare che rapporto d'angolo minimo è  $\frac{2}{1}$ .
- 4) Corrente sempre 0 nello stato alto o nello stato basso. C'è dissipazione di potenza solo durante il transito.
- 5) Porte consumano oh meno e possono essere impacchettate con densità maggiore.

Impacchettamento di dispositivi vicini è limitato dalle squameggianti dei circuiti.  
Più difficile smallire colore.

# Porte logiche CMOS

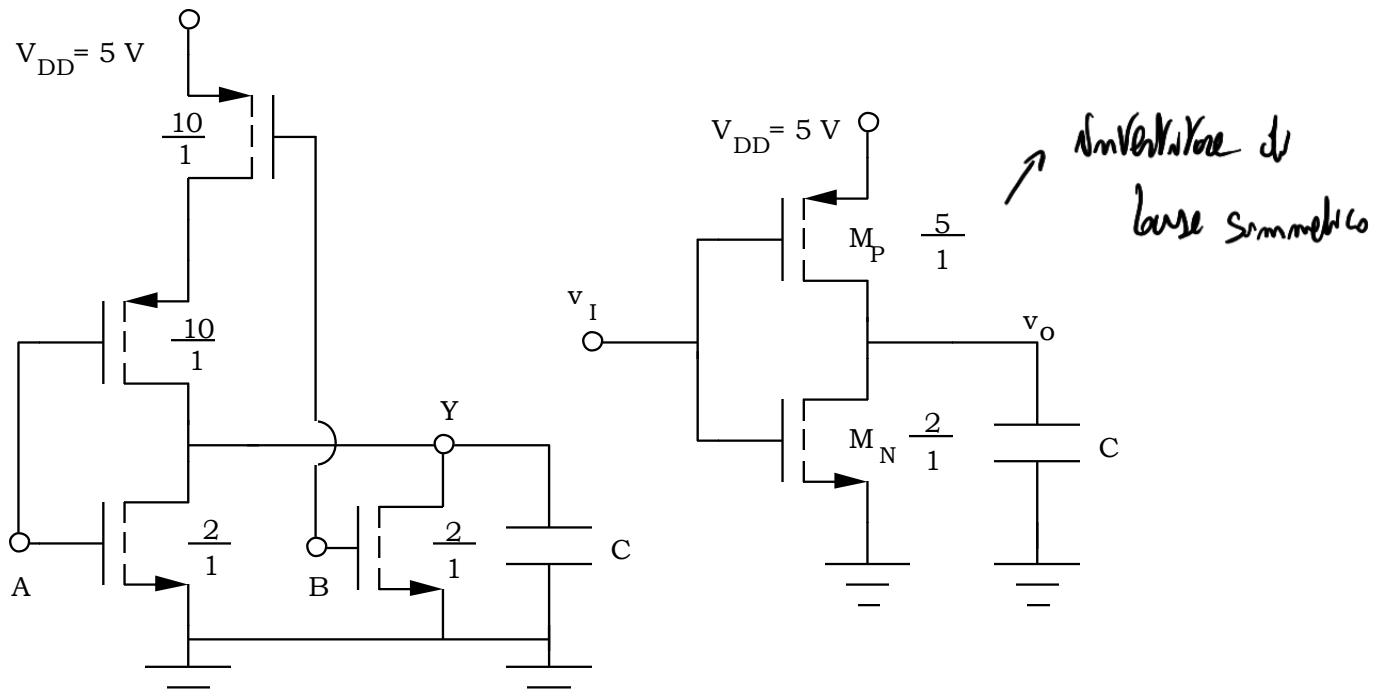
Come si fanno? Somme di prodotti. Ma se voglio  
mantenere i benefici che



Struttura generale di una porta CMOS

Gate devono essere collegati! Questa simmetria per la potenza.  $\Rightarrow$  CompliKazione

# Porta NOR a due ingressi



Sempre 2 transistors in parallelo per gli NMOS, ma i PMOS non sono.

Facile vedere NOR:

Il dimensionamento dei transistori si effettua considerando il tempo di commutazione della porta rispetto all'invertitore di riferimento e trascurando l'effetto di substrato

A e B bassi, sono gli NMOS spenti, e i PMOS accessi.

Flusso comune che basterà attraverso i 2 PMOS a cercare condensatore  $\rightarrow$  1.

A acceso e B spenti.

PA spento e PB acceso. Uscita è 0 perché corrente non passa. Condensatore deve passare almeno 1 nA su 2.

Se A spento e B acceso segnale. Non passa corrente.

00  $\rightarrow$  1  
10  $\rightarrow$  0  
01  $\rightarrow$  0  
11  $\rightarrow$  0

NOTA: 2 mosfet qui non hanno effetto substrato, ma nei 2 sopra PA si perché non è ad alzamento. Ma qui trascuriamo questi effetti.

NOTA: problema di dimensionamento non c'è; livelli sono sempre 0 e Vdd. Posso scegliere tutto come voglio. Le dimensioni non contano per i livelli logici ma nella dimensione si!

Nel tempo di propagazione. Dimensionamento si effettua da quella scelta.

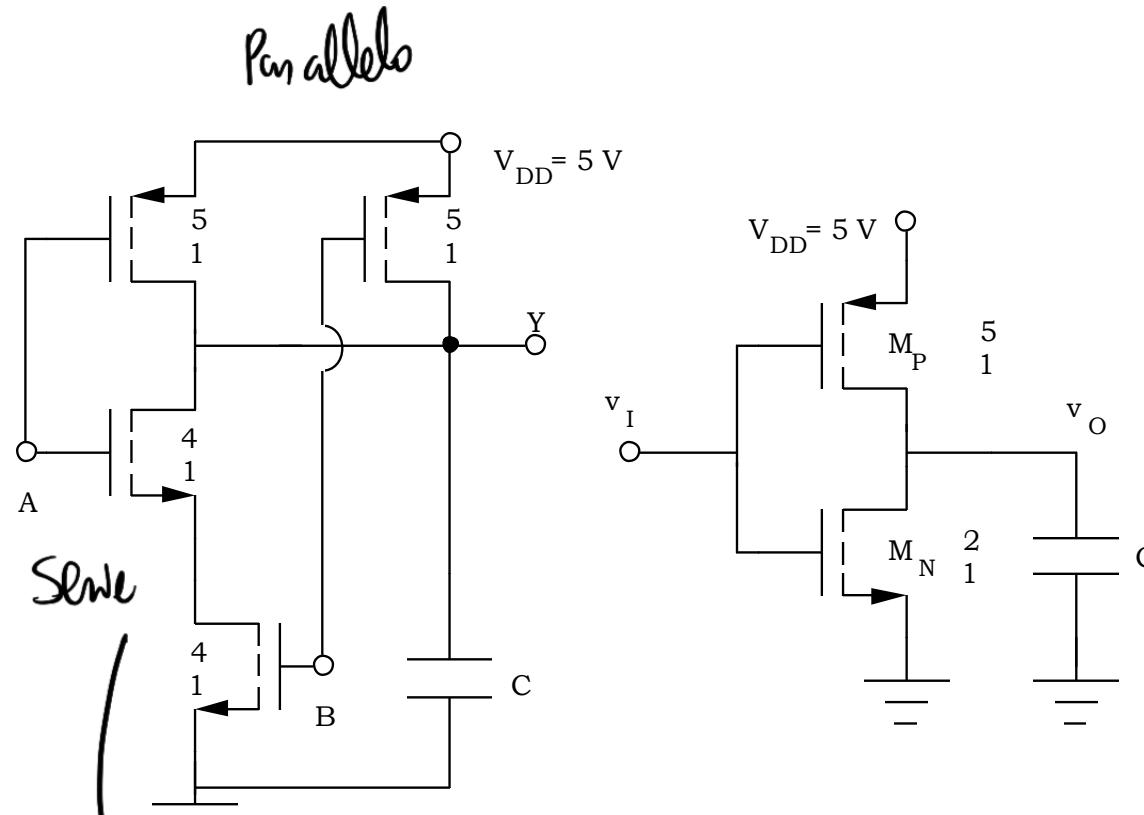
TEMPO DI COMMUTAZIONE E AREA SUL CHIP.

Voglio che tempo di propagazione sia uguale e ridimensiono. Se ho 2 in serie, condensatore che si cerca.  $\rightarrow$  Res di 2 deve essere = a quello del riferimento  $\frac{C}{2}$ . Per lui scavo no problem. Parallello. Se sono tutti e due access fermo ancora funziona con il tempo di attivazione.

AREA MINIMA può parallelizzare sui tempi di propagazione.

Nota: margini di rumore non dipendono dai rapporti di

# Porta NAND a due ingressi

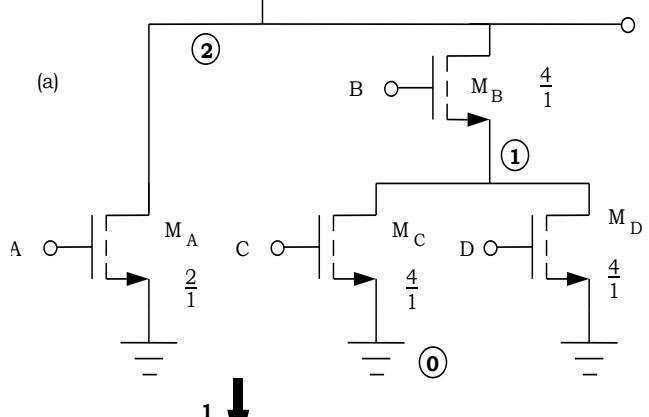
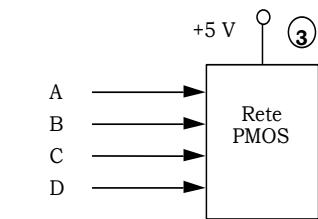


2 resistenze maggiori  $\Rightarrow$  Devo raddoppiare per avere stessa R e stesso tempo di propagaz.

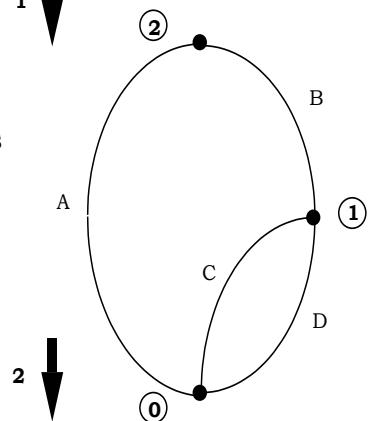
Il dimensionamento dei transitori si effettua considerando il tempo di commutazione della porta rispetto all'invertitore di riferimento e trascurando l'effetto di substrato

# Funzioni logiche complesse

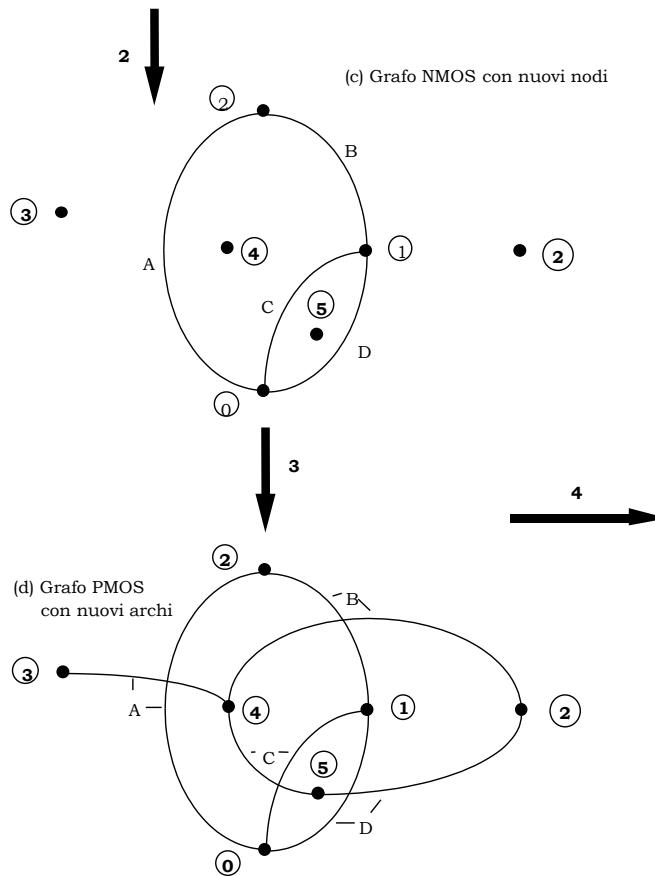
Algoritmo che  
costituisce Pull-up a  
puntate da cool-down.



(b) Grafo NMOS



$$Y = \overline{A + BC + BD}$$



Costituisco prima cool down come ho fatto co mm3.

Ora rete duale.

Su parte del rete, si identificano i nodi e identifico la marcia. Faccio graph.

Collego nodi con archi che corrispondono ai transitori.

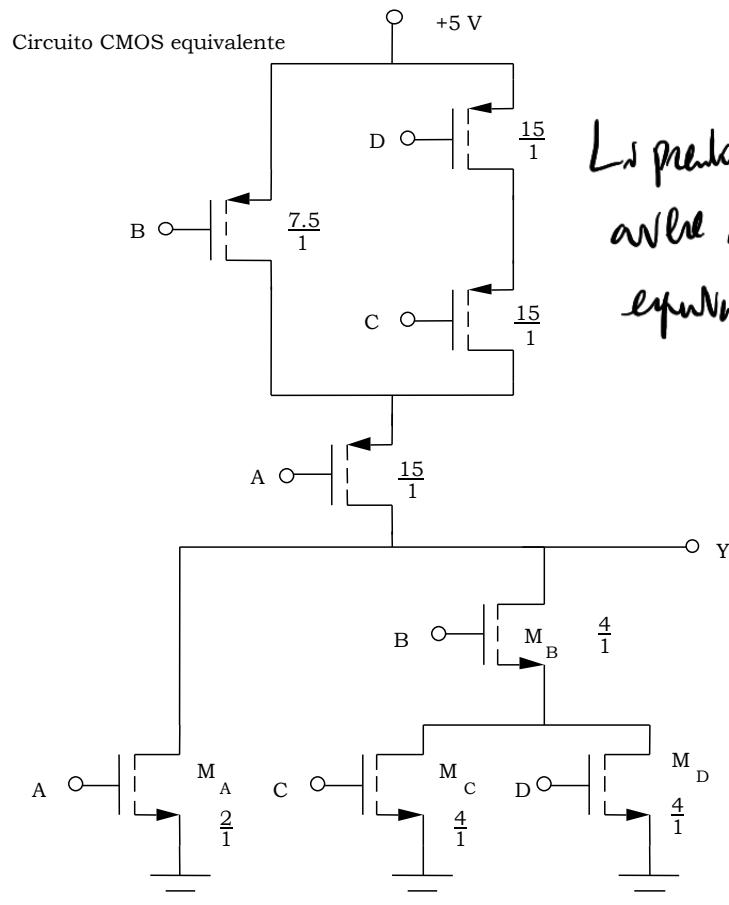
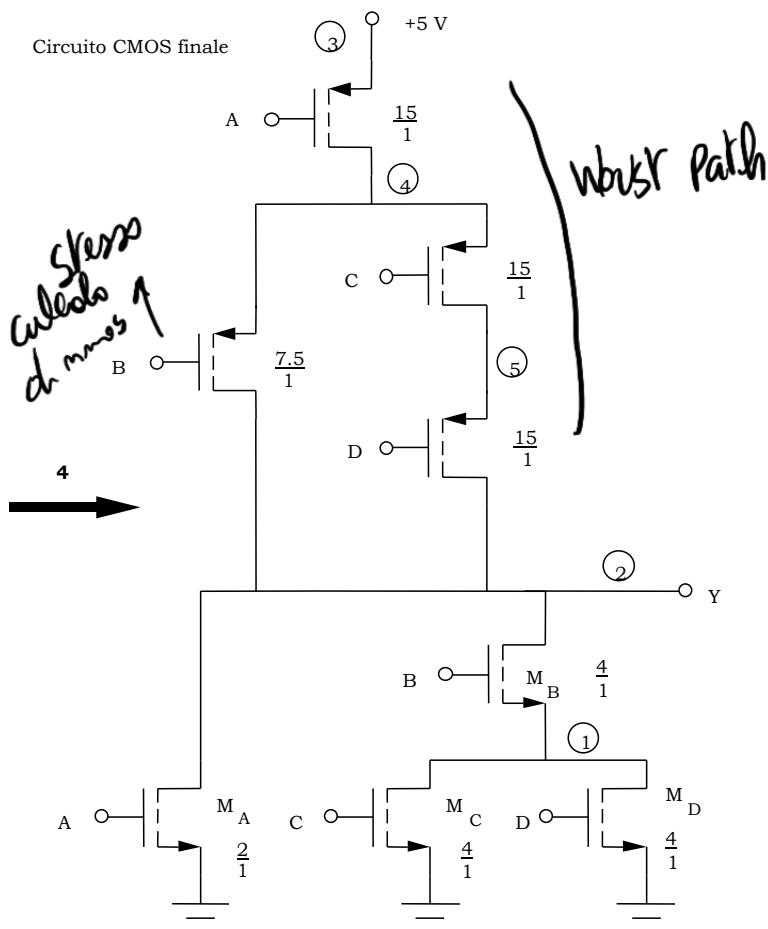
Now:

Trovò regione chiusa solo prima e ci metto punti.

Aggiungo altri 2 punti che rappresentano altrettante e uscite. ( $S$  non deve intersecare)  
2 volte  $\Rightarrow$  intersez. = transitor.

Connetto tutto:  $\{$  con  $3,5,2$ .  $S$  connesco co  $4$  e  $2$  e questi archi rubano a  
transitor a grande p.

Se sposto blocco non cambia niente.



$$\frac{R}{\left(\frac{15}{1}\right)} + \frac{R}{\left(\frac{W}{L}\right)_B} = \frac{R}{\left(\frac{5}{1}\right)} \Rightarrow \left(\frac{W}{L}\right)_B = \frac{7.5}{1}$$

Luigi Zeni DII-SUN  
Fondamenti di Elettronica Digitale

*Non utilizzate  
per funzionare  
dove essere segnale, creando  
Somma delle resistenze dove essere segnale.*

# Progetto ad area minima

$$Y = \overline{A + BC + BD}$$

Come cambia il ritardo rispetto a quello  
 $\tau_{PI} = \tau_{PLHI} = \tau_{PHLI}$  dell'invertitore di  
 riferimento? Non mi interessa n° di propag.  
 Considerando i percorsi peggiori di carica  
 e scarica della capacità si ha:

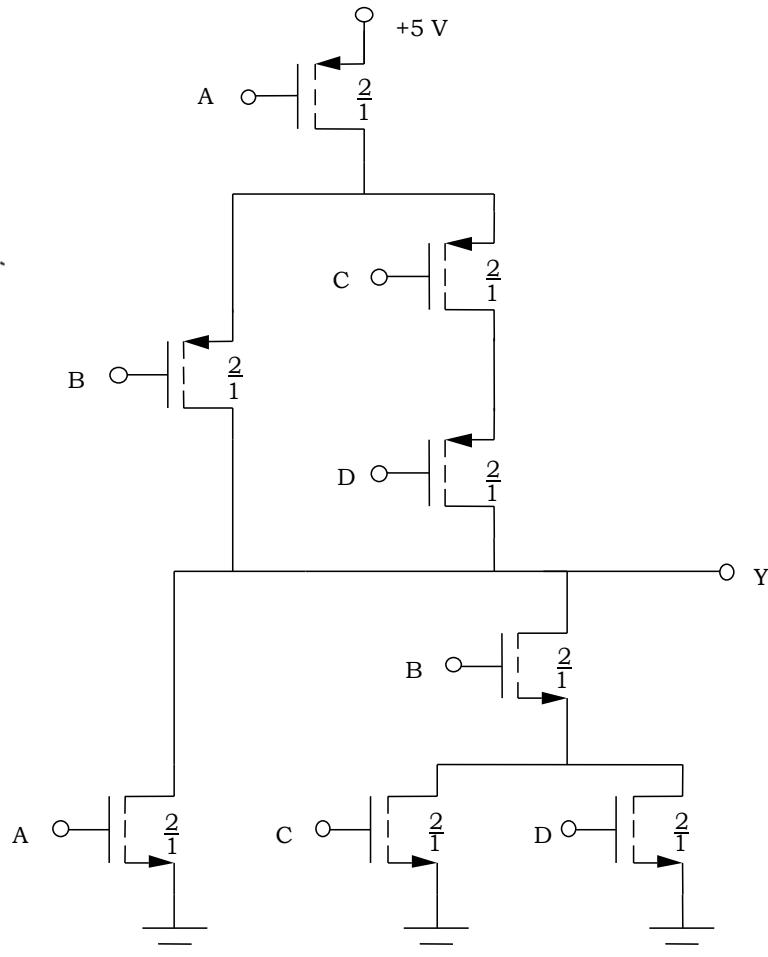
$$\tau_{PHL} = 2\tau_{PHLI} *$$

$\frac{2}{\pi}$  dimensione  
 minima.

$$\tau_{PLH} = \left( \begin{array}{c} \frac{3}{2} \\ \frac{1}{2} \\ \frac{1}{1} \\ \frac{5}{1} \\ \frac{1}{1} \end{array} \right) \tau_{PLHI} = 7.5\tau_{PLHI}$$

$$\tau_P = \frac{\tau_{PLH} + \tau_{PHL}}{2} = 4.75\tau_{PI}$$

Mi aspetto che sia più  
 Prof. Luigi Zeni DII-SUN  
 Fondamenti di Elettronica Digitale



Tempo di propag. inversamente  
 proporz. a resistenza

Alto-bass: scarsa densità di corrente pull-down. Percorso peggiore fatto dalle 2 svelle di pwr.

Si scarica attraverso le due periferie tempo è doppio (resistenza è doppia).

Nella rete oh pull-up ho 3 resistenze in serie. 3 da  $\frac{2}{1}$ . Nel riferimento, ce n'è 1 da  $\frac{5}{1}$ .  $R_{eq} = 3R(\frac{2}{1})$  inversamente prop. al rapporto d'aspetto.

$$R = \frac{1}{C} \Rightarrow R_{eq} = \frac{3}{\frac{2}{1}} \Rightarrow \text{Tempo direttamente proporz. a resistenza.}$$

Nel riferimento ce n'era 1 da  $\frac{5}{1}$ .  $\Rightarrow$  faccio calcolo ed esco 7,5 f.

Tempo oh proporzionale ad area minima = 4.7 s volte più grande.

Rallentamento grosso modo coincide col decremento di area.

(Se faccio area totale, ho 8 transistors da  $\frac{5}{1}$ )  $\Rightarrow$  Area minima =  $2 \cdot 1 \cdot f^2 \Rightarrow$  feature size.  
Area è  $16 f^2$ .

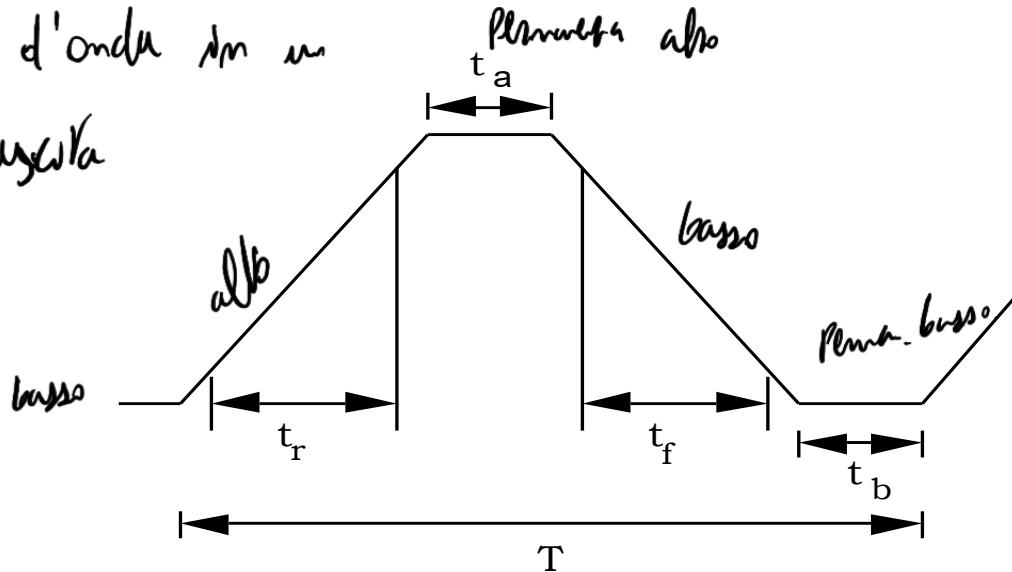
Pwmax:  $6 \cdot 1 f^2 + 6 \cdot 1 f^2 + 2 \cdot 1 f^2 + 6 \cdot 1 f^2 + 153 f^2 \dots \approx 62 f^2$  circa. Ci troviamo, faremo 4.7 s che per sé è grosso modo quello che guarda in area.

I prop. a rapporto d'aspetto, ma anche proporz. all'area. Annulla certe, carica prima velocemente.

# Stima del prodotto ritardo-potenza

Come si potrebbe deviare il prodotto ritardo-potenza:

Schemi forma d'onda con un periodo  $T$  non regolare



$$T \geq t_r + t_a + t_f + t_b$$

Perché quelle variano  
dal 10% al 30%.

$$t_r = t_f; \quad t_a = t_b \approx 0$$

$$t_f = t_r$$

$$T \geq 2t_r / 0.8 = 4 \tau_p / 0.8 = 5 \tau_p$$

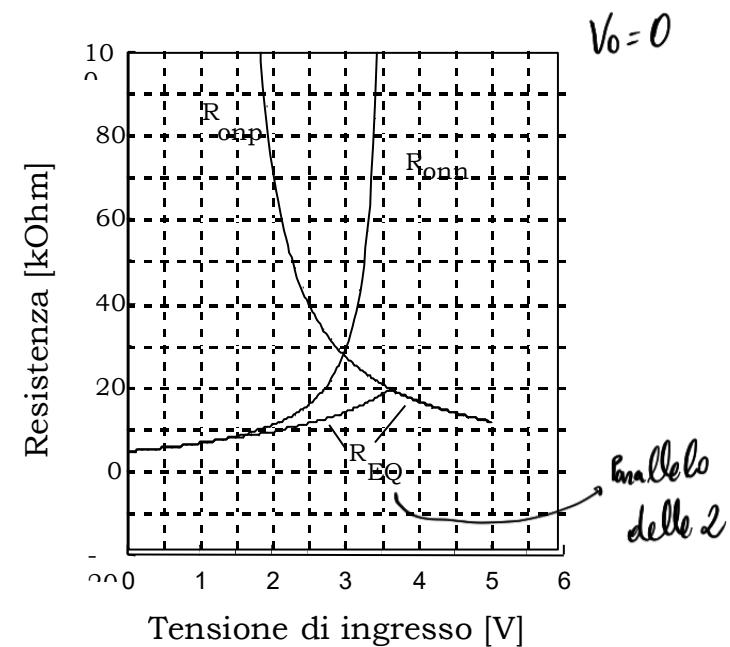
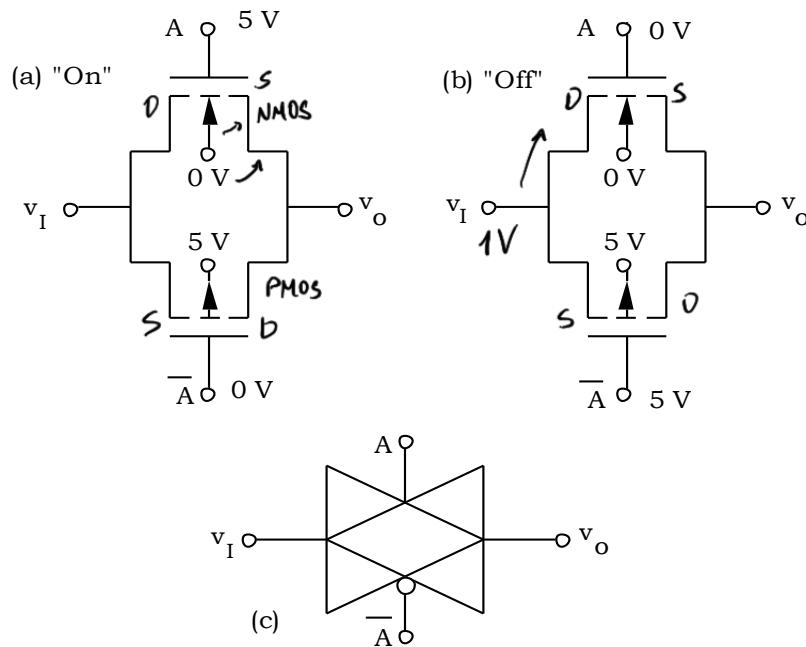
Approssimo  $\sim$   
Pendo nel 10% sopra  
e sotto con le  
estensioni.

$$\underline{PDP} = P_D \tau_p = \frac{CV_{DD}^2}{T} \tau_p \leq \frac{CV_{DD}^2}{5\tau_p} \tau_p = \frac{CV_{DD}^2}{5}$$

$\tau_p$  per la  
potenza dimensionata

*di parte sub  
da Ce Voo*

# Porta di trasmissione CMOS



Resistenza variabile facilmente pilotabile. Percorso conduttivo sempre aperto nella condizione on e sempre chiuso nelle off:

Due NMOS collegati in parallelo. Gli ultimi 2 terminali si definiscono dopo.

Ho 2 configuraz. del quale un stato on e stato off:

STATO OFF: Usata a massa. Qualunque segnale compreso da 0 a  $S = V_I$ , nessuno dei due dispositivi potrà avere canale acceso.

$V_{GS} \approx 0 \text{ V}$

$V_{SG} \approx -V$ . Non si ha sorgente di accensione. Rappresenta circuito aperto.

Qualunque tensione applicata a  $V_I$  e  $V_O$  non avrà mai col accendere canale.

VICEVERSA: Stato ON:

$V_O = 0$ ,  $V_I > 0$ , es.  $2V$ .

$V_{GS} = 5V$

$V_{SG} = 2V$  sono accesi o tutti e 2 oppure uno solo dei 2. Circuito chiuso con resistenza variabile.

Ho sempre  $R_{on} \neq +\infty$ . Passa corrente.

=> INTERRUTTORE PILOTATO DIGITALMENTE: Qualunque

Tensione minima in ON è acc. Con 1 solo mos si spegne se  $V_{GS} < V_{DN}$ .

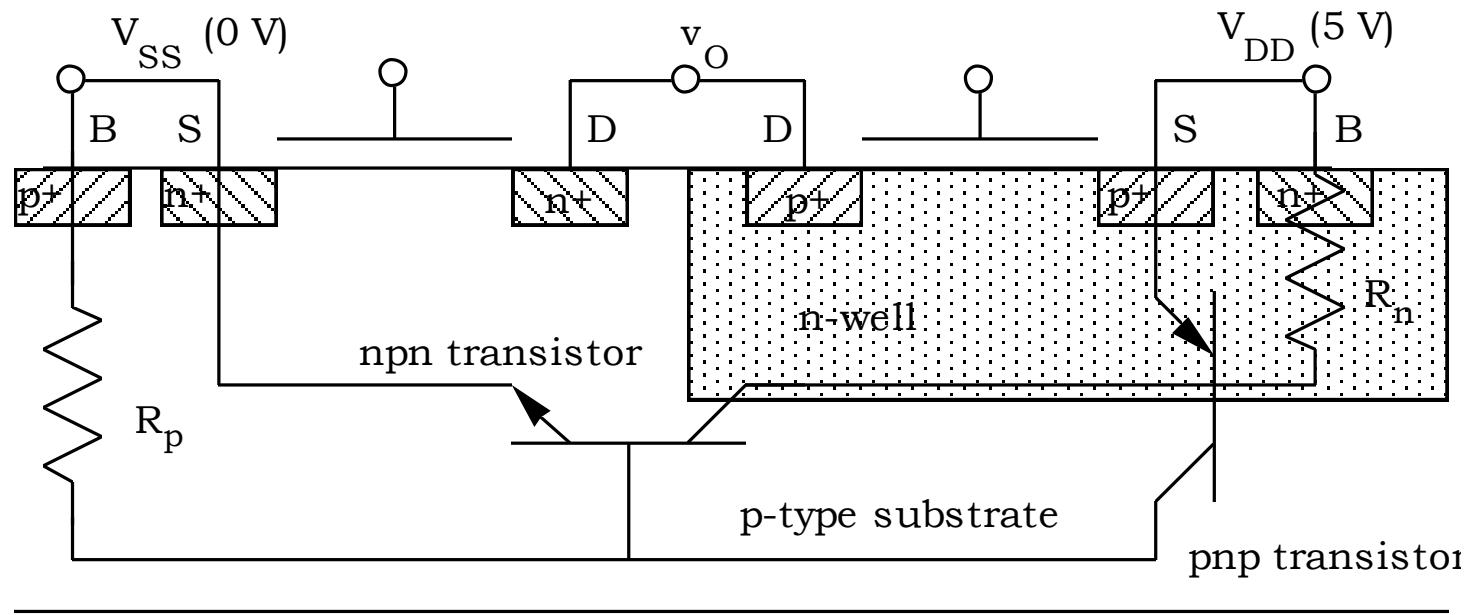
DRAIN E SOURCE NON PUOI SAPERLO IN PARTEZIA

Se li do' ingresso e uscita li puoi mettere D ed S.

Resistenza pilotabile con cosa? Con  $V_I$  e  $V_O$ ? E anche  $S=V_C$ ?

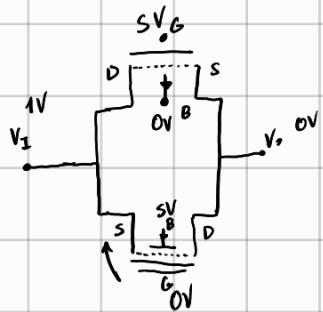
# Fenomeno del “Latch-up”

Più curiosità



Leggendo a sonda verso mani tali da bucare oscilla. La struttura configura 2 transistor bipolari.

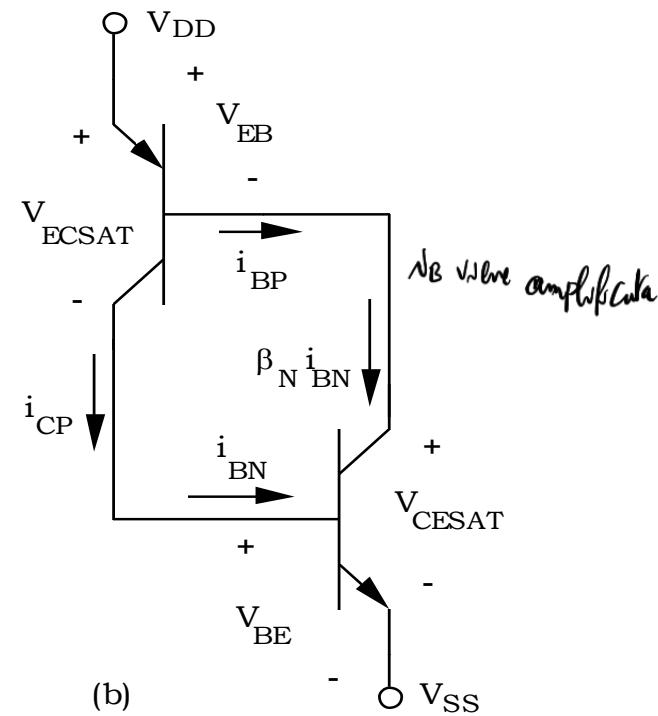
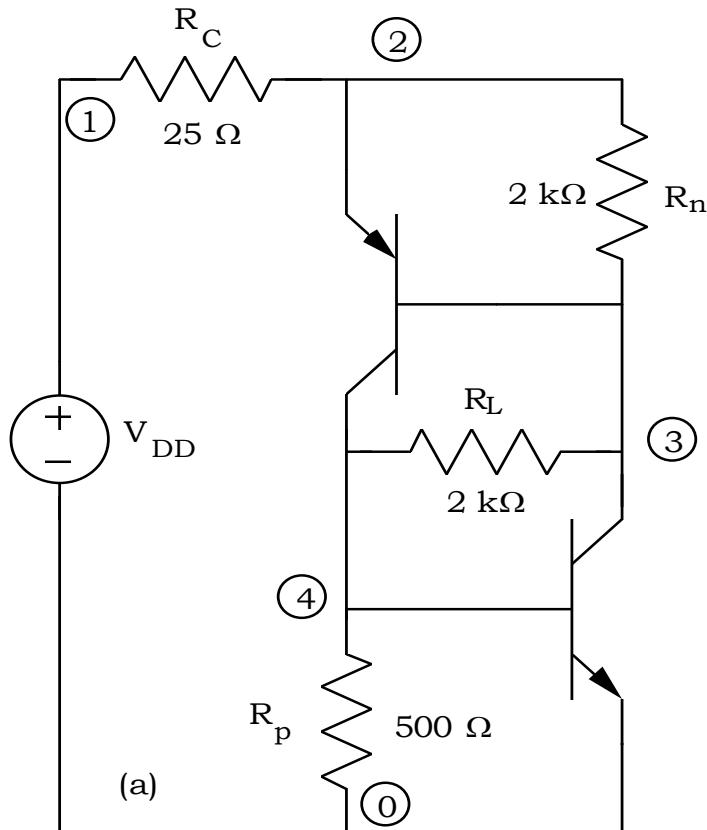
Elettricità struttura può percorrere oscillare.



$V_{BS} = 5V$

$V_{SD} = 1V$

# Circuito equivalente



Se il prodotto dei  $\beta$  è  $> 1$  e i transistori si accendono insieme ad amplificare come, l'uno nell'altro. È probabile che si scassino tutti.

# Risultati di una simulazione SPICE

