

# Riepilogo regioni di funzionamento del BJT

Regioni di Operazione del Transistore Bipolare		
Giunzione Base-Emettitore	Giunzione Base-Collettore	
	Polarizzazione diretta	Polarizzazione inversa
Polarizzazione diretta	<p><i>V<sub>CE</sub> quasi 0 o 0,15 V</i>  <i>Bassa corrente tra C ed E</i></p> <p><b>Regione di saturazione</b>          (Interruttore chiuso)</p> <p><i>Bassa corrente fra collector e emettitore</i></p>	<p><b>Regione attiva diretta</b>          (Regione normalmente utilizzata per gli amplificatori)</p> <p><i>Nelle transizioni le uscite sono instabili</i></p>
Polarizzazione inversa	<p><b>Regione attiva inversa</b>          (Regione normalmente non utilizzata per gli amplificatori)</p>	<p><b>Regione di interdizione</b>          (Interruttore aperto)</p> <p><i>Transistor non attraversa corrente</i></p>

TTL: Basate su mpn.

Per ora logica NMOS, logica complementare:  $\Rightarrow$  Bassa dissipazione, ma potenza statica, prodotto resistivo potenziale è costante.  
 Si impiega il doppio dei transistori -1.

# Modello semplificato per la regione attiva diretta

$$i_C = I_S \exp\left(\frac{V_{BE}}{V_T}\right)$$

$$i_E = \frac{I_S}{\alpha_F} \exp\left(\frac{V_{BE}}{V_T}\right)$$

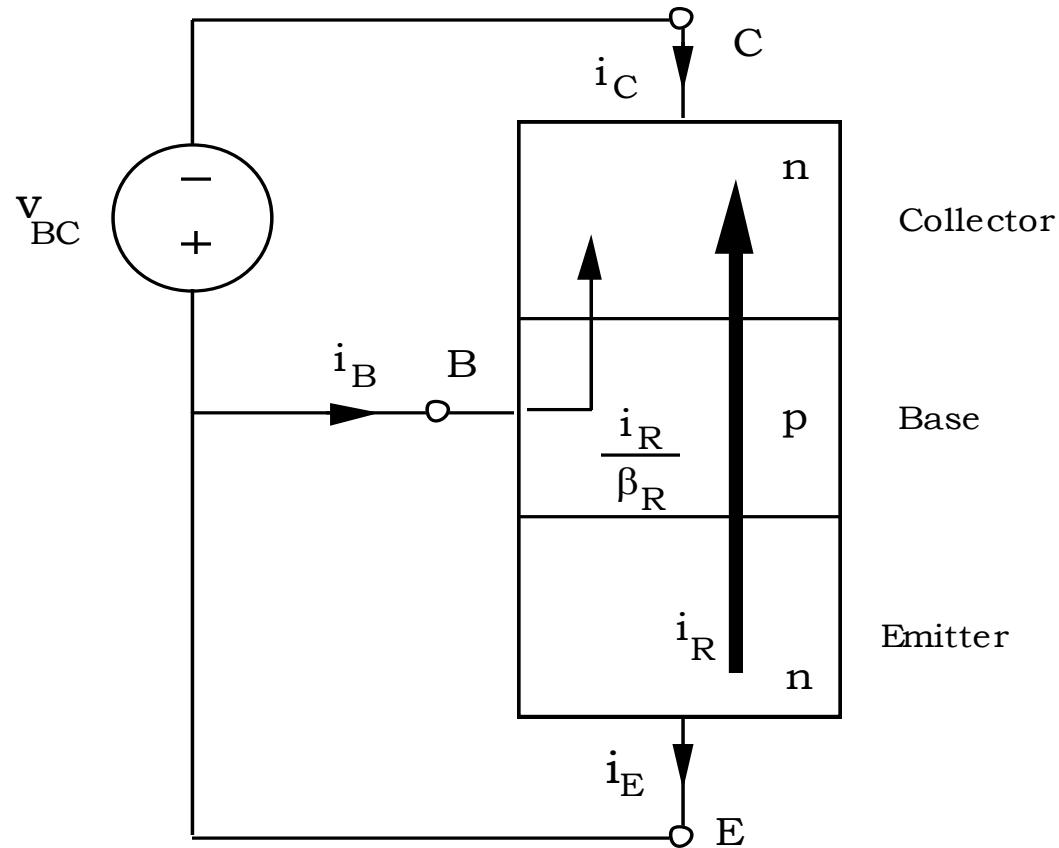
$$i_B = \frac{I_S}{\beta_F} \exp\left(\frac{V_{BE}}{V_T}\right)$$

$10^{-18} \text{ A} \leq I_S \leq 10^{-9} \text{ A}$  dipende dal transistore  
 $V_T \approx 25 \text{ mV}$  a temperatura ambiente

$$i_C = \beta_F i_B$$

$$i_E = (\beta_F + 1) i_B$$

# Funzionamento inverso



$$i_E = -i_R$$

# Modello semplificato per la regione attiva inversa

$$i_C = -\frac{I_S}{\alpha_R} \exp\left(\frac{V_{BC}}{V_T}\right)$$

$$i_E = -I_S \exp\left(\frac{V_{BC}}{V_T}\right)$$

$$i_B = \frac{I_S}{\beta_R} \exp\left(\frac{V_{BC}}{V_T}\right)$$

$10^{-18} \text{ A} \leq I_S \leq 10^{-9} \text{ A}$  dipende dal transistore

$V_T \approx 25 \text{ mV}$  a temperatura ambiente

$$i_C = -(\beta_R + 1)i_B$$

$$i_E = -\beta_R i_B$$

# Modello semplificato per la regione di saturazione

- Entrambe le giunzioni sono polarizzate direttamente
- La differenza di potenziale tra collettore ed emettitore è molto piccola

$$i_C = I_S \exp\left(\frac{V_{BE}}{V_T}\right) - \frac{I_S}{\alpha_R} \exp\left(\frac{V_{BC}}{V_T}\right)$$

$$i_B = \frac{I_S}{\beta_F} \exp\left(\frac{V_{BE}}{V_T}\right) + \frac{I_S}{\beta_R} \exp\left(\frac{V_{BC}}{V_T}\right)$$

$$i_E = i_B + i_C$$

Come varia la  $V_{CE}$  in saturazione: Tensione che affiora con interruttore chiuso.

$$V_{CESAT} = V_T \ln \left[ \left( \frac{1}{\alpha_R} \right) \frac{1 + \frac{i_C}{(\beta_R + 1)i_B}}{1 - \frac{i_C}{\beta_F i_B}} \right]$$

per

$$i_B > \frac{i_C}{\beta_F}$$

In saturaz succede questo  
Non valgono più  
le classiche regole.

Si mantiene su qualche decimo di Volt, dipende dai parametri costruttivi e da rapporto  $\frac{\alpha_R}{\beta_F}$ .

$$\beta_{FOR} = \frac{i_C}{i_B}$$

Non è parametro del transistor. Va calcolato noto le correnti.

Definizione di  $\beta$  forzato

Andamento di  $V_{CESR}$ : andamento della Tensione quando siamo in Sintesi.

BFOE lo definisco calcolando le correnti.

$V_{CESR} = V_{oc}$ : Tensione a connessione ed emettitore quando ho interrotto la chiusa: livello logico basso.

# Modello semplificato per la regione di interdizione

- Entrambe le guinzioni sono polarizzate inversamente
- Circolano solo correnti di perdita molto piccole

$$i_C = \frac{I_S}{\beta_R}$$

$$i_E = -\frac{I_S}{\beta_F}$$

$$i_B = -\frac{I_S}{\beta_F} - \frac{I_S}{\beta_R}$$

Corrente misurabile ovunque:

interruttore aperto.

Correnti bassissime. Misurabili

# Valori tipici dei guadagni di corrente

$\alpha_F$ Grandi	o	$\alpha_R$ Piccoli	$\beta_F = \frac{\alpha_F}{1 - \alpha_F}$	o	$\beta_R = \frac{\alpha_R}{1 - \alpha_R}$
0.1			0.11		
0.5			1		
0.9			9		
0.95			19		
0.99			99		
0.998			499		

Valori tipici di  $\alpha_F$  sono alti  
 $\alpha_R$  più piccolo,  $\beta_R$  anch'esso di solito basso

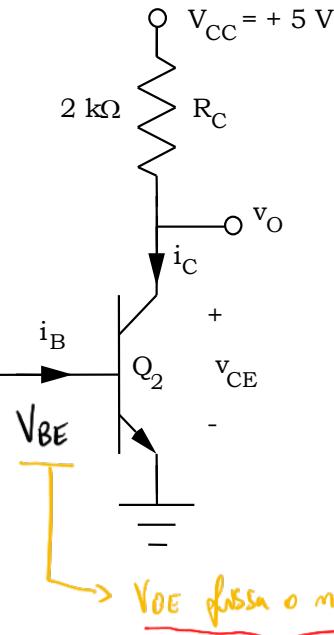
# Invertitore elementare a BJT

Valori tipici usati

- Supponiamo  $V_{BE}$  e  $V_{BESAT}$  come  $V_N$  costante
- Quando è in saturazione supponere  $V_{CESAT}$  costante

Parametri del BJT	
$I_S$	$10^{-15} \text{ A}$
$\beta_F$	40
$\beta_R$	0.25
Polarizz. V <sub>BE</sub> diretta	0.70 V
V <sub>BESAT</sub> in sat.	0.80 V
V <sub>CESAT</sub> in satur.	0.15 V

Quanto al  $v_I$   
Polarizz. diretta  
Nel riferimento.



Funziona bene come porta logica?  
Dove posso lavorare tra V<sub>H</sub> e V<sub>L</sub>.  
V<sub>OE</sub> fissa o no?

Il BJT deve lavorare tra interdizione e saturazione

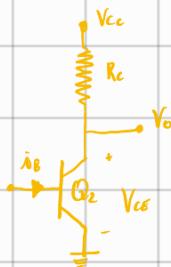
La tensione di uscita varia quindi tra V<sub>CC</sub> e V<sub>CESAT</sub>

Data l'incertezza sui valori dei parametri del BJT, il valore esatto di V<sub>CESAT</sub> non può essere fissato con precisione, è importante solo garantire che non superi 0.15V.

Funzione di un'onda polarizzata a zona attiva diretta o inversa ha tensione di 0,7 V.

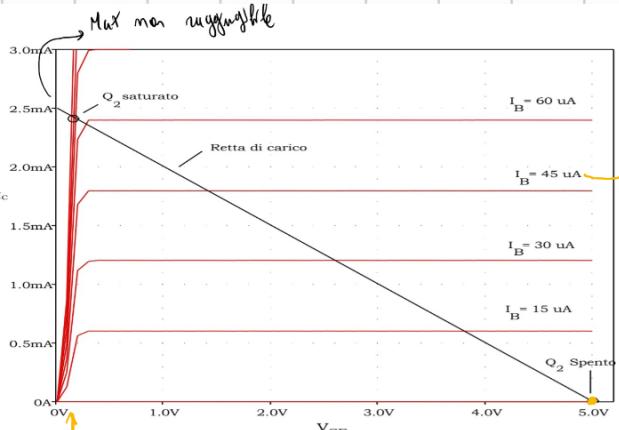
In saturazione è 0,8 V. La  $V_{CESAT}$  vale 0,15 V.

INTERRUTTORE NELLO SCHEMA PIÙ SEMPLICE:



Non adatto a larga integrazione perché devono usare resistenze.

E hanno dissipazione di potenza.



Qui abbiamo  $V_{CE}$  e  $I_C$ .

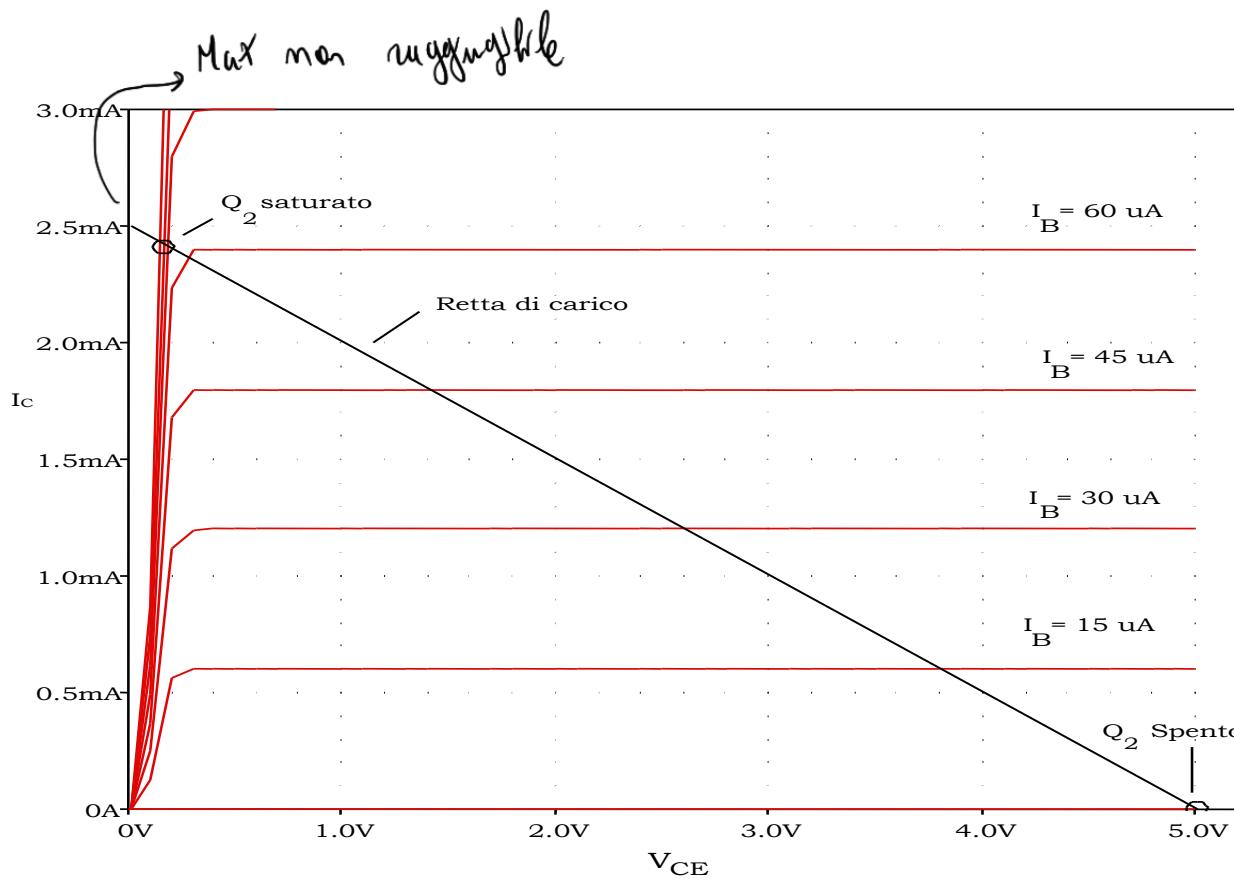
Resistore da carico non dà maglia per legge di Kirchhoff.

Si ragiona sui termini del circuito.

Circuito aperto  $\Rightarrow V_{on} = 5V$

L'interruttore chiude con tensione di linea 0,15V

# Punti di lavoro dell'invertitore elementare



Se il V<sub>CE</sub> è aperto,  $V_{CE} = V_{DD}$ . Quindi, con interruttore chiuso la tensione è circa 0,15V.

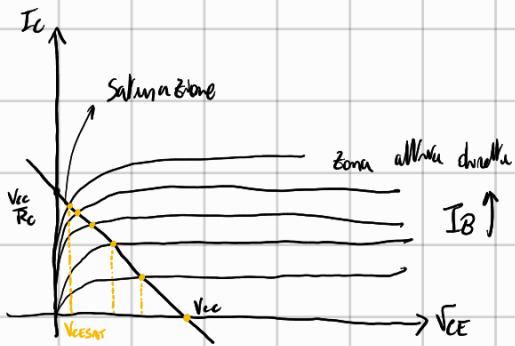
Se devo fare partì logica, 0,15V non basterà mai per dare una uscita pari a 5V.

0,15V al ingresso rende a notturno transistor? Se metto S al ingresso ricevo solo anche 0,15V?

Se devo portare tensione al saturaz., devo dare una certa corrente sulla base.

$$I_C = \text{circa } \frac{5V}{R_C}, \text{ upper bound.}$$

Per mandare un saturaz. quell'oggetto, cosa devo fare?



Dobbiamo costituire retta di carico.

$$V_{CC} = R_C I_C + V_{CE}$$

Circuito può funzionare nelle intersezioni.

Finché punti sono in regione attiva diretta, per ogni valore  $I_B$ , si ha  $I_C = \beta_F I_B$ .

Che corrente minima nella base per trovarsi in saturazione? Possso avere un lower bound.

Al punto la corrente è  $\frac{V_{CE}}{R_C}$ .

In regione attiva diretta,  $I_C = \beta_F I_B$  con  $\beta_F = 60$

Se la  $I_{Cmin} = \frac{V_{CE}}{R_C}$  non raggiungibile (no intersezione), come calcolo  $I_B$ ? Fingo di essere in ZAD:

$$I_B = \frac{V_{CE}}{R_C \cdot \beta_F}$$

Sicuramente superiore a quella necessaria.

Siamo vicini al saturaz.:  $I_C$  maggiore di quello che potrei avere.

Faccio i conti:

$$I_B = \frac{5}{2 \cdot 10 \cdot 10^3} = \frac{5 \cdot 10^{-4}}{2} \approx 0,65 \cdot 10^{-3} A \approx 65 \mu A$$

ORA: Se metto 5V al ingresso?



Metto resistenza, se ve 5V su darò corrente eccessiva. Sulla giunzione non faccio arrivare 5V. Come faccio al

Carlo?  $I_B$  almeno 65mA.

$$V_{BESAT} \approx 0,8V, \text{ so fermo.}$$

$5V = R_X I_B + 0,8$  Perché voglio ingresso alto che dà la giusta corrente per avere saturaz.

$$R_X = \frac{5 - 0,8}{65 \cdot 10^{-3}} = 0,07 \cdot 10^6 = 70 \cdot 10^3 \Omega = 70 k\Omega$$

Il transistor non si scatta. La corrente è giusta.

Trovato  $I_B$  in modo che altra  $V_{CESAT}$  a 0,15V.

$I_B$  ci darà dure sicurezza di saturaz.

$$\frac{\Delta C}{N_B} < \beta_F \quad \text{Ma} \quad \frac{\Delta C}{R_C} < \frac{V_{CE}}{R_C}$$

$$\Rightarrow \frac{\Delta C}{N_B} < \frac{V_{CE}}{R_C} \cdot \frac{R_C}{V_{CE}} \beta_F \checkmark \text{ Saturazione}$$

Costante tutto partendo da  $B_F$ . Ma  $B_F$  ha estrema variabilità. Se  $B_F$  è 30, ho valore

di corrente più grande e rischio che corrente non è abbastanza.

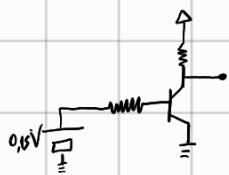
Per stare proprio tranquilli la aumenta di un fattore 10 più piccola  $\rightarrow 7\text{ k}\Omega$ .

Nota che  $V_{BE}$  è data.

WATI: Tutto questa corrente che fai fu? Se è al max in valori. Si accumula nella base sotto forma di carica. Come se si caricasse condensatore.

Problema quanto devo antecedere transistor.

Se devo antecedere, non dunque devo mettere  $V_{CE} \geq 0,65\text{ V}$ .



$$0,65 = R \cdot I_B + 0,65$$

$$I_B = -\frac{0,65}{7\text{ k}\Omega} \quad \text{che è negativo. Quindi } I_B \text{ deve uscire.}$$

$\approx -10^{-4}\text{ A}$  piccola corrente che simula una carica enorme. Prima di spegnersi devo svuotare capacitor = Tempo di scarica.

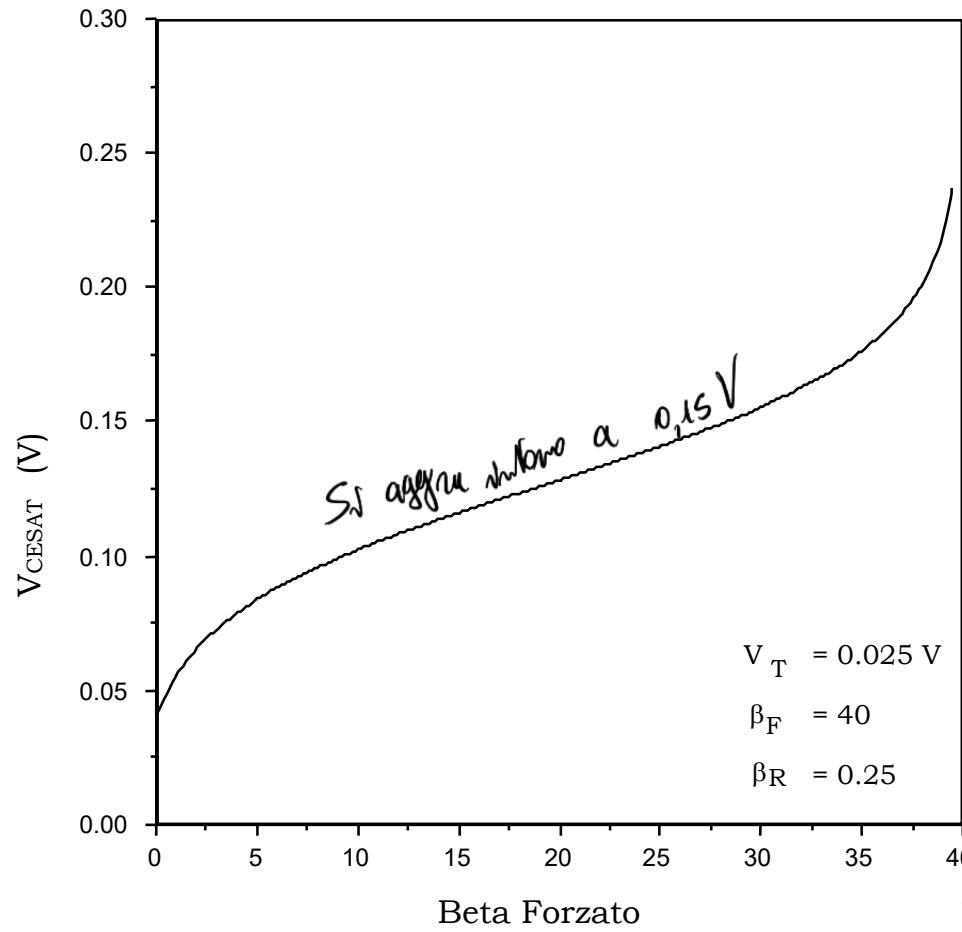
Dopo questo si riavvia a spegnere.

È molto lento tutto.

PROBLEMA FONDAMENTALE È QUESTO.

# Tensione di saturazione

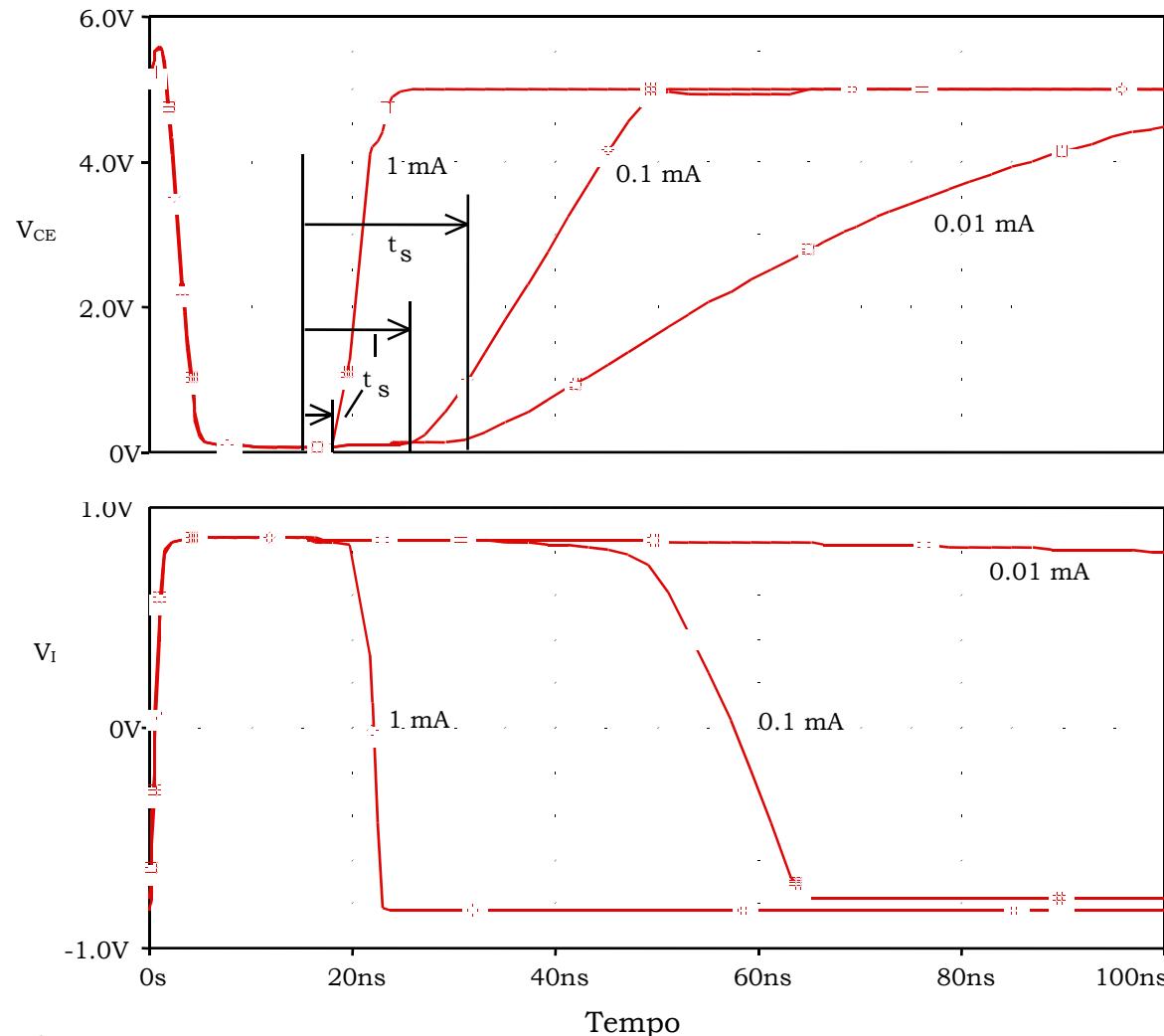
Andamento di  $V_{CESAT}$  al variazione di  $\beta_{FORZATO}$



Lavoro sembra far crescere  
Troppo tensione allo stato basso

↑ Si avvia una al  $\beta_F$ ,

# Dinamica della commutazione per diverse correnti di base



Voglio rapido saturazione da alto-basso ( $V_{CE} - V_{BE}$ )  
ma in quello opposto rapidamente spegnere.

**$t_S$  = Tempo di ACCUMULO o STORAGE**

La tensione di uscita dopo quanto tempo va giù? Molto legato alle correnti. Correnti piccole non dà tempo di storage molto grande.

Se corrente è 1mA tensione arriva rapidamente in uscita.

Se uso  $\frac{1}{10}$  mA stessa cosa, ma più lenta.

Tstorage: tempo di permanenza nello stato basso monostabile tra allarme ingresso.

Spostamento del seccato che ha tempo per margine di errore su  $B_F$ .

# Considerazioni sull'invertitore elementare

- La tensione nello stato alto coincide con  $V_{CC}$  ( $V_{OH} = V_{CC}$ )
- La tensione nello stato basso coincide con la  $V_{CESAT}$  ( $V_{OL} = V_{CESAT}$ )
- La corrente docollettore massima in saturazione è determinata dalla maglia di uscita
- La massima corrente di collettore vincola la corrente di base necessaria ad ottenere la desiderata tensione di uscita nello stato basso
- La transizione alto-basso dell'uscita comporta l'accensione del BJT applicando in ingresso la  $V_{OH} = V_{CC}$
- La transizione basso-alto dell'uscita comporta lo spegnimento del BJT applicando in ingresso la  $V_{OL} = V_{CESAT}$



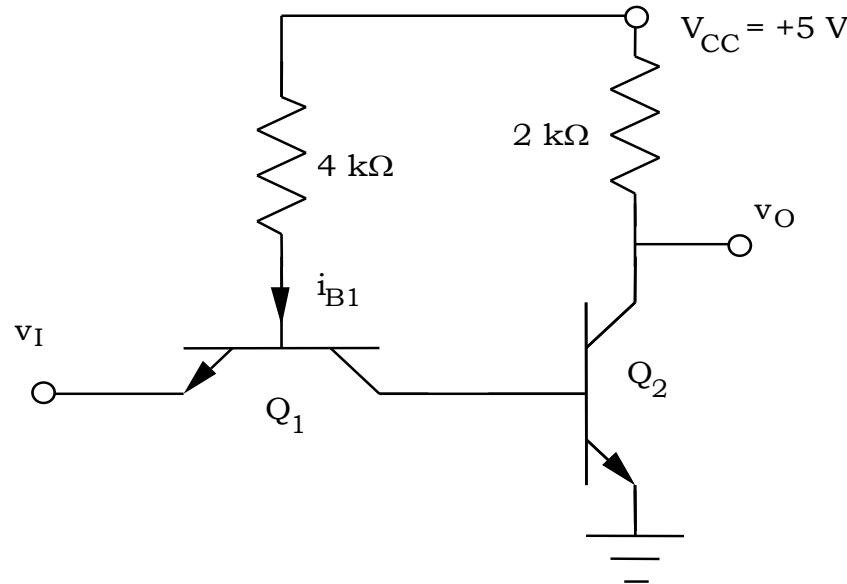
Con la  $R_x$  non possiamo fare nulla.

Occorre un adeguato circuito di pilotaggio della base di  $Q_2$

# TTL elementare

Il problema del pilotaggio della base di  $Q_2$  viene risolto mediante un altro BJT:

*Uso un altro transistor: funziona come pompa.*



Il transistore  $Q_1$  lavora in modo diretto per lo spegnimento di  $Q_2$  ed in modo inverso per l'accensione di  $Q_2$  fornendo la necessaria corrente di base per avere  $V_{OL} = V_{CESAT2}$

Problema: come si fa di accensione più alta.

Come si spegnerà molto alta per scaricare molto velocemente.

Punto con  $Q_2$  saturato per avere uscita bassa  $\rightarrow$  alta.

$Q_1$  in vece?

Sulla base ho collegato l'anca di SV, probabile che  $V_{BE}$  sia acceso.

Base collettore? Collettore  $Q_1$  sta sulla base di  $Q_2$ .  $V_{BC}$  potrebbe essere spenta, perché tensione è  $V_{BESAT}$ . Eseguiamo queste hp e vedi.

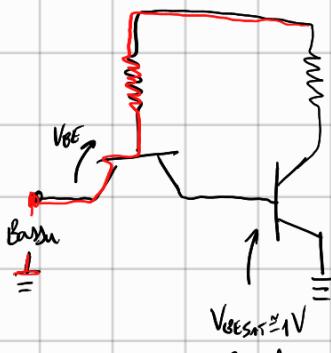
Ragionevole immaginare che BE acceso e BC spenta.

Se questo è vero, sono in altra direzione.

$V_{BE} \approx SV$  acceso.

$0,7 = V_{BE}$

$V_{BC} \approx 6V$  spenta, a tensione più elevata rispetto che a tyroso.



Una accesa e non spenta.

Allora so che  $V_{BE} \approx 0,7 V$ . Perché in ZAD

$$V_{CC} = 4k\alpha N_{B_1} + 0,7 + 0,15. \quad \text{Vedi (1)}$$

$\uparrow \quad \uparrow$   
 $V_{BE_1} \quad V_{OC}$

(2) ora conosco anche la ric perché sono in ZAD.

$N_{C1} =$  corrente che esce dalla base  $Q_2$ .

$N_{C2} = -41,5 mA$  è comunque enorme per struttura di secco.

Sposta ripetutamente  $Q_2$  e lo porta in saturazione.

Allora su smolti secco,  $Q_1$  esce da ZAD, la  $V_{BE}$  però è ancora accesa.

$N_{B_2} = 0 \Rightarrow N_{C_1} = 0$ . Ma  $V_{BE}$  è accesa.  $V_{BC}$  non lo so.

Non può stare in ZAD, né inverso perché  $V_{BE}$  accesa. Si trova in saturazione.



Questa parte qui della curva. Corrente di base esce tutta da emettore.

Perché non ZAD? Chi

dice che BC è spenta?

Fase interdizione  $\Rightarrow V_{BE}=0$

Posso calcolarla con la magia?

Smolti subito secco

Lavora a commutazione aperto

# Verifica del funzionamento con $V_I = V_{OL}$

Quando  $V_I = V_{OL} = V_{CESAT} = 0.15V$ ,  $Q_1$  lavora inizialmente in zona attiva diretta con:

$$(1) \quad i_{B1} = \frac{V_{CC} - v_{BE1} - v_{OL}}{R_B} = \frac{5 - 0.7 - 0.15}{4000} \cong 1.04mA$$

*La corrente che succede  
conseguente da  $Q_2 \Rightarrow V_{OL}$  esistente*

$$(2) \quad e \rightarrow i_{C1} = \beta_F i_{B1} \cong 41.5mA = -i_{B2}$$

Ovviamente questa condizione non può essere mantenuta in quanto porta alla interdizione di  $Q_2$ , per cui a regime  $i_{C1} = 0$  e  $Q_1$  lavora in saturazione a collettore aperto. In questa situazione si ha:

$$i_{B1} = \frac{V_{CC} - v_{BESAT} - v_{OL}}{R_B} = \frac{5 - 0.8 - 0.15}{4000} \cong 1.01mA \quad e \quad i_{E1} = i_{B1} = 1.01mA$$

*Per Khrushhoff*

Inoltre, ricordando che se  $i_{C1} = 0$  allora  $v_{CESAT1} = V_T \ln(1/\alpha_R) = 0.04V$ , si ha:

$$v_{BE2} = v_{CESAT1} + v_{IL} = 0.04 + 0.15 = 0.19V \quad \xrightarrow{\text{Conferma interdizione}} \quad V_{OH} = V_{CC} = 5V$$

*Mai più in busso.*

*Non è abbastanza più accettabile.*

Appena  $Q_2$  si accende,  $V_{C2} = 0 \Rightarrow$  la condizione ipotizzata in partenza non può più permanere.

$Q_1$  ora ha Vce d'acquattam. polarizz. NO inversione, e nemmeno ZAD perché non c'è corrente Why?  
di connettore. No ZAI perché Vce accesa, allora sta in saturazione, ma con  $V_C = 0$  SATURAT.

A CONNETTORE APERTO: ,  $V_{CESAT} = 0,04 \text{ V}$

Corrente di base esce tutta da emettitore  $\Rightarrow 1.01 \text{ mA}$  esce da emettitore di  $Q_1$ .

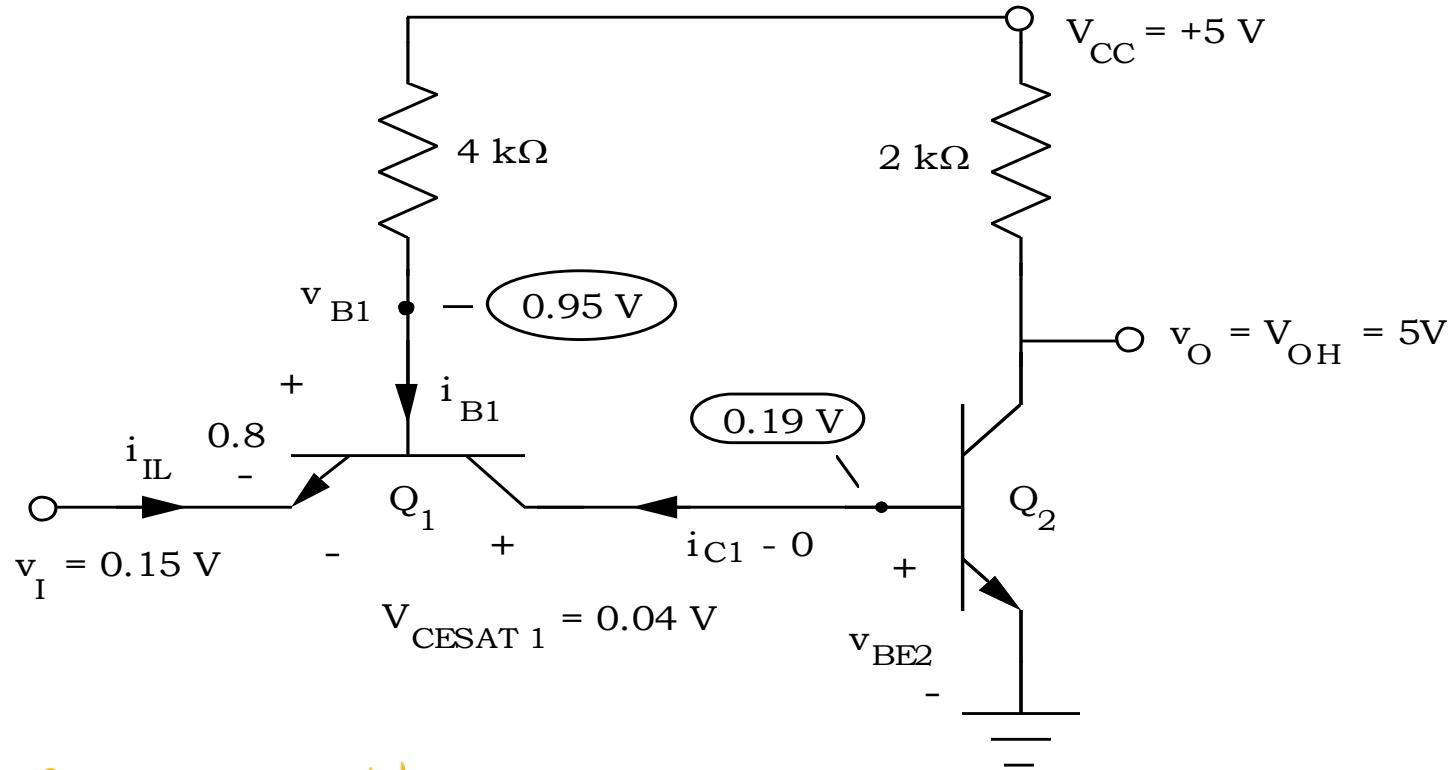
$\Rightarrow V_{BB2} = V_{CESAT_1} + V_{z2} \Rightarrow 0,19 \text{ V}$  è insuff ad accendere la q.m.t. di  $Q_2$  (BE). Quindi  $Q_2$  è inattivato.

PERCHÉ NON VERIFICO CHE BC è spento?

V<sub>BC</sub> è bassa perché sopra ho SV



# Riepilogo



Porta eroga corrente!



$$i_{IL} = -i_{E1} = -i_{B1} = -1.01 \text{ mA}$$

Corrente assorbita dalla porta:  
poiché è negativa si tratta di una corrente USCENTE

# Verifica del funzionamento con $V_I = V_{OH}$

Poiché  $V_{BC}$  è altra:  $V_{BE} = 0.7V$  ma prima  $0.19V$

Quando  $V_I = V_{OH} = 5V$ ,  $Q_1$  lavora in zona attiva inversa con:

$$i_{B1} = \frac{V_{CC} - V_{BC1} - V_{BESAT2}}{R_B} = \frac{5 - 0.7 - 0.8}{4000} \cong 0.88mA$$

*anca 0,7*

e  $i_{C1} = (\beta_R + 1)i_{B1} \cong 1.09mA = i_{B2}$

*Tensione sulla base è sufficiente a 5V perché ha resistenza  $V_{BE} < 0$ . No saturazione in zona.*

Avendo ipotizzato  $Q_2$  in saturazione.  $Q_2$  si trova effettivamente in saturazione in quanto:

$$i_{BSAT2} \cong \frac{V_{CC}}{\beta_F R_C} = \frac{5}{40(2000)} \cong 62\mu A < 1.09mA$$

*Quella calcolata prima!*

*Per*  $\beta_F$  *moltissimo bene*

$\rightarrow V_{OL} = V_{CESAT2}$  *Saturation*

Inoltre:  $i_{E1} = -\beta_R i_{B1} \cong -0.25(0.88mA) = -0.22mA$

*ZAI ↑*

in quanto funzionamento inverso la corrente entra nell'emettitore

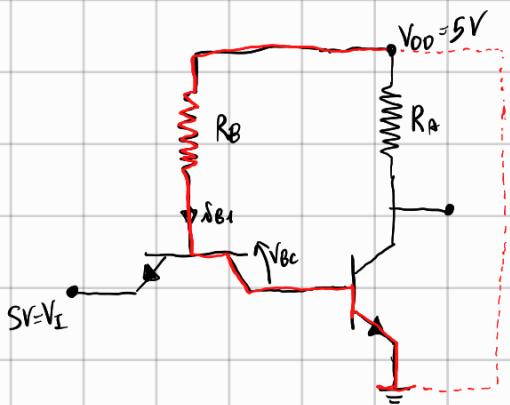
*Quindi con ingresso allo assordo corrente di 0.2mA. Bassa enough qualche mA.*

Impresso alto: 5 Volt im input.

Va  $Q_1$  im Saturation? Potenziale su B un po' più basso di SV, tensione  
é sicuramente negativa  $\Rightarrow$  BE spento.  $\Rightarrow$  No ZAD oppure Saturation.

Lavora im ZAI: tensione  $V_{BC} >$  segnale di accensione  $\approx 0,7V \rightarrow$  biasing alto su base.

Punto da uscita alta su CE.  $\Rightarrow$  Punto da  $0,7V = V_{BE}$ . Raggiunge che  $V_{BC}$  sia accesa.



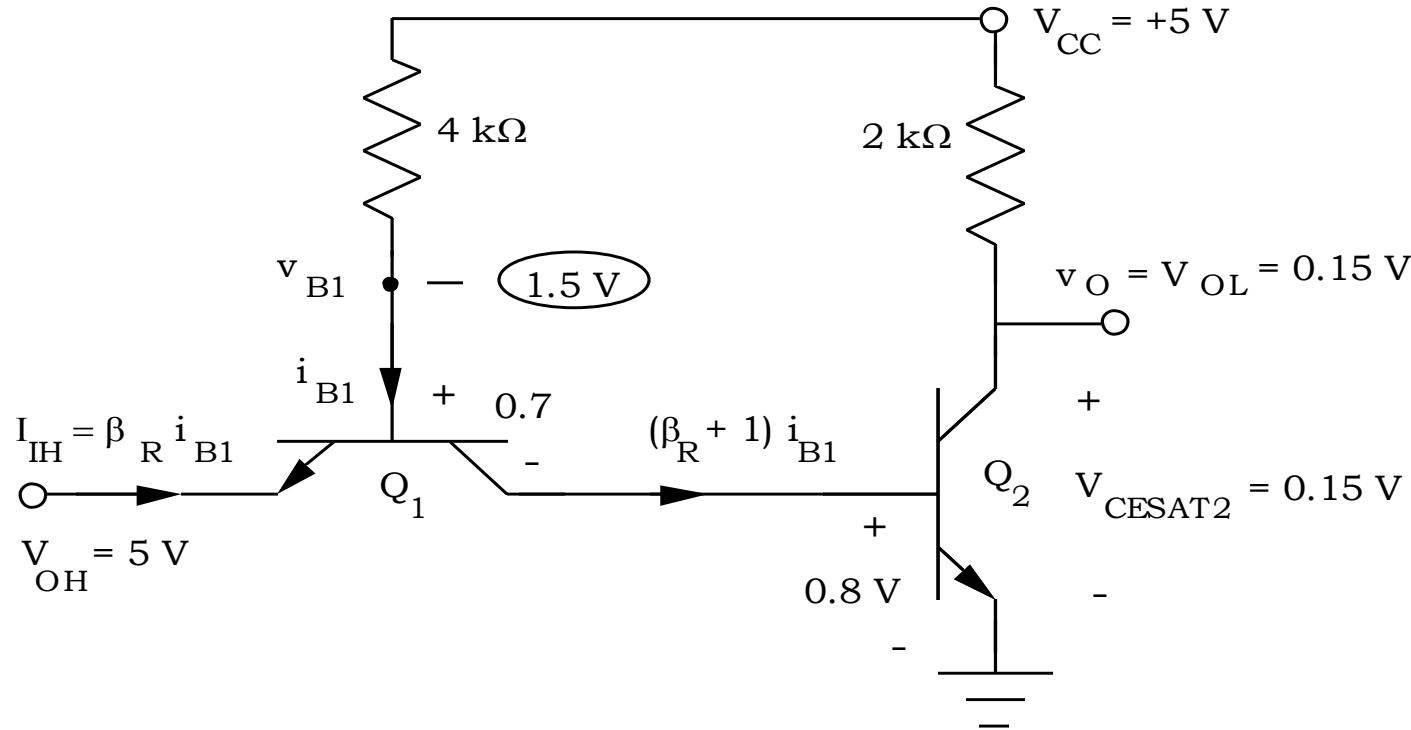
$V_{BC} \approx 0,7V$  visto che sono im ZAI. Magra comodo per  $i_{C1}$ .

$$V_{CC} - R_{b1} i_{B1} = V_{BE2} + V_{BC} = 0$$

Hip: consentire  $i_B$  che per entrambi i  $i_B$  di  $Q_2$  lo mantenga im Saturation  
se così ho fatto.

$i_{C1} \approx 1mA$  che è molto più grande di quella che lo deve saturare.

# Riepilogo



$$i_{IH} = \beta_R i_{B1} \cong 0.25(0.88\text{mA}) = 0.22\text{mA}$$

Corrente assorbita dalla porta:  
poiché è positiva si tratta di una corrente ENTRANTE

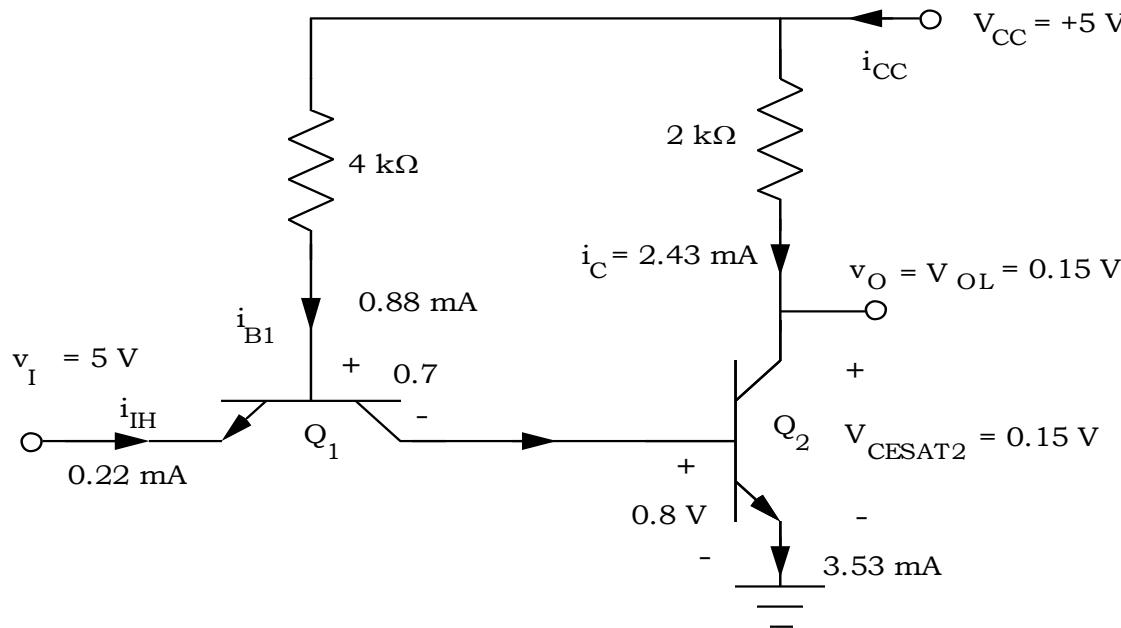
Porta si comporta come generatore per le porte prima. Devono succhiare 1 mA.

L> Quando ho uscita alta.

Con ingresso alto affidiamo al bistabile corrente da mandare in saturaz. Q<sub>2</sub>.

Con ingresso alto ó cieno che assorbe corrente da porte precedenti. Qui non posso usare euanz. del BJT con le nostre approssimazioni.

# Potenza dissipata per uscita bassa



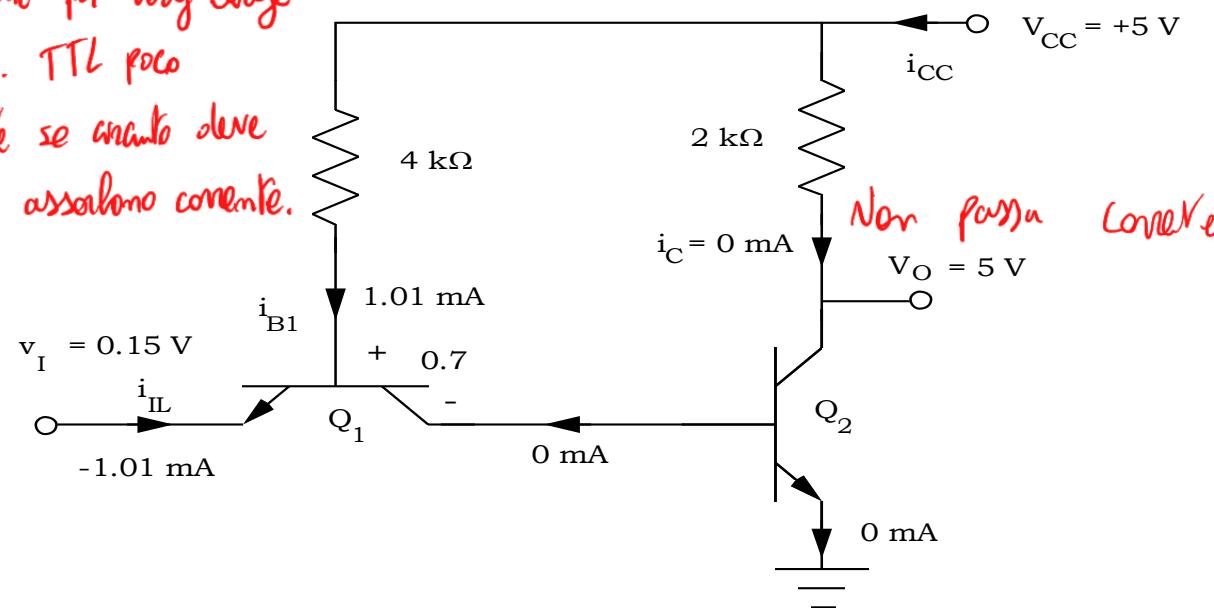
Viene assorbita corrente dalla batteria e dall'ingresso

Batteria che dà 5V

$$P_{OL} = V_{CC} i_{CC} + v_I i_{IH} = V_{CC} (i_{C2} + i_{B1}) + v_I i_{IH} =$$
$$= 5(2.43\text{mA} + 0.88\text{mA}) + 5(0.22\text{mA}) = 17.6\text{mW}$$

Assorbite costante N<sub>14</sub>,

Questa porta, per le resistenze, per lo potenza alta, non sono candidate per very large scale integration. TTL poco utili qui, ma adatto se ci sono delle piastre ciascuna che assorbono corrente.



Viene assorbita corrente dalla batteria ed erogata dall'ingresso

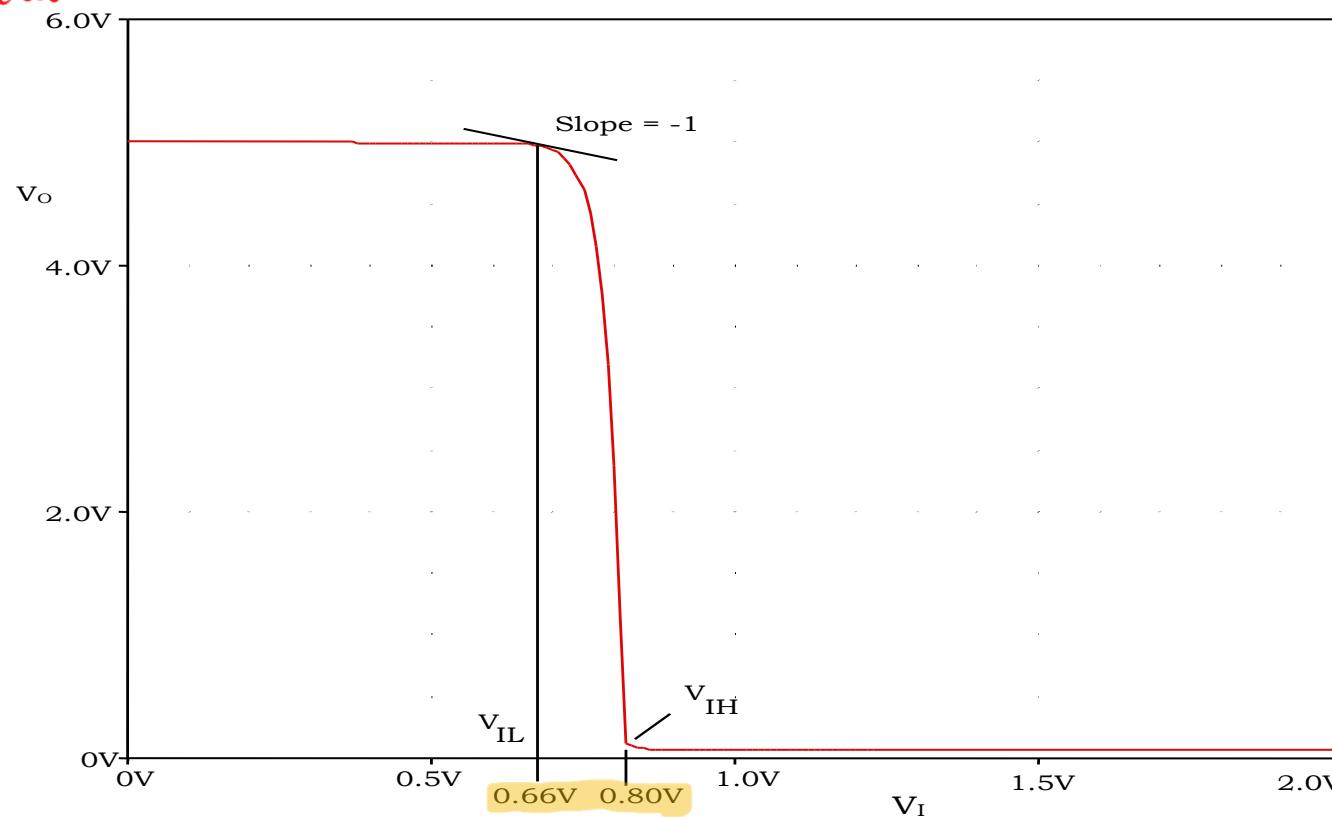
$$P_{OH} = V_{CC} i_{CC} + v_I i_{IH} = V_{CC} (i_{C2} + i_{B1}) + v_I i_{IL} = 5(0 + 1.0\text{mA}) + 0.15(-1.01\text{mA}) = 4.85\text{mW}$$

$i_{CC} = i_{B1}$

Consuma molto meno

*An demetto difficile da gestire  
analiticamente. Si simula e  
si vede che succede*

## Caratteristica di trasferimento



Il calcolo esatto di  $V_{IH}$  e  $V_{IL}$  è complesso: Si ricorre al **simulatore** o ad analisi approssimate

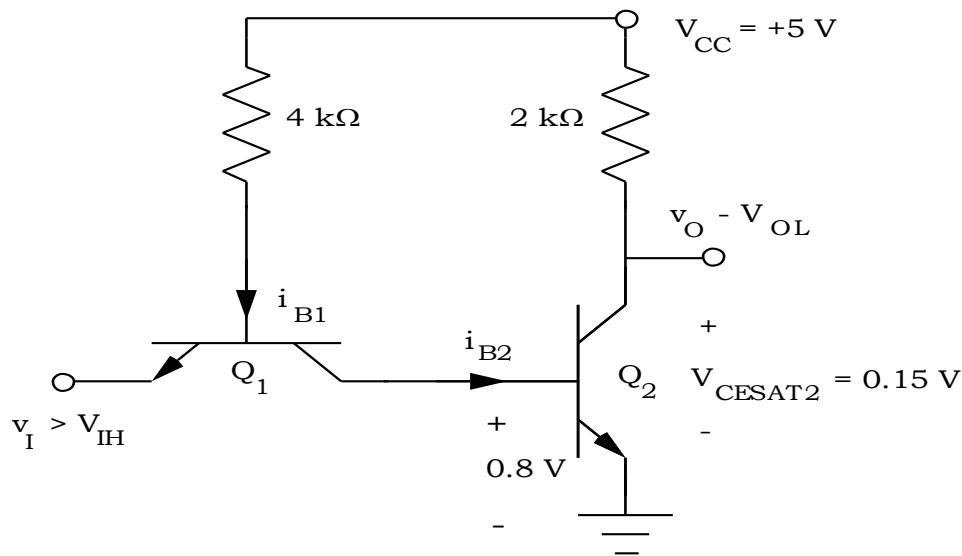
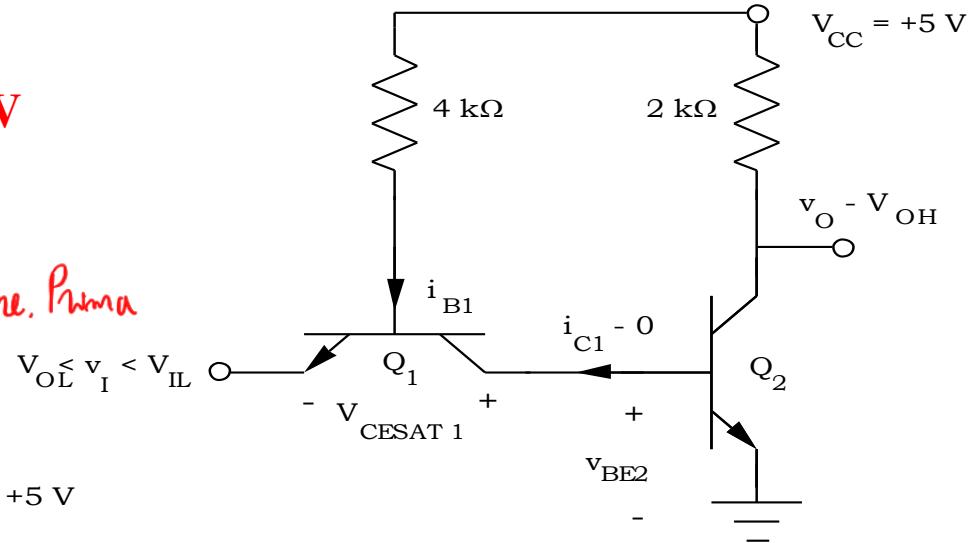
# Stima di $V_{IH}$ e $V_{IL}$

Come si stimano?

$$V_{IL} \approx V_{BE2} - V_{CESAT1} = 0.7 - 0.04 = 0.66 \text{ V}$$

$$NM_L = 0.66 - 0.15 = 0.51 \text{ V}$$

Condizioni in cui comincia a scendere prima che inizi a saturare molto.



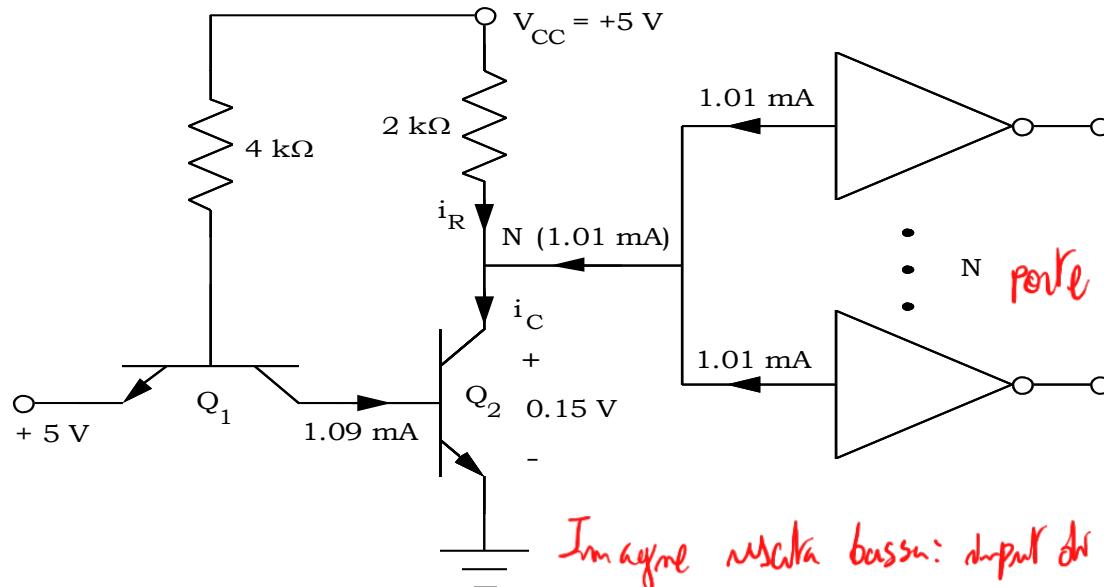
SQUILIBRATO

$$V_{IH} \approx V_{BESAT2} = 0.8 \text{ V}$$

$$NM_H = 5 - 0.8 = 4.2 \text{ V}$$

Quando si sta per saturare

# FAN-OUT per uscita bassa



*Immagine uscita bassa: al punto di N basso. Porte erogano 1 mA.  $\Rightarrow$  NmA che vanno a incrementare  $i_c$ .  $\Rightarrow$  a punti di N\**

Bisogna garantire che l'uscita di  $Q_2$  non superi  $0.15V$  per effetto dell'incremento della corrente di collettore  $i_C = N i_{IL} + i_R$  e quindi che  $\beta_{FORQ2} < 28.3$

$$i_R = \frac{V_{CC} - V_{OL}}{R} = \frac{5 - 0.15}{2000} = 2.43 \text{ mA}$$

$$\frac{Ni_{IL} + i_R}{i_{B2}} < 28.3 \quad \Rightarrow \quad N < 28.1$$

Porte non si usa per problemi di pullaggio.

Chi sta dopo nel CMOS/NNOS non assorbe o consuma corrente e l'unico problema è il carico capacitivo, se aumenta porte collegate cambia solo ritardo.

Qui non solo rallentamento ma malfunzionamento. Non restituisce livelli logici comprensibili.

↪ Ma usata con cautele ho problemi. Le TTL aggurtrano spuntano altre correnti.

\* a partito di  $N_B$ , se  $N_B$  aumenta,  $V_{DSAT}$  aumenta perché aumenta  $\beta_{FOR}$ .

Per avere 0,15 di  $V_{DSAT}$ ,  $\beta_{FOR} \approx 28$ . Ora se aumenta la tensione di sala.

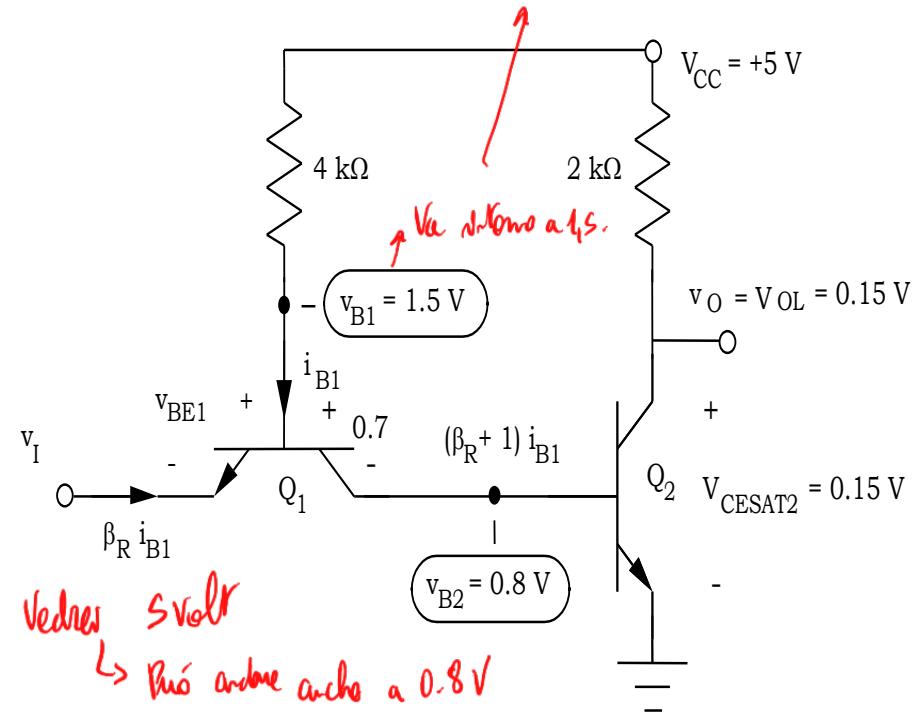
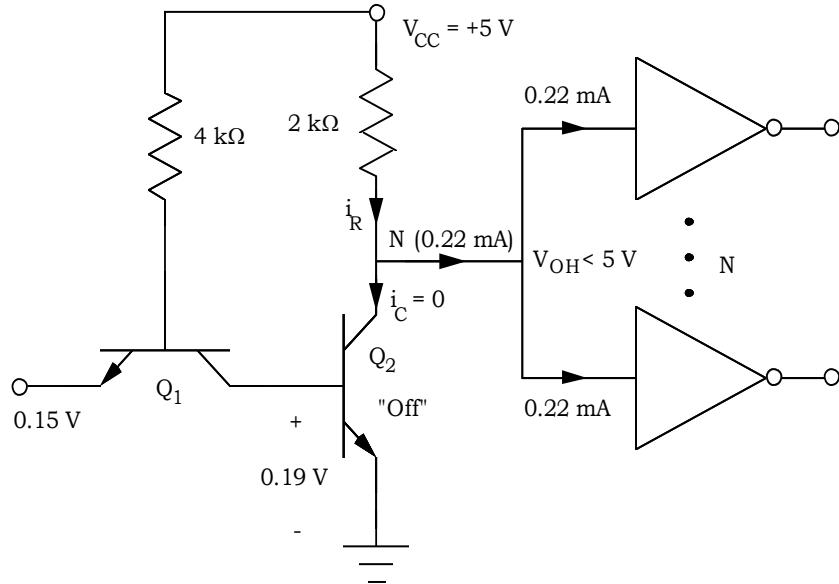
Tensione potrebbe esplodere.

Se  $\beta_{FOR} < 28,3 \Rightarrow N < 28,1$ . Non posso mettere più di 28 porte collegate. Le regge bene.

Ma con input basso?

# FAN-OUT per uscita alta

Potere amm. u 0,8.



Bisogna garantire che l'uscita di  $Q_2$  non si abbassi troppo per effetto dell'incremento della corrente  $i_R = N i_{IH}$  e che sia ancora in grado di portare  $Q_1$  in zona attiva inversa. Quindi:

$$v_O = V_{CC} - R(Ni_{IH}) = 5 - 2000(N0.22mA) > 1.5V$$



$$N < 7.95$$

Per uscita altra c'è corrente che viene assorbita.

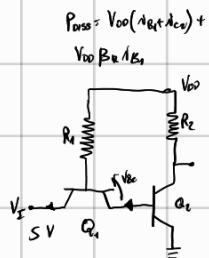
Se ho  $n$  porte segnali con uscita altra, vedo che viene assorbita corrente.

La corrente va dove aumentare per portare

Se scende sotto 1,5V rischio di accendere BE. Voglio tenere nel range manif.

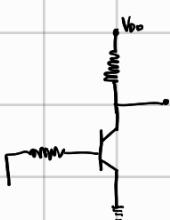
Il fan-out è 8,95. Il motivo.

$I_m$  uscita ha tensione minima dalla corrente che le uscite succedano. Nella mia si dice che anche se  $V_b = 0,8\text{ V}$  ancora avrà ok, ma solo un po' più sicurezza.



$$V_{OO} = R_C I_{AO} - V_{BE} - V_{FOO}$$

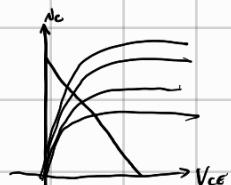
$$P_{Diss} = V_{DD} I_{AO} - V_I N_{I_{AO}}$$



$$V_{OO} = R_C I_C + V_{CE}$$

$$I_C = \frac{V_{OO}}{R_C}$$

$$I_B = \frac{V_{OO}}{R_C \beta_F}$$



## Considerazioni sul FAN-OUT

Grazie: Correnti si ampliano nelle porte successive dalla resistenza.

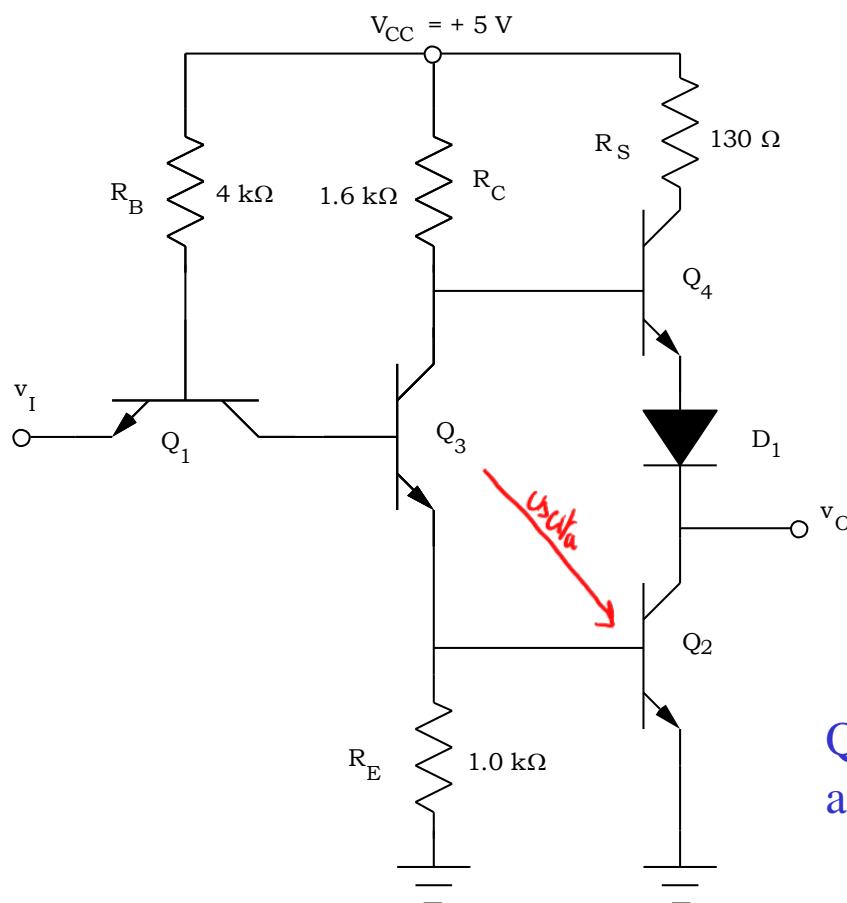
Devo gestire quello corrente e cercare di ridurlo. Si usa  
un circuito di pull-up attivo che dei altri correnti sente affluire molto.

Il FAN-OUT dell'invertitore è ovviamente il primo numero intero che sia minore del più piccolo dei valori determinati per uscita alta ( $N < 28.1$ ) ed uscita bassa ( $N < 7.95$ ) cioè  $N = 7$  porte.

La limitazione è quindi imposta dall'uscita alta a causa della caduta di tensione su  $R=2k\Omega$

Per aumentare questo limite si utilizza uno stadio di uscita più complesso, con un circuito di "pull-up" attivo, in grado di fornire una adeguata corrente per il pilotaggio delle porte collegate all'uscita

# TTL Standard



Chiamo che ci dà il pull-up  
è questo.

Solo per incrementare fan-out.

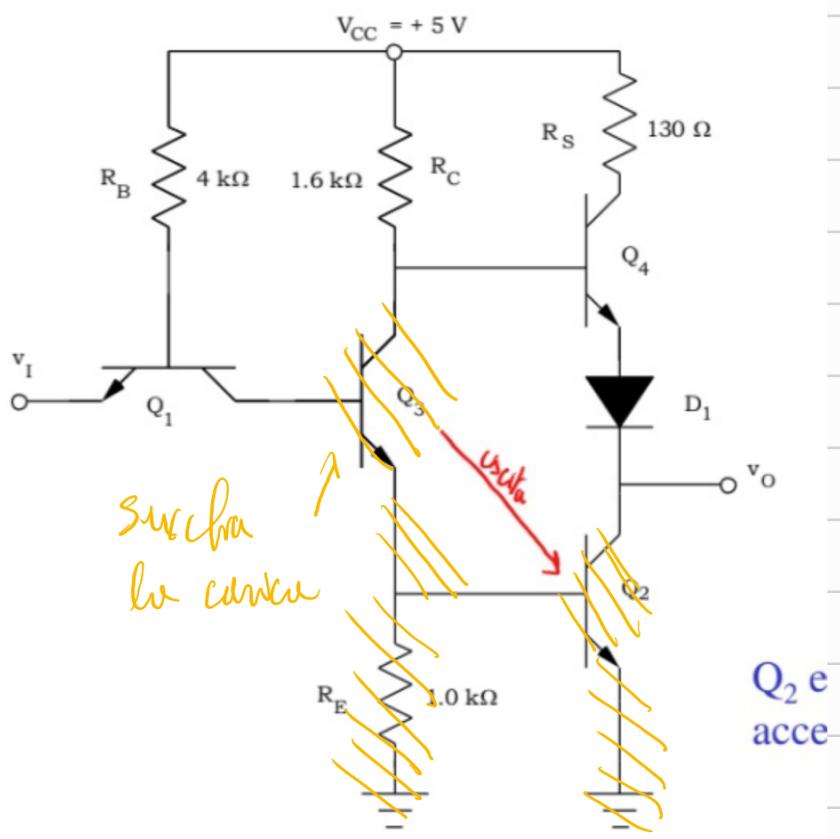
Necessario per aumentare il fan-out

$$V_{OL} = V_{CESAT2}$$

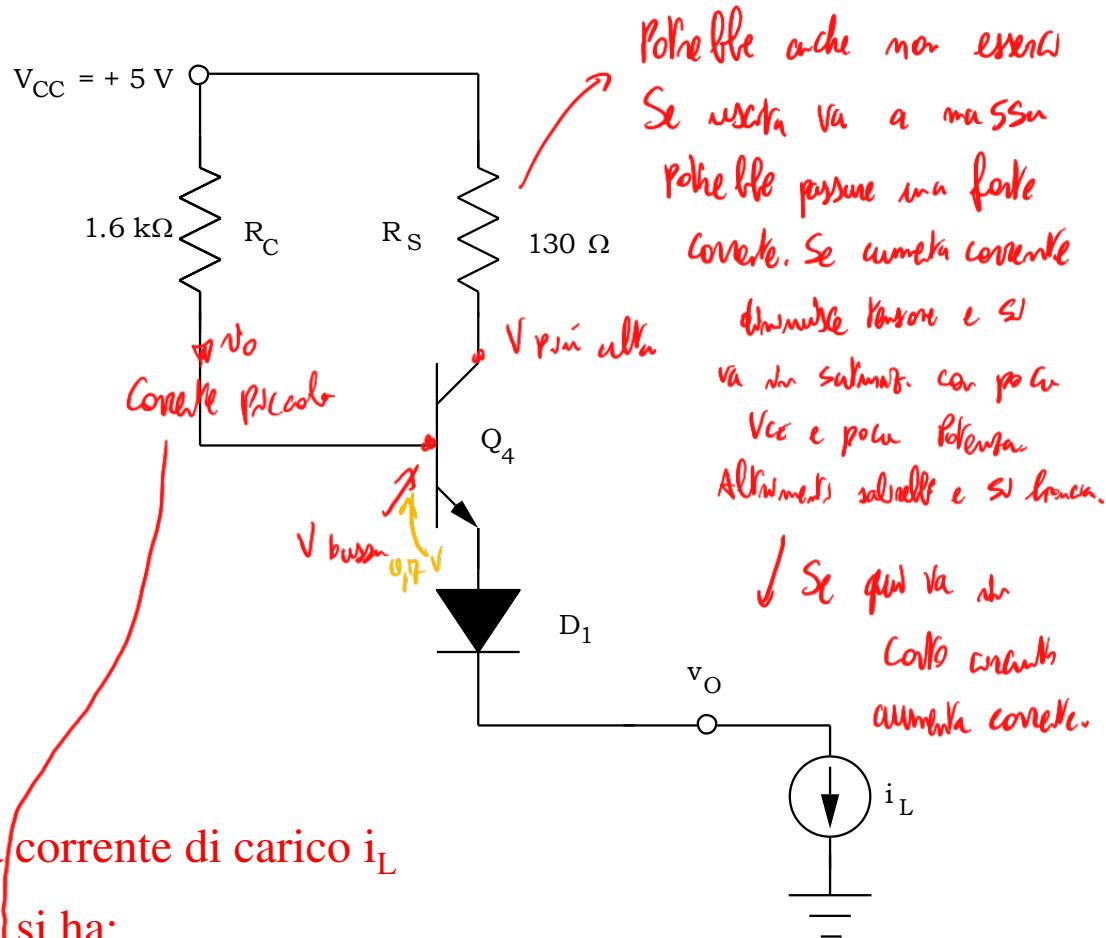
$$V_{OH} = V_{CC} - R_C i_{B4} - V_{BE4} - V_{D1}$$

Q<sub>2</sub> e Q<sub>4</sub> non sono mai contemporaneamente accesi: ciò limita la dissipazione di potenza

Piuttosto problemi di potenza si fa in modo che  $Q_4$  e  $Q_2$  non accesi contemporaneamente. Si usa un diodo.



# TTL Standard con ingresso basso



$Q_1$  : Saturazione a collettore aperto

$Q_2$  : Interdizione

$Q_3$  : Interdizione

$Q_4$  : Zona attiva diretta

L'effettivo valore di  $v_O$  dipende dalla corrente di carico  $i_L$

Trascurando la corrente di base di  $Q_4$  si ha:

$$v_O = 5 - 0.7 - 0.7 = 3.6\text{ V}$$

→ Diodo quando acceso  $i > 0$ .  
→ Quest. non silicio acceso  $\Rightarrow$  Passa corrente.

$i_L = -1\text{ mA}$  (come nella porta elementare)

Tutto al resto spà. Uggule.

Impulso busso:  $Q_1$  va in ZAO, spegne  $Q_3$  che fa spegnere  $Q_2$  e  $R_8$  perché non c'è corrente.

Circolo che uscirà ( $GIC$ ) perché si ingesta busso.

$\Rightarrow Q_1$  va in saturaz.,  $Q_2, Q_3$  interdiz e  $Q_4$  ZAO, ha tensione all'interno alta. Resistenza altra da una parte e bassa dall'altra.

Potete dire quanto circola fuori certa corrente.

- $V_o$  dipende da  $S_L$ .

$V_{CE_4} = 0,7$ . Sul diodo cada  $0,7\text{ V}$ .

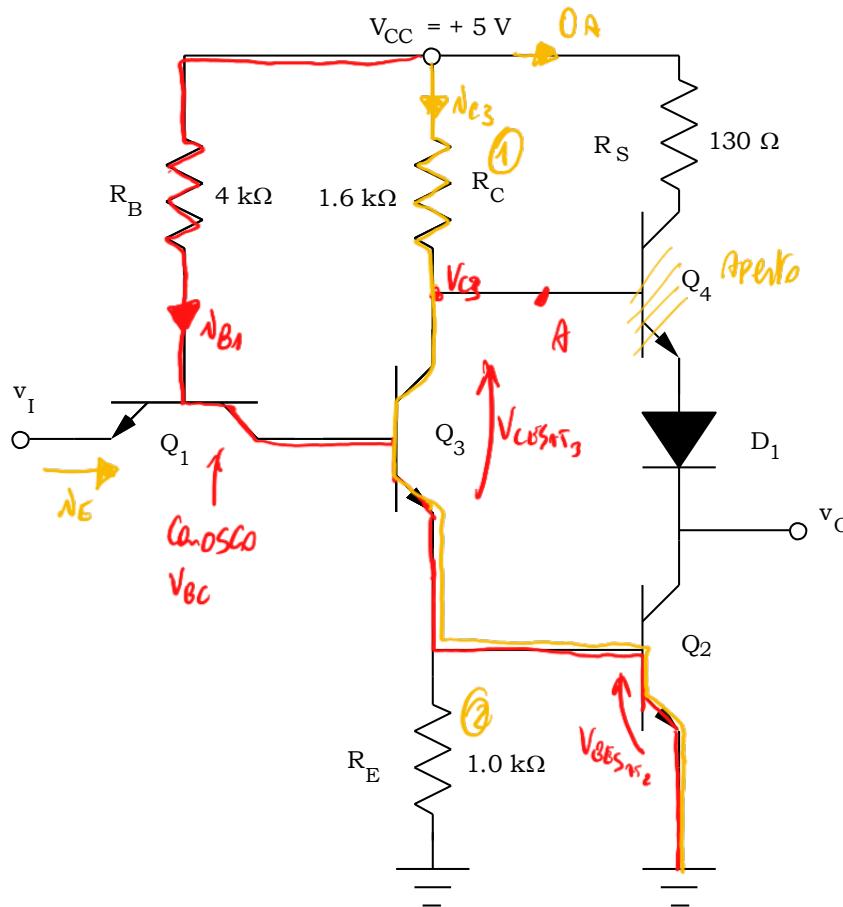
Corrente nel diodo è  $I_E$ .

$Q_4$  demoltiplica corrente



COME CALCOLO  $N_{SL} = ?$

# TTL Standard con ingresso alto



$Q_1$  : Zona attiva inversa

$Q_2$  : Saturazione

$Q_3$  : Saturazione

$Q_4$  : Interdizione

D<sub>1</sub> serve ad evitare l'accensione di Q<sub>4</sub> quando Q<sub>2</sub> è in saturazione: \*

$$V_{C3} - V_O = V_{CESAT3} + V_{BESAT2} - V_{CESAT2} = 0.8V$$

DDP tra base di Q<sub>4</sub> e V<sub>O</sub> è 0.8V. Q<sub>4</sub> non si accende\*

- $i_{B1} = (V_{CC} - V_{BC1} - V_{BESAT3} - V_{BESAT2})/R_B = 0.67mA;$
- $i_{C3} = (V_{CC} - V_{CESAT3} - V_{BESAT2})/R_C ;$

$$i_{B3} = (\beta_R + 1) i_{B1}$$

$$i_{B2} = i_{C3} + i_{B3} - V_{BESAT2}/R_E = 2.57mA$$

$$i_{IH} = \beta_R i_{B1} = 0.17mA$$

PERCHÉ SIAMO IN QUESTE REGIONI?

$Q_4$  è spento perché l'ingresso non accende l'hv e diodo. 0,8V

$Q_1$  con ingresso alto va in ZAI come punto.

Poniamo comeva non  $Q_3 \rightarrow$  sat

↳ Poniamo comeva di  $Q_2$ , si accende e  $Q_2$  va in sat.

Le considerazioni fanno su TTL elementare un argomento.

Nota: Porta assorbita 0,17mA, non più meno

Ricorda:  $Q_1$  è un ZAI.

Che garantisce spegnimento di  $Q_3$ ?

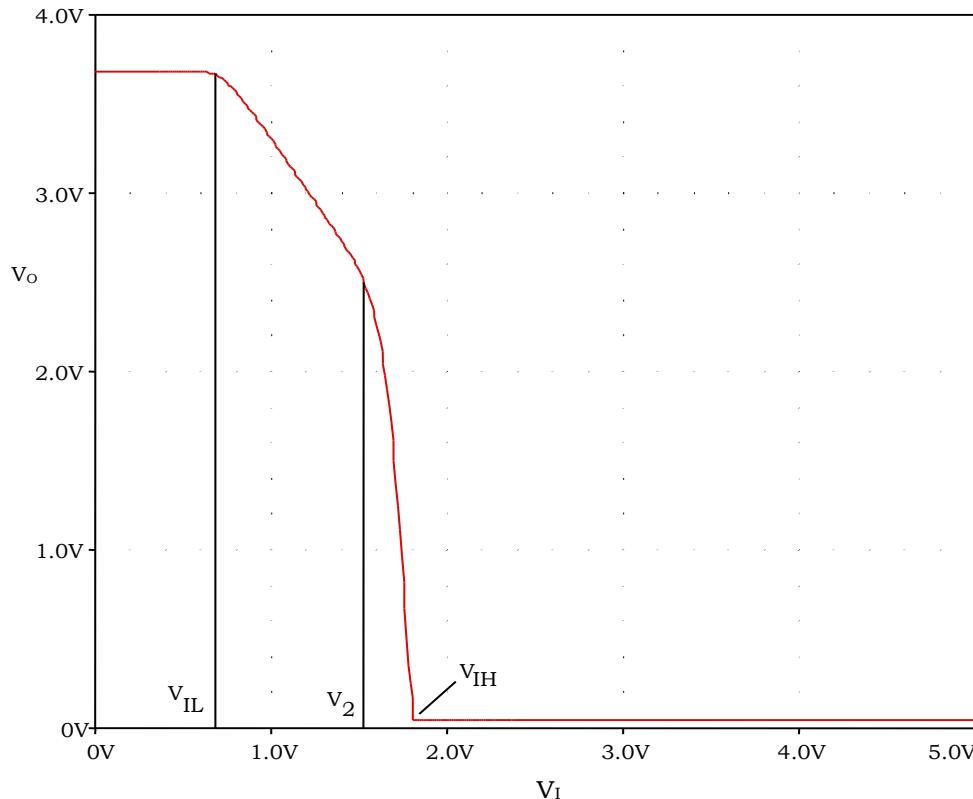
\* Verificare: ingresso alto.

Potenziale di A?

\* Per stare entrambi accesi deve essere comune. Serve almeno 0,6 e 0,6 su entrambi. Sono dunque circa 0,8 su tutto  $Q_4$  che si accende.

Calcolo correttivo.

# Caratteristica di trasferimento



La caratteristica presenta una doppia pendenza dovuta alla accensione progressiva dei diversi transistori

$$V_{IL} = 0.7V; V_{IH} = 1.8V$$

$$\mathbf{NM_L = 0.7V - 0.15V = 0.55V} \quad \mathbf{NM_H = 3.6V - 1.8V = 1.8V}$$

Doppia perdita:  $Q_2$  e  $Q_3$  non si accendono insieme:  $Q_3$  viene comutato dalla pompa. Piano inizia ad accendersi anche  $Q_2$ .

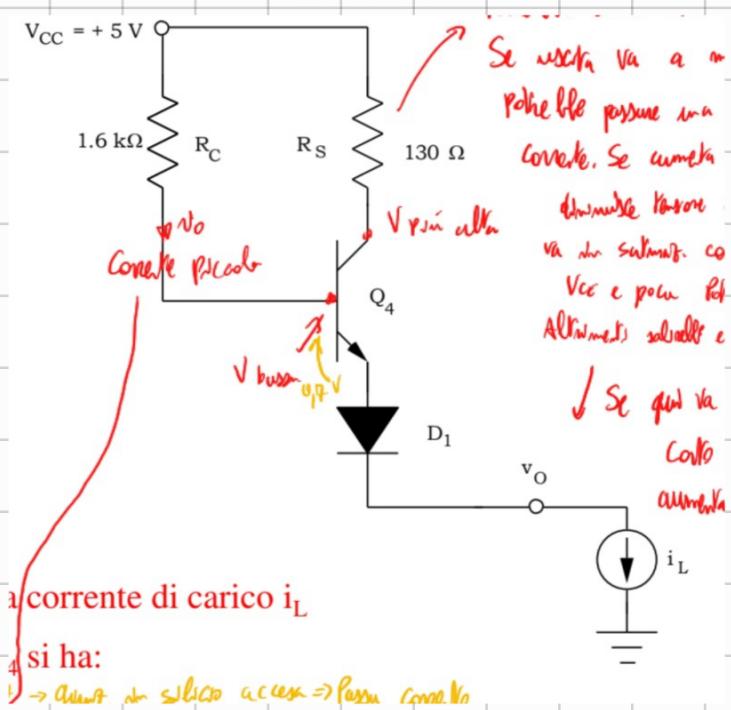
Scende piano all'istante perché si accende solo  $Q_3$ , passa comunque nel collettore e riconosce più tensione.

Quando si accende  $Q_2$  scende rapidamente.

Dove arrivare tensione su resistore abbastanza alta.

La caduta di tensione su  $R_C$  però non va a zero.

② accende BE, ① invece inizia a far cadere tensione.



# Potenza dissipata senza carico

Usata bassa: battery  
 di spazio  
 Con le entrate  
 erogati su  $i_{B1}$  e su  $i_{C3}$

$$P_{OL} = V_{CC} (i_{B1} + i_{C3}) + V_{OH} i_{IH} = 16.6 \text{ mW} \rightarrow + \text{ bordello}$$

$\hookrightarrow$  Garantisce ingresso

$$P_{OH} = V_{CC} i_{B1} + V_{OL} i_{IL} = 5 (10^{-3}) + 0.15 (-10^{-3}) = 4.85 \text{ mW}$$

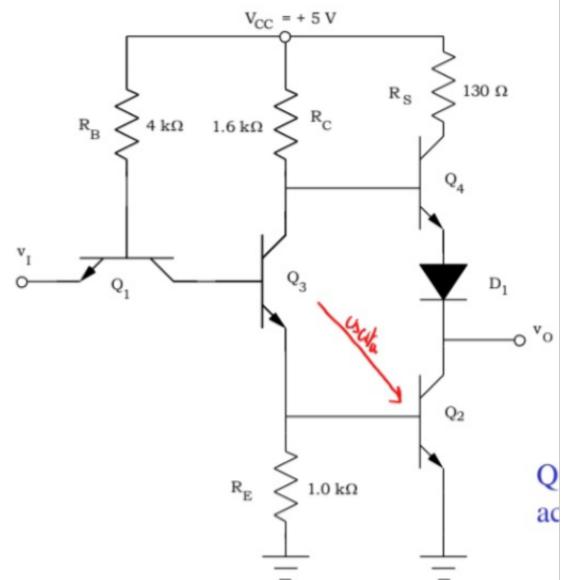
$\uparrow$  hogato alla prima volta  
 Sfiora curvo  $i_{C3}=0$ .

$$P_{AV} = (P_{OH} + P_{OL})/2 = 10.7 \text{ mW}$$

Dovremmo contare anche da e non

HIGH INPUT

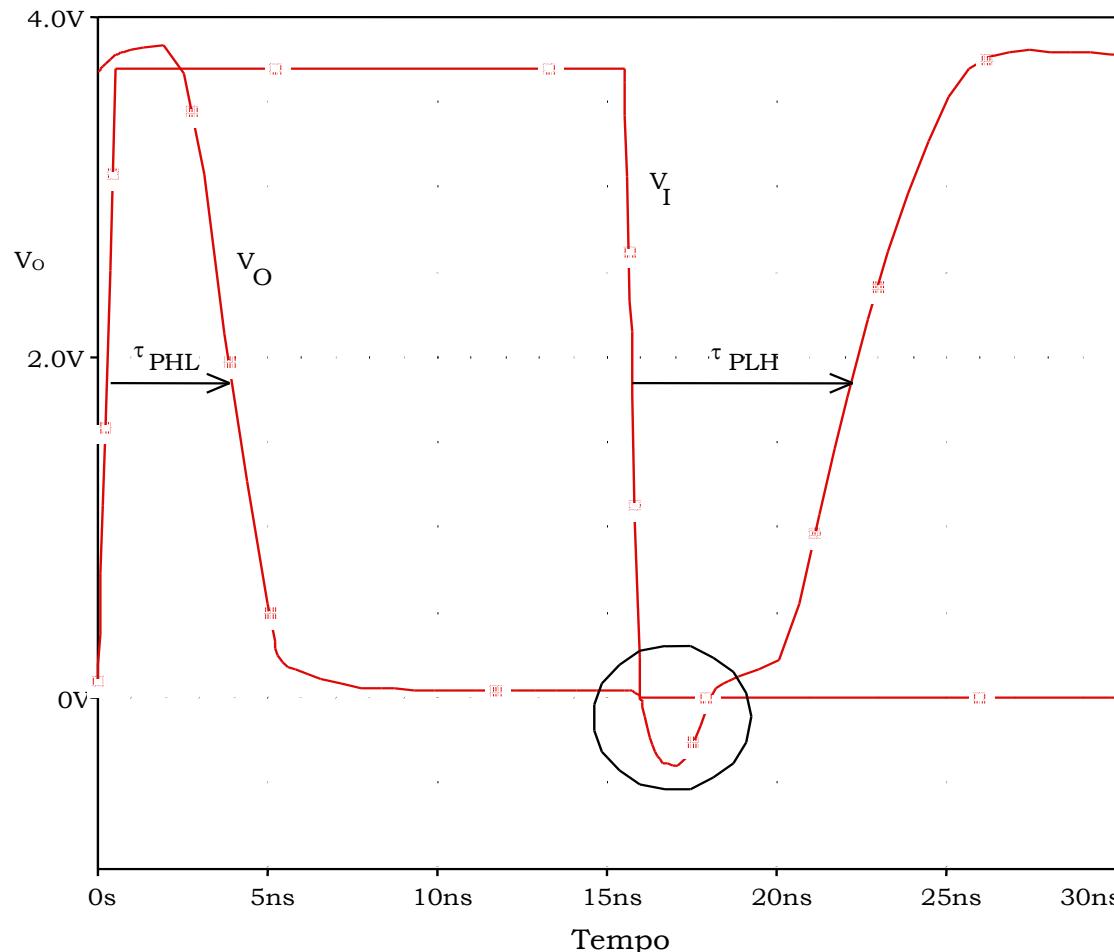
LOW INPUT



# Ritardo di propagazione dell'invertitore TTL Standard

Comunicazione con spike: inversione e ritardo e si trova numero canali

$$\Delta \tau,$$



$$\tau_{PHL} = 6\text{ns}$$

$$\tau_{PLH} = 14\text{ns}$$

$$\tau_P = 10\text{ns}$$

Abbastanza veloce:  
ci sono delle canali.

# FAN-OUT per uscita alta

Il circuito di pull-up attivo è in grado di erogare una corrente notevole

Ogni porta collegata all'uscita assorbe  $i_{IH} = 0.17\text{mA}$  *Non 0,22mA*  $0,15 \rightarrow 5$

*con uscita alta*

$Q_4$  lavora in zona attiva diretta e, per N porte collegate, la sua corrente di emettitore è  $i_{E4} = N i_{IH}$

La tensione sulla base di  $Q_1$  è  $v_{B1} = V_{CC} - R_B i_{B1} = 2.32\text{V}$

La tensione di uscita non deve essere inferiore a  $v_{B1}$  *in modo che non va in ZAI?*

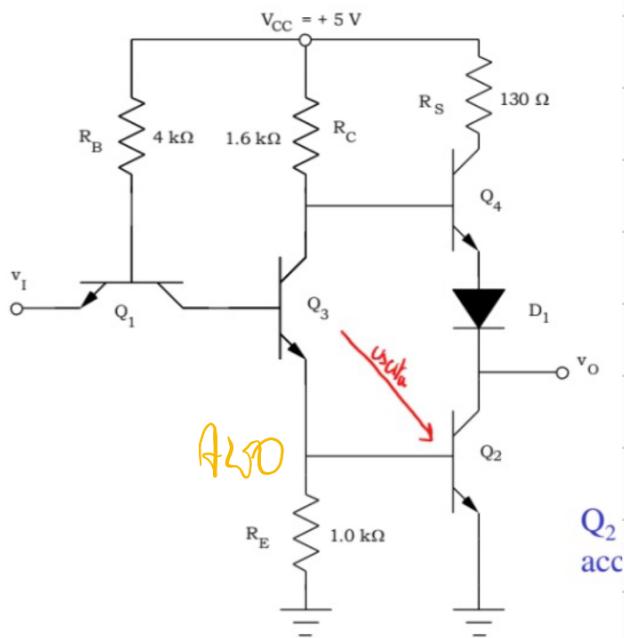
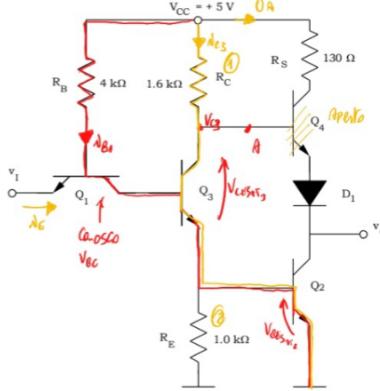
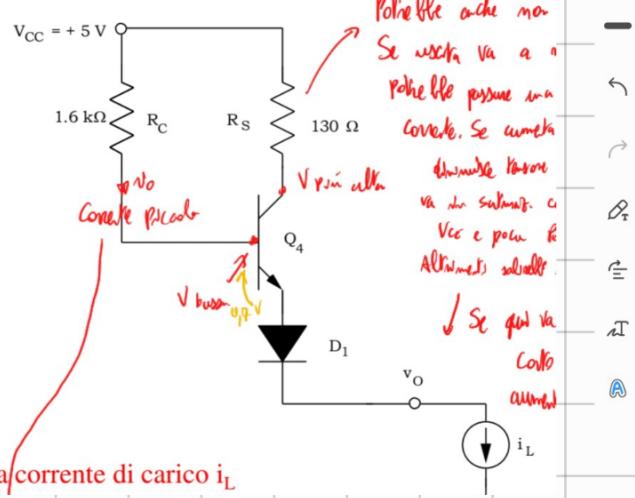
*All max in modo da non va non sat*

$\uparrow \frac{N}{\beta_F + 1}$

$$v_O = V_{CC} - R_C i_{B4} - v_{BE4} - V_D = V_{CC} - R_C (N i_{IH}) / (\beta_F + 1) - v_{BE4} - V_D > v_{B1}$$

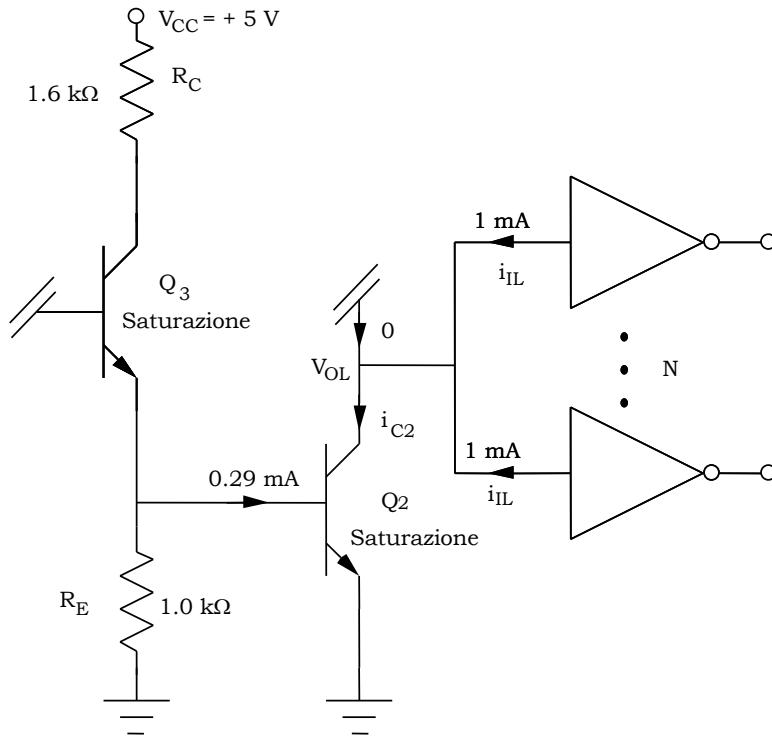
*Mai più dove trascuravamo*  $N < 188$

Tutto finalizzato per fare out da uscita alta:



BASSO

# FAN-OUT per uscita bassa



Per evitare che l'uscita superi  $0.15\text{V}$  deve essere  $\beta_{FOR} < 28.3$  cioè  $i_{C2} = N i_{IL} < i_{B2} \beta_{FOR}$

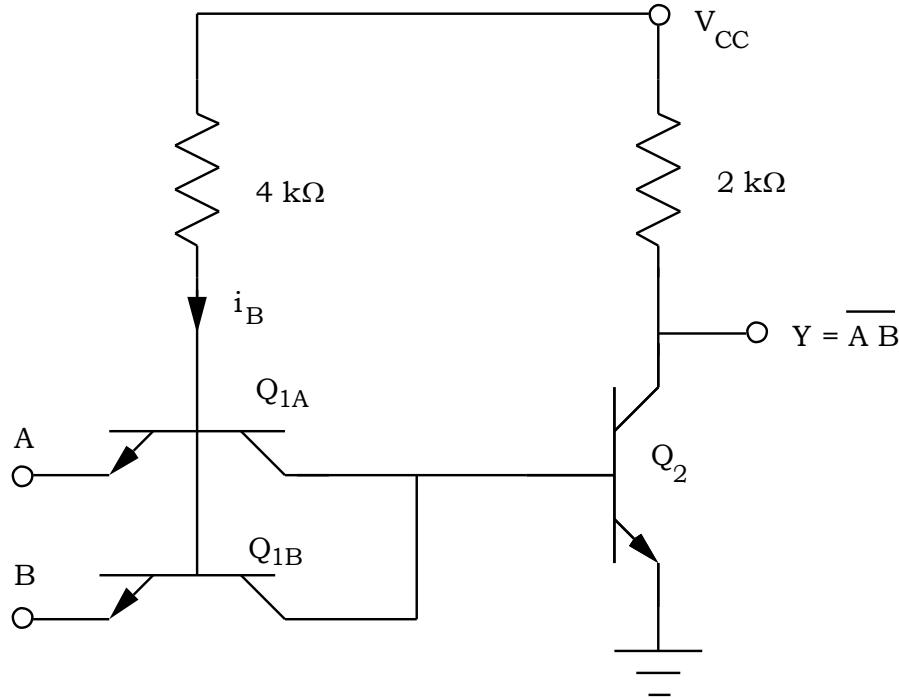


**N < 72.7**

Demoltiplicazione del  $\beta_F$ .

# Porte logiche e FAN-IN

Porta a 2 o più ingressi?  
In TTL le NAND ha  
fatto così: Doppio transistor  
di ingresso (uguale per transistore  
TTL)



Porta NAND TTL

Il numero di ingressi (FAN-IN) può essere superiore a otto e dipende dalla tecnologia

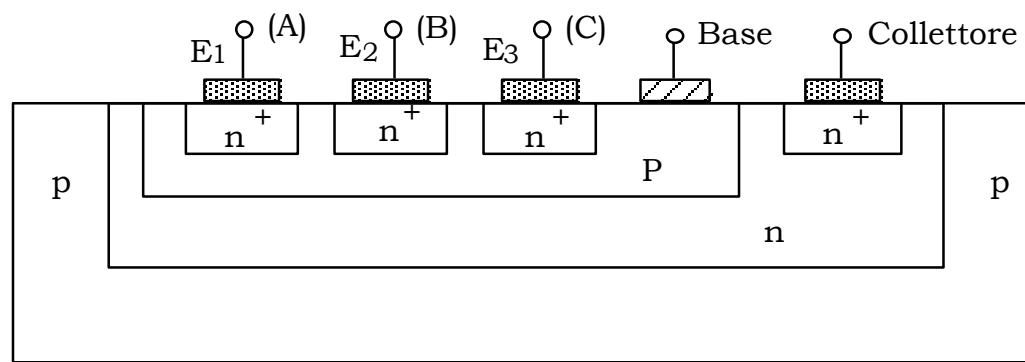
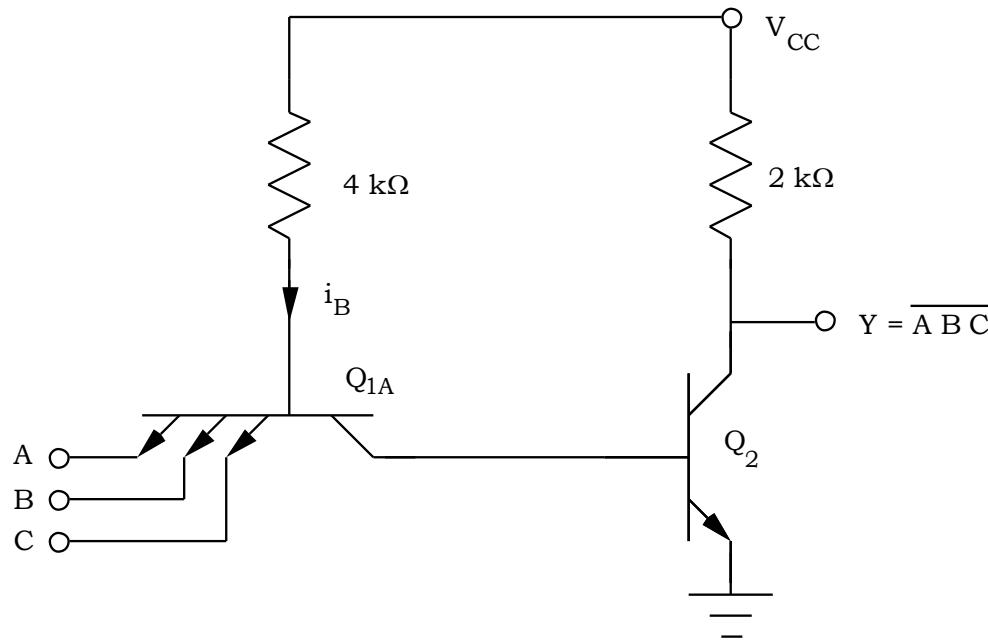
$A=0$  e  $B=0$  uno dei due svolti  $Q_2$  era bene.

O1 invece? Allora uno dei due svolti.

Il unico modo per portare corrente.

Ma è più easy.

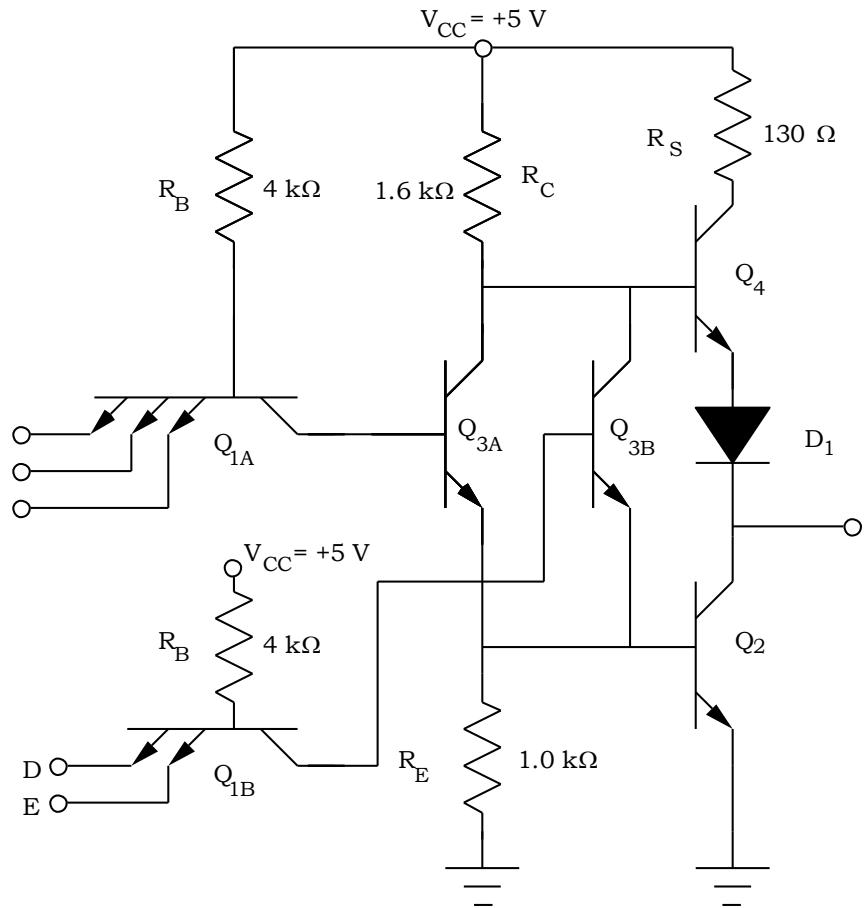
# Realizzazione con transistore multi-emettitore



In media fino a 8 emettitori. Si fanno più emittenti (L'etere tecnologico)

La corrente può dividersi, ciò permette comunque di realizzare un sistema unico

# Funzioni complesse TTL



$$Y = \overline{ABC} + DE$$

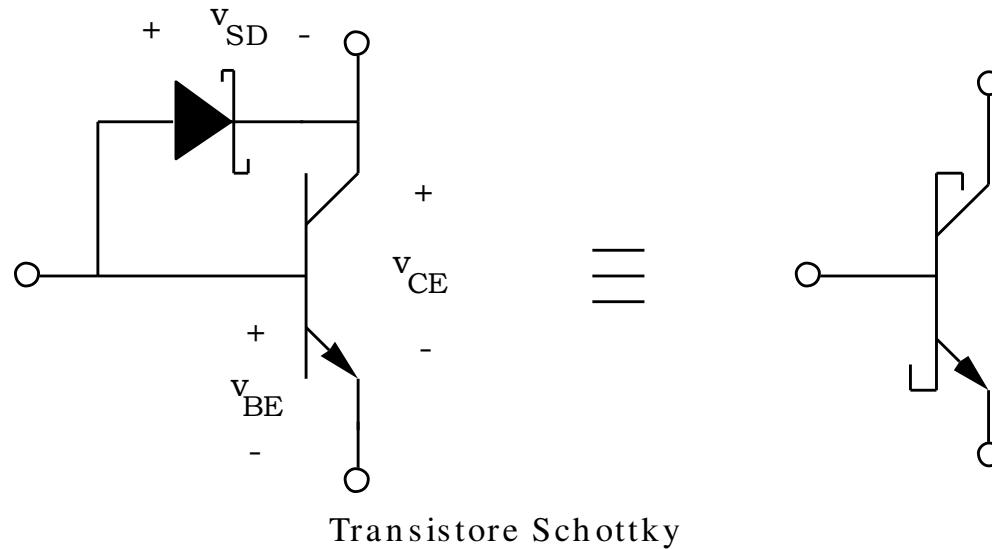
Porte più complesse? Somma di prodotti: ho ulteriori transistor intermed.

$Q_3 = Q_{28}$  della somma: o c'è uno o l'altro che deve accendersi.

Per cose più complesse, NAND.

# TTL Schottky

Consente la riduzione del tempo di storage utilizzando transistori Schottky



$v_{SD} = 0.45V$ : L'accensione del diodo Schottky evita la saturazione profonda

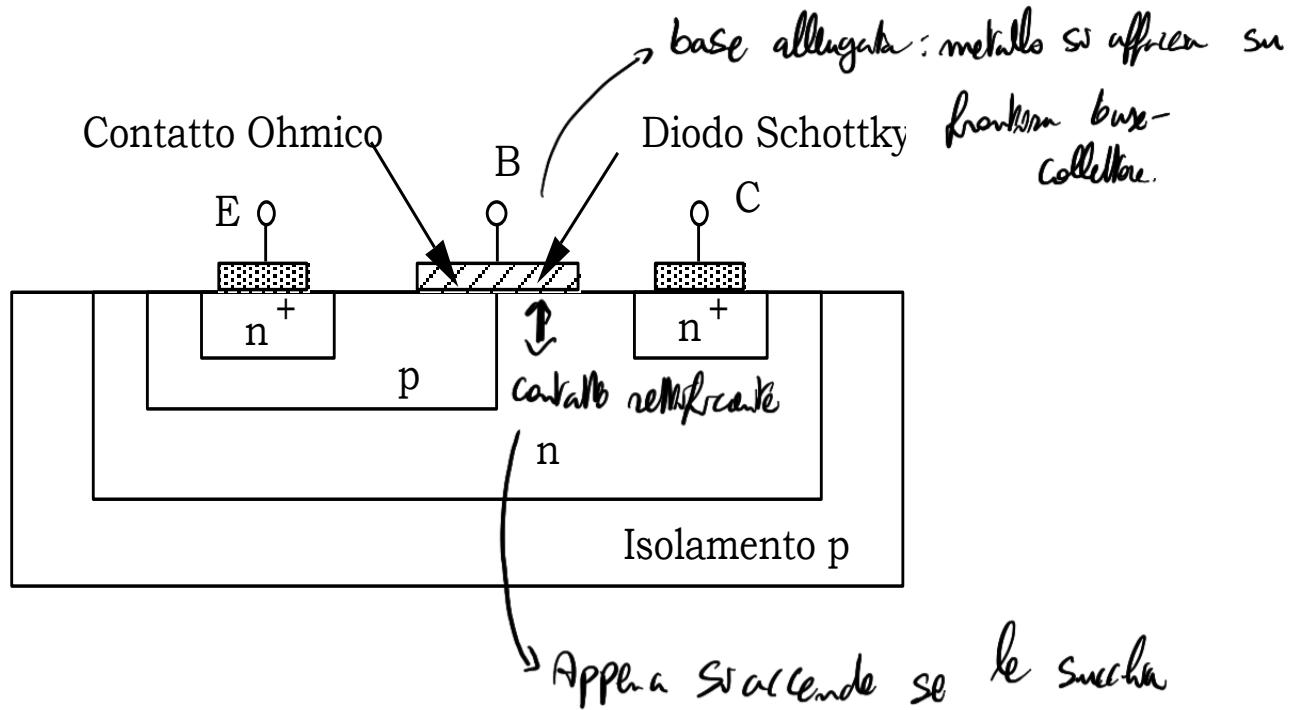
Migliorare prestazioni dello TTL: Problema: saturazione della base dopo saturazione profonda.  
Posso ridurre tempo di storage con transistor Schottky. Transistor bipolare con  
diodo metallo-semiconduttore: gravità con contatto non ohmico (non dragano molto silicio)  
che ha tensione di accensione un po' più bassa ( $0,6\text{ V}$ )

Dio di aggiuntivo che bypassa grint. BC.

Quando saturano il transistor, diodo si accende, ed eccesso di corrente non si accumula  
su base ma viene deviato su collettore.

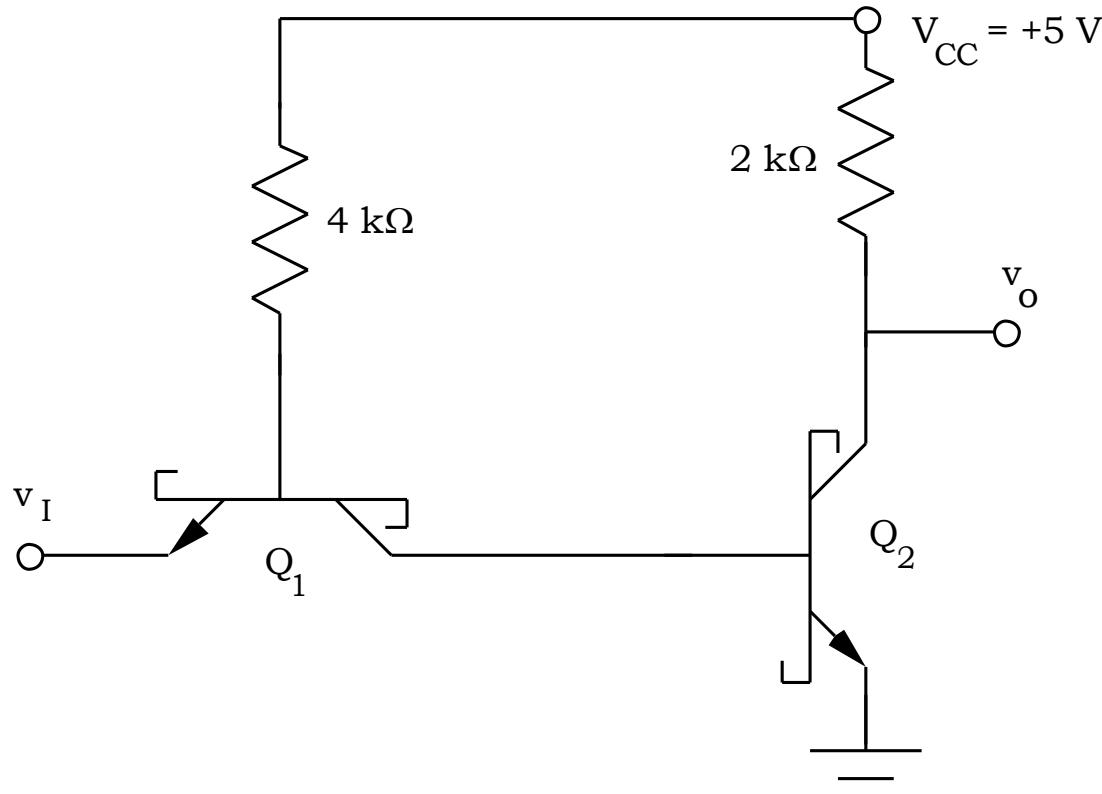
# TTL Schottky

## Struttura del transistore Schottky



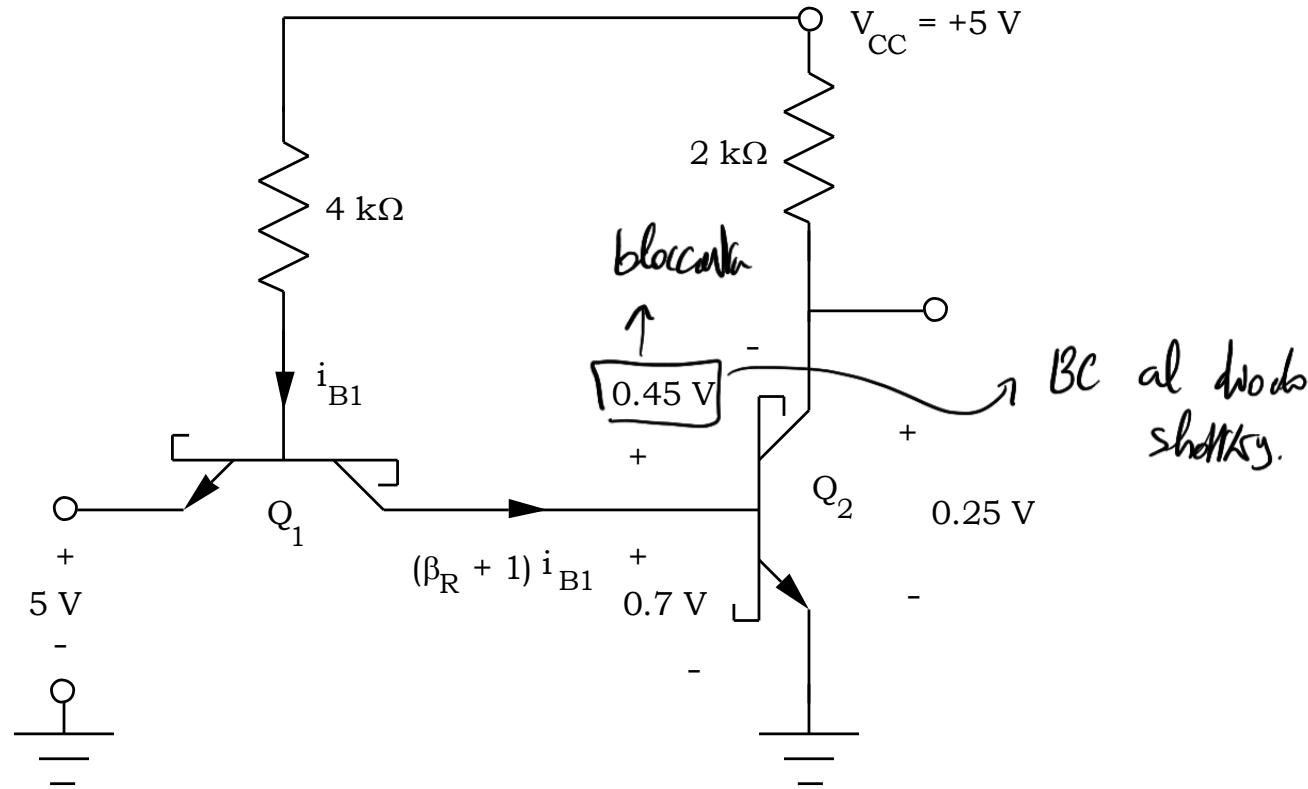
Si “prolunga” la metallizzazione di base sulla regione di collettore in modo da ottenere un diodo Schottky direttamente collegato tra B e C

# Invertitore TTL Schottky elementare

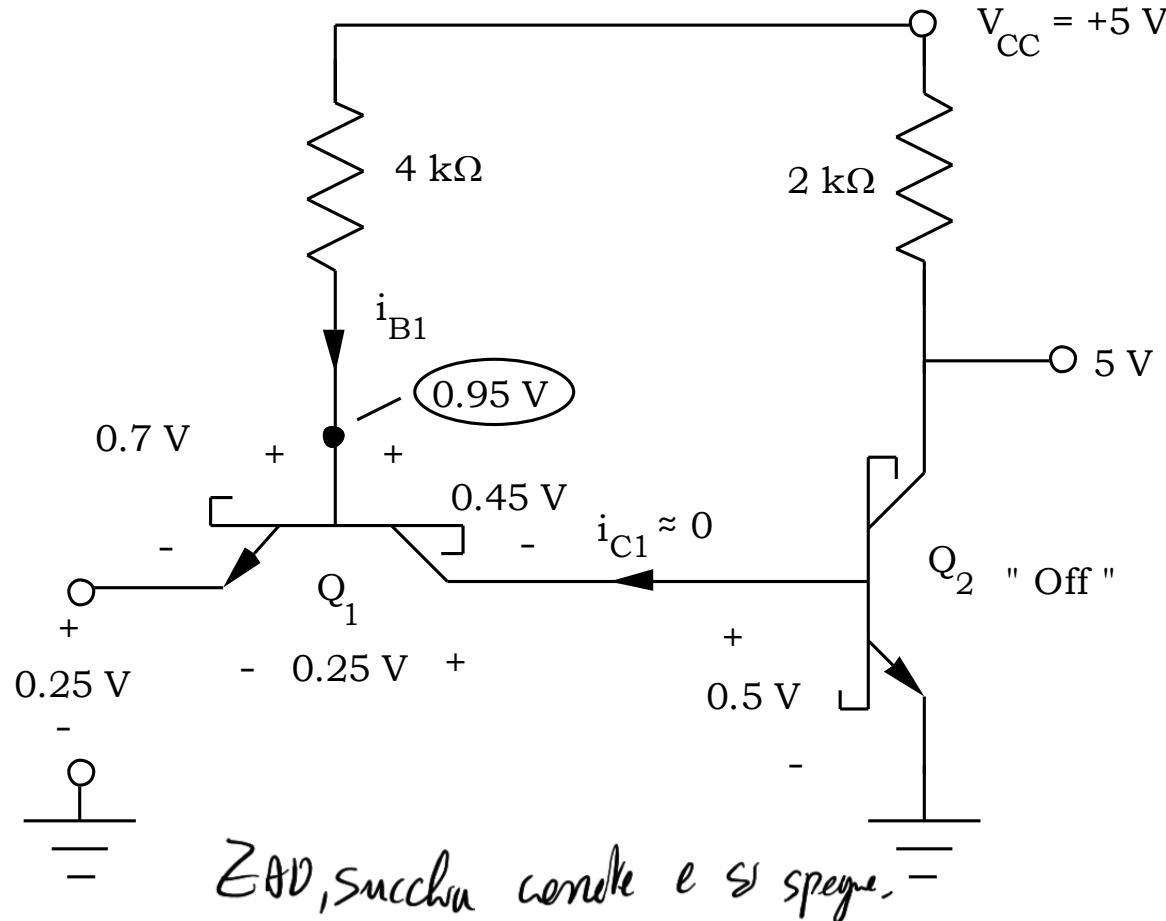


*Il transistor in saturazione bloccato come shottky.*

# Invertitore TTL Schottky elementare con ingresso alto



# Invertitore TTL Schottky elementare con ingresso basso



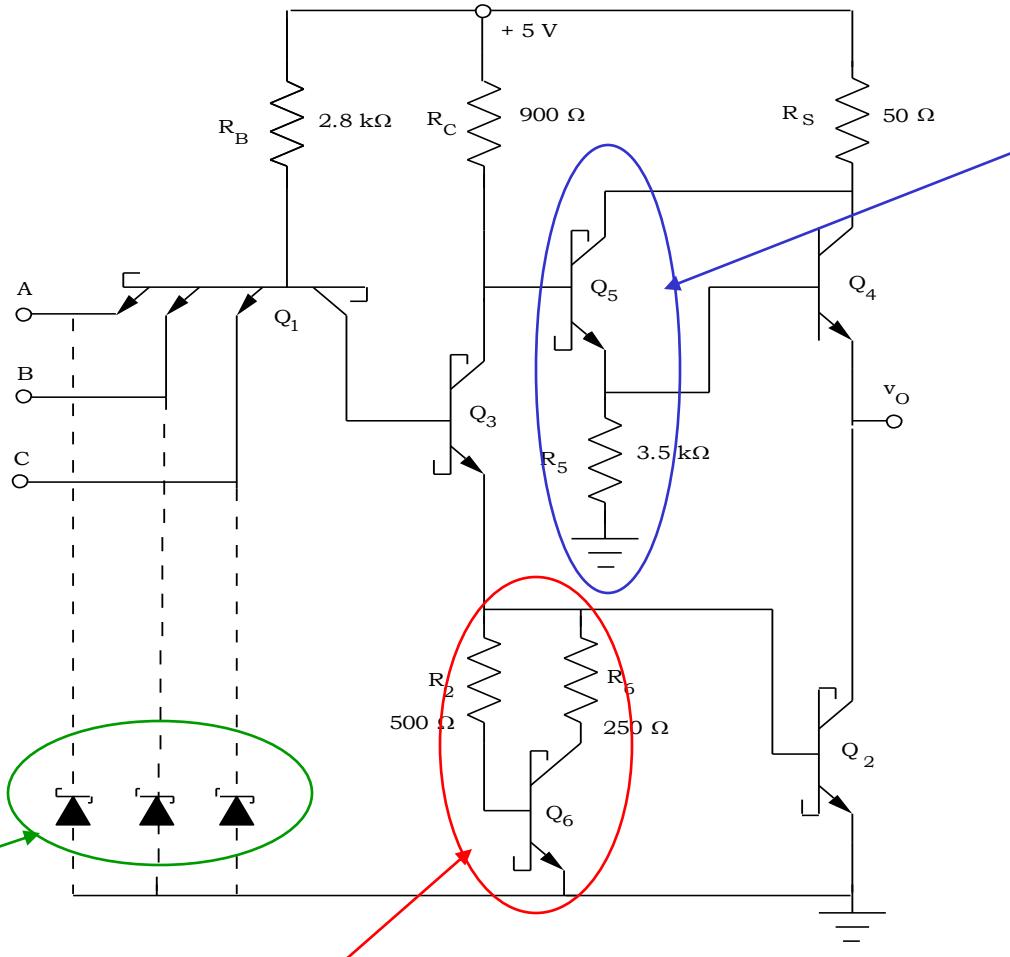
Per la cronaca

# Porta NAND in TTL Schottky veloce

$\tau_p \approx 3\text{ns}$

$P_D \approx 15\text{mW}$

Diodi di “aggancio” per limitare le escursioni negative del segnale



Rete di “pull-down”: forza  $Q_3$  e  $Q_2$  ad entrare in conduzione insieme eliminando il primo ginocchio della caratteristica di trasferimento

Rete di “pull-up”: riduce il tempo di commutazione di  $Q_4$  aumentando la sua corrente di base.  
Elimina la necessità del diodo in uscita.

Ultimas modifiche per velocizzare e si migliora la commutazione dei trasferimenti. Evitiamo la doppia perdita.

Poiché pulsante veloce  $\Rightarrow$  effetti derivativi sui fronti: Picchi negativi e positivi sui fronti. Fronti molto ripidi che danno tensione negativa che può durare fastidio. Dado Zth. Si accendono solo con tensione negativa limitata da quella di accensione del diodo. [Sempre spezzi normalmente, ma pulsante è veloce, fronti ripidi e per effetti capacitativi ci ho picchi positivi e negativi sui fronti in A, B, C]

REGI DI PULLDOWN:

Evita margini di rumore a doppia tendenza: forza accesa contemporanea di  $Q_2$  e  $Q_3$ .

Aggiunge transistor che si accende insieme a  $Q_2$ . Appena si accende

$Q_3$  passa corrente, che può passare solo quando  $Q_6$  è acceso. Si accendono insieme.

Se è acceso  $Q_6$  passa corrente e  $Q_2$  non parallelo deve accendersi.

PARTE BLV: Pull up:

Aumenta corrente di base di  $Q_6$  riducendo tempo di commutaz. di  $Q_2$ :

amplificato con  $B_F + 1$ .

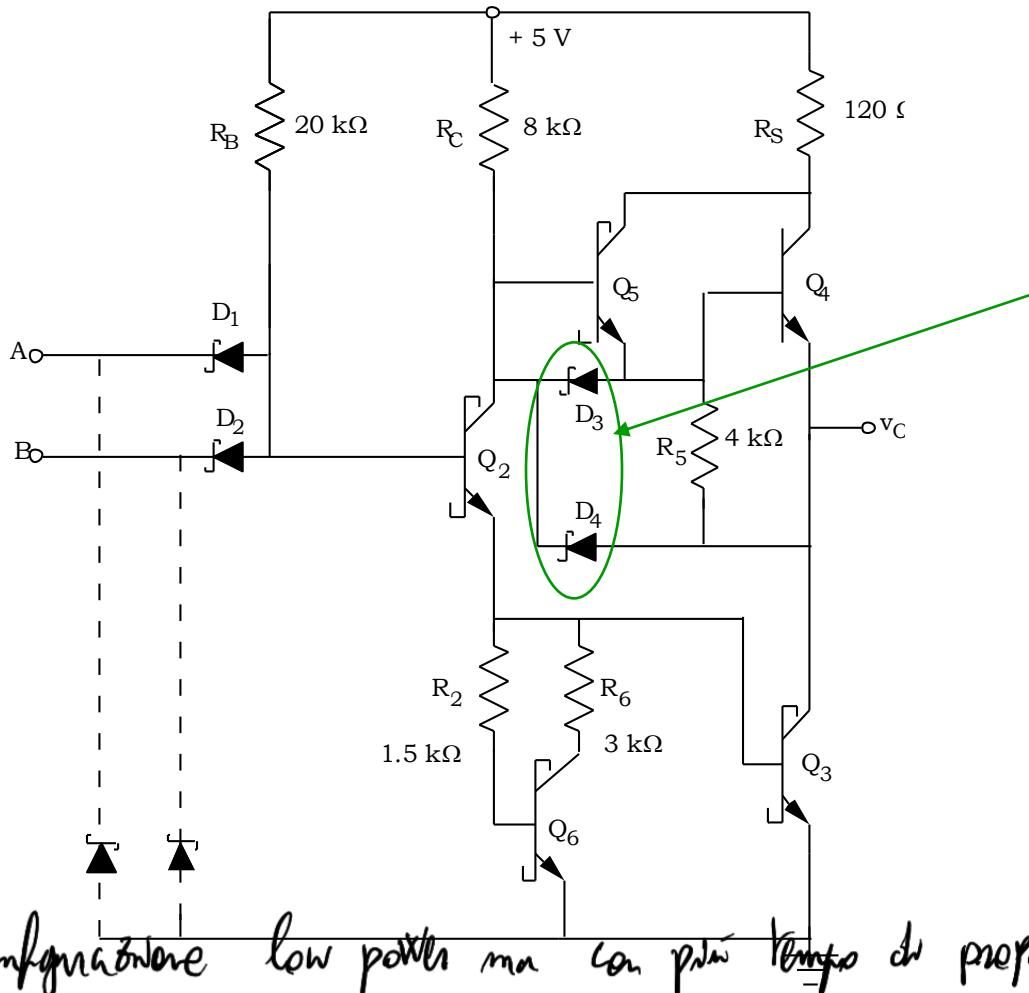
Tutto questo:  $\gamma_r = 3 \text{ mS}$  contro  $\gamma_p = 10 \text{ mS}$ .

Si paga un incremento di potenza. Ma questo per la comoda.

Potrei complicarmi un po' la vita.

# Porta NAND in TTL Schottky low-power (TTL-LS)

$\tau_p \approx 10\text{ns}$   
 $P_D \approx 2\text{mW}$



Possibile configurazione low power ma con più tempo di propagazione.

Le resistenze sono di valore più elevato per ridurre la dissipazione. Il transistore multiemettitore in ingresso è sostituito da diodi (Q<sub>2</sub> non satura quindi non serve estrarre una elevata corrente)

Diodi normalmente interdetti che, nel transitorio H-L, intervengono per favorire l'interdizione di Q<sub>4</sub> e la scarica della capacità di carico