

архитектуры ЭВМ

1. **[TODO]** Каноническая функциональная структура ЭВМ Джона фон Неймана, архитектурные принципы.
2. Варианты архитектур ЭВМ: принстонская и гарвардская.
3. Варианты структур ЭВМ: иерархическая и магистральная.
4. Классификация архитектур многопроцессорных вычислительных систем по Флинну.

Многоуровневая модель функционирования ЭВМ

1. Многоуровневая модель функционирования ЭВМ.
2. Функциональная структура микропроцессора.
3. Краткая характеристика основных узлов.

Представление чисел в ЭВМ

1. Представление чисел в ЭВМ.
2. **[TODO]** Алгоритмы умножения и деления, структура АЛУ умножения и деления.

Операционные и управляющие автоматы

1. Операционные и управляющие автоматы.
2. Синтез операционных автоматов канонической структуры.
3. Управляющие автоматы с жёсткой логикой: классификация, основные особенности. Управляющие автоматы, построенные по схеме Мура, схеме Мили.
4. Управляющие автоматы с хранимой в памяти логикой: принципы построения.

Микропрограммирование, кодирование микрокоманд.

1. Микропрограммирование, кодирование микрокоманд.
2. Простейшая микроархитектура процессора.
3. Преимущества трёхшинной микроархитектуры.
4. Предвыборка команд: принципы построения, алгоритм функционирования. Микроархитектура с предвыборкой команд.
5. Простейшая конвейерная микроархитектура.
6. Стадии простейшего 5-ти ступенчатого конвейера.
7. Принцип суперскалярности.
8. Разновидности конфликтов при конвейерном исполнении команд и пути их преодоления. Динамическое прогнозирование ветвлений.
9. **[TODO]** Переименование регистров.
10. Внеочередное и спекулятивное исполнение команд.
11. Понятие об архитектуре набора команд процессора.

Архитектуры

1. Архитектура CISC: принципы построения, преимущества, недостатки, признаки.

2. Архитектура RISC: принципы построения, преимущества, недостатки, признаки.
3. Архитектура VLIW: принципы построения, преимущества, недостатки.
4. Группы команд: классификация и основные характеристики.
5. **[TODO]** Форматы команд: назначение полей.
6. **[TODO]** Режимы адресации: классификация и основные характеристики.
7. Направления повышения производительности вычислений на уровне архитектуры системы команд: SIMD-расширения.

БИС ЗУ

1. Статические БИС ЗУ: принципы построения, основные особенности и области применения.
2. Динамические БИС ЗУ: принципы построения, основные особенности и области применения.
3. Принципы повышения быстродействия устройств динамической памяти в синхронном и асинхронном режимах.
4. Расслоение памяти.

Кэш

1. Принципы построения кэш-памяти с прямым отображением.
2. Принципы построения полностью ассоциативной кэш-памяти.
3. Принципы построения частично ассоциативной кэш-памяти.
4. Проблема замещения: физически нереализуемые и реализуемые алгоритмы.
5. Проблема обеспечения целостности данных: алгоритмы сквозной, буферизованной сквозной и обратной записи.
6. Модели многоуровневой кэш-памяти.
7. Сегментная организация памяти: принципы построения, дескрипторы и дескрипторные таблицы.
8. Сегментная организация памяти: принципы построения, схема получения линейного адреса. Защита памяти на уровне сегментов.
9. **[TODO]** Страничная организация памяти: принципы построения, схема получения физического адреса.
10. **[TODO]** Защита памяти на уровне страниц.
11. **[TODO]** Управление задачами.
12. **[TODO]** **[TODO]** Прерывания и исключения: источники, порядок обработки.
13. **[TODO]** Организация таблицы прерываний в реальном и защищённом режимах работы процессора.