
Arquitectura de Computadores 2

Aula 6

Configuração de Interrupções
Utilização da ADC por Interrupção.
Pedro Miguel Lavrador

Objectivos

- Utilização das técnicas de interrupção para detectar a ocorrência de um evento;
- Processar o resultado de conversão da ADC por interrupção

Interrupções no PIC32 (resumo)

- Principais Registos Envolvidos:
 - IECx Interrupt Enable Control : Registos através dos quais se pode activar / desactivar uma interrupção. A cada fonte de interrupção corresponde um bit de um destes registos.
 - IPCx Interrupt Priority Control: Registos onde se pode configurar a prioridade relativa de cada interrupção (entre 1 e 7).
 - IFSx Interrupt Flag Status: Registos que contêm as flags que sinalizam o pedido de interrupção. Cada fonte de interrupção usa um bit de um destes registos.
 - INTCON Interrupt Control Register : Configura a polaridade da transição das fontes de interrupção externa (*rising* ou *falling edge*)

19-03-2014

PML - AC2 - 2014

3

Configuração de Uma Interrupção

- 1- Escrever a rotina de serviço à interrupção
- 2- Configurar a prioridade relativa (1 a 7)
- 3- Autorizar a interrupção “específica”
- 4- Activar globalmente as Interrupções

19-03-2014

PML - AC2 - 2014

4

Rotina de Serviço à Interrupção

```
void _int_(VECTOR) isr_NOME(void)
{
    // acções
```



```
    //RESET da flag de interrupção
}
```

- os *VECTOR* estão definidos na tabela 7.1, página 122 e ss. do *Family Ref. Manual*. (tb estão (pré)definidos no ficheiro p32mx795f512h.h)
- Na mesma tabela podemos ver quais são os registos usados para configuração da interrupção.

19-03-2014

PML - AC2 - 2014

5

Tabela 7-1 do *Family Reference Manual*

PIC32MX5XX/6XX/7XX

TABLE 7-1: INTERRUPT IRQ, VECTOR AND BIT LOCATION

Interrupt Source ⁽¹⁾	IRQ	Vector Number	Interrupt Bit Location			
			Flag	Enable	Priority	Sub-Priority
Highest Natural Order Priority						
I2C1S – I2C1 Slave Event	30	25	IFS0<30>	IEC0<30>	IPC6<12:10>	IPC6<9:8>
I2C1M – I2C1 Master Event	31	25	IFS0<31>	IEC0<31>	IPC6<12:10>	IPC6<9:8>
CN – Input Change Interrupt	32	26	IFS1<0>	IEC1<0>	IPC6<20:18>	IPC6<17:16>
AD1 – ADC1 Convert Done	33	27	IFS1<1>	IEC1<1>	IPC6<28:26>	IPC6<25:24>

19-03-2014

PML - AC2 - 2014

6

Configurar a Prioridade Relativa

- Tabela 7-1 indica que a prioridade é configurada no registo IPC6.
- Tabela 4-2 apresenta-o:

10F0	IPC6	31:16	—	—	—	AD1P<2:0>	AD1S<1:0>	—	—	—	CNIP<2:0>	CNIS<1:0>	0000
		15:0	—	—	—	I2C1P<2:0>	I2C1S<1:0>	—	—	—	U1IP<2:0>	U1IS<1:0>	0000
											SPI3P<2:0>	SPI3S<1:0>	
											I2C3P<2:0>	I2C3S<1:0>	

— Escrever um valor entre 1 (prioridade mais baixa) e 7 (prioridade máxima/desaconselhado)

19-03-2014

PML - AC2 - 2014

7

Autorizar a Interrupção da ADC

- (mais uma vez) A tabela 7-1 indica que a activação das interrupções da ADC é feita no registo IEC1

1070	IEC1	31:16	IC3EIE	IC2EIE	IC1EIE	—	—	CAN1IE	USBIE	FCEIE	DMA7IE ^[2]	DMA6IE ^[2]	DMA5IE ^[2]	DMA4IE ^[2]	DMA3IE	DMA2IE	DMA1IE	DMA0IE	0000
		15:0	RTCCIE	FSCMIE	—	—	—	U2TXIE	U2RXIE	U2EIE	U3TXIE	U3RXIE	U3EIE						0000
								SPI4TXIE	SPI4RXIE	SPI4EIE	SPI2TXIE	SPI2RXIE	SPI2EIE						
								I2C5MIE	I2C5SIE	I2C5BIE	I2C4MIE	I2C4SIE	I2C4BIE	CMP2IE	CMP1IE	PMP1E	AD1IE	CNIE	

Campo AD1IE do registo IEC1

19-03-2014

PML - AC2 - 2014

8

Activar globalmente as interrupções

- `EnableInterrupts();`

19-03-2014

PML - AC2 - 2014

9

Funcionamento da ADC

- Depois de tudo configurado a ADC está pronta a funcionar.
 1. A activação de ASAM inicia a conversão;
 2. São feitas (pela ADC) SMPI conversões (que são colocadas em ADC1BUFx)
 3. Quando é activada a flag AD1IF no registo IFS1, é chamada automaticamente a ISR correspondente.

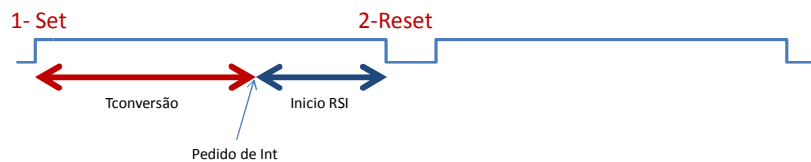
19-03-2014

PML - AC2 - 2014

10

Tempo de Latência da RSI

```
void _int_(VECTOR) isr_adc(void)
{
    2 // Reset RE0 // RE0 = 0
    // Print ADC1BUF0 value // Hexadecimal (3 digits format)
    1 // Set RE0 // RE0 = 1
    // Start A/D conversion
    IFS1bits.AD1IF = 0; // Reset AD1IF flag
}
```



19-03-2014

PML - AC2 - 2014

11