

### Departamento de Cs. e Ingeniería de la Computación Universidad Nacional del Sur



## Arquitectura de Computadoras

Proyecto  $N^2$  1 Implementación del diagrama lógico de un circuito controlador - Etapa 1 Primer Cuatrimestre de 2024

### Enunciado

El proyecto tiene como objetivo implementar el diagrama lógico de detalle de un circuito controlador de estados basado en el diagrama de estados proporcionado en la Figura 1. El circuito debe ser desarrollado empleando la herramienta Logisim-Evolution, deberá contar con las entradas y salidas necesarias para su correcto funcionamiento, y ser capaz de responder de acuerdo a las especificaciones del diagrama de estados. Se deberá presentar un informe detallado del diseño, que incluya el diagrama del circuito y una descripción de su funcionamiento. El informe deberá ser entregado en formato electrónico en la fecha de entrega establecida junto con los archivos del circuito.

#### Cronograma de entregas:

- Fecha límite de entrega para la etapa 1: 25/04
- Fecha límite de entrega para la etapa 2: 14/05
- Fecha límite para la reentrega del proyecto completo: 30/05

## 1. Etapa 1: Circuito controlador de estados

Implementar en Logisim-evolution un circuito controlador de estados **que permita cambiar entre los estados que** se muestran en la figura 1 utilizando un contador up-down, multiplexores, un decodificador y compuertas. El circuito trabaja en dos modos Normal y Alternativo. Mientras se encuentra en el **Modo Normal** debe ciclar entre los estados como indican las flechas azules.

El circuito recibe 5 lineas externas denominadas A,B,C,D,E, las cuales son utilizadas para calcular las funciones de salto: F1, F2, F3, F4 y F5 representadas en el grafo por diferentes colores. En caso que estas funciones se activen, se considera que el circuito entra en  $\mathbf{Modo}$  **Alternativo**, en el cual se debe realizar un salto dependiendo el estado actual y la función (Fx) que se activa. Por ejemplo, cuando el estado actual es 124 si se activa F1 se debe pasar al estado 372 en vez de al estado 95.

Mostrar el estado actual del contador utilizando displays de 7 segmentos, conversores de binario a BCD y de BCD a 7 segmentos (pueden utilizarse los que provee Logisim-Evolution. Además, en el diseño del circuito en Logisim-Evolution, se pueden utilizar túneles para evitar la superposición de cables y mejorar la claridad del diseño del circuito.

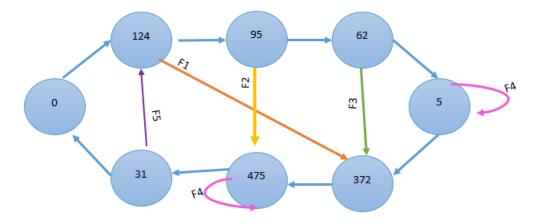


Figura 1: Grafo de estados

#### Definición de las funciones F1 a F5:

Minimizar las funciones F1 a F5 utilizando el método Karnaugh (K-map) y detallar la minimización realizada junto con las funciones resultantes en el informe.

Desarrollar las funciones utilizando multiplexores de 2 líneas de selección para F1, F2 y F3. Emplear un decodificador y compuertas para la función F4, y únicamente compuertas para F5.

- $F1(A, B, C, D, E) = \sum (3, 11, 12, 15, 16, 20, 21, 23, 24, 28), \sum_{op} (0)$
- $F2(A, B, C, D, E) = \sum_{n=0}^{\infty} (0, 4, 10, 11, 15, 16, 19, 20, 23, 27, 31), \sum_{n=0}^{\infty} (2, 5, 13)$
- $F3(A, B, C, D, E) = \sum (3, 4, 5, 8, 18, 20, 27, 28, 29), \sum_{op} (31)$
- $F4(A, B, C, D, E) = \sum_{m} (0, 4, 7, 11, 12, 13, 15, 2, 20), \sum_{m} (14)$
- $F5(A, B, C, D, E) = \sum (10, 11, 12, 13, 14, 21, 23, 25, 31)$

Conectar a la salida de las funciones F1 a F5 un LED que permita visualizar el resultado de cada una.

IMPORTANTE: **Identificar claramente** las entradas y salidas del circuito utilizando labels, agrupar las entradas todas del mismo lado, y en otro lado las salidas. Las entradas al circuito son todas las líneas externas o datos que provengan del exterior del circuito.

# 2. Entrega

Todos los archivos deben ser comprimidos en formato *zip* cuyo nombre debe ser *Eta-pa1GrupoX.zip*, siendo X el número de comisión asignada, el cual debe subirse al aula virtual de la cátedra en Moodle por cada alumno/a de la comisión.

Junto con el circuito entregar un archivo cuyo nombre sea **informeGrupoX.pdf** donde X es el número de comisión, el cual contendrá una descripción de la implementación. El informe debe contener como toda la información y secciones según se indica en el documento: **Sobre** 

#### el informe del proyecto.pdf

El proyecto será evaluado en 2 etapas.

- En la primer entrega se evaluará la primer etapa del proyecto. El archivo comprimido debe subirse a la plataforma MOODLE en la cual tendrán tiempo disponible hasta el **Jueves 25 de Abril** para su entrega.
- En la siguiente entrega, se evaluará la segunda etapa del proyecto y la corrección de los errores detectados en la primer entrega del mismo. Se tendrá tiempo disponible hasta el *Martes 14 de Mayo*.
- En caso que las entregas anteriores no se hayan aprobado, se puede realizar una reentrega del proyecto en la última fecha con las correcciones necesarias.
- El proyecto se considerará APROBADO si se aprueban las dos etapas.
- Cualquier copia detectada de proyecto será razón suficiente para que TODAS las comisiones involucradas desaprueben el proyecto.

## 3. Notas importantes

- Entradas/Salidas del circuito: En los circuitos presentados tanto las entradas como las salidas deben agruparse e identificarse claramente. Por ejemplo, una opción sería ubicar todas entradas en la parte superior del circuito y las salidas en la parte inferior.
- Identificar mediante labels los resultados intermedios. Documentar en el informe todas las etiquetas utilizadas y los valores que calculan.