電子電路實驗 3: VTC of CMOS Amplifier Circuits

實驗結報

B02901178 江誠敏

April 3, 2015

1 實驗結果

1.1 Bode plot

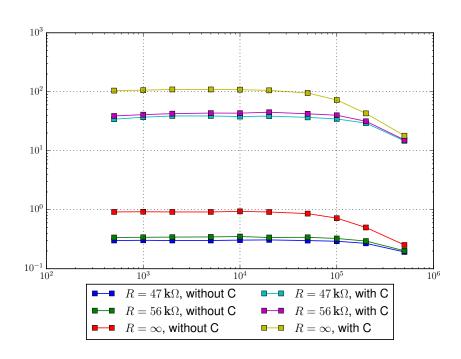


Figure 1: Bode plot

2 結報問題

1. 如何透過量測方式判別 BJT 與 MOS 的脚位 (請詳述之)。Ex: BJT 可用指針電表量測。

答:

(a) BJT.

- 首先判斷哪一個脚位是 B,假設未知脚位是 1,2,3,以電阻檔位量測所有 (i,j) 是否導通。如果發現一對正接反接都無法導通 $(如\ (1,2),(2,1)\)$,那剩下的一隻 脚位 (即 3) 就是 B 。
- 利用以知的 B 脚位,和剩下的任一隻脚位 j 以電阻檔測量哪一個方向可以導通, 進而判斷是 pnp 還是 npn。
- 最後假設剩下的兩個脚位是 i, j , 將 i , B 接在一起,之後 i , B 端和 j 端以電阻 檔測量兩個方向是否有一邊可導通,如果可以,則 i 是 E 端,如果皆不能導通,則 i 是 C 端。如此便可確定所有檔位。

(b) MOS.

- 首先判斷哪一個脚位是 G ,假設未知脚位是 1,2,3 ,以電阻檔位量測所有 (i,j) 是否導通。如果發現一對可導通 $(如\ (1,2),(2,1)\)$,那剩下的一隻脚位 (即 3) 就是 G 。
- 最後假設剩下的兩個脚位是 i,j , 將 i, B 接在一起,之後 i, B 端和 j 端以電阻 檔測量電阻 R_1 ,接著 i,j 互換同樣方式測量得電阻 R_2 , 如果 $R_1 > R_2$,則 i 是 D 端,否則 i 是 S 端。如此便可確定所有檔位。
- 2. 請列舉 5 項常見的 IC 封裝方式,並說明其優缺點。

答:

- (a) 雙列直揷封裝: 封裝成的外形爲長方形,並在兩側則有兩排平行的金屬引脚。優點是可以揷在面包板上,適合極簡單的開發使用。
- (b) 插針網格陣列: 將集成電路包裝在底面是排列成正方形的插針的瓷片內, 最後這些插針可以插入或焊接到電路板上對應的插座中, 適合於需要頻繁插拔的應用場合。
- (c) 球栅陣列封裝:由插針網格陣列改良而來,本來在封裝底部的引脚由錫球所取代。優點有可以有高密度的引脚、高導熱避免 IC 過熱和低電感引脚。
- (d) 平面網格陣列封裝: 特點是其針脚位於插座上而非積體電路上,可避免針脚損壞。
- (e) 多晶片模組: 此種封裝能在一次容納兩個或兩個以上的晶片。這也是他的優點。
- 3. 何謂 3D IC ? 請說明在目前主流技術中 TSV 的優缺點與未來的發展。

答:

現在的 IC 主要都是平面型的設計,但電晶體元件的大小已經難以在繼續縮小下去。因此如果希望單位體積的電晶體數量可以增加,可能必須考慮 3D 的設計方式了。

TSV 是在晶片鑽出小洞,從底部填充入金屬,接著在矽晶圓上以蝕刻或雷射方式鑽孔,最後以導電材料填滿。優點是可以更低的成本提高系統的整合與效能,缺點是 TSV 孔徑較大,使得 TSV 密度無法提高。未來可能會朝向提高蝕刻速度、較好的蝕刻輪廓、降低成本、提升產能等等發展。

4. 請繪出 CMOS 的物理元件結構圖,並說明閉鎖效應的成因、機制。

答:

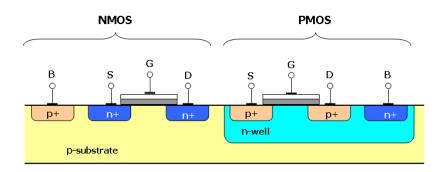


Figure 2

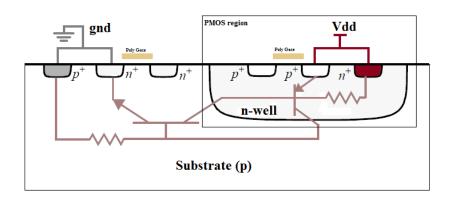


Figure 3

成因是因爲通常 CMOS 的 NMOS, PMOS 部分都是弄在同一塊板子上,所以其實會互相影響,嚴重甚至會造成整個電路失效。

5. What kind of capacitance are C_{π} and C_{μ} shown in Fig. 1? How are they generated? Which one of them is larger? Should they be opened or shorted as operated in low frequency? Which part of frequency band (low or high) do they determine?

答:

 C_{μ} is the capacitor between C and B due to junction capacitance.

 C_{π} is the capacitor between E and B due to junction capacitance and diffusion capacitance.

Typically C_{π} is larger.

They should be open in low frequency.

They determine the high frequency band.

6. What kind of capacitance are C_1 , C_2 , and C_3 shown in Fig. 2? What are they used for? Should they be opened or shorted as operated in high frequency? Which part of frequency band (low or high) do they determine?

答:

What kind... 啊不就實驗用的一般電容...They are used to block the DC offset signal. They should be closed in high frequency.

They determine the low frequency band.

7. What kind of amplifier (configuration CE, CB, CC) is appropriate for operating in low/high/Impedance transformation frequency? Why?

CE is appropriate to operating in low frequency, because it has the greatest voltage gain.

CB is appropriate to operating in high frequency, because it has the highest cutoff frequency.

CC is appropriate to operating in inpedance transformation, because its output resistance is very small.

3 心得

這次的實驗其實很吃運氣。一開始我們這排大部分的人都做的很順利,除了一個人之外。他不知 道爲什麼怎麼做,波形看起來就是非常奇怪。電路檢查了半天,就是什麼 bug 都沒有發現。後來 我就跟他說「你甘脆把所有元件都換一輪看看。」沒想道他才換了一個 BJT ,瞬間一切都 work 了! 他當場倒地不起,痛哭流涕。那時候我們其他人幾乎都做完了。這個故事告訴我們,在一般 的事情上,發現問題時,最好先檢查自已有沒有問題,不要一開始就覺得是別人的錯,唯有做電 電實驗時必須反過來!