

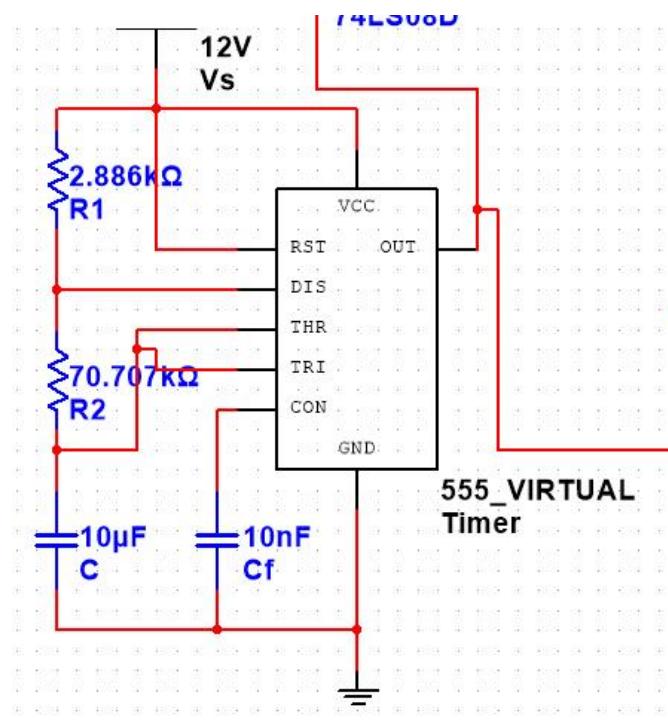
k 路抢答器设计原理

一、内容说明

设计内容包括四个部分，分别为选手输入、主持人控制、数据锁存以及定时和蜂鸣提示。能够在主持人控制按钮按下时，开始抢答，或复位抢答器。在抢答开始时，一位数码管进行 9 秒倒计时，倒计时期间若有选手按下对应的按钮，则选手号显示数码管显示对应的选手号数，并伴随蜂鸣器响，表示抢答结束。在抢答有效时间内，仅有一名选手能够抢答成功，抢答成功后，其他选手按下抢答键无效；若倒计时结束，未有选手抢答，则蜂鸣器响 2 秒，提示抢答结束。

二、方案设计与参数选择

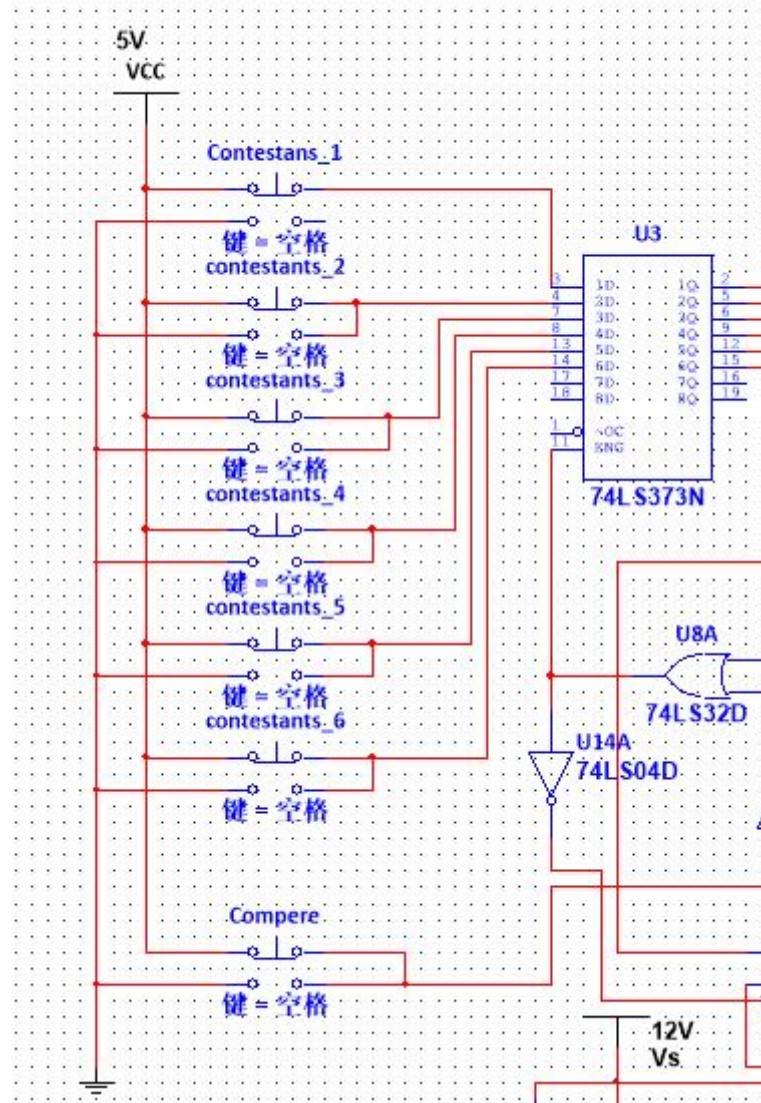
(一) 在本次设计中，选择 555 定时器构成的多谐振荡器作为秒脉冲触发器，设计电路图如下：



其中

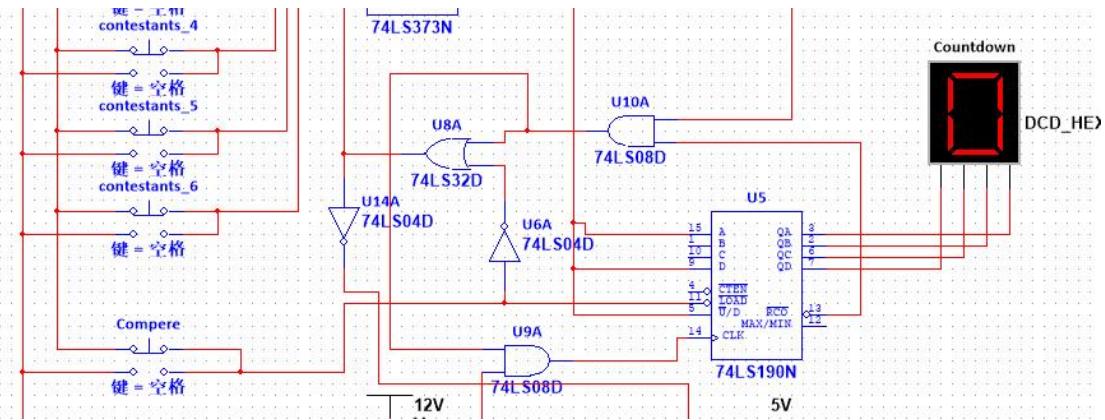
$$T \approx 0.693C (R_1 + 2R_2) = 1s$$

(二) 选手 (Contestant) 抢答与主持人 (Compere) 按键输入部分设计如下：



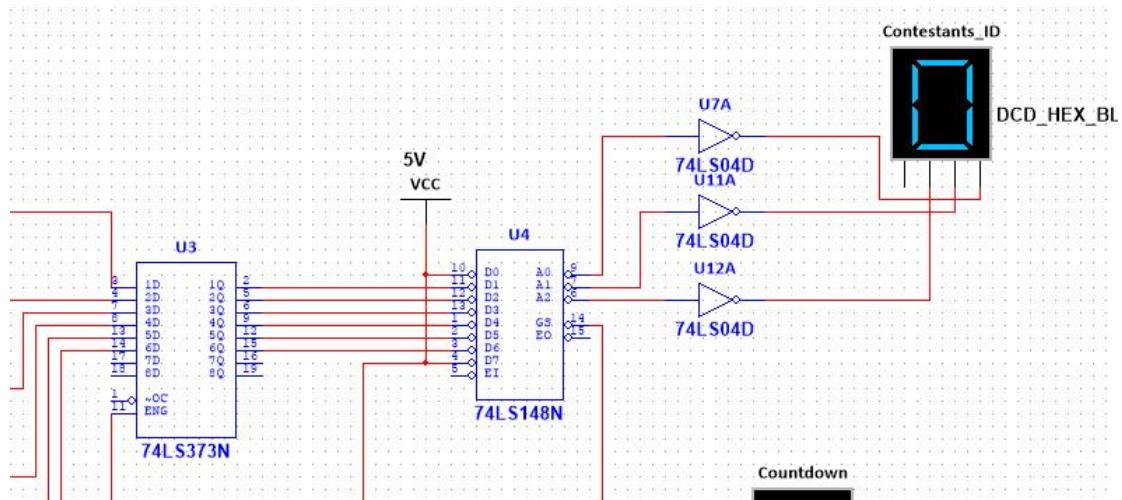
当选手抢答按键按下时，将对应电平值输入至 74LS373N 锁存器；当主持人按键按下时，向后续电路输入对应的电平值，以开启/复位抢答器。

(三) 抢答器计时部分设计如下:



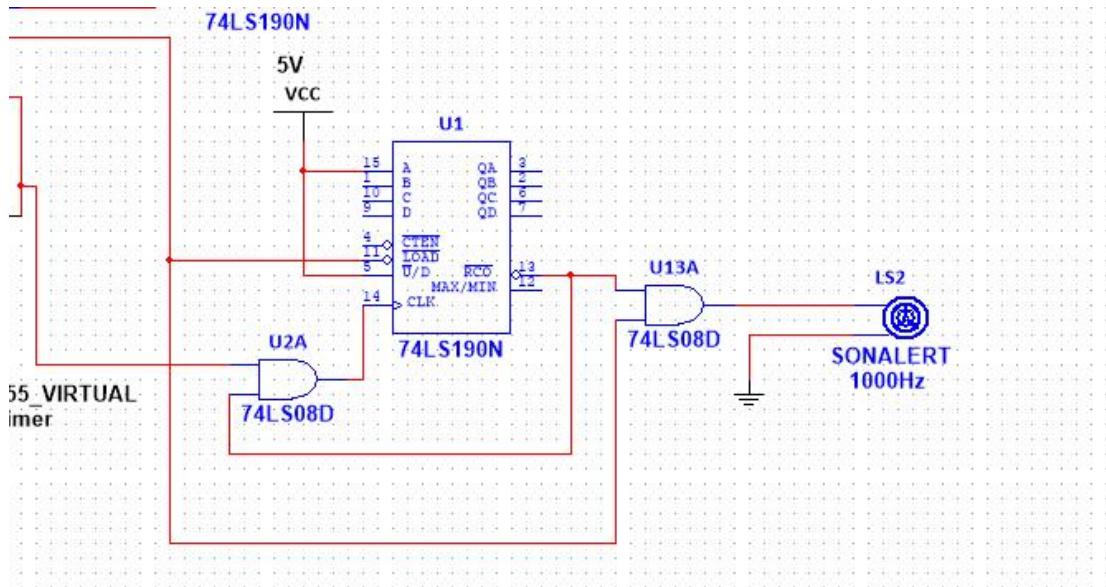
当主持人按键按下时，向计数器 74LS190N 的 LOAD 端发送低电平，启动 74LS190N 的置数（初始置数为 9）以及减法计数，并通过输出接入数码管显示当前计数值，时钟信号相关于所设计的秒脉冲发生器，故该部分可实现较准确的 9 秒倒计时。

(四) 选手编号锁存与显示部分设计如下:



当主持人按键按下开启抢答器时，锁存器 74LS373N 放出输入，将接收的抢答情况传入编码器 74LS148，实现编码输出为所按下的选手编号，并通过数码管显示。当有选手按下抢答按键后，锁存器 74LS373N 锁存数据，阻断其他选手的抢答输入。ENG 端口输出低电平，抢答器结束。

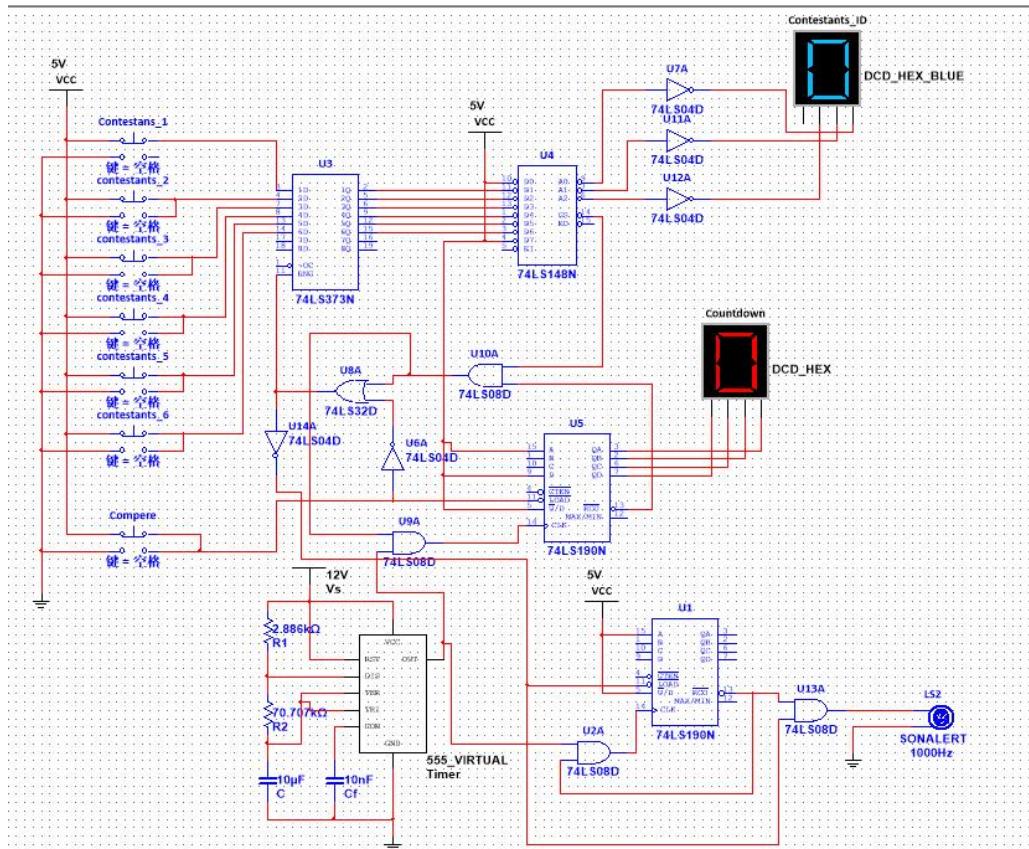
(五) 蜂鸣器提醒电路如下：



通过对计数器 74LS190N 初始置 1 进行减法计数，LOAD 端接向锁存器 74LS373N 的 ENG 端，当抢答结束时，通过反相器，将以高电平输入至 LOAD 端，启动 2 位减法计数，由于 74LS190N 的时钟端与秒脉冲发生器相关，故内部进行次/s 的减法计数，减小至 0 时停止，共计两次，即持续时间 2s。计数期间，由组合逻辑与门输出高电平，驱动蜂鸣器，可实现计数结束时蜂鸣器进行 2s 的鸣声提醒。

三、电路原理图

总电路原理图如下：

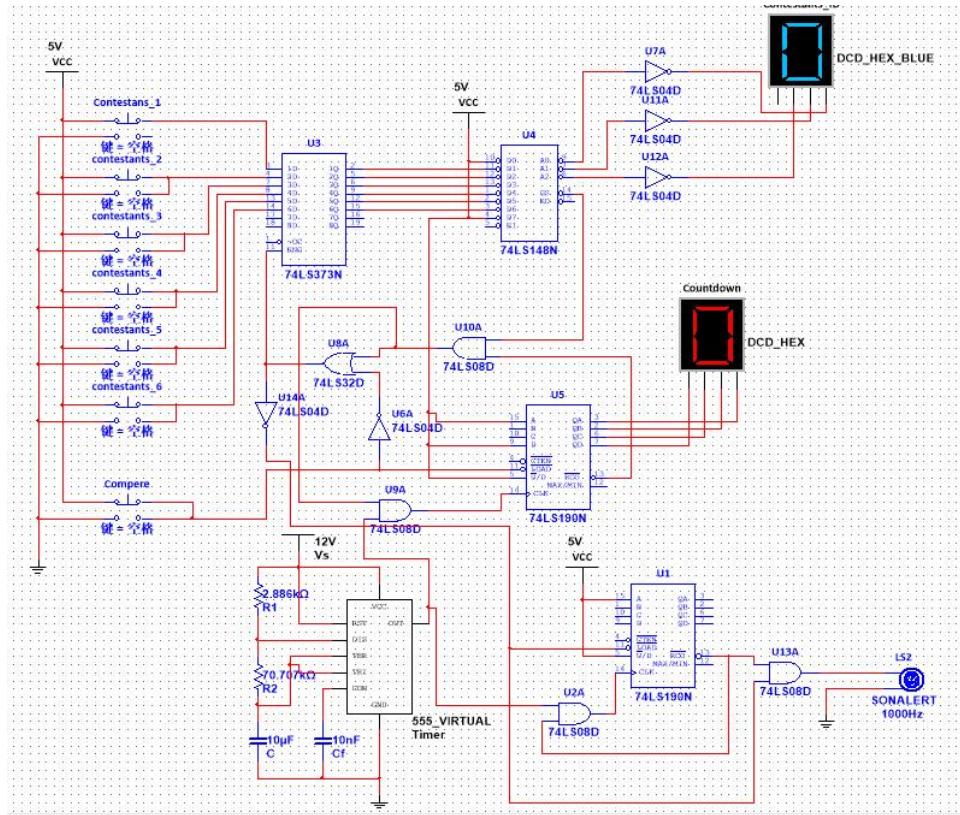


元器件清单如下：

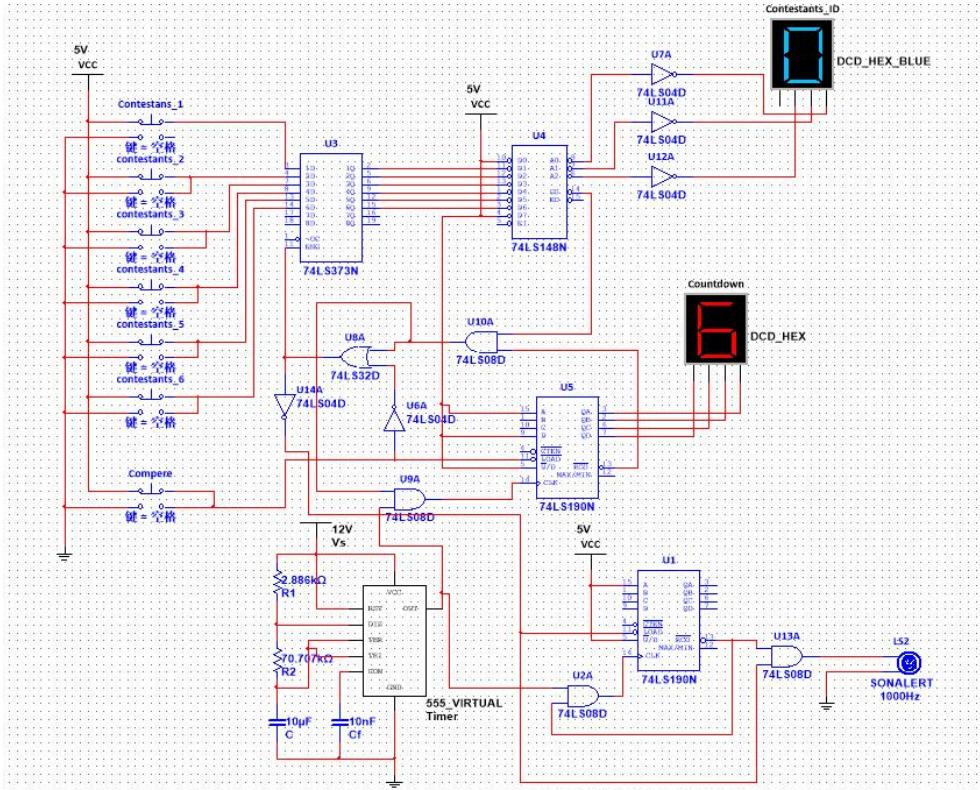
元器件	数量
按键	6个
74LS373	1片
74LS190	1片
74LS04	2片
74LS08	1片
74LS32	1片
74LS148	1片
5kΩ 可变电阻	1个
75kΩ 可变电阻	1个
10uF 电容	1个
10nF 电容	1个
555 定时器	1个
蜂鸣器	1个
7位数码管	2个

四、仿真

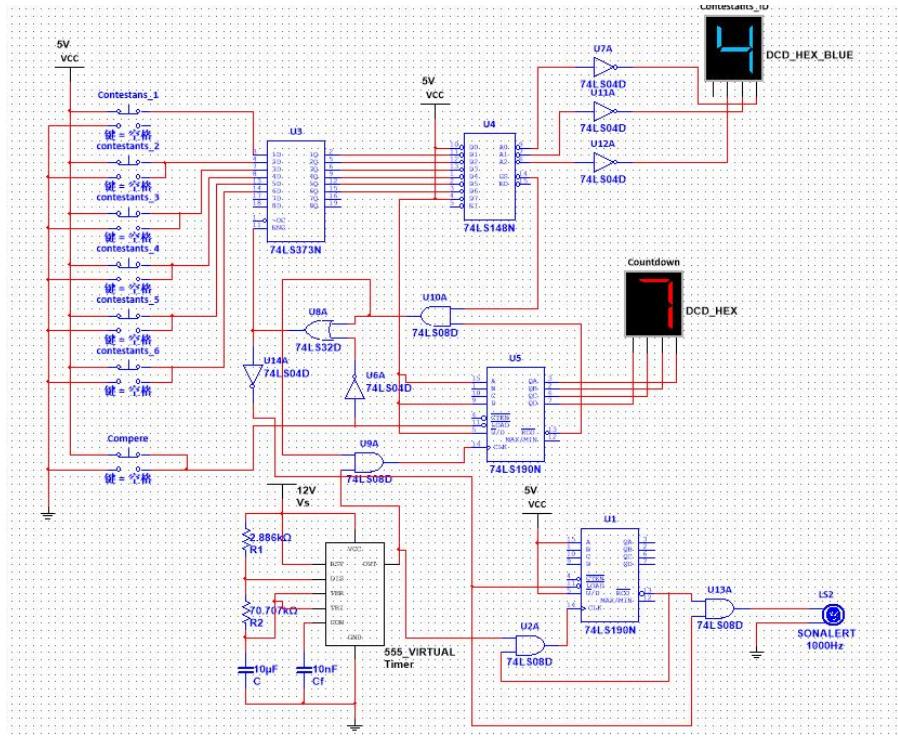
仿真选用 Multisim 进行测试，未按下主持人按键，抢答器不启动：



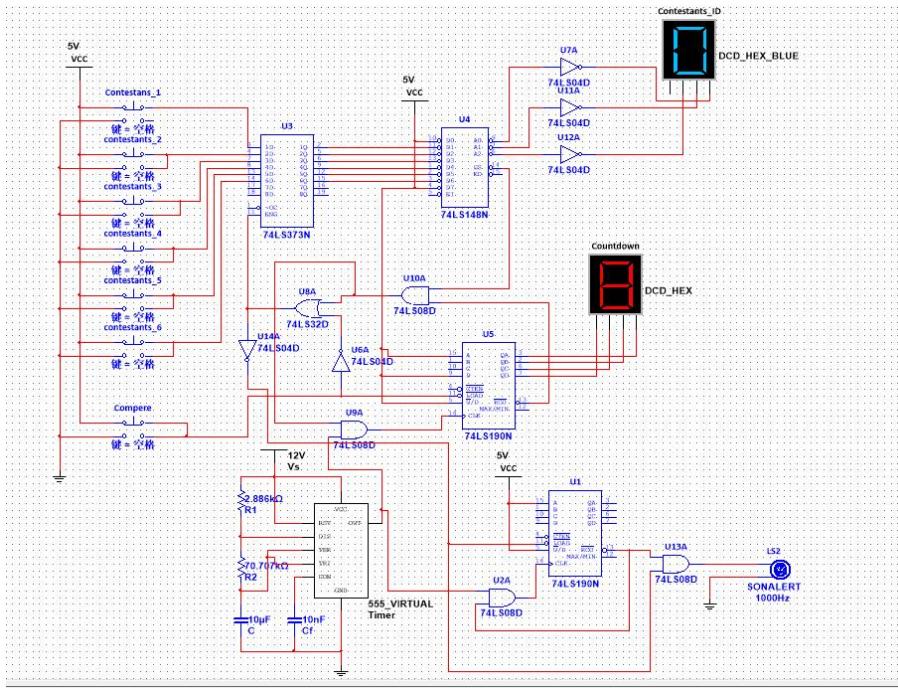
按下主持人按键，抢答器开始倒计时：



抢答时间内，有选手按下抢答键，计时停止，抢答成功：



再次按下主持人按键，重置抢答器：



同理，可根据需要，对 74LS373N 输入端进行设置，该仿真设计以六路抢答器为例，可按需增减 74LS373N 的输入键数，实现 K 路抢答器，设计原理同上。