# AC309N 硬件设计指南

# 珠海市杰理科技有限公司

版本: V1.0

日期:2011.7.26





## AC309N 硬件设计指南 V1.0

#### 严禁事项

- 1、LDO5V 严禁使用超过 5.5V 以上的电压
- 2、芯片模拟地和数字必须分开处理
- 3、晶振摆放位置不能超过主控晶振引脚 1CM,晶振走线需用电源或地线包裹,切勿与其他信号线并行走线

### 1.版本信息

日期	版本号	描述
2011.7.12	V1.0	原始版本
		1

## 2.引脚定义

#### 2.1 引脚分配

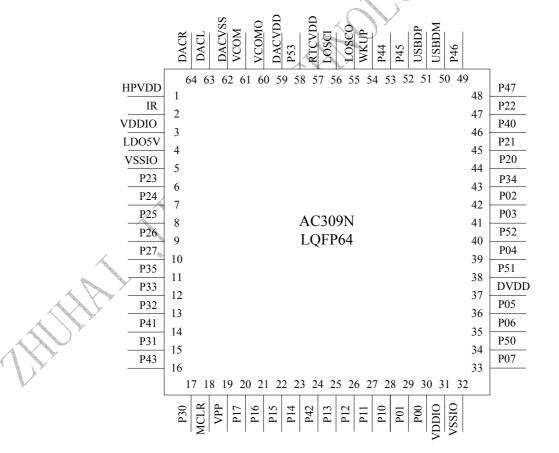
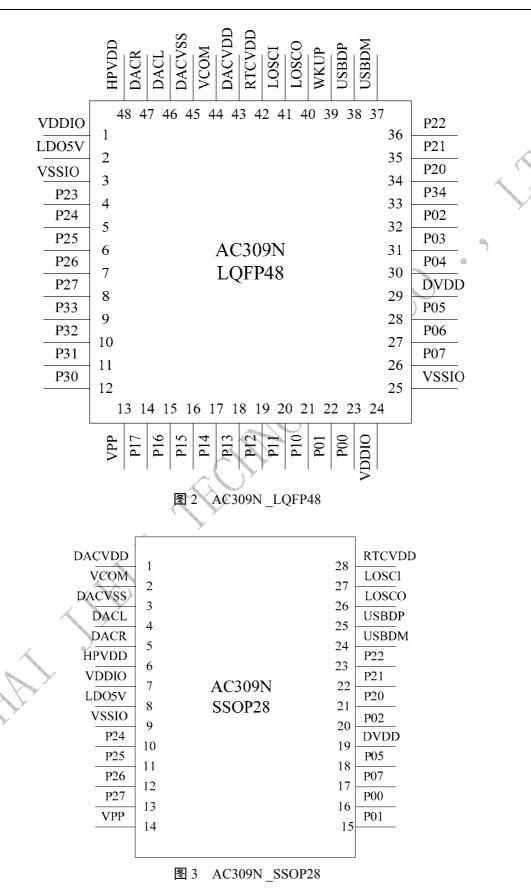


图 1 AC309N LQFP64







## 2.2 引脚描述

	PIN#		Name	I/O Type	Drive (mA)	Function	Other Function
LQFP64	LQFP48	SSOP28		7.			
1	48	6	HPVDD	P	/	Headphone Power 3.3V	
2			IR			IR Filter Input	
3	1	7	VDDIO	P	/	IO Power 3.3V	
4	2	8	LDO5V	P	/	LDO Power 5V	<
5	3	9	VSSIO	P	/	IO Ground	
6	4		P23	I	24		T2CAP: Timer2 Capture Pin WKUP3:Port Interrupt/Wakeup MIC: MIC input
7	5	10	P24	I/O	24	GPIO	UARTTX1: UART Data Out(B) AUXL0: Analog MUX left channel input 0
8	6	11	P25	I/O	24	GPIO	UARTRX1: UART Data In(B) AUXR0: Analog MUX right channel input 0
9	7	12	P26	I/O	24	GPIO	IICK1: IIC Clock(B) AUXL1: Analog MUX left channel input 1
10	8	13	P27	I/O	24	GPIO	IICDA1: IIC Data(B) AUXR1: Analog MUX right channel input 1
11			P35	I/O	24	GPIO	ISD Clock Output
12	9		P33	I/O	24	GPIQ	EMI_WR_: EMI Port Write enable UARTRX2: UART Data In(C) IICDA2: IIC Data(C)
13	10		P32	I/O	24	GPIO	SPIDIB: SPI Data In(B) UARTTX2: UART Data Out(C) IICK2: IIC Clock(C) SDDATB: SD Data(B)
14			P41	I/O	24	GPIO	ISD Data
15	11		P31	VO	24	GPIO	SPIDOB: SPI Data Out(B) SDCMDB: SD Command(B)
16			P43	I/O	24	GPIO	ISD Data
17	12	Á	P30	I/O	24	GPIO	SPICLKB: SPI Clock(B) SDCLKB: SD Clock(B)
18			MCLR	I	/	Master Clear, Low Active	MCLR
19	13	14	VPP	P	/	OTP Program Power	Additional Input Only Pin T3CAP: Timer3 Capture Pin
20	14	A THE STATE OF THE	P17	I/O	16	GPIO	EMID7: EMI Data 7 SPIDOA: SPI Data Out(A)
21	15		P16	I/O	16	GPIO	EMID6: EMI Data 6 SPICLKA: SPI Clock(A)
22	16		P15	I/O	16	GPIO	EMID5: EMI Data 5 SPIDIA: SPI Data In(A)
23	17		P14	I/O	16	GPIO	EMID4: EMI Data 4
24			P42	I/O	24	GPIO	ISD Data
25	18		P13	I/O	16	GPIO	EMID3: EMI Data 3 T2CKIN: Timer2 Clock In
26	19		P12	I/O	16	GPIO	EMID2: EMI Data 2
27	20		P11	I/O	16	GPIO	EMID1: EMI Data 1
28	21		P10	I/O	16	GPIO	EMID0: EMI Data 0
29	22	15	P01	I/O	16	GPIO	High Frequency Oscillator Out ISP Data In
30	23	16	P00	I/O	16	GPIO	High Frequency Oscillator In ISP Clock In

				•				0.00,,,,,
	31	24		VDDIO	P	/	IO Power 3.3V	
	32	25		VSSIO	P	/	IO Ground	
	33	26	17	P07	I/O	16	GPIO	ADC7: ADC Channel 7 Input UARTRX0: UART Data In(A) WKUP2:Port Interrupt/Wakeup CS7: Cap sense input7
	34			P50	I/O	16	GPIO	JTAG: TCK CS0: Cap sense input0
	35	27		P06	I/O	16	GPIO	ADC6: ADC Channel 6 Input UARTTX0: UART Data Out(A) CS6: Cap sense input6
	36	28	18	P05	I/O	16	GPIO	ADC5: ADC Channel 5 Input T1CKIN: Timer1 Clock In WKUP1:Port Interrupt/Wakeup T2PWM: Timer2 PWM Output CLKOUT: Internal Clock Output CS5: Cap sense input5
	37	29	19	DVDD	P	/	Core Power 1.8V	
	38			P51	I/O	16	GPIO	JTAG: TMS CS1: Cap sense input1
	39	30		P04	I/O	16	GPIO	ADC4: ADC Channel 4 Input T1CAP: Timer I Capture Pin CS4: Cap sense input4
	40			P52	I/O	16	GPIO	JTAG: TDI CS2: Cap sense input2
	41	31		P03	I/O	24	GPIO GPIO	ADC3: ADC Channel 3 Input T0CKIN: Timer0 Clock In T1PWM: Timer1 PWM Output CS3: Cap sense input3
	42	32	20	P02	I/O	24	GPIO	ADC2: ADC Channel 2 Input T0CAP: Timer0 Capture Pin WKUP0:Port Interrupt/Wakeup ISP Data Out
	43	33		P34	I/O	24	GPIO	T3PWM: Timer3 PWM Output LVD: Low voltage detect input
	44	34	21	P20	I/O	24	GPIO	SDCLKA: SD Clock(A)
	45	35	22	P21	I/O	24	GPIO	SDCMDA: SD Command(A)
	46			P40	I/O	24	GPIO	ISD Data
	47	36	23	P22	I/O	24	GPIO	SDDATA: SD Data(A)
	48			P47	I/O	24	GPIO	ISD Data
	49		4 8	P46	I/O	24	GPIO	ISD Data
	50	37	24	USBDM	I/O	/	USB Negative Data	UARTRX3: UART Data In(D) IICDA3: IIC Data(D)
	51	38	25	USBDP	I/O	/	USB Positive Data	UARTTX3: UART Data Out(D) IICK3: IIC Clock(D)
	52	<b>&gt;</b>		P45	I/O	24	GPIO	SPI1CLK: SPI1 Clock
	53			P44	I/O	24	GPIO	SPI0DOB: SPI0 Data Out(B)
4	54	39		WKUP	О	/	RTC WakeUp Input	
1	55	40	26	LOSCO	О	/	Low Frequency Crystal OSC Onput	
),	56	41	27	LOSCI	I	/	Low Frequency Crystal OSC Input	
	57	42	28	RTCVDD	P	/	RTC Power 1.8V	
	58			P53	I/O	16	GPIO	JTAG: TDO
	59	43	1	DACVDD	P	/	DAC Power 3.0V	
	60			VCOMO	P	/	DAC Reference Out	
	61	44	2	VCOM	P	/	DAC Reference	
	62	45	3	DACVSS	P	/	DAC Ground	



63	46	4	DACL	О	/	DAC Left Channel	
64	47	5	DACR	О	/	DAC Right Channel	

( 说明:1、P----Power Supply 2, I----Input 3, O----Output 4, I/O----Bi-direction)

## 2.3 I/O 输出能力、上下拉电阻特性

Port □	普通输出	强输出	上拉电阻	下拉电阻	备注
P00 P01 P04 P05 P06 P07 P10P17 P50P53	串接 500 欧 电阻 (寄存 器可控制)	16mA	10K	10K	可输出 VDDIO 的 1/4、1/3、1/2、 2/3、3/4 电压 ,可以直接驱动 LCD 屏 P00、P01、P50 默认上拉 P06、P07、P51、P52、P53 默认 下拉
P02 P03 P20P27 P30P35 P40P47	8mA	24mA	10K	10K	可输出 VDDIO 的 1/4、1/3、1/2、 2/3、3/4 电压 ,可以直接驱动 LCD 屏
P36 P37	8mA	/	1.5K	15K	P36 和 USBDP 是同一个 PIN P37 和 USBDM 是同一个 PIN
VPP	/	/	10K	500 区次	VPP 可作为普通输入 PIN



### 3.硬件设计说明

#### 3.1 AC309N 点烟器设计说明

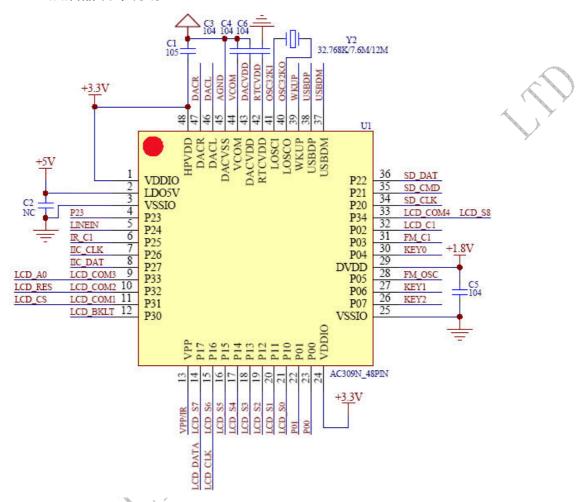


图 4 AC309N\_48PIN 点烟器最小系统图

#### 说明:

原理图中 C1 , C2 , C3 , C4 , C5 , C6 的值为优化值,若减小其值大小,可能影响系统稳定性,切勿任意修改。

AC309N 引脚 PIN39 和 PIN40 可接 32.768K, 1M~13M 之间不同频率晶振, PIN22 和 PIN23 可接 1M~25M 之间不同频率晶振。可支持点烟器中常用的 32.768K, 7.6M, 12M 晶振。

AC309N 可支持多款 FM 发射芯片,常用有:BK1085,QN8027,KT0803,AS6001 等。

AC309N 可支持各种点阵串口屏和并口屏 数码管 ,1/2 Biasing、1/3 Biasing、1/4 Biasing 段码屏。

AC309N 中 SD 卡, USB, DAC 为固定连接, 不应更换。

AC309N 所有 IO 可支持强 PWM 输出,可直接驱动背光(背光电流需在 IO 口驱动范围内)

PIN4(P23)为普通 IO,不支持红外接收管; VPP 为红外接收头引脚。

( 若普通 IO 需要变动,请依据 IO 口功能列表修改)



#### 3.2 AC309N OTP 版 Boombox 设计说明

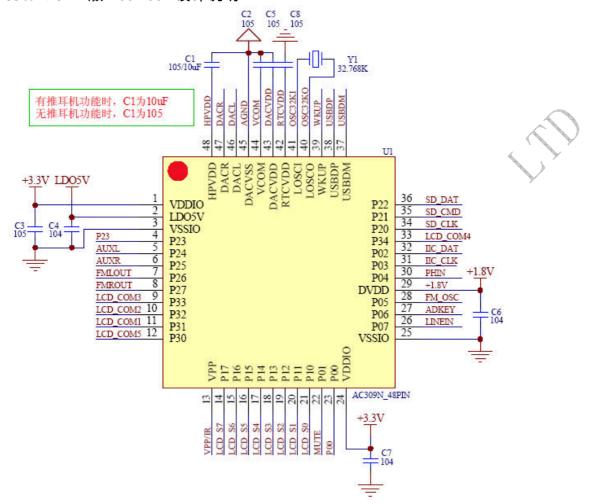


图 5 AC309N OTP 版 Boombox 最小系统图

#### 说明:

原理图中 C1, C2, C3, C4, C5, C6, C7, C8 的值为优化值,若减小其值大小,可能影响系统稳定性,切勿任意修改。

AC309N 引脚 PIN39 和 PIN40 可接 32.768K, 1M~13M 之间不同频率晶振, PIN22 和 PIN23 可接 1M~25M 之间不同频率晶振。

AC309N 可支持多款 FM 收音芯片,常用有:RDA5807,BK1080,QN8035,KT0830, CL6017G等。

AC309N 可支持各种点阵串口屏和并口屏 数码管 ,1/2 Biasing、1/3 Biasing、1/4 Biasing 段码屏等。

AC309N 中 SD 卡 , USB , DAC 为固定连接 , 不应更换。

AMUX 通道分配: P24 和 P25 固定给 LINEIN, P26 和 P27 分配给 FMIN (按此分配可减小 LINEIN 噪声干扰)。

AC309N 所有 IO 可支持强 PWM 输出,可直接驱动背光(背光电流需在 IO 口驱动范围内)。

PIN4(P23)为普通 IO,不支持红外接收管; VPP 为红外接收头引脚。

若 LINEIN 信号为强音源(如 DVD,功放输出等),LINEIN 检测脚需串 2K 电阻。

( 若普通 IO 需要变动,请依据 IO 口功能列表修改)



## 4.设计特殊说明(此章节为重点章节,须识记)

#### 4.1 AC309N IO 特性

P00 为启动 IO, 上电时状态需为高阻或 1。

所有 IO 都支持上拉和下拉, P00, P01, P50 默认上拉, 若使用此类 IO 做高 MUTE 功放的 MUTE 控制时,可省掉外部上拉电阻; P06, P07, P51~P53 默认下拉, 若使用 此类 IO 做低 MUTE 功放的 MUTE 控制时,可省掉外部下拉电阻。

所有 IO 都支持 PWM 输出和晶振时钟输出

## 4.2 DAC 音频电路设计

DAC 直推耳机,不需隔直电容,耳机地接芯片 VCOMO 脚,电路如下

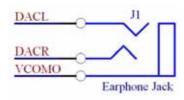


图 6 DAC 直推耳机电路

说明:以上方案设计需 VCOMO 引脚拉出

DAC 隔直后推耳机,因不同的方案需求不一样,耳机电路有以下两种:

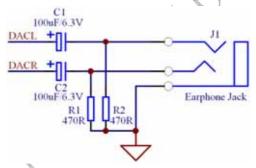


图 7 普通推耳机电路 1

说明:以上方案耳机输出经电解电容隔直,电容C1和C2的大小将决定低音的效果, 电容越大,低音越重。R1和R2可消除插入耳机时的瞬态"啪啪声"。

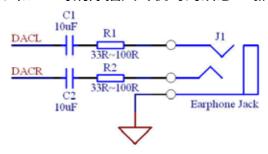


图 8 普通推耳机电路 2

说明:以上方案耳机输出隔直电容为 10uF, 电阻 R1 和 R2 可加强低音效果, 取值大 小根据所需音量大小进行调节。

#### 4.3 LINEIN 设计

芯片支持两路 AMUX 音频输入,第一路为 P24(AMUXL0)和 P25(AMUXR0), 第二路为 P26(AMUXL1)和 P27(AMUXR1)。AMUX 电路如下图所示:



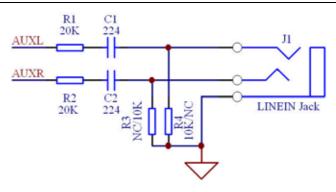


图 9 LINEIN 输入电路

说明:R1 和 R2 为限幅电阻,防止外部音源幅度过大( $V_{P-P}$ 最大值为 3.0V),影响系统稳定性;C1 和 C2 为隔直电容,防止外部音源的直流电平影响到芯片内部偏置;R3 和 R4 预留电阻给大功放设计用。

#### 4.4 SD 卡电源设计

SD 卡电源输入端需串入 4.7R 电阻 , 防止插入耗电量大的 SD 卡时 , +3.3V 被拉低 , 影响系统正常工作。

#### 4.5 LCD/LED 设计

AC309N 可支持不同点阵屏, LED, 段码屏, 外部无需分压偏置电阻和限流电阻, 段码屏可支持 1/2 Biasing、1/3 Biasing、1/4 Biasing 段码屏。COM 口有:P02,P03,P20~P27,P30~P35; SEG 口有:P01,P02,P04~P07,P10~P17。

#### 4.6 GND 和 AGND

地线处理需严格按照芯片的数字地和模拟地分开,为减小数字地和模拟地的共地线 干扰,两地的连接处最好在电源入口处。

#### 4.7 DAC 和 USB 共座电路

DAC 和 USB 可使用一个音频座或 USB 座实现 DAC 和 USB 共座,可任意连接耳机或 PC,电路如下:

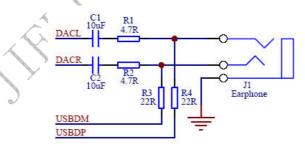


图 10 DAC 和 USB 共座电路

(注):以上各设计要点应特别注意,在设计时应优先考虑)

## 5. PCB 布局和 Layout 注意事项

#### 5.1 晶振走线要求

晶振摆放应尽量靠近主控引脚,摆放距离不应超过 1CM。

晶振走线附近不能有数字信号走线,特别是 SD 卡信号线,USB 信号线,IIC 信号线, 红外接收信号,及其他 CLK 信号,并切勿平行走线,晶振走线正反两面均需用电源或 地包裹。示意图如下:



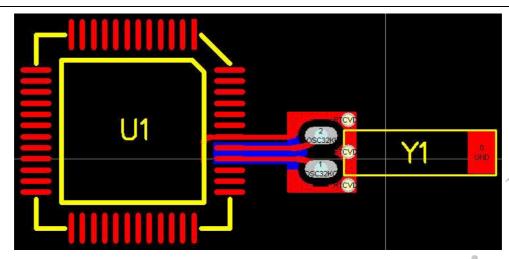


图 11 晶振布局和走线示意图 (本例为电源包裹)

#### 5.2 FM 走线和铺地处理

FM 芯片尽量远离主控和其他 IC。

FM 芯片外围的元器件必须靠近 FM 芯片放置。

FM 的天线在 PCB 板上的走线尽量短、宽度需一致,天线附近和天线正反面都不应铺地。天线附近不应有 USB 信号线,SD 信号线,IIC 信号线,屏控制信号线,及其他数字类信号线。

FM 芯片的 GND 需单点接地,接地点最好是电源人口处。

FM 芯片需大面积铺地,信号线需从 FM 芯片引脚两边走线,尽量不要走于 FM 正反面。

### FM 走线示意图

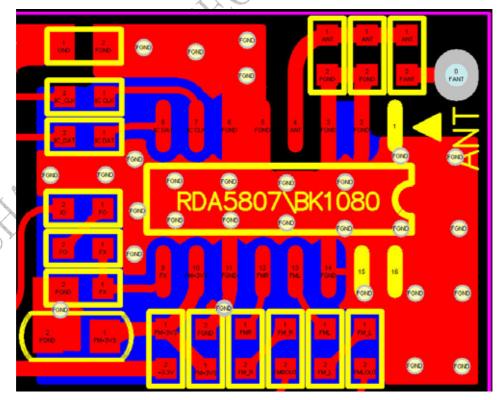


图 12 FM 收音布局和走线示意图



#### 5.3 音频信号走线要求

DAC 走线应远离 USB 信号线, SD 信号线, IIC 信号线, 红外接收信号, 屏控制信号线, 及其他数字类信号线, 最好有 AGND 或 GND 隔离。

LINEIN 走线应远离 USB 信号线, SD 信号线, IIC 信号线, 红外接收信号, 屏控制信号线, 及其他数字类信号线, 最好有 AGND 或 GND 隔离。

### 6. 小音箱音质调试技巧

很多小音箱喇叭是无法很好表现 300Hz 以下的低频信号的。如果这个频带的信号太强,不仅不能获得丰满有力的低频,反而会导致喇叭饱和,输出失真增大,声音浑浊。因此,在硬件设计中,应该控制 DAC 与功放之间的高通滤波器的参数,使其对低频信号产生一定的衰减。这样才可以获得结实有力的低频效果。推荐的高通滤波器为一阶无源结构,-3dB 点为 120-300Hz,并且需要根据实际情况进行试听修正。

在调整上述频响特性时,必须把调试点定在功放的输出而不是 DAC 的输出,因为DAC 输出幅频特性往往非常平直。一般建议使用 1KHz~10Hz 的慢扫频信号配合示波器进行测试。当示波器显示当前信号峰峰值等于 1KHz 信号峰峰值的 0.707 倍时,此处的频率点即为上述的-3dB 点。

不同的喇叭的特性相差非常大,箱体对低频部分的影响也非常之大。因此在与竞争 对手做音质比较时,最好使用相同的箱体和喇叭来进行对比,以免造成判断失误。

当做替代方案时,注意需要先使用上面扫频波的方法标定出原版的高通滤波器-3dB点参数,然后使用相似的参数以保证总体幅频特性与原版相似。

 $f_{-3dB} = 159000/RC (R : \Omega C : uF)$ 

如 R=10K, C=0.1uF, 可以计算出  $f_{.3dB}=159Hz$ 下图为使用反向放大器时的 RC 实例。

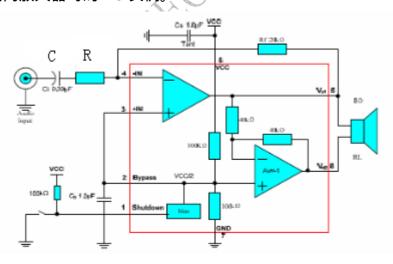


图 13 放大器 RC 实例图



## 6.引脚封装

## 6.1 AC309N\_64PIN 封装图

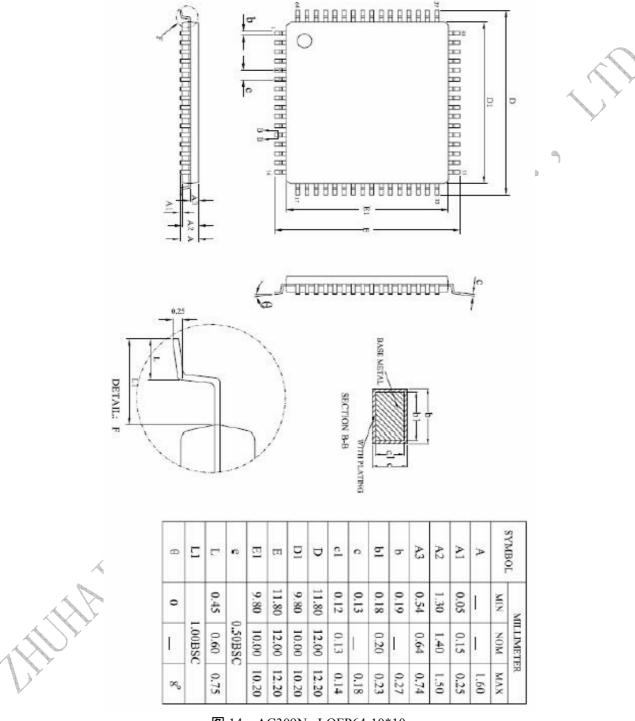


图 14 AC309N \_LQFP64-10\*10mm



## 6.2 AC309N\_48PIN 封装图

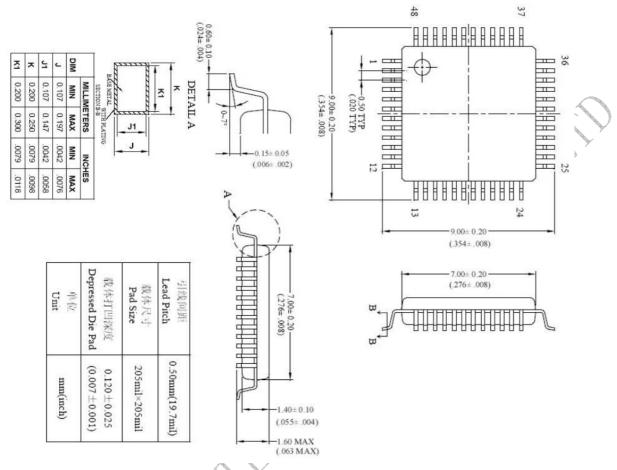


图 15 AC309N \_LQFP48-7\*7mm

### 6.3 AC309N\_28PIN 封装图

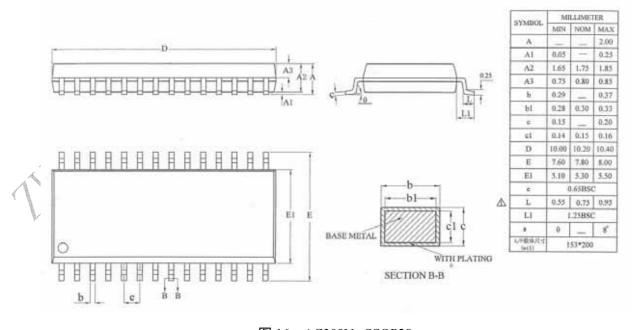


图 16 AC309N\_SSOP28