

同济大学实验报告纸

软件工程专业 2024 级 4 班 姓名 刘相成 第 组 同组人员
课程名称 计算机组成原理 实验名称 数字逻辑功能及参数测试 实验日期 2025 年 9 月 25 日

(实验目的)

- 熟悉数字逻辑实验系统的使用方法
- 掌握集成电路芯片的实验接线方法
- 验证门电路的逻辑功能并进行电压参数测试

(实验设备)

1. 数字逻辑实验系统

2. 集成电路芯片

① 74LS00 - 2 车输出端四与非门

② 74LS86 - 2 车输出端四异或门

③ 74LS02 - 2 车输出端四或非门

④ 74LS04 - 六反相器 (非门)

3. 万用表

(实验原理)

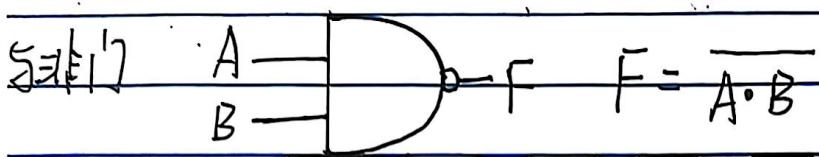
现代数字电子计算机是由各种逻辑部件组成的。数字逻辑电路主要是研究有两个离散状态（“0”和“1”）的开关器件所构成的电路，描述电路的输入与输出之间的关系。数字逻辑可分为两类：① 组合逻辑：逻辑系统的输出结果仅取决于当前各输入值；② 时序逻辑：逻辑系统的输出结果既由当前各输入值，又由过去的输入值来决定。前者不包含存储元件，后者至少包含一个存储元件。

逻辑门电路是指能向的实现基本逻辑运算的单元电路。门电路是数字逻辑电路的基本组成单位。门电路可以有一个或多个输入端，但通常只有一个输出端。当各输入端所施加的逻辑信号满足一定条件时，才会产生相应的信号输出。

(实验内容及步骤)

1.1 验证 74LS00 芯片逻辑功能

输入端	输出端	
A	B	Y
0	0	1
1	0	1
0	1	1
1	1	0



(+5V) Vcc 14 13 12 11 10 9 8 1 1 0

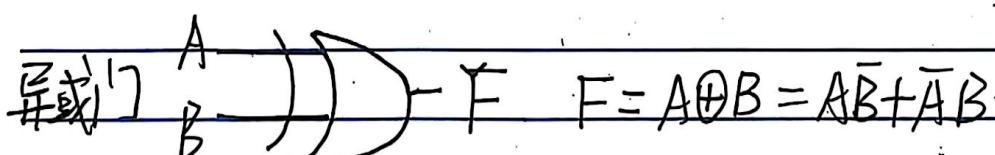
74LS00芯片
引脚图

* 1 2 3 4 5 6 7 GND (接地)

通过向逻辑电平开关给门输入端 A 和 B 输入高、低电平信号 (高-1, 低-0)
观察发光二极管的明暗情况, (亮-1, 暗-0), 从而判断输出状态

1.2 验证 74LS86 芯片逻辑功能

输入端	输出端	
A	B	F
0	0	0
1	0	1
0	1	1
1	1	0



(+5V) Vcc 14 13 12 11 10 9 8

1 0 1

0 1 1

1 1 0

74LS86 引脚图

1 2 3 4 5 6 7 GND (接地)

同济大学实验报告纸

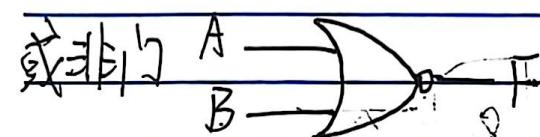
软件工程专业 2024 级 4 班 姓名 刘相成 第 组 同组人员
 课程名称 计算机组成原理及实验 实验名称 门与逻辑实验
 实验日期 2025 年 9 月 25 日

通过向逻辑电平开关给门输入端 A 和 B 输入高 (1)、低 (0) 电平信号，观察发光二极管的明 (1) 暗 (0) 情况，从而判断车削出状态。

1.3 验证 74LS02 芯片逻辑功能

输入端	输出端
-----	-----

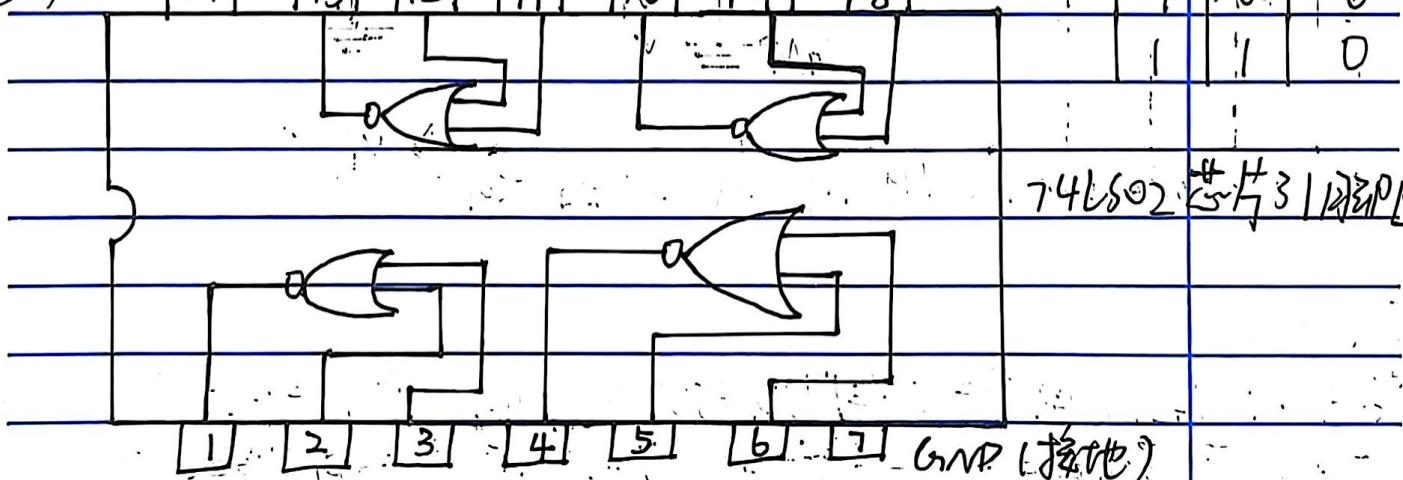
A	B	F
0	0	1
0	1	0



$$F = \overline{A+B}$$

(+5V) VCC 14 13 12 11 10 9 8

74LS02 逻辑图

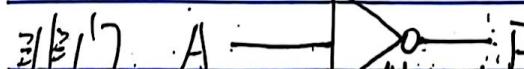


通过向逻辑电平开关给门输入端 A 和 B 输入高 (1)、低 (0) 电平信号，观察发光二极管的明 (1) 暗 (0) 情况，从而判断车削出状态。

1.4 验证 74LS02 芯片引脚图

输入端	输出端
-----	-----

A	F
0	1
1	0



$$F = \overline{A}$$

V_{cc}

14



A₀

F₀

A₁

F₁

A₂

F₂

A₃

F₃

A₄

F₄

A₅

F₅

A₆

F₆

A₇

F₇

A₈

F₈

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

1

0

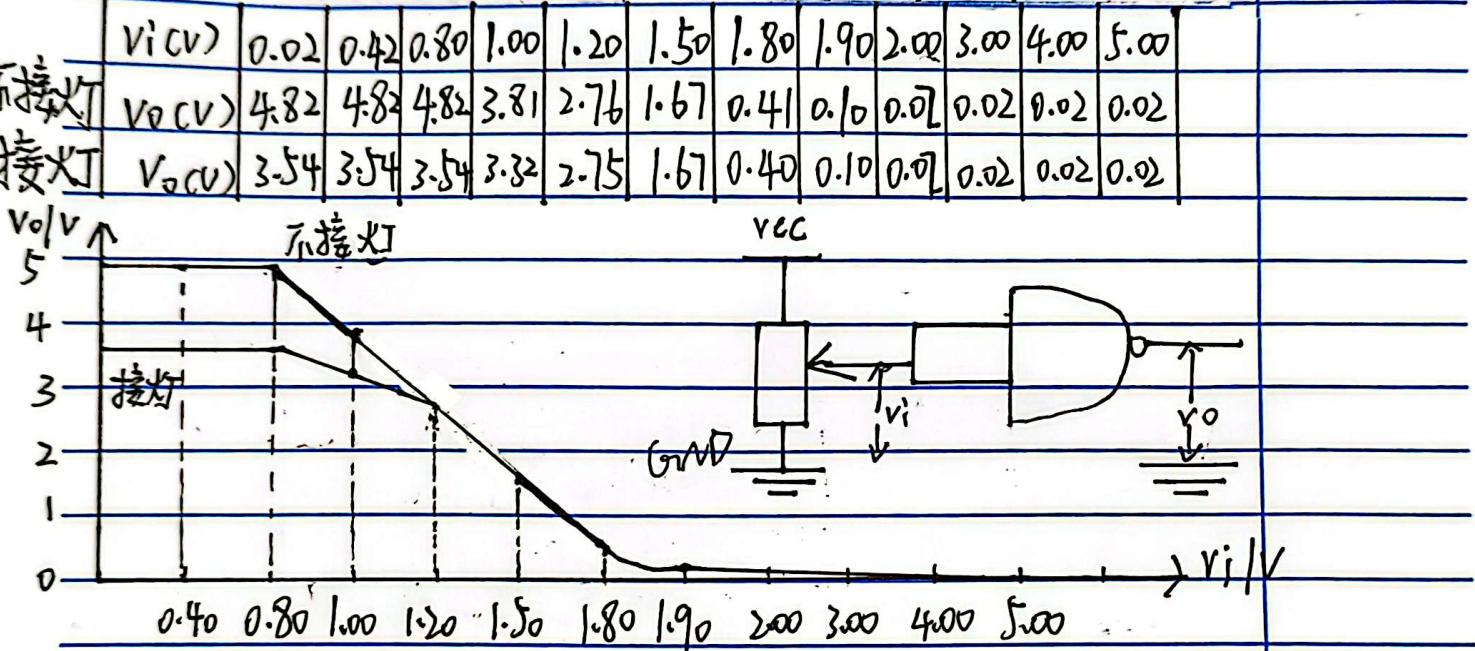
</

实验内容2：门电压传输特性测试

使用与非门和电位器构建电压测试电路，每次给出一个输入电压，用万用表测量相应的输出电压，将测得数据填入下表，并绘制出 $V_i - V_o$ 曲线。

输入输出电压 $V_i - V_o$ 表(单位:V)

$V_i(V)$	0.02	0.42	0.80	1.00	1.20	1.50	1.80	1.90	2.00	3.00	4.00	5.00
$V_o(V)$	4.82	4.82	4.82	3.81	2.76	1.67	0.41	0.10	0.07	0.02	0.02	0.02
$V_o(V)$	3.54	3.54	3.54	3.32	2.75	1.67	0.40	0.10	0.07	0.02	0.02	0.02



实验小结

实验一：74LS00型符号与非门逻辑功能，74LS86型符号异或门逻辑功能
74LS02型符号或非门逻辑功能，74LS04型符号非门逻辑功能

实验二：当 V_i 在 0~0.80V 时，输出 V_o 稳定在 4.82V。

当 V_i 在 0.80V~1.20V 时，输出电压 V_o 变化明显。

当 V_i 在 1.20V~1.90V 时，输出电压 V_o 下降迅速至 0 附近。

当 V_i 在 1.90V~5.0V 时，输出电压 V_o 基本维持在 0 附近。

该结果符合输入低电平，输出高电平；输入高电平，输出低电平。
可知 V_o 受灯影响主要体现在高电平阶段，原因是门电路的
输出驱动能力有限，高电平输出时的电流能力不能满足
同时驱动门电路和灯，导致电压下降。

同济大学实验报告纸

软件工程 专业 2024 届 4 班 姓名 刘相成 第 组 同组人员

课程名称 计算机组成原理实验 实验名称 门电路逻辑功能及参数测试
日期 2025 年 9 月 25 日
实验.

个人感想：在门电路逻辑功能测试实验中，我直观地看到不同门输入高低电平时的结果，更加清晰地理解了门电路逻辑功能。同时了解了不同类型芯片和学会了接线。在门电压传输特性测试中，刚开始时错误地测量了 V_i 与 V_o 间的电压差，导致实验结果有误，后来在老师的纠正下，正确接线并测量了正确数据。以后争取做到不失误，更好地完成实验。