

2452207

同济大学实验报告纸

刘相成

软件工程 专业 2024 届 4 班 姓名 刘相成 第 组 同组人员

课程名称 计算机组成原理 实验名称 静态随机存储器实验 实验日期 2025 年 11 月 27 日

实验目的

1. 掌握静态随机存储器的组成及工作特性
2. 掌握存储器数据读写方法

实验设备

组成原理实验箱 TD-CMA

实验原理

一、静态随机存储器

1. 存储器的概念

存储器是计算机中各种信息存储与交换的中心,是计算机能实现自动、连续和快速工作的基础,是冯·诺依曼体系计算机的基本特征。能从存储器(主存)中获取程序指令和操作数。

2. 基本存储单元

基本存储单元是一个可控的双稳态触发器,可以存储1位二进制信息,通过选择信号,读写控制信号,数据信号控制。

读写控制



选择 → 存储单元 ← 数据线

图1 基本存储单元

3. 静态随机存储器的组成

- ① 存储体: 存储单元集合体
- ② 控制逻辑: 包括选中信号和读/写电路
- ③ 数据输入、输出电路
- ④ 地址译码: 行地址, 列地址, 双译码方式

4. 静态随机存储器 (4096×1)

4096×1 由 64 行 × 64 列的 4096 个单元存储体组成, 其地址译码为双译码 (行译码有, 列译码有)。



扫描全能王 创建

二、存储器的位扩展与字扩展

位扩展：地址线，片选线和读写线短接，数据线并行

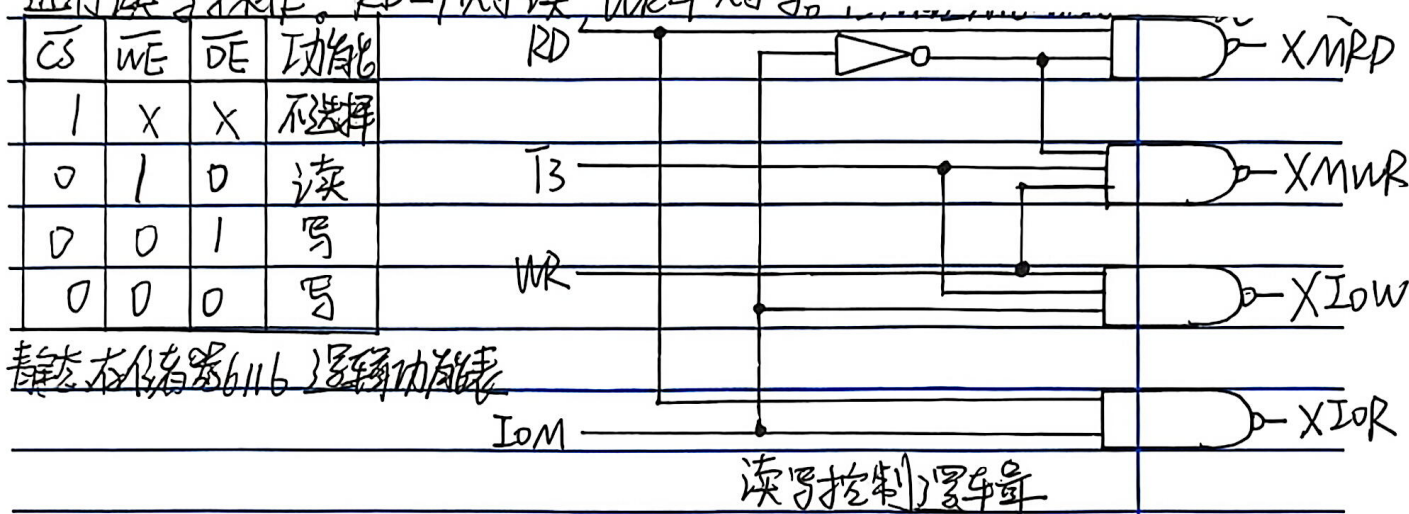
字扩展：地址线，数据线和读写线短接，片选择码

三、静态随机存储器实验

1. 实验元件：一片 6116 (2K 8bit) 构成静态存储器

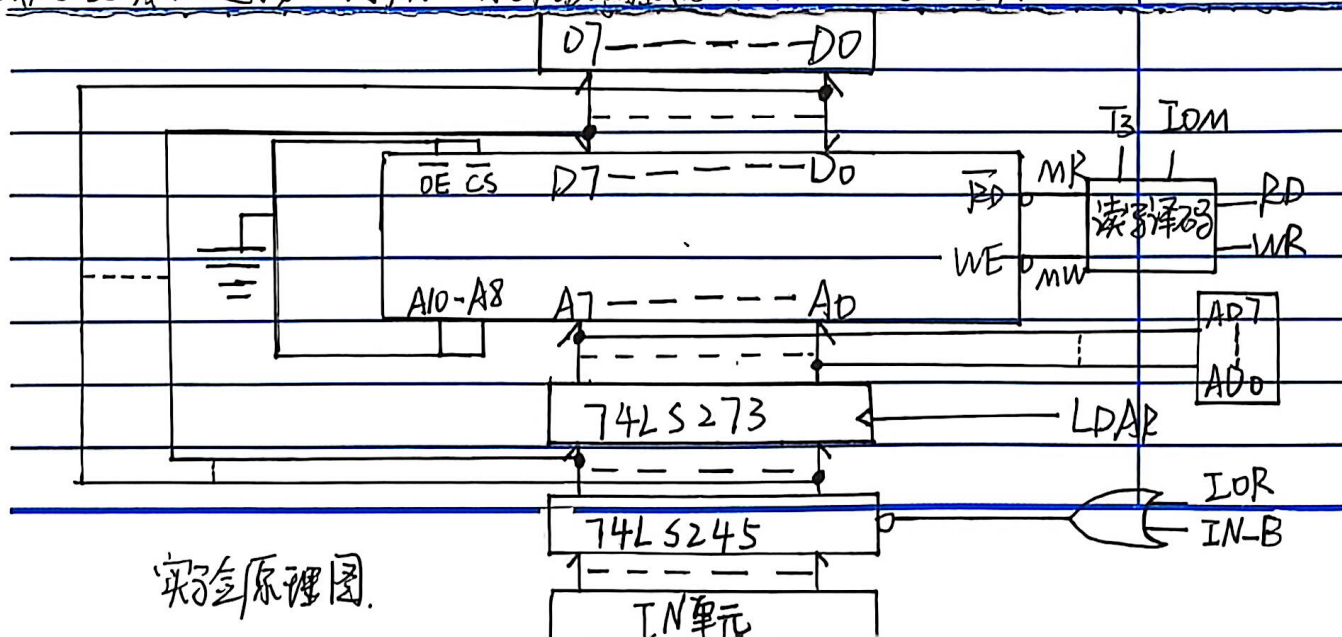
2. 读写控制逻辑

通过四个模块 IOM, RD, WR, T3 共同控制完成。T3 为时序单元 T3 的脉冲，保证 mem 的写脉冲与 T3 保持数 IOM 用来选择对 I/O (1) 或 MEM (0) 进行读写操作。RD=1 则读，WR=1 则写。



2. 实验原理图

通过地址锁存器 (74LS273 芯片) 提供 6116 存储芯片的低 8 位地址 (A7-A0)，结合三态门 (74LS245) 分时输入的地址/数据，利用读写译码电路配合 RD, WR 信号控制 6116 的读写操作；同时数据/地址线分别连接 LED 灯，实时显示 D7-D0 的数据内容与 A7-A0 的地址内容，最终实现对 6116 的存储访问。



2452207

同济大学实验报告纸 刘相成

软件工程专业 2024 届 4 班 姓名 刘相成 第 组 同组人员

课程名称 微机组成原理实验 实验名称 静态随机存储器实验 实验日期 2025 年 11 月 27 日

1. 实验内容

- 步骤: ① 关闭实验系统电源, 依照实验接线图连接电路并检查无误。
 ② 将时序与操作单元的 KK1, KK3 开关置为运行档, KK2 开关置为单步档。
 ③ 将 CON 单元的 IOR 开关置为 1, 使 IN 单元无输出, 打开电源开关, 听到“滴滴”说明总线存在竞争现象, 应当立即关闭电源, 重新连接, 排错。
 ④ 将 WR, RD 置为 0, 关闭 MEM 的读写状态, 再将 IOR 置为 0, 然后打开地址寄存器控制信号 (LDAR=1), 在 IN 单元输入地址, 按动 ST 产生 T3 脉冲, 将输入的地址打入到存储器中。
 ⑤ 将 WR, RD, LDAR 置为 0, 使用数据开关输入需要写入的数据, 将 IOR 置为 0, 然后将 WR 置为 1, IOM 置为 0, 使存储器处于写状态, 按下 ST, 将数据打入 MEM 中。
 ⑥ 任选三组地址, 重复 ④⑤ 操作, 为该地址写入数据。
 ⑦ 执行 ④ 操作向存储器中写入地址, 关闭 IN 单元输出, 即 IOR=1, 将 RD 置为 1, WR, IOM 置为 0, 此时数据总线上的数即为存储器当前地址存储的数据。
 ⑧ 将其与输入的数据比较, 判断是否相等。
 ⑨ 记录实验结果

2. 实验现象

输入地址后再输入数据, 完成一次存储器写入操作。多次完成写入后, 再进行读取, 输入写入数据的地址并调节控制信号后, 能观察到灯的暗亮情况, 即写入的数据, 而未进行过写入的地址显示的是默认数据。

3. 实验结果

地址码	写入数据	读出数据
0011 0101 (35)	0100 0111 (47)	01000111 (47)
1001 0110 (96)	0010 1100 (2C)	00101100 (2C)
1110 1011 (EB)	0011 1010 (3A)	00111010 (3A)

实验结果记录表 (数据记录)



4. 实验过程分析

①写入操作。计算机将输入的地址信息，写入到地址总线及地址寄存器上，再根据该地址，将数据放入到存储器该地址对应的存储单元实现数据写入。

②读取操作。计算机将输入的地址信息，写入到地址总线及地址寄存器上，存储器将该地址对应的存储单元上的数据输出到数据总线，这样便可以人人数据总线读取数据。

5. 存储实验中, RD, WR, IOM, IOR(IN-B), LDAR控制信号作用

①RD信号: 高电平读选通信号。当RD为1时, 存储器进行读操作。

②WR信号: 高电平写选通信号。当WR为1时, 存储器进行写操作。

③IOM信号: 访存控制信号。当IOM信号为0时, CPU与存储器之间进行数据传输; 当IOM信号为1时, CPU与输入输出设备之间进行数据传输。

④IOR信号: 数据读控制信号。当IOR为1时, 数据被输入单元送到数据总线上, 进行读取操作。

⑤IN-B信号: 数据通路控制信号。当IN-B=1时, 允许将当前数据总线上的值在时钟边沿打入寄存器, 三态门打开或传输门导通, 数据通路连通。当IN-B=0时, 寄存器保持原来内容, 三态门阻断或传输门关闭。

⑥LDAR信号: 地址寄存器门控制信号。当LDAR=1时, 地址被存入地址寄存器AR中; 当LDAR为0时, AR数据锁, 不写入地址。

实验小结

在本次实验中, 我对存储程序, 基本存储单元的概念, 有了基本的掌握, 理解了静态存储器及其工作特性。本次实验, 我成功连接实验电路, 并自选了5个地址 35, 96, EB, 对其对应存储单元进行写入操作, 并通过读取, 得到了正确的数据, 验证了实验的正确性。本次实验较为简单, 难点在于操作次数不够, 熟练度不足, 接线存在小问题, 容易接反等。本次实验让我对读写操作中的数据流动有了直观的认识, 加深了我对计算机组成原理的理解。

