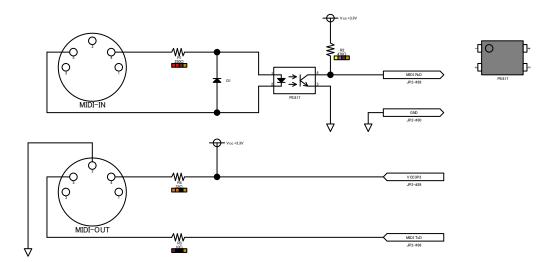
DE0CV TOP VIEW

GPI <u>O_0[0]</u>	Clock_in N16 GPIO_0_D0	-	(2)-	GPIO_0_D1 B16	pSltAdr[0]	GPIO_1[0]	GP <u>IO_1[0]</u>	Clock_in H16 GPIO_1_D0	(1) (2)	GPIO_1_D1_A12	pCpuClk	
GPIO_0[2]	Clock_in M16 GPIO_0_D2	-	<u>(</u>)-	GPIO_0_D3 C16	pSltAdr[2]	GPIO_1[2]	GP <u>IO_1[2]</u>	Clock_in H15 GPIO_1_D2	- (1) (1)	GPIO_1_D3 B12	pSltAdr	
pSlt <u>Adr[3]</u>	D17 GPIO 0 D4	-0	(°)	GPIO_0_D5 K20	pSltAdr[4]	pSltRsv5		A13 GPIO_1_D4	-0 0	GPIO_1_D5_B13	pSltSlts2 n	
pSlt <u>Adr[5]</u>	K21 GPIO 0 D6	1	8	GPIO_0_D7 K22	pSltAdr[6]	pSltRsv16		C13 GPIO_1_D6	- 0 0	GPIO_1_D7 D13	pCMT_in	
pSlt <u>Adr[7]</u>	M20 GPIO 0 D8	1	10	GPIO 0 D9 M21	pSltAdr[8]	pSltCs12_n		G18 GPIO_1_D8	- 9 (10)	GPIO_1_D9_G17	pCMT_out	
	VCC5	-0	12	GND				VCC5	-(1) (12)	GND		
pSlt <u>Adr[9]</u>	N21 GPIO_0_D10	- (3)	14	GPIO_0_D11 R22	pSltAdr[10]	pSltSltsl_n		H18 GPIO_1_D10	13 (14)	GPIO_1_D11 D11	???	
pSltA <u>dr[11]</u>	R21 GPIO 0 D12	-(15)	16	GPIO 0 D13 T22	pSltAdr[12]	pSltSw2		J19 GPIO_1 D12		GPIO_1_D13 G11	pREM_out	
pSltA <u>dr[13]</u>	N20 GPIO 0 D14	-(7)	18	GPIO_0_D15 N19	pSltAdr[14]	pSltSw1		H10 GPIO_1_D14	-(17) (18)	GPIO_1_D15 J11	GPIO_1[15]	
pSltA <u>dr[15] C</u>	Block out M22 GPIO 0 D16	19	20	GPIO 0 D17 P19	pSltDat[0]	pSltBdir_n		H14 GPIO_1 D16	19 (20)	GPIO 1 D17 A15	GPIO 1[17]	
pSlt <u>Dat[1](</u>	Clock out L22 GPIO 0 D18	21	22	GPIO 0 D19 P17	pSltDat[2]	GPIO_1[18]		J13 GPIO_1_D18		GPIO_1_D19_L8	GPIO_1[19]	
pSlt <u>Dat[3]</u>	P16 GPIO_0_D20	- (2)	24	GPIO_0_D21 M18	pSltDat[4]	pJoyA[2]		A14 GPIO_1_D20		GPIO_1_D21_B15	pJoyA[0]	
pSlt <u>Dat[5]</u>	L18 GPIO 0 D22	25	28	GPIO 0 D23 L17	pSltDat[6]	pJoyA[1]		C15 GPIO 1 D22	25 (28)	GPIO 1 D23 E14	pJoyA[3]	
pSlt <u>Dat[7]</u>	L19 GPIO 0 D24	- 27	28	GPIO 0 D25 K17	pSltInt n	pJoyA[0]		E15 GPIO_1 D24	27 (28)	GPIO_1_D25_E16	pJoyA[4]	
	VCC3P3	29	30	GND		MIDI V CC(+3.3V)		VCC3P3	29 30	GND		MIDI GND
pS <u>ltorg n</u>	K19 GPIO 0 D26	-(31)	32	GPIO 0 D27 P18	pSltM1 n	pStrB		F14 GPIO_1 D26	31 32	GPIO 1 D27 F15	pStrA	
pSltMerq n	R15 GPIO 0 D28	-33	34	GPIO 0 D29 R17	pSltRd n	pJoyB[3]		F13 GPIO_1_D28	-33 (34)	GPIO_1_D29_F12	pJoyB[5]	
pSlt <u>Rfsh_n</u>	R16 GPIO 0 D30	-35	36	GPIO 0 D31 T20	pSltRst n	pJoyB[2]		G16 GPIO 1 D30	-(3) (3)	GPIO 1 D31 G15	GPIO 1[31]	MIDI TxD
pS <u>ltWr_n</u>	T19 GPIO 0 D32	37	38	GPIO 0 D33 T18	pSltWait n	pJoyB[1]		G13 GPIO 1 D32	-(3) (3)	GPIO 1 D33 G12	GPIO_1[33]	MIDI RxD
pSl <u>tCs2 n</u>	T17 GPIO 0 D34	-39	40	GPIO 0 D35 T15	pSttCs1 n	pJoyB[0]		J17 GPIO 1 D34	-39 (40)	GPIO 1 D35 K16	pJovB[4]	
			100 P1)	ı				ι	GPIO1 (JP2)	_		

回路図



実体配線図

部品面

