

Cuestionario:

- a) Analizar minuciosamente cada línea del programa anterior.
- b) Explicar qué función cumple cada registro del CDMA e indicar su dirección.
- c) Describir el significado de los bits del registro CTRL.
- d) ¿Qué diferencia hay entre transferencia de datos por bloque y bajo demanda?
- e) ¿Cómo se le indica al CDMA desde el programa que debe arrancar la transferencia de datos?
- f) ¿Qué le indica el CDMA a la CPU a través de la línea hrq? ¿Qué significa la respuesta que le envía la CPU a través de la línea hlda?
- g) Explicar detalladamente cada paso de la operación de transferencia de un byte desde una celda a otra de la memoria. Verificar que en esta operación intervienen el bus de direcciones, el bus de datos y las líneas mrd y mwr.
- h) ¿Qué sucede con los registros RF, CONT y RD del CDMA después de transferido un byte?
- i) ¿Qué evento hace que el CDMA emita una interrupción y a través de qué línea de control lo hace?
- j) ¿Cómo se configura el PIC para atender la interrupción del CDMA?
- k) ¿Qué hace la rutina de interrupción del CDMA del programa anterior?

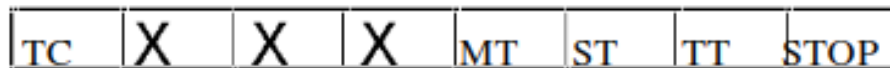
Respuestas:

b) Esta compuesto por 4 registros:

- RF (50H-51H): Registro fuente. Registro de 16 bits que almacena la dirección en memoria del dato a ser copiado.
- CONT (52H-53H): Registro contador. Almacena la cantidad de bytes a transferir.
- RD (54H-55H): Registro destino. Registro de 16 bits que almacena la dirección en memoria hacia donde debe ser copiado.
- CTRL (56H): Control. Registro de 8 bits que nos permite programar al DMAC.
- ARRQ (57H): Registro de arranque, es necesario cargarle el 7H para poder indicarle al DMAC que puede comenzar con la transferencia.

c) El registro de control esta compuesto por los siguientes bits:

- Stop (Bit0): Al escribirlo con 1 indicamos que la transferencia sera frenada momentaneamente.
- TT (Bit1): Tipo de transferencia. Indica con 1 si la transferencia es Memoria-Periferico (o visceversa) y con 0 si es Memoria-Memoria.
- ST (Bit2): Sentido de transferencia. Indica con 1 si la transferencia es Periferico-Memoria y con 0 si es Memoria-Periferico. Solo tiene sentido este bit si el tipo de transferencia es con Memoria y periferico (TT=1).
- MT (Bit3): Modo de transferencia. Indica con 1 si la transferencia es en modo bloque y con 0 si es por demanda.
- TC (Bit7): Terminal Count. Indica con 1 si la transferencia fue finalizada, 0 en caso contrario.



d) La transferencia de datos por bloque implica la transferencia de un bloque completo de datos de una vez. Por otro lado, la transferencia de datos bajo demanda solo transfiere los datos que se necesitan en ese momento.

e) Se le indica enviandole 7H en el registro ARRQ que se encuentra en la posicion 57H.

f) El CDMA le envia un Hold Request a la CPU para indicar a la CPU que necesita acceder al bus de datos y la CPU realiza un reconocimiento del pedido (Hold Acknowledge). La CPU solo le entrega el control del bus del sistema si la misma no requiere su uso.

g) Procedimiento para la transferencia de un byte de memoria a memoria:

1. EL DMAC pide el control del bus del sistema. La CPU se lo concede si esta no lo precisa.
2. Se pide por la linea aen (adress enable) el bus de direcciones.
3. Por el bus de direcciones se lleva la direccion almacenada en el registro RF (Registro Fuente) el cual almacena la direccion del operando a copiar.
4. Se envia una señal de lectura en memoria principal (mrd, memory read) por el bus de control.
5. Por el bus de datos llega el dato a copiar y se almacena en un registro del DMAC llamado DATO.
6. Por el bus de direcciones se lleva la direccion almacenada en el registro RD (Registro Destino) el cual almacena la direccion donde debemos copiar el dato.
7. Se coloca en el bus de datos el dato a copiar (almacenado en el registro DATO).
8. Se envia una señal de escritura en memoria (mwr, memory write) por el bus de control.
9. Los registros RF y RD se incrementan. El registro CONT se decrementa. Si CONT no es cero se sigue con la siguiente transferencia.

h) Luego de transferir un byte los registros RF y RD se incrementan para pasar a la siguientes direcciones de memoria, y el registro CONT se decrementa para indicar que queda un byte menos por transferir, si CONT no es cero entonces quedan bytes por transferir y sigue con la transferencia correspondiente.

j) Primero es necesario deshabilitar las interrupciones y desenmascarar la linea INT3, luego almacenar en el registro INT3 el tipo de interrupcion y por ultimo habilitar las interrupciones.

k) Inhabilita las interrupciones por hardware e imprime la cadena copiada. La misma se ejecuta cuando el DMAC interrumpe, y eso sucede cuando termina la transferencia de datos.