

# Práctico de laboratorio Nº2 Decodificadores

#### • Autores:

- Gonzalo Ezequiel Filsinger Leg. 403797
- Ignacio Ismael Perea Leg. 406265
- Manuel Leon Parfait Leg. 406599
- **Curso:** 3R1
- **Asignatura:** Técnicas digitales I Departamento de Ingeniería electrónica.
- **Institución:** Universidad Tecnológica Nacional Facultad Regional de Córdoba.



# <u>Índice</u>

Actividad 2.1: Utilizar conversor BCD	1
.1. Materiales Requeridos	1
.2. Procedimiento	1
.3. Preguntas de Análisis	3
Actividad 2.2: HDL decodificador BCD	4
2.1. Materiales Requeridos	
2.2. Procedimiento	4
2.3. Implementación	4

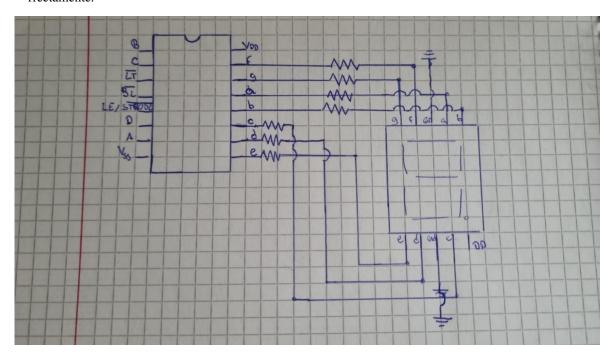
#### 1. Actividad 2.1: Utilizar conversor BCD

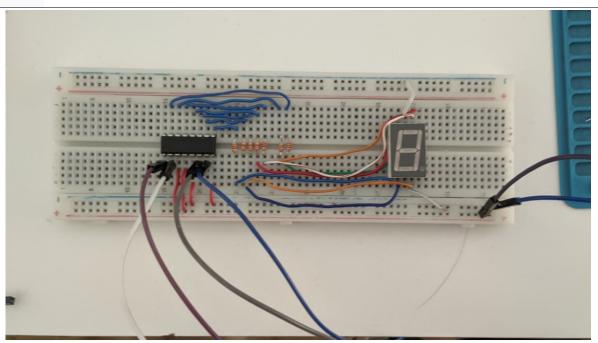
#### 1.1. Materiales Requeridos

- Placa de pruebas (mini lab)
- Decodificador BCD a 7 segmentos (componente electrónico CD4511)
- Resistencias
- Display de 7 segmentos
- Fuente de alimentación
- Cables de conexión

#### 1.2. Procedimiento

- I. Analizar la hoja de datos del CD4511.
- II. Armar el esquemático.
- III. Armar el circuito siguiendo el esquemático.
- IV. Colocar la placa de pruebas en una superficie plana y asegúrate de que esté desconectada de cualquier fuente de alimentación.
- V. Identificar los pines del decodificador BCD a 7 segmentos y el display de 7 segmentos según las especificaciones del fabricante.
- VI. Realiza las conexiones necesarias en la placa de pruebas para conectar el decodificador BCD a 7 segmentos y el display de 7 segmentos.
- VII. Agregar las resistencias necesarias para limitar la corriente en los segmentos del display de 7 segmentos.
- VIII. Verificar nuevamente todas las conexiones antes de encender la fuente de alimentación.
  - IX. Conectar la fuente de alimentación.
  - X. Encender la fuente de alimentación y observar el display de 7 segmentos.
  - XI. Proporcionar una entrada en formato BCD de 4 bits al decodificador y verificar que el número correspondiente se muestre correctamente en el display de 7 segmentos.
- XII. Realizar diferentes pruebas utilizando distintas entradas BCD para asegurarte de que el decodificador funcione correctamente.





#### TRUTH TABLE

TRUTH TABLE														
LE	BÌ	ĹŦ	D	С	В	Α	•	ь	Ç	d	e	f	,9	Display
x	x	0	х	×	x	X	1	1	1	1	1	1	1	8
×	0	1	x	X	X	X	0	0	0	0	0	0	0	Blank
0	1	1	0	0	0	0	1	1	1	1	1	1	0	0
0	1	1	0	0	0	1	0	1	1	0	0	0	0	1
0	1	1	0	0	1	0	1	1	0	1	1	0	1	2
0	1	1	0	0	1	1	,	1	1	1	0	0	1	E
0	1	1	0	1	0	0	0	1	1	0	0	1	1	4
0	1	1	0	1	0	1	,	0	1	1	0	1	1	5
0	1	1	0	1	1	0	٥	0	1	1	1	1	1	b
0	1	1	0	1	1	1	1	1	1	0	0	0	0	7
0	1	1	1	0	0	0	1	1	1	1	1	1	1	8
0	1	1	1	0	0	1	1	1	1	0	0	1	1	9
0	1	1	1	0	1	0	0	0	0	0	0	0	0	Blank
0	1	1	1	0	1	1	0	0	0	0	0	0	0	Blank
0	1	1	1	1	0	0	0	0	0	0	0	0	0	Blank
0	1	1	1	1	0	1	0	0	0	0	0	0	0	Blank
0	1	.1	1	1	1	0	0	0	0	0	0	0	0	Blank
0	וי	1	1	1	1	1	0	Q	0	0	0	0	0	Blank
1	1	1	х	X	х	X				#			- 1	*

X ≡ Don't Care

Depends on BCD code previously applied when LE = 0

Note: Display is blank for all illegal input codes (BCD > 1001).

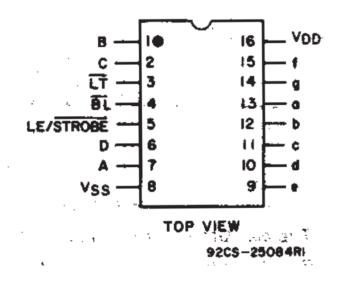
### Cables:

■ Morado: b

■ Blanco: c

■ Gris: d

■ Azul: a



#### 1.3. Preguntas de Análisis

- **1. ¿Cuál es la función del decodificador BCD a 7 segmentos?** El decodificador BCD a 7 segmentos convierte una entrada en formato BCD (Binary-Coded Decimal) de 4 bits en señales que controlan los segmentos individuales de un display de 7 segmentos, permitiendo así la representación visual de números decimales del 0 al 9.
- 2. ¿Cuál es la conexión adecuada entre el decodificador y el display de 7 segmentos? La conexión adecuada entre el decodificador BCD a 7 segmentos y el display de 7 segmentos implica conectar las salidas del decodificador a los pines correspondientes del display. Cada salida del decodificador controla un segmento específico del display (a, b, c, d, e, f, g). Además, es importante incluir resistencias en serie con cada segmento para limitar la corriente y proteger tanto el decodificador como el display.
- **3.** ¿Qué sucede si se proporciona una entrada inválida al decodificador? Observando la tabla de verdad del decodificador BCD a 7 segmentos, si se proporciona una entrada inválida (es decir, un valor BCD que no representa un número decimal válido, como 1010 a 1111), el decodificador apaga el display poniendo todas sus salidas en 0, lo que resulta en que ningún segmento del display se ilumine.
- **4. ¿Cuál es la relación entre los bits de entrada y los segmentos del display?** La relación entre los bits de entrada y los segmentos del display es directa: cada combinación de los 4 bits de entrada (representando un número en formato BCD) activa un conjunto específico de segmentos en el display para formar la representación visual del número correspondiente. Por ejemplo, la entrada BCD "0001" (que representa el número 1) activará los segmentos b y c del display.
- **5.** ¿Cuál es la utilidad de las resistencias en el circuito? Las resistencias en el circuito tienen la función de limitar la corriente que fluye a través de los segmentos del display de 7 segmentos. Esto es crucial para evitar que los segmentos se dañen debido a una corriente excesiva, asegurando así la longevidad y el correcto funcionamiento del display.

# 2. Actividad 2.2: HDL decodificador BCD

#### 2.1. Materiales Requeridos

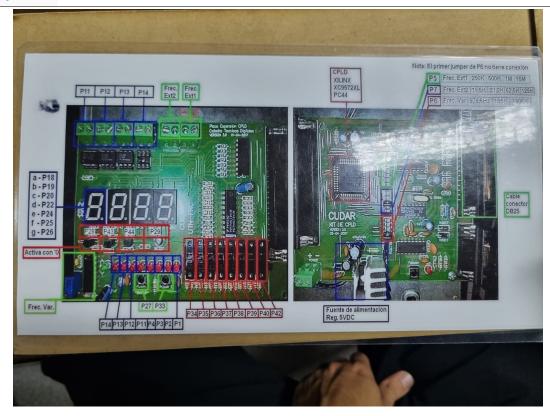
- Software de simulación (Xilinx ISE)
- Kit CPLD

#### 2.2. Procedimiento

- I. Describir en HDL verilog.
- II. Sintetizar y obtener el RTL en un CPLD XC9572XL.
- III. Generar el UCF
  - Identifica los pines de display 7 segmentos.
  - Identificar el transistor que activa el display a utilizar.
  - Identificar la llave a utilizar.
- IV. Implementar el diseño.
- V. Simular.
- VI. Conectar kit CPLD.
- VII. Conecta la fuente de alimentación.
- VIII. Abrir "Manager Configuration Project".
  - IX. Borrar CPLD.
  - X. Cargar archivo binario \*.JED.
  - XI. Demostrar correcto funcionamiento al realizar las diferentes pruebas utilizando distintas entradas BCD para asegurarte de que el decodificador funcione correctamente.

## 2.3. Implementación





**Diagrama de disposición de entradas y salidas** En la imagen se puede observar la disposición de cada pin del CPLD XC9572XL marcando cual es su designación numerica. A la hora de cargar el codigo de verilog en el CPLD hay que asignar cual de nuestras salidas o entradas es cada pin del CPLD. En la salidas, se asignaron los segmentos del display según correspondiesen del .ª al "g". Las entradas se asigno: la entrada A al pin 37, la B al pin 36, la C al pin 35 y la D al pin 34, BI al pin 40 y LT al pin 42.



Aqui se muestra la implementación cuando A=1, B=0, C=0, D=0, BI=1 y LT=1, lo que corresponde al numero 1 en el display de 7 segmentos.



Aqui se muestra la implementación cuando A=0, B=0, C=0, D=1, BI=1 y LT=1, lo que corresponde al numero 8 en el display de 7 segmentos.