

Universidad de Buenos Aires

Facultad De Ingeniería

Año 2020 - 1<sup>er</sup> cuatrimestre

## Técnica Digital (86.01)

***Trabajo Práctico Final: Circuito Digital Secuencial***

DOCENTES: *Marcelo Volpi y Vanesa Llasat*

FECHA DE ENTREGA: 19-08-2020

INTEGRANTES:

Aveni, Lucas Daniel - # 103813  
<laveni@fi.uba.ar>

Becker, Gonzalo - # 104291  
<gbecker@fi.uba.ar>

Topp, Alejandro - # 103772  
<atopp@fi.uba.ar>

Verdejo, Marcos - # 104345  
<mverdejo@fi.uba.ar>

## **1. Introducción y Objetivos**

El presente trabajo práctico se basa en el uso de circuitos secuenciales biestables, con el fin de diseñar un proyecto que pueda cubrir todos los aspectos teóricos y prácticos adquiridos durante el transcurso del cuatrimestre. Para ello, se propuso en una primera instancia la realización de un semáforo digital, con el encendido y apagado de 3 LEDs de colores verde, amarillo y rojo respectivamente. Cabe destacar, además, que dicha instancia fue acompañada con la implementación de un reloj para simular el funcionamiento de un semáforo auténtico, con una luz amarilla intermitente configurada en un rango horario próximo al de la madrugada.

Entre los principales objetivos a destacar se pueden encontrar los siguientes:

- Implementación de biestables y circuitos contadores secuenciales, con el objeto de conocer los distintos usos de los mismos en el área de la electrónica.
- Poder relacionar conceptos aprendidos, con el fin de trabajar con los circuitos combinacionales y secuenciales de forma conjunta, es decir, hacer uso de demultiplexores, comparadores, decodificadores, junto con biestables y contadores.
- Realizar un trabajo práctico en forma grupal, con la puesta en común y discusiones frente a la aparición de nuevos problemas y obstáculos al momento de realizar la experiencia.

## **2. Descripción del Circuito**

Como se ha comentado anteriormente, el proyecto tiene como primera instancia el encendido y apagado de 3 LEDs, con los colores respectivos de un semáforo vial. A rasgos generales, el encendido de los mismos se debe principalmente al uso de un contador asincrónico, con el propósito de poder determinar un código principal para el funcionamiento del mismo. Para ello, se utilizan 4 FF JK activos por flanco ascendente. En simultáneo, el funcionamiento del semáforo está condicionado por un reloj/contador de horas, donde el mismo tiene como objeto simular las horas de un día habitual. De esta manera, con la intención de poder asemejar dicho semáforo digital al de la vida cotidiana, se implementó una función de luz amarilla intermitente. Entre los integrantes del grupo se optó por colocar la función de interrupción del semáforo entre las 21:00 hs y las 05:00 hs.

### 3. Implementación del circuito

El presente circuito se encuentra implementado en 2 etapas principales: la primera representa la lógica del semáforo, permitiendo la lectura de las variables de control y su procesamiento, mientras que la segunda se refiere al funcionamiento del reloj digital que regula los modos de funcionamiento según el horario. A continuación, se procede a describir dichas secciones circuitales.

#### 3.1 Diseño del semáforo

En líneas generales, el semáforo se encuentra implementado en 3 subsecciones. Estas se pueden resumir en: la lectura de los tiempos en alto de cada color, que deben transmitirse como un código BCD, el procesamiento de dichas variables, y el control de las luces de acuerdo al estado en el que se haya posicionado el circuito en un instante determinado.

##### 3.1.1 Lectura de las variables de control

La lectura de las variables se encuentra regida por el estado de salida del circuito. Bajo circunstancias normales, las variables V, A y R pueden tomar estrictamente 3 valores posibles, a saber, 100, 010 y 001. Cuando una de estas variables se encuentra en alto, debe necesariamente entenderse que el LED asociado se encuentra encendido.

Esencialmente, este bloque permite realizar una lectura de la duración de encendido de cada LED, mediante variables en código BCD. Para ello, se utilizan 2 multiplexores, M2 y M1. M2 cumple la función de leer las variables de control asociadas a los colores verde y rojo; si en un momento dado el LED verde se encuentra encendido, a la salida de U5 se transmitirá el respectivo tiempo de duración. El mecanismo es análogo si se considera al LED rojo. Este multiplexor basa su funcionamiento en las variables V y R; Si VR=01, se interpreta que la luz roja está encendida, mientras que, si VR=10, se entiende que la luz verde está encendida. Por otro lado, para lograr la lectura del tiempo

en alto del color amarillo, se utiliza al multiplexor M1, el cual permite elegir entre las variables de entrada del amarillo y las salidas de M2, de acuerdo al valor de A.

Una vez completada la lectura, se procede a utilizar las salidas de la presente etapa para establecer el funcionamiento lógico del dispositivo.

### 3.1.2 Procesamiento de las variables de control

El funcionamiento central del semáforo se basa en la implementación de un contador binario. Tal como se puede observar, JK1A, JK1B, JK2A y JK2B son flip-flops JK que conforman un contador BCD, que se reinicia a 0000 cada vez que recibe un estado alto en las entradas R (reset). Como se puede deducir a partir de la compuerta OR, U10, existen dos motivos por los que dicha entrada puede encontrarse en estado alto: si la etapa del reloj digital así lo indica, o bien, si la salida del comparador C1 está en estado alto.

En relación a C1, su objetivo es permitir que el contador se reinicie cuando esté presente a su salida un número igual al definido por las variables de control. Notar que el contador se resetea a 0000 cuando la salida del comparador es 1, de modo que cumple la funcionalidad deseada. Es decir, el contador podrá contar desde 0000 hasta  $Y_4Y_3Y_2Y_1$  (salidas de M2), de modo que la duración de un determinado estado del semáforo será la misma que la definida por la entrada de datos del color que en ese instante se encuentre encendido. A modo de ejemplo, si en un instante el color verde se encuentra encendido, y las variables de control indican que la duración de la luz verde es 1001 (9 períodos del clock), entonces el contador recorrerá todos los estados desde el 0000 al 1001, para luego resetearse al 0000.

Lo fundamental de esta etapa es la posibilidad de emitir un pulso a la salida del comparador cada vez que se reinicie el contador. Así, se logra transmitir al siguiente bloque que el estado del circuito ha cambiado, permitiendo ajustar todas las variables para representar correctamente el nuevo estado.

### 3.1.3 Estado de los LEDS a partir de las variables de control

La siguiente tabla, si bien expone una cierta simplicidad, permite comprender rápidamente el funcionamiento del proyecto, y, bajo un análisis detallado, permite al lector comprender la lógica empleada. En pocas palabras, la tabla muestra cuatro estados posibles, que son recorridos en el orden I→II→III→IV, y así sucesivamente.

<b>I</b> <b>Color: rojo</b> <b>VAR=001</b> <b>Siguiente: amarillo</b> <b>JK6:B:Q=0</b>	<b>II</b> <b>Color: amarillo</b> <b>VAR=010</b> <b>Siguiente: verde</b> <b>JK6:B:Q=1</b>	<b>III</b> <b>Color: verde</b> <b>VAR=100</b> <b>Siguiente: amarillo</b> <b>JK6:B:Q=1</b>
	<b>IV</b> <b>Color: amarillo</b> <b>VAR=010</b> <b>Siguiente: rojo</b> <b>JK6:B:Q=0</b>	

Ante todo, observar que sea cual sea la transición que se de, el color amarillo deberá cambiar su color. Entonces, resulta evidente que para lograr el correcto funcionamiento del LED amarillo, simplemente hay que conectar la salida (de igualdad) del comparador C1 al clock del JK6. Luego, cada vez que haya que cambiar de estado, el color amarillo invertirá su estado. Notar también que, dadas las compuertas AND U4A y U4B, nunca podrá ocurrir que la luz amarilla este encendida en simultáneo con la verde o la roja.

Sea JK6:B:Q la salida Q del flip flop JK6. Como se puede visualizar en el diagrama circuital, la entrada del flip flop JK6:B es la variable A. Entonces, dado que el flip flop es de flanco ascendente, cada vez que se encienda la luz amarilla, JK6:B:Q invertirá su estado. Esto permite alternar a los LED verdes y

rojo cada vez que la luz amarilla se encienda.

Por último, es necesario aclarar que el estado inicial es I, pues así lo determinan las variables que reinician al sistema a partir de las entradas RESET. De esta forma se evita que el circuito se posicione en estados prohibidos.

## 3.2 Diseño del reloj digital

El funcionamiento del semáforo no sólo se encuentra condicionado por las variables de control, que determinan los tiempos en alto y bajo de cada color, sino que también depende del estado de la salida del reloj digital. Esto quiere decir que, entre cierto rango de tiempo impuesto por el grupo, el reloj digital es el que posee el control del estado de los LEDs, interrumpiendo el funcionamiento habitual del semáforo para reemplazarlo por la intermitencia del LED amarillo.

### 3.2.1 Principio de funcionamiento del reloj digital

El reloj digital se puede subdividir en dos etapas. La primera etapa consta de un contador síncronico, conformado por 4 FF JK, de flanco ascendente, con el fin de poder realizar un código para modelizar el comportamiento de las unidades. Como se aprecia en el circuito implementado, Figura 1. Al tener 4 FF se puede conformar un código de módulo 16, por lo que por medio de un circuito combinacional se lo convirtió en un código BCD de módulo 10, coincidiendo con las *unidades* requeridas para este caso. La segunda etapa consta de otro contador síncronico, conformado por 2 FF JK de flanco ascendente, con el objeto de realizar un código para poder modelizar el comportamiento de las *decenas* de hora. Para este caso, con los 2 FF JK se obtiene un código de módulo 4, por lo que, al utilizar únicamente los valores 0, 1 y 2 el circuito es implementado de manera tal de que, si por algún ruido exterior el código se encuentre en el 3, vuelva al código principal anterior.

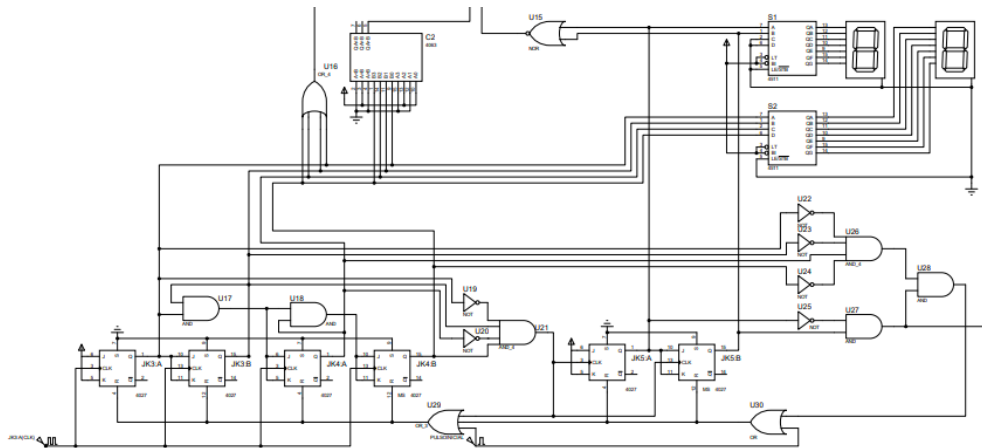


Figura 1: Esquemático del reloj digital, donde se pueden apreciar los 4 FF Jk, por el lado inferior izquierdo, que conforman las *unidades* y los 2 FF Jk que conforman las *decenas* del display.

### 3.2.2 Utilización de conversores BCD a 7 segmentos

Se requiere de la visualización de la cuenta llevada a cabo por el contador de horas, Figura 2. Con ese objetivo, se justifica la utilización de conversores de código BCD a 7 segmentos mediante los circuitos integrados CD4511B. Basados en la tecnología CMOS, resultan compatibles con los demás componentes puestos en uso. De esta manera, son candidatos ideales a realizar la conversión necesaria. Como alternativa, un circuito combinacional discreto otorga entendimiento, a costa de aumentar la complejidad de un circuito ya complejo. El uso del circuito integrado, en este caso, facilita el uso de los displays de 7 segmentos.

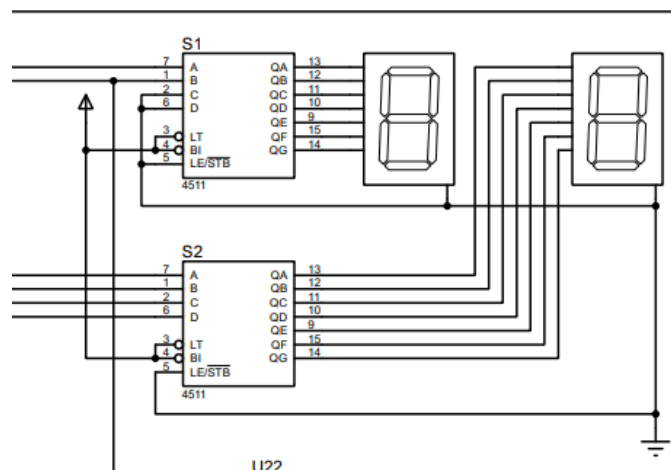


Figura 2: Display de 7 segmentos.



### 3.2.3 Horario de intermitencia del LED Amarillo

Como se puede apreciar en la Figura 3, a la salida de los dos contadores sincrónicos anteriormente mencionados, se pueden encontrar dos implementaciones lógicas diferentes. La primera evalúa si las *unidades* horarias del reloj son mayores a 0 y, a su vez, que las *decenas* horarias del mismo se encuentran en el valor de 2. A través de la comparación llevada a cabo mediante la compuerta U13, se puede garantizar que el reloj se encuentre entre la franja horaria de 21:00 hs a 24:00 hs.

Se hace uso de un razonamiento similar para el caso comprendido entre las 00:00 hs y 05:00 hs. Particularmente, se emplea un comparador de 4 bits, con un valor prefijado de 5, con el fin de corroborar que las *unidades* del reloj sean menores o iguales a dicho valor. Consiguientemente, al comparar las 4 salidas del contador de *unidades*, se obtiene un valor en alto a la salida, del comparador, únicamente para valores menores a 5. Para determinar si su correspondiente valor de *decenas* es 0 se utiliza una compuerta NOR U15, de manera tal que, *si y sólo si* las salidas del contador de las *decenas* se encuentran en el valor de 0, quedará determinada dicha correspondencia. Por último, con ayuda de la compuerta U14 se realiza la comparación correspondiente entre *unidades* y *decenas*, con el objeto de especificar que nos encontremos en la franja horaria de 00:00 hs y 05:00 hs.

Para complementar las dos implementaciones separadas y obtener un valor en alto a la salida para el LED amarillo intermitente, se utilizó la compuesta OR U12, con el fin de que si *por lo menos* una de las dos implementaciones circuitales de las dos franjas horarias posee un valor en alto (1 lógico), se obtenga dicho valor a la salida y pueda ser dirigido al LED amarillo en cuestión.

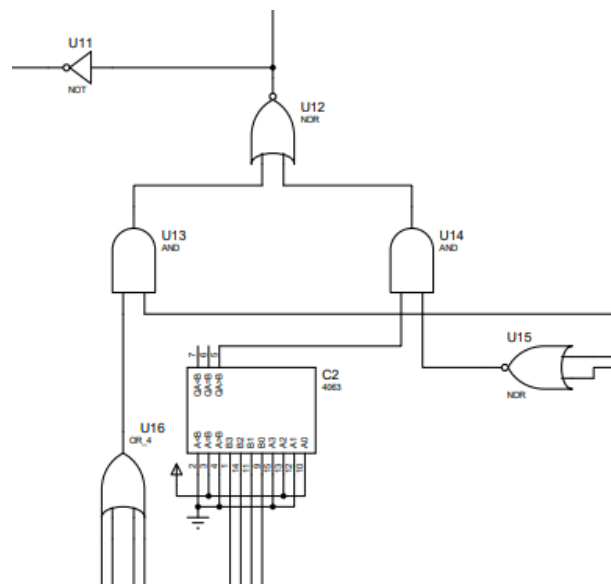
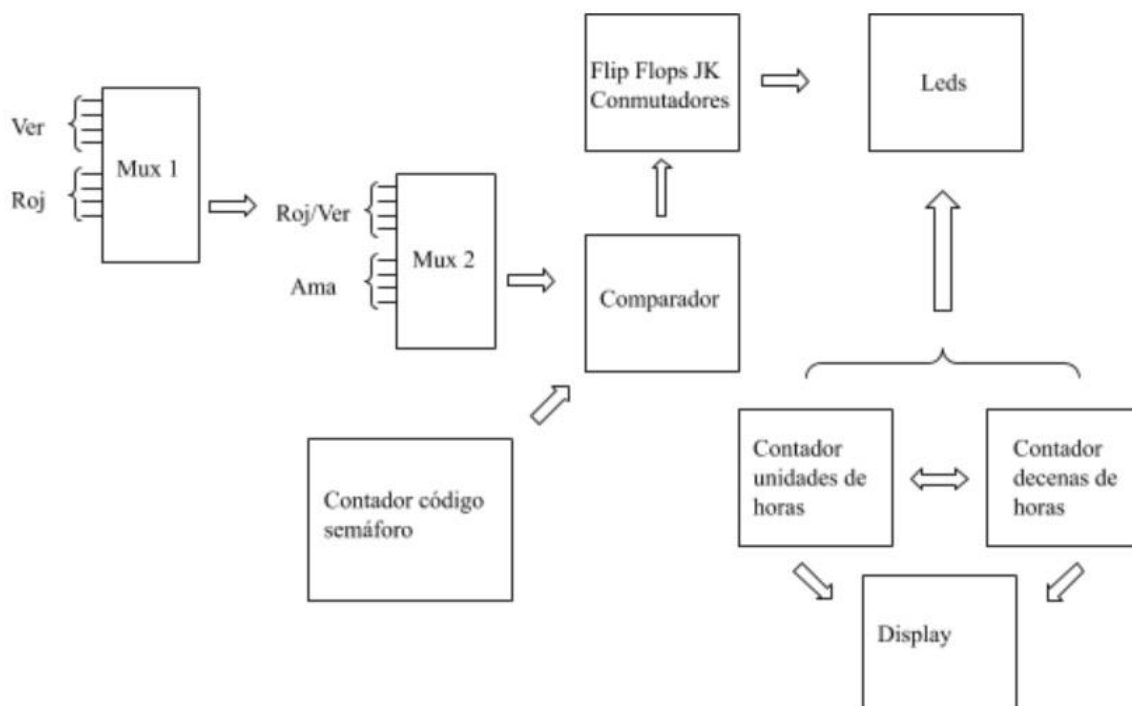


Figura 3: Salida del reloj del reloj digital, donde se lleva a cabo la comparación de números acorde a la franja horaria determinada. En este caso 21:00 hs y 05:00 hs.

### 3.3 Diagrama en Bloques



## 4. Captura del Esquemático

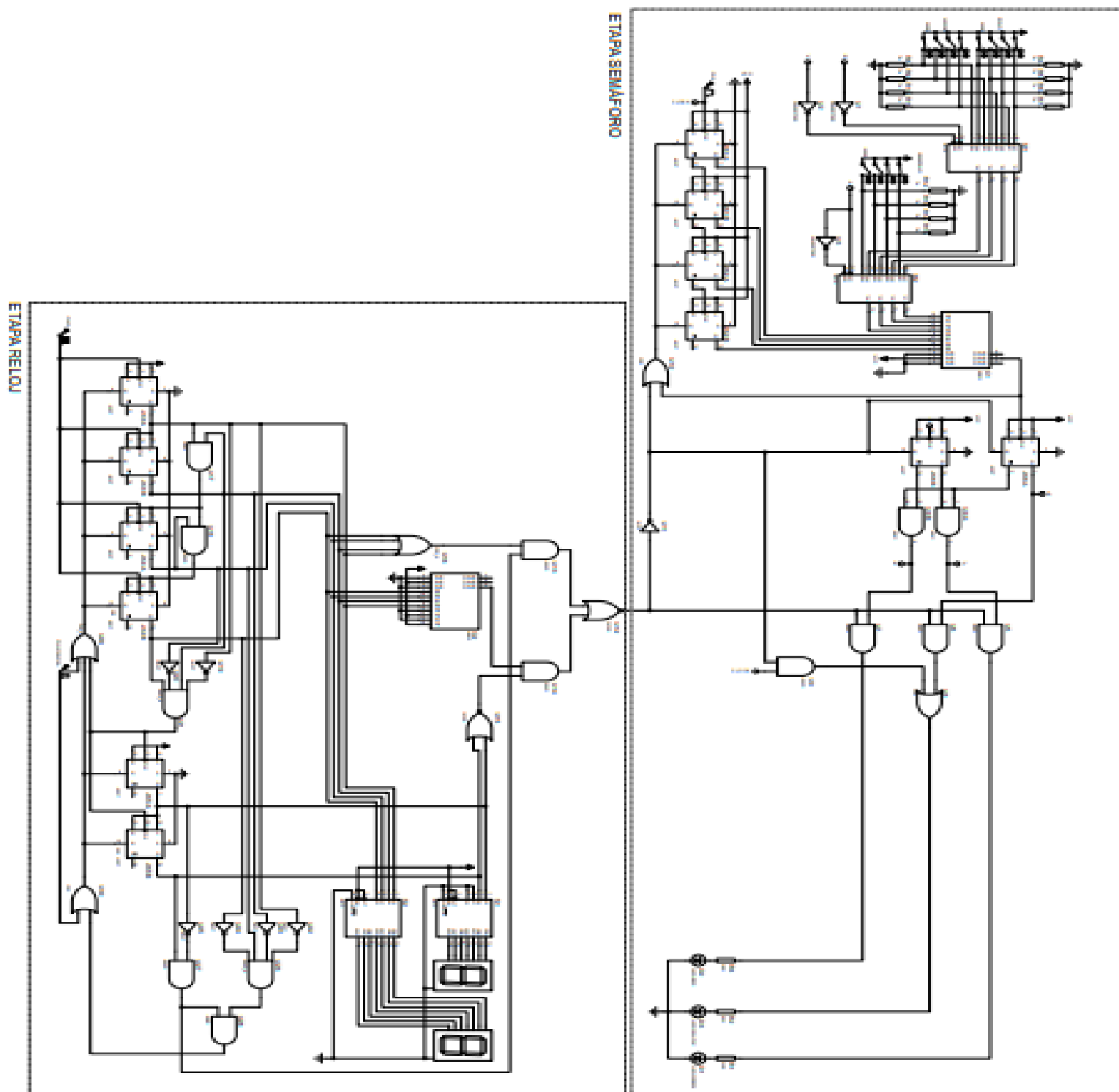


Figura 4: Captura del esquemático con sus dos subdivisiones, la etapa reloj y la etapa semáforo. Dicha captura y proyecto fueron llevados a cabo con el programa Proteus 8.8.

## 5. Conclusión

A la hora de evaluar el proyecto realizado, resulta conveniente abordar los requerimientos planteados, considerando los conceptos abordados para tal fin.

En primer lugar, dicho trabajo fue de gran utilidad al momento de poder relacionar los distintos conceptos teórico/práctico estudiados a lo largo del cuatrimestre. En el mismo, se realizó uso de las herramientas aprendidas, como los distintos dispositivos digitales estudiados y su funcionamiento. En ese sentido, este trabajo resultó el medio para afianzar los conceptos de circuitos combinacionales y secuenciales, con el fin de establecer una relación entre los mismos y lograr familiaridad con ellos.

Otro de los aspectos a tener en cuenta es el de la optimización y el diseño del circuito. Aquí se pueden establecer ciertos criterios establecidos por el grupo, donde se puede nombrar por ejemplo: el uso de un código principal del semáforo de módulo máximo respecto a la cantidad de FF utilizados, evitando el uso de códigos secundarios por riesgos a un posible ruido; la optimización de compuertas lógicas, utilizando multiplexores y comparadores y el uso de una misma familia lógica con el fin de poder establecer una cierta correspondencia digital entre los componentes y estandarizar así el funcionamiento del circuito.

Considerando lo atípico del momento en que se ha llevado a cabo este proyecto, esto es, año 2020, y la metodología abordada, basada enteramente en la virtualidad y la simulación, es posible concluir un punto interesante respecto a la dinámica de trabajo, referida sobre todo a la eficiencia del trabajo en equipo. La posibilidad de trabajar remotamente, con acceso constante a los archivos de manera simultánea mediante la utilización de servicios de la nube, el acceso asíncrono en de cualquier integrante, resultan potenciadores de la eficiencia, al menos, para los requerimientos planteados. Así, es posible afirmar con seguridad que el circuito planteado, surge de proponer metas alcanzables, aunque desafiantes, que con trabajo en equipo se superaron con cierta comodidad.

En una siguiente etapa se encuentra la implementación del diseño original en un circuito físico. Eventualmente se realizaría con varios circuitos integrados, con la

potencial incorporación de algunos elementos, los cuales la simulación supone solucionados, como fuentes de tensión, clocks, elementos de seguridad, entre otros. En ese sentido, el diseño asistido consiste en una aproximación ligeramente sesgada de lo que en realidad se requiere, pero no deja de ser, con seguridad, una primera instancia fundamental, en la medida que el diseño mediado por software es una alternativa barata, rápida y segura.