

Лабораторная работа №2.

Разработка преобразователей кодов на основе типовых функциональных узлов комбинационной логики с использованием языков описания аппаратуры

Цель работы. Изучить принципы работы типовых функциональных узлов комбинационной логики: шифраторов, дешифраторов, мультиплексоров. Разработать проект преобразователя кодов на их основе, с использованием языков описания аппаратуры. Основной целью работы является формирование навыков использования модулей на языке описания аппаратуры.

Краткие теоретические сведения

Одним из способов создания комбинационных схем, осуществляющих преобразование входных кодов в выходные, является использование типовых функциональных узлов комбинационной логики: шифраторов, дешифраторов, мультиплексоров.

Простым в реализации является принцип построения преобразователей кодов на основе пары дешифратор-шифратор. В этом случае разработка преобразователя кодов сводится к формированию связей между дешифратором и шифратором необходимой разрядности.

Также несложным является проектирование преобразователей кодов на основе мультиплексоров. Поскольку мультиплексор имеет только один выход, то для разработки необходимо брать количество мультиплексоров, соответствующее разрядности выходного кода. Входной код подаётся на адресные входы мультиплексора, а необходимые уровни для осуществления корректного преобразования задаются разработчиком схемы на информационных входах мультиплексора.

В составе САПР Quartus имеются готовые стандартные модули дешифраторов, шифраторов, мультиплексоров, интерфейс с которыми нетрудно реализовать средствами языков описания аппаратуры. Нетрудно также реализовать собственные модули с последующим их объединением в иерархический проект.

Варианты заданий*

Задание заключается в формировании проекта комбинационного устройства в тремя входами и двумя выходами, работающего в соответствии с заданной по варианту таблицей истинности. Таблица истинности на выполнение разработки совпадает с той, которая была использована при выполнении лабораторной работе №1 в данном семестре. Требуется осуществить разработку и моделирование двух вариантов проекта:

- 1) на основе пары дешифратор-шифратор,
- 2) на основе мультиплексоров,

используя языки описания аппаратуры (Verilog, System Verilog).

Для реализации можно использовать как стандартные модули, реализуя их интерфейс средствами языков описания аппаратуры, так и реализовав собственные модули шифратора, дешифратора, мультиплексора, объединяя их в иерархический проект.

***Примечание:** Если отчет представлен после указанной предельной даты выполнения работы, то, помимо выполнения основного задания, следует выполнить дополнительные задания:

- 1) реализовать проект на языке VHDL и осуществить его моделирование,
- 2) осуществить моделирование в среде ModelSim Altera, с использованием файла, описывающего тестовые воздействия (testbench).

Порядок выполнения работы

1. Получить вариант задания у преподавателя во время занятия по расписанию, удостовериться в правильном понимании задания и критериев его оценки.
2. Сформировать модули дешифратора, шифратора, мультиплексора на языке описания аппаратуры, убедиться в их корректной функциональности.
3. Реализовать два проекта для ПЛИС, соответствующих структурам преобразователей кодов, описанным в теоретической части методических указаний, в виде программы на языке описания аппаратуры, последовательно осуществить их компиляцию и функциональное моделирование.

4. Назначить выводы плис для входов и выходов проекта, выполнить моделирование с учетом задержек (timing simulation).
5. Убедиться в работе проекта в соответствии с данными полученного варианта, продемонстрировать работу преподавателю.
6. При необходимости (см. примечание к вариантам заданий) выполнить все перечисленные дополнительные задания.
7. Сохранить проект, выйти из среды Quartus. Закончить работу.

Содержание отчета

1. Цель работы.
2. Заданная таблица истинности.
3. Листинги программных модулей, используемых для реализации заданной по варианту функциональности устройства в среде Quartus, в соответствии с двумя предложенными в теоретической части архитектурами построения устройства.
4. Информация о назначении выводов ПЛИС для проекта.
5. Временные диаграммы работы проекта в среде Quartus: результаты функциональной и временной симуляции в среде Quartus.
6. Выводы.
7. Список используемых источников.

Рекомендуемая литература

1. Проектирование цифровых устройств на базе микросхем программируемой логики: учеб. пособие / А. В. Морозов, В. А. Ненашев. – СПб: ГУАП, 2021. – 78 с.
2. Проектирование цифровых устройств на ПЛИС: учеб. пособие / И.В. Ушенина. - СПб: Лань, 2022. - 408 с.
3. Цифровая схемотехника и архитектура компьютера / Д.М. Харрис, С.Л. Харрис; пер. с англ. ImaginationTechnologies. – М.: ДМК Пресс, 2018. - 792 с.